

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-218718

(P2010-218718A)

(43) 公開日 平成22年9月30日(2010.9.30)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/22 (2006.01)	H05B 33/22 Z	3K107
H05B 33/24 (2006.01)	H05B 33/24	5C094
H05B 33/26 (2006.01)	H05B 33/26 Z	
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/12 (2006.01)	H05B 33/12 B	

審査請求 未請求 請求項の数 9 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2009-60744 (P2009-60744)
(22) 出願日 平成21年3月13日 (2009.3.13)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿 2 丁目 4 番 1 号
(74) 代理人 100095728
弁理士 上柳 雅誉
(74) 代理人 100107261
弁理士 須澤 修
(74) 代理人 100127661
弁理士 宮坂 一彦
(72) 発明者 今尾 和博
長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
(72) 発明者 小田 信彦
長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

最終頁に続く

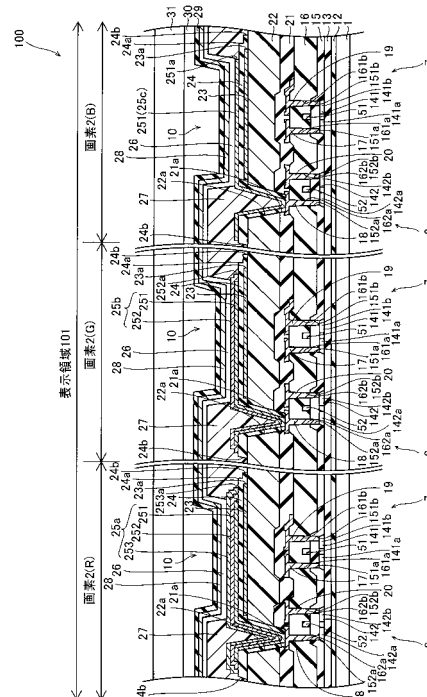
(54) 【発明の名称】 表示装置および電子機器

(57) 【要約】

【課題】透明電極の段差部の表面上に形成された部分が絶縁膜から剥離するのを抑制することが可能な表示装置を提供する。

【解決手段】この EL 装置（表示装置）100 は、複数の画素 2 と、複数の画素 2 にそれぞれ設けられた反射層 23 と、反射層 23 の表面を覆うように形成されるとともに、反射層 23 の端部 23a に対応する部分に段差部 24a を含む低温パッシベーション膜 24 と、低温パッシベーション膜 24 の表面に形成されるとともに、平面的に見て、低温パッシベーション膜 24 の段差部 24a よりも内側に配置された画素電極 25a ~ 25c とを備える。

【選択図】 図 2



【特許請求の範囲】**【請求項 1】**

複数の画素と、
前記複数の画素にそれぞれ設けられた反射層と、
前記反射層の表面を覆うように形成されるとともに、前記反射層の端部に対応する部分に段差部を含む絶縁膜と、
前記絶縁膜の表面に形成されるとともに、平面的に見て、前記絶縁膜の段差部よりも内側に配置された透明電極とを備える、表示装置。

【請求項 2】

前記透明電極は、平面的に見て、前記反射層の端部と同じ位置または前記反射層の端部よりも内側に配置されている、請求項 1 に記載の表示装置。

10

【請求項 3】

前記透明電極上に発光層を備える、請求項 1 または 2 に記載の表示装置。

【請求項 4】

前記複数の画素には、それぞれ、前記透明電極が形成されており、
前記複数の画素の各々に形成される前記透明電極のうち少なくとも一部は、積層された複数の導電層を含む、請求項 1 ～ 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

前記積層された複数の導電層のうち上層に形成された導電層は、下層に形成された導電層の表面および側面を覆うとともに、前記下層に形成された導電層の端部よりも外側に配置された端部を有するように形成されている、請求項 4 に記載の表示装置。

20

【請求項 6】

前記絶縁膜の前記複数の画素の境界部分に対応する部分には、前記絶縁膜に開口部が形成されている、請求項 1 ～ 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記発光層上に形成された上部電極をさらに備え、
前記透明電極および前記上部電極に所定の電圧を印加することにより、前記発光層が発光するように構成されている、請求項 3 ～ 6 のいずれか 1 項に記載の表示装置。

【請求項 8】

前記絶縁膜は、無機絶縁膜からなる、請求項 1 ～ 7 のいずれか 1 項に記載の表示装置。

30

【請求項 9】

請求項 1 ～ 8 のいずれか 1 項に記載の表示装置を備える電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置および電子機器に関し、特に、反射層の表面上に絶縁膜を介して透明電極が形成された表示装置および電子機器に関する。

【背景技術】**【0002】**

従来、反射層の表面上に絶縁膜を介して透明電極が形成された表示装置が知られている（たとえば、特許文献 1 参照）。上記特許文献 1 に開示された表示装置では、複数の画素にそれぞれ反射層が設けられており、それぞれの反射層の表面および側面（端部）を覆うように絶縁膜が形成されている。この絶縁膜の反射層の端部に対応する部分には、反射層の端部の形状を反映した段差部が形成されている。また、絶縁膜の表面上および段差部の表面上には、透明電極が形成されている。透明電極の表面上には、発光体（発光層）を介して導電層が形成されている。

40

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特開 2007 - 48644 号公報

50

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上記特許文献1に記載の表示装置では、透明電極のうち絶縁膜の段差部の表面上に形成された部分は、絶縁膜の平坦な部分の表面上に形成された透明電極の部分に比べて密着力が小さいため、透明電極の段差部の表面上に形成された部分が絶縁膜から剥離しやすいという問題点がある。

【0005】

この発明は、上記のような課題を解決するためになされたものであり、この発明の1つの目的は、透明電極の段差部の表面上に形成された部分が絶縁膜から剥離するのを抑制することが可能な表示装置および電子機器を提供することである。

10

【課題を解決するための手段および発明の効果】

【0006】

上記目的を達成するために、この発明の第1の局面における表示装置は、複数の画素と、複数の画素にそれぞれ設けられた反射層と、反射層の表面を覆うように形成されるとともに、反射層の端部に対応する部分に段差部を含む絶縁膜と、絶縁膜の表面に形成されるとともに、平面的に見て、絶縁膜の段差部よりも内側に配置された透明電極とを備える。

【0007】

この第1の局面による表示装置では、上記のように、透明電極を、絶縁膜の表面に形成するとともに、平面的に見て、絶縁膜の段差部よりも内側に配置することによって、透明電極が絶縁膜の段差部には形成されずに絶縁膜の段差部よりも内側の平坦な部分にだけ透明電極が形成されるので、透明電極の絶縁膜に対する密着力が小さくなるのを抑制することができる。これにより、透明電極の段差部の表面上に形成された部分が絶縁膜から剥離するのを抑制することができる。

20

【0008】

上記第1の局面による表示装置において、好ましくは、透明電極は、平面的に見て、反射層の端部と同じ位置または反射層の端部よりも内側に配置されている。このように構成すれば、透明電極が絶縁膜の反射層の端部に対応する段差部には形成されずに、絶縁膜の段差部よりも内側の平坦な部分にだけ透明電極が形成されるので、透明電極の絶縁膜に対する密着力が小さくなるのを抑制することができる。これにより、透明電極の段差部の表面上に形成された部分が絶縁膜から剥離するのを抑制することができる。

30

【0009】

上記第1の局面による表示装置において、好ましくは、透明電極上に発光層を備える。このように構成すれば、透明電極の段差部の表面上に形成された部分が絶縁膜から剥離するのを抑制したEL（エレクトロルミネッセンス）装置を構成することができる。

【0010】

上記第1の局面による表示装置において、好ましくは、複数の画素には、それぞれ、透明電極が形成されており、複数の画素の各々に形成される透明電極のうち少なくとも一部は、積層された複数の導電層を含む。このように構成すれば、絶縁膜の段差部よりも内側の平坦な部分に、積層された複数の導電層の端部が形成されるので、積層された複数の導電層の端部が絶縁膜から剥離するのを抑制することができる。

40

【0011】

この場合、好ましくは、積層された複数の導電層のうち上層に形成された導電層は、下層に形成された導電層の表面および側面を覆うとともに、下層に形成された導電層の端部よりも外側に配置された端部を有するように形成されている。このように構成すれば、絶縁膜の段差部よりも内側の平坦な部分に、積層された複数の導電層のうち最も外側に端部が位置する最上層の導電層の端部を形成することができるので、最上層に形成された導電層の端部が絶縁膜から剥離するのを抑制することができる。

【0012】

上記第1の局面による表示装置において、好ましくは、絶縁膜の複数の画素の境界部分

50

に対応する部分には、絶縁膜に開口部が形成されている。このように構成すれば、たとえば、透明電極を、平面的に見て、絶縁膜の開口部側にはみ出すように形成する場合と比べて、隣接する画素にそれぞれ形成された透明電極同士の距離が小さくなるのが抑制されるので、透明電極同士がショート（短絡）してしまうのを抑制することができる。

【 0 0 1 3 】

上記透明電極上に発光層を備える表示装置において、好ましくは、発光層上に形成された上部電極をさらに備え、透明電極および上部電極に所定の電圧を印加することにより、発光層が発光するように構成されている。このように構成すれば、透明電極が絶縁膜から剥離するのが抑制されるので、透明電極の剥離に起因して透明電極の表面上に形成された発光層の発光不良が発生するのを抑制することができる。これにより、表示品位が劣化するのを抑制した E L（エレクトロルミネッセンス）装置を構成することができる。

10

【 0 0 1 4 】

上記第 1 の局面による表示装置において、好ましくは、絶縁膜は、無機絶縁膜からなる。このように構成すれば、無機絶縁膜の段差部よりも内側の平坦な部分に透明電極を形成することができるので、透明電極が無機絶縁膜から剥離するのを抑制することができる。

【 0 0 1 5 】

この発明の第 2 の局面による電子機器は、上記のいずれかの構成を有する表示装置を備える。このように構成すれば、透明電極が絶縁膜から剥離するのを抑制することが可能な表示装置を備えた電子機器を得ることができる。

【 図面の簡単な説明 】

20

【 0 0 1 6 】

【 図 1 】 本発明の一実施形態による E L 装置の平面図である。

【 図 2 】 図 6 の 5 0 0 - 5 0 0 線に沿った断面図である。

【 図 3 】 本発明の一実施形態による E L 装置の画素の平面図である。

【 図 4 】 本発明の一実施形態による E L 装置の画素の平面図である。

【 図 5 】 本発明の一実施形態による E L 装置の画素の平面図である。

【 図 6 】 本発明の一実施形態による E L 装置の画素の平面図である。

【 図 7 】 図 6 の 6 0 0 - 6 0 0 線に沿った断面図である。

【 図 8 】 本発明の一実施形態による E L 装置を用いた電子機器の第 1 の例を説明するための図である。

30

【 図 9 】 本発明の一実施形態による E L 装置を用いた電子機器の第 2 の例を説明するための図である。

【 図 1 0 】 本発明の一実施形態による E L 装置を用いた電子機器の第 3 の例を説明するための図である。

【 発明を実施するための形態 】

【 0 0 1 7 】

以下、本発明の実施形態を図面に基づいて説明する。

【 0 0 1 8 】

本発明の一実施形態では、表示装置の一例としてトップエミッション型の E L（エレクトロルミネッセンス）装置 1 0 0 に本発明を適用した場合について説明する。

40

【 0 0 1 9 】

本発明の一実施形態による E L 装置 1 0 0 では、図 1 に示すように、基板 1 の表面上には、複数の画素 2 がマトリクス状に配置された表示領域 1 0 1 と、表示領域 1 0 1 を囲むように配置される非表示領域 1 0 2 とが設けられている。非表示領域 1 0 2 には、2 つの走査線駆動回路 3 と、1 つのデータ線駆動回路 4 とが設けられている。走査線駆動回路 3 には、複数のゲート線 5 が接続されるとともに、データ線駆動回路 4 には、複数の信号線 6 が接続されている。表示領域 1 0 1 に配置される複数の画素 2 は、ゲート線 5 と信号線 6 とが交差する位置に配置されている。

【 0 0 2 0 】

画素 2 は、画素選択用の T F T（Thin Film Transistor）7 と、

50

駆動電流制御用のＴＦＴ８と、保持容量９と、有機ＥＬ（エレクトロルミネッセンス）素子１０とから構成されている。ＴＦＴ７のゲートは、ゲート線５に接続されている。また、ＴＦＴ７のソース／ドレイン電極の一方は、信号線６に接続されるとともに、他方は、ＴＦＴ８のゲートに接続されている。また、ＴＦＴ８のソース／ドレイン電極の一方は、有機ＥＬ素子１０に接続されるとともに、他方は、共通給電線１１に接続されている。また、ＴＦＴ７のソース／ドレイン電極の他方（ＴＦＴ８のゲート）と共通給電線１１との間には、保持容量９が設けられている。

【００２１】

次に、図２～図７を参照して、本発明の一実施形態による画素２の詳細な構成について説明する。図２は、画素２の３画素分の平面図である図６の５００－５００の線に沿った断面図である。ただし、図２は、基板１に後述する封止基板３１が貼り合わされている断面図であるが、図６は、基板１に後述する画素電極２５ａ、２５ｂおよび２５ｃまでが形成された平面図であり、それ以降の形成物を省略してある。図３～図５は、図６に至る形成途中の平面図である。

10

【００２２】

図２に示すように、ＥＬ装置１００では、基板１の表面上に、バッファ膜１２が形成されているとともに、バッファ膜１２の表面上には、バッファ膜１３が形成されている。バッファ膜１２は、シリコン窒化膜（ＳｉＮ膜）からなる。バッファ膜１３は、シリコン酸化膜（ＳｉＯ_２膜）からなる。バッファ膜１３の表面上の画素選択用のＴＦＴ７、および、駆動電流制御用のＴＦＴ８が形成される領域には、それぞれ、ポリシリコンなどからなる能動層１４１、および、能動層１４２が形成されている。

20

【００２３】

また、保持容量９は、能動層１４１（１４２）と同一層から形成されている活性層９１上に後述する絶縁膜１５を介してゲート層９２が形成されることにより構成されている（図３参照）。

【００２４】

また、図２に示すように、バッファ膜１３の表面上には、能動層１４１（１４２）を覆うように絶縁膜１５が形成されている。なお、絶縁膜１５の能動層１４１（１４２）上に位置する部分は、ゲート絶縁膜として機能する。この絶縁膜１５は、シリコン酸化膜やシリコン窒化膜からなる。ＴＦＴ７のゲート絶縁膜として機能する絶縁膜１５の表面上には、ゲート電極５１（ゲート線５）が形成されている。このゲート電極５１は、クロムやモリブデンなどからなる。ＴＦＴ８のゲート絶縁膜として機能する絶縁膜１５の表面上には、ゲート電極５２が形成されている。また、絶縁膜１５、ゲート電極５１およびゲート電極５２の表面上には、シリコン酸化膜などからなる層間絶縁膜１６が形成されている。

30

【００２５】

絶縁膜１５には、能動層１４１（１４２）のソース領域１４１ａ（１４２ａ）を露出するためのコンタクトホール１５１ａ（１５２ａ）、および、ドレイン領域１４１ｂ（１４２ｂ）を露出するためのコンタクトホール１５１ｂ（１５２ｂ）が形成されている。また、層間絶縁膜１６には、能動層１４１（１４２）のソース領域１４１ａ（１４２ａ）を露出するためのコンタクトホール１６１ａ（１６２ａ）、および、ドレイン領域１４１ｂ（１４２ｂ）を露出するためのコンタクトホール１６１ｂ（１６２ｂ）が形成されている。

40

【００２６】

コンタクトホール１６１ａ（１６２ａ）には、能動層１４１（１４２）のソース領域１４１ａ（１４２ａ）に接続するようにソース電極１７（１８）が形成されるとともに、コンタクトホール１６１ｂ（１６２ｂ）には、能動層１４１（１４２）のドレイン領域１４１ｂ（１４２ｂ）に接続するようにドレイン電極１９（２０）が形成されている。

【００２７】

また、図４に示すように、保持容量９の活性層９１と、ＴＦＴ７のソース電極１７（ソース領域１４１ａ）と、ＴＦＴ８のゲート電極５２とは、配線層９３により電氣的に接続されている。また、保持容量９のゲート層９２と、ＴＦＴ８のドレイン電極２０（ドレイ

50

ン領域 1 4 2 b) と、共通給電線 1 1 とは、電氣的に接続されている。

【 0 0 2 8 】

また、図 2 に示すように、ソース電極 1 7 (1 8)、ドレイン電極 1 9 (2 0) および層間絶縁膜 1 6 の表面上には、シリコン窒化膜からなり、約 1 0 0 n m 以上約 5 0 0 n m 以下の厚みを有するパッシベーション膜 2 1 が形成されている。パッシベーション膜 2 1 の表面上には、感光性のアクリル樹脂からなる有機平坦化膜 2 2 が形成されている。パッシベーション膜 2 1 および有機平坦化膜 2 2 には、それぞれ、コンタクトホール 2 1 a およびコンタクトホール 2 2 a が形成されている。このコンタクトホール 2 1 a および 2 2 a は、T F T 8 のソース電極 1 8 の表面を露出させるために形成されている。

【 0 0 2 9 】

また、有機平坦化膜 2 2 の表面上には、画素 2 (R (赤色)、G (緑色) および B (青色)) に対応する領域毎に、それぞれ、A l N d (アルミニウムネオジウム) などのアルミニウム合金膜や C r (クロム) などの金属膜からなり、約 1 0 0 n m の厚みを有する反射層 2 3 が形成されている。この反射層 2 3 は、図 5 に示すように、平面的に見て、T F T 8 のソース電極 1 8 が形成されている領域以外の画素 2 の領域とオーバーラップするように配置されている。

【 0 0 3 0 】

ここで、本実施形態では、図 2 に示すように、反射層 2 3 の表面上および側面には、シリコン窒化膜 (S i N 膜) などの無機絶縁膜からなり、約 1 0 n m 以上約 1 0 0 n m 以下の厚みを有する低温パッシベーション膜 2 4 が形成されている。なお、低温パッシベーション膜 2 4 は、本発明の「絶縁膜」の一例である。この低温パッシベーション膜 2 4 の端部近傍には、反射層 2 3 の端部 2 3 a の形状を反映した段差部 2 4 a が形成されている。また、図 6 に示すように、低温パッシベーション膜 2 4 は、平面的に見て、反射層 2 3 とオーバーラップするとともに、反射層 2 3 よりも大きく形成されている。

【 0 0 3 1 】

また、図 7 に示すように、低温パッシベーション膜 2 4 の隣接する画素 2 の境界部分に対応する部分には、有機平坦化膜 2 2 などに含まれた水分を除去する (水抜きする) ための水分除去用開口部 2 4 b が形成されている。なお、水分除去用開口部 2 4 b は、本発明の「開口部」の一例である。

【 0 0 3 2 】

また、図 2 に示すように、T F T 8 のソース電極 1 8、および、低温パッシベーション膜 2 4 の表面上には、画素 2 (R、G および B) 毎に、I T O (酸化インジウムスズ) などの透明電極からなる画素電極 2 5 a、2 5 b および 2 5 c が形成されている。なお、画素電極 2 5 a、2 5 b および 2 5 c は、それぞれ、本発明の「透明電極」の一例である。この画素電極 2 5 a、2 5 b および 2 5 c は、画素 2 にそれぞれ設けられた T F T 8 のソース電極 1 8 と電氣的に接続されており、表示信号に応じた電圧が印加されるように構成されている。

【 0 0 3 3 】

また、画素 2 (R) に形成された画素電極 2 5 a は、3 層に積層された導電層 2 5 1、2 5 2 および 2 5 3 を含んでいる。画素電極 2 5 a の 3 層に積層された導電層 2 5 1、2 5 2 および 2 5 3 のうち上層に形成された導電層 2 5 3 (2 5 2) は、下層に形成された導電層 2 5 2 (2 5 1) の表面および側面を覆うように形成されている。また、本実施形態では、最外表面 (最上層) に形成された導電層 2 5 3 の端部 2 5 3 a は、低温パッシベーション膜 2 4 の段差部 2 4 a および水分除去用開口部 2 4 b 側にはみ出さず、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。また、図 6 に示すように、画素電極 2 5 a の 3 層に積層された導電層 2 5 1、2 5 2 および 2 5 3 のうち最外表面 (最上層) に形成された 3 層目の導電層 2 5 3 の外周部 2 5 3 b は、平面的に見て、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側で、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。

【 0 0 3 4 】

また、図 2 に示すように、画素 2 (G) に形成された画素電極 2 5 b は、2 層に積層された導電層 2 5 1 および 2 5 2 を含んでいる。画素電極 2 5 b の 2 層に積層された導電層 2 5 1 および 2 5 2 のうち上層に形成された導電層 2 5 2 は、下層に形成された導電層 2 5 1 の表面および側面を覆うように形成されている。また、本実施形態では、最外表面に形成された導電層 2 5 2 の端部 2 5 2 a は、低温パッシベーション膜 2 4 の段差部 2 4 a および水分除去用開口部 2 4 b 側にはみ出さず、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。また、図 6 に示すように、画素電極 2 5 b の 2 層に積層された導電層 2 5 1 および 2 5 2 のうち上層に形成された 2 層目の導電層 2 5 2 の外周部 2 5 2 b は、平面的に見て、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側で、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。

10

【 0 0 3 5 】

また、図 2 に示すように、画素 2 (B) に形成された画素電極 2 5 c は、1 層の導電層 2 5 1 からなる。また、本実施形態では、導電層 2 5 1 の端部 2 5 1 a は、低温パッシベーション膜 2 4 の段差部 2 4 a および水分除去用開口部 2 4 b 側にはみ出さず、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。また、図 6 に示すように、導電層 2 5 1 の外周部 2 5 1 b は、平面的に見て、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側で、かつ、反射層 2 3 の端部 2 3 a よりも内側に配置されている。

【 0 0 3 6 】

また、図 2 に示すように、隣接する画素 2 の間の領域には、低温パッシベーション膜 2 4 の水分除去用開口部 2 4 b と、水分除去用開口部 2 4 b の近傍に形成された画素電極 2 5 a ~ 2 5 c の表面とを覆うように、隔壁 2 7 が形成されている。なお、水分除去用開口部 2 4 b は、低温パッシベーション膜 2 4 の下層に形成された有機平坦化膜 2 2 の水分を除去するために設けられている。

20

【 0 0 3 7 】

隔壁 2 7 および画素電極 2 5 a ~ 2 5 c の表面を覆うように、有機発光層 2 6 が形成されている。なお、有機発光層 2 6 は、本発明の「発光層」の一例である。また、有機発光層 2 6 の表面上には、マグネシウムおよび銀などの金属からなり、半反射可能な対向電極 2 8 が形成されている。なお、対向電極 2 8 は、本発明の「上部電極」の一例である。対向電極 2 8 の表面上には、封止膜 2 9 が形成されている。封止膜 2 9 の表面上には、接着剤層 3 0 を介して、封止基板 3 1 が貼り合わされている。

30

【 0 0 3 8 】

このように、画素 2 毎に設けられた有機発光層 2 6 からパネル外部に出射される光の色 (R (赤色) 、 G (緑色) および B (青色)) に対応するように、導電層を 1 層 ~ 3 層に積層させて画素電極 2 5 a ~ 2 5 c の厚みを異ならせている。これにより、有機発光層 2 6 から出射された光を、反射層 2 3 と対向電極 2 8 との間で共振させることが可能となり、光強度を強めた状態で対向電極 2 8 側から光を出射させることができる。

【 0 0 3 9 】

また、上記のような構成において、画素電極 2 5 a ~ 2 5 c を陽極、対向電極 2 8 を陰極とした場合には、共通給電線 1 1 (図 1 参照) に正電源、対向電極 2 8 に負電源を接続する。そして、T F T 7 により選択された画素 2 は、信号線 6 からの信号に応じて T F T 8 により共通給電線 1 1 からの駆動電流が制御されるとともに画素電極 2 5 a ~ 2 5 c に印加される。これにより、有機発光層 2 6 から光が出射されるように構成されている。

40

【 0 0 4 0 】

図 8 ~ 図 1 0 は、それぞれ、本実施形態による E L 装置 1 0 0 を用いた電子機器の第 1 の例 ~ 第 3 の例を説明するための図である。図 8 ~ 図 1 0 を参照して、本実施形態による E L 装置 1 0 0 を用いた電子機器について説明する。

【 0 0 4 1 】

本実施形態による E L 装置 1 0 0 は、図 8 ~ 図 1 0 に示すように、第 1 の例としての P C (P e r s o n a l C o m p u t e r) 2 0 0 、第 2 の例としての携帯電話 3 0 0 、および、第 3 の例としての情報携帯端末 4 0 0 (P D A : P e r s o n a l D i g i t

50

a 1 Assistant s)などに用いることが可能である。図 8 の P C 2 0 0 においては、キーボードなどの入力部 2 0 0 a および表示画面 2 0 0 b などに本実施形態による E L 装置 1 0 0 を用いることが可能である。図 9 の携帯電話 3 0 0 においては、表示画面 3 0 0 a に本実施形態による E L 装置 1 0 0 が用いられる。図 1 0 の情報携帯端末 4 0 0 においては、表示画面 4 0 0 a に本実施形態による E L 装置 1 0 0 が用いられる。

【 0 0 4 2 】

本実施形態では、上記のように、画素電極 2 5 a、2 5 b および 2 5 c を、低温パッシベーション膜 2 4 の表面に形成するとともに、平面的に見て、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側に配置することによって、画素電極 2 5 a ~ 2 5 c が低温パッシベーション膜 2 4 の段差部 2 4 a には形成されずに低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側の平坦な部分にだけ画素電極 2 5 a ~ 2 5 c が形成されるので、画素電極 2 5 a ~ 2 5 c の低温パッシベーション膜 2 4 に対する密着性が小さくなるのを抑制することができる。これにより、画素電極 2 5 a ~ 2 5 c の低温パッシベーション膜 2 4 の段差部 2 4 a の表面上に形成された部分が低温パッシベーション膜 2 4 から剥離するのを抑制することができる。

10

【 0 0 4 3 】

また、本実施形態では、上記のように、画素電極 2 5 a ~ 2 5 c を、平面的に見て、反射層 2 3 の端部 2 3 a と同じ位置または反射層 2 3 の端部 2 3 a よりも内側に配置することによって、画素電極 2 5 a ~ 2 5 c が低温パッシベーション膜 2 4 の反射層 2 3 の端部 2 3 a に対応する段差部 2 4 a には形成されずに、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側の平坦な部分にだけ画素電極 2 5 a ~ 2 5 c が形成されるので、画素電極 2 5 a ~ 2 5 c の低温パッシベーション膜 2 4 に対する密着力が小さくなるのを抑制することができる。これにより、画素電極 2 5 a ~ 2 5 c の段差部 2 4 a の表面上に形成された部分が低温パッシベーション膜 2 4 から剥離するのを抑制することができる。

20

【 0 0 4 4 】

また、本実施形態では、上記のように、透明電極上に発光層を備えることによって、画素電極 2 5 a ~ 2 5 c の段差部 2 4 a の表面上に形成された部分が低温パッシベーション膜 2 4 から剥離するのを抑制した E L (エレクトロルミネッセンス) 装置 1 0 0 を構成することができる。

【 0 0 4 5 】

また、本実施形態では、上記のように、複数の画素 2 の各々に形成される画素電極 2 5 a ~ 2 5 c のうち少なくとも一部が、積層された複数の導電層 2 5 1 ~ 2 5 3 を含めることによって、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側の平坦な部分に、積層された導電層 2 5 1 ~ 2 5 3 の端部 2 5 1 a ~ 2 5 3 a が形成されるので、積層された複数の導電層 2 5 1 ~ 2 5 3 の端部 2 5 1 a ~ 2 5 3 a が低温パッシベーション膜 2 4 から剥離するのを抑制することができる。

30

【 0 0 4 6 】

また、本実施形態では、上記のように、積層された複数の導電層 2 5 1 ~ 2 5 3 のうち上層に形成された導電層 2 5 1 ~ 2 5 3 を、下層に形成された導電層 2 5 1 ~ 2 5 3 の表面および側面を覆うとともに、下層に形成された導電層 2 5 1 ~ 2 5 3 の端部 2 5 1 a ~ 2 5 3 a よりも外側に配置された端部 2 5 1 a ~ 2 5 3 a を有するように形成することによって、低温パッシベーション膜 2 4 の段差部 2 4 a よりも内側の平坦な部分に、積層された複数の導電層 2 5 1 ~ 2 5 3 のうち最も外側に端部 2 5 1 a ~ 2 5 3 a が位置する最上層の導電層 2 5 1 ~ 2 5 3 の端部 2 5 1 a ~ 2 5 3 a を形成することができるので、最上層に形成された導電層 2 5 1 ~ 2 5 3 の端部 2 5 1 a ~ 2 5 3 a が低温パッシベーション膜 2 4 から剥離するのを抑制することができる。

40

【 0 0 4 7 】

また、本実施形態では、上記のように、低温パッシベーション膜 2 4 の複数の画素 2 の境界部分に対応する部分に、低温パッシベーション膜 2 4 に水分除去用開口部 2 4 b を形成することによって、たとえば、画素電極 2 5 a ~ 2 5 c を、平面的に見て、低温パッシ

50

ベーション膜 24 の水分除去用開口部 24 b 側にはみ出すように形成する場合と比べて、隣接する画素 2 にそれぞれ形成された画素電極 25 a ~ 25 c 同士の距離が小さくなるのが抑制されるので、画素電極 25 a ~ 25 c 同士がショート（短絡）してしまうのを抑制することができる。

【0048】

また、本実施形態では、上記のように、画素電極 25 a ~ 25 c および対向電極 28 に所定の電圧を印加することにより、有機発光層 26 が発光するように構成することによって、画素電極 25 a ~ 25 c が低温パッシベーション膜 24 から剥離するのが抑制されるので、画素電極 25 a ~ 25 c の剥離に起因して画素電極 25 a ~ 25 c の表面上に形成された有機発光層 26 の発光不良が発生するのを抑制することができる。これにより、表示品位が劣化するのを抑制した EL 装置 100 を構成することができる。

10

【0049】

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0050】

たとえば、上記実施形態では、画素電極の端部を、平面的に見て、低温パッシベーション膜の段差部よりも内側で、かつ、反射層の端部よりも内側に配置した例を示したが、本発明はこれに限らず、画素電極の端部を、平面的に見て、低温パッシベーション膜の段差部よりも内側で、かつ、反射層の端部と略同じ位置に配置してもよい。

20

【0051】

また、上記実施形態では、絶縁膜を無機絶縁膜により形成する例を示したが、本発明はこれに限らず、無機絶縁膜以外の絶縁膜により形成してもよい。

【0052】

また、上記実施形態では、絶縁膜をシリコン窒化膜からなる無機絶縁膜により形成する例を示したが、本発明はこれに限らず、シリコン窒化膜以外の無機絶縁膜により形成してもよい。

【0053】

また、上記実施形態では、反射層を AlNd（アルミニウムネオジウム）などのアルミニウム合金膜や Cr などの金属膜により形成する例を示したが、本発明はこれに限らず、反射層を AlNd 以外のアルミニウム合金膜や Cr 以外の金属膜により形成してもよい。

30

【0054】

また、上記実施形態では、有機 EL からなる発光層を用いる例を示したが、本発明はこれに限らず、有機 EL 以外の発光層を用いてもよい。

【符号の説明】

【0055】

2 画素

23 反射層

24 低温パッシベーション膜（絶縁膜）

40

24 a 段差部

24 b 水分除去用開口部（開口部）

25 a、25 b、25 c 画素電極（透明電極）

26 有機発光層（発光層）

28 対向電極（上部電極）

100 EL（エレクトロルミネッセンス）装置（表示装置）

200 PC（電子機器）

251、252、253 導電層

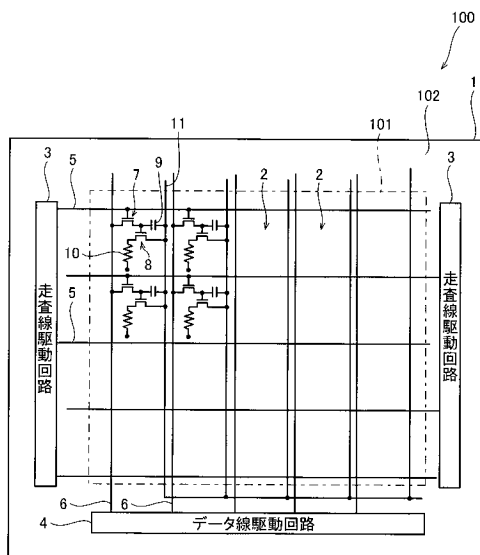
251 a、252 a、253 a 端部

251 b、252 b、253 b 外周部

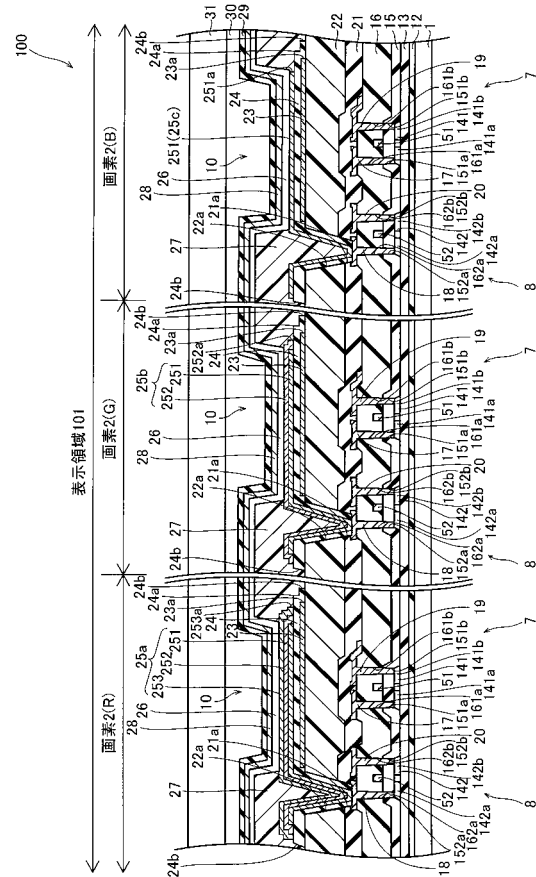
50

3 0 0 携帯電話（電子機器）
4 0 0 情報携帯端末（電子機器）

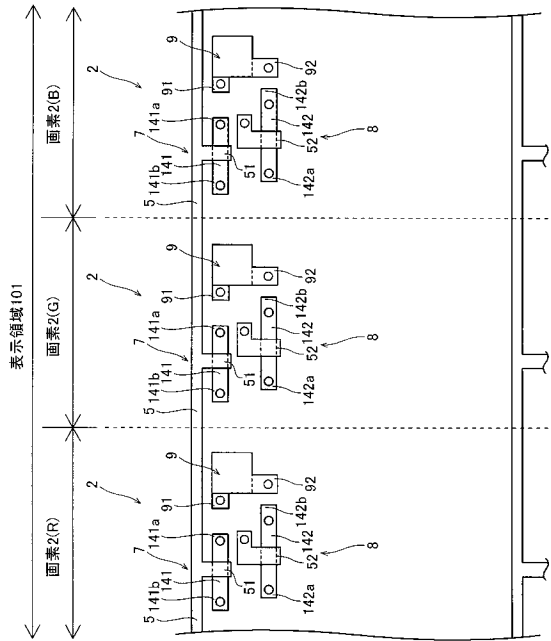
【図 1】



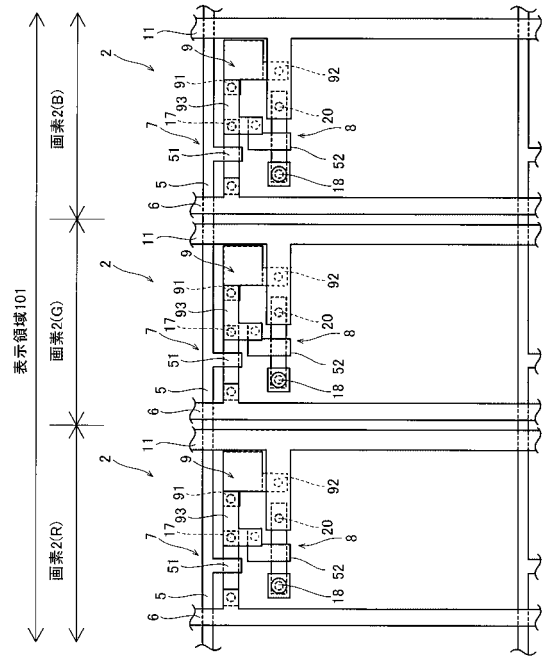
【図 2】



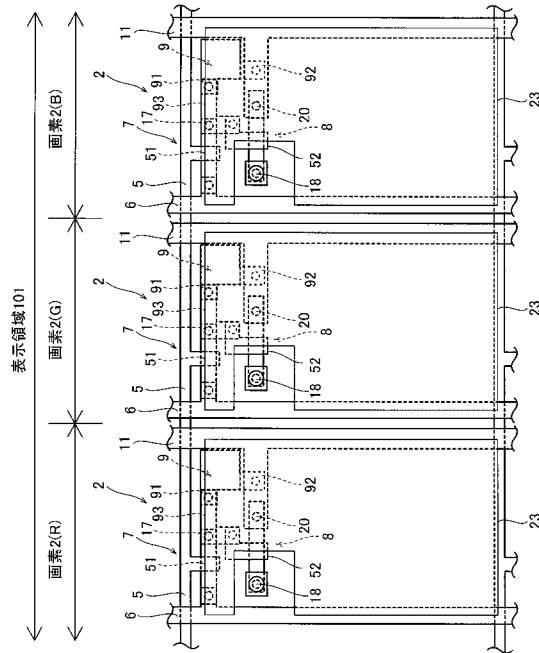
【図 3】



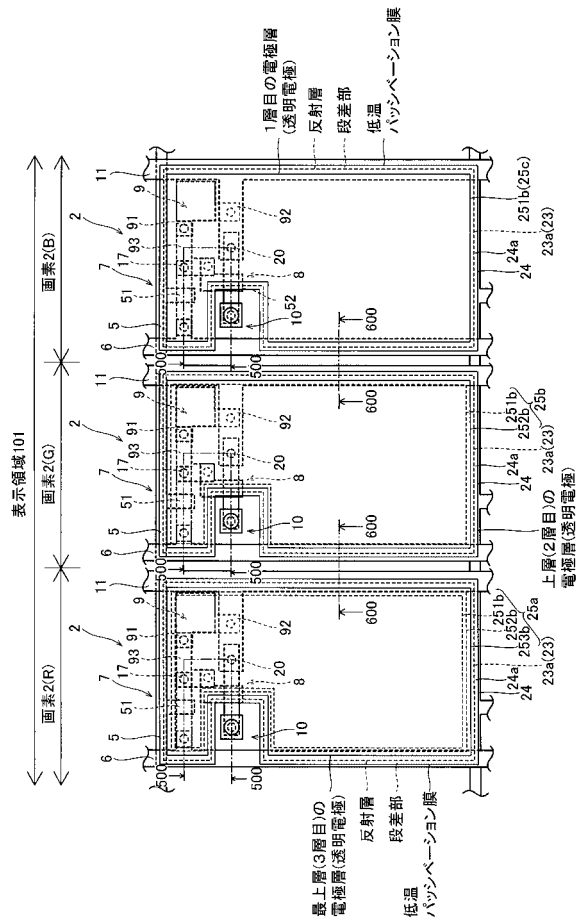
【図 4】



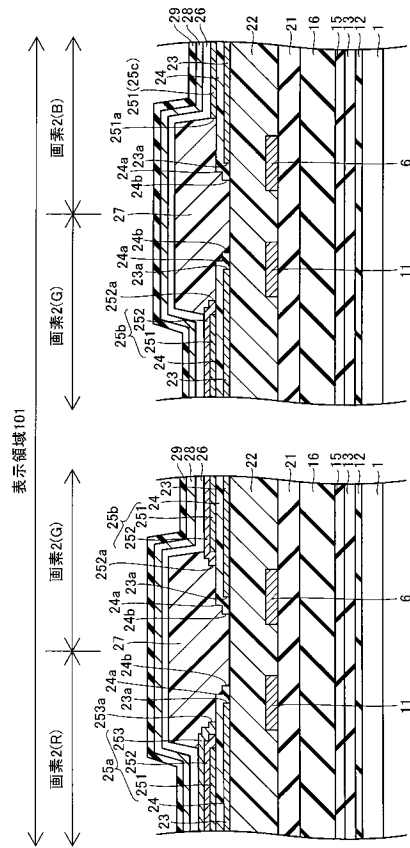
【図 5】



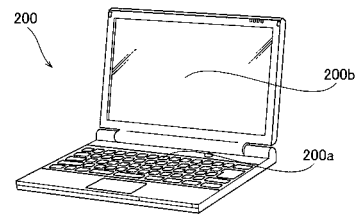
【図 6】



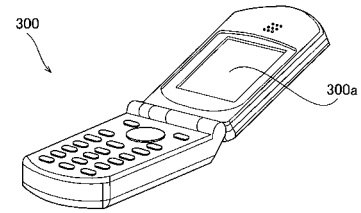
【図 7】



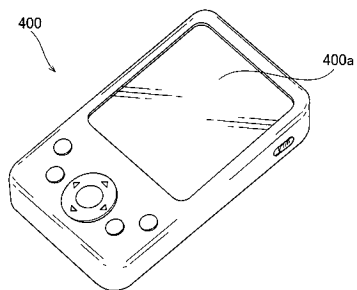
【図 8】



【図 9】



【図 10】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
G 0 9 F 9/30 (2006.01)	G 0 9 F 9/30 3 4 8 A	
	G 0 9 F 9/30 3 4 9 D	

(72)発明者 青田 雅明

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 3K107 AA01 BB01 CC25 DD03 DD22 DD24 DD27 DD29 DD89 DD90
DD95 FF15
5C094 AA31 BA03 BA27 DA15 EA05 EA06 FB02 FB15

专利名称(译)	显示设备和电子设备		
公开(公告)号	JP2010218718A	公开(公告)日	2010-09-30
申请号	JP2009060744	申请日	2009-03-13
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	今尾和博 小田信彦 青田雅明		
发明人	今尾 和博 小田 信彦 青田 雅明		
IPC分类号	H05B33/22 H05B33/24 H05B33/26 H01L51/50 H05B33/12 G09F9/30		
FI分类号	H05B33/22.Z H05B33/24 H05B33/26.Z H05B33/14.A H05B33/12.B G09F9/30.348.A G09F9/30.349.D H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC25 3K107/DD03 3K107/DD22 3K107/DD24 3K107/DD27 3K107/DD29 3K107/DD89 3K107/DD90 3K107/DD95 3K107/FF15 5C094/AA31 5C094/BA03 5C094/BA27 5C094/DA15 5C094/EA05 5C094/EA06 5C094/FB02 5C094/FB15		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够抑制形成在透明电极的台阶部分的表面上的部分从绝缘膜上剥离的显示器。ŽSOLUTION：EL器件（显示器）100设置有多像素2，每个适合于像素2的反射层23，形成为覆盖反射层23的表面并包含的低温钝化膜24在与反射层23的端部23a对应的部分处的台阶部分24a，以及形成在低温钝化膜24的表面上并且在平面图中比台阶部分24a更靠内侧布置的像素电极25a至25c。低温钝化膜24.Ž

