

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-8718

(P2010-8718A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 670A	
	G09G 3/20 641P	
	G09G 3/20 631U	
審査請求 未請求 請求項の数 6 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2008-168090 (P2008-168090)	(71) 出願人	000002185
(22) 出願日	平成20年6月27日 (2008. 6. 27)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	三並 徹雄
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		Fターム(参考)	3K107 AA01 BB01 CC02 CC11 CC33
			EE03 HH04 HH05
			5C080 AA06 BB05 CC03 DD01 DD05
			EE29 EE30 FF11 GG12 HH09
			JJ02 JJ03 JJ04 JJ05 JJ06

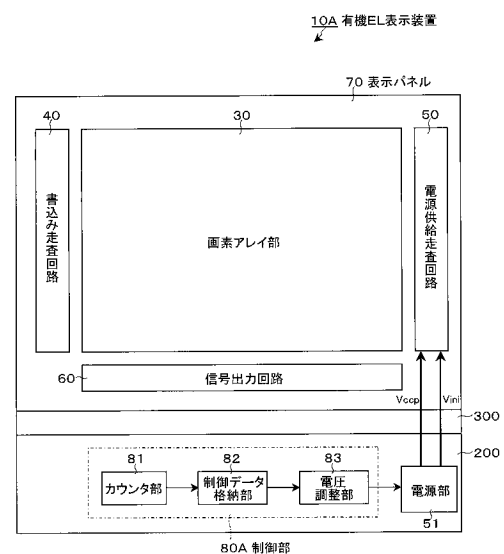
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】画素内のトランジスタ特性の経時的な変動の影響を受けることなく、表示品質の良好な表示画像を得るようにする。

【解決手段】有機EL表示装置10Aの実稼動時間と制御データとの対応関係を示すタイムテーブルを作成して制御データ格納部82に格納しておき、当該タイムテーブルを参照して変動量 ΔV_{th} を補正するための制御量を、カウンタ部81による実稼動時間の計測結果を基に得る。そして、この制御量に応じて、即ち駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動に応じてソース電位 V_s の初期化電位 V_{ini} を制御することで、閾値電圧 V_{th} の経時的な変動量 ΔV_{th} を補正する。

【選択図】図10



【特許請求の範囲】

【請求項 1】

電気光学素子と、映像信号を書き込む書込みトランジスタと、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタのゲート電極とソース電極との間に接続され、前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量とを有し、

前記駆動トランジスタのゲート電位およびソース電位を初期化した後、前記ゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタのソース電位を変化させる閾値補正処理を行う

画素が行列状に配置された画素アレイ部と、

前記画素内のトランジスタ特性の経時的な変動に応じて前記駆動トランジスタのソース電位の初期化電位を制御する制御部と

を備える表示装置。

【請求項 2】

前記制御部は、前記画素内のトランジスタ特性の経時的な変動についてあらかじめ測定した測定結果を基に作成したテーブルから制御量を得て、当該制御量に応じて前記駆動トランジスタのソース電位の初期化電位を制御する

請求項 1 記載の表示装置。

【請求項 3】

前記画素内のトランジスタ特性の変動を検出する検出部を有し、

前記制御部は、前記検出部の検出結果に応じて前記駆動トランジスタのソース電位の初期化電位を制御する

請求項 1 記載の表示装置。

【請求項 4】

前記画素内のトランジスタ特性は、前記駆動トランジスタの閾値電圧である

請求項 1 記載の表示装置。

【請求項 5】

電気光学素子と、映像信号を書き込む書込みトランジスタと、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタのゲート電極とソース電極との間に接続され、前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量とを有し、

前記駆動トランジスタのゲート電位およびソース電位を初期化した後、前記ゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタのソース電位を変化させる閾値補正処理を行う

画素が行列状に配置された表示装置の駆動に当たって、

前記画素内のトランジスタ特性の経時的な変動に応じて前記駆動トランジスタのソース電位の初期化電位を制御する

表示装置の駆動方法。

【請求項 6】

電気光学素子と、映像信号を書き込む書込みトランジスタと、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタのゲート電極とソース電極との間に接続され、前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量とを有し、

前記駆動トランジスタのゲート電位およびソース電位を初期化した後、前記ゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタのソース電位を変化させる閾値補正処理を行う

画素が行列状に配置された画素アレイ部と、

前記画素内のトランジスタ特性の経時的な変動に応じて前記駆動トランジスタのソース電位の初期化電位を制御する制御部と

を備える表示装置を有する電子機器。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に、画素が行列状（マトリクス状）に２次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電界をかけると発光する現象を利用した有機EL (Electro Luminescence) 素子が知られている。

【0003】

画素の電気光学素子として有機EL素子を用いた有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子は、10V以下の印加電圧で駆動できるために低消費電力である。有機EL素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、TFT (Thin Film Transistor; 薄膜トランジスタ) が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として特にNチャネル型のTFTを用いた画素回路では、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化する。その結果、有機EL素子の発光輝度が変化する。これは、駆動トランジスタのソース電極側に有機EL素子が接続されることに起因する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲート電極に同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変

10

20

30

40

50

化するために、有機EL素子の発光輝度が変化することになる。

【0008】

また、特にポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタのトランジスタ特性が経時的に変化したり、製造プロセスのばらつきによってトランジスタ特性が画素ごとに異なったりする。すなわち、画素個々に駆動トランジスタのトランジスタ特性にばらつきがある。トランジスタ特性としては、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度 μ （以下、単に「駆動トランジスタの移動度 μ 」と記述する）等が挙げられる。

【0009】

駆動トランジスタのトランジスタ特性が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲート電極に画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じる。その結果、画面のユニフォームィ（一様性）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化等の影響を受けることなく、有機EL素子の発光輝度を一定に維持するために、各種の補正（補償）機能を画素回路に持たせている（例えば、特許文献1参照）。

【0011】

補正機能としては、有機EL素子の特性変動に対する補償機能、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正機能、駆動トランジスタの移動度 μ の変動に対する補正機能などが挙げられる。以下、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正を「閾値補正」と呼び、駆動トランジスタの移動度 μ の変動に対する補正を「移動度補正」と呼ぶこととする。

【0012】

このように、画素回路の各々に、各種の補正機能を持たせることで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化の影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。その結果、有機EL表示装置の表示品質を向上できる。

【0013】

上述した各種の補正処理のうち、閾値補正処理は、次のようにして実行される。まず、駆動トランジスタのゲート電位を基準電位 V_{ofs} に、ソース電位を所定の電位 V_{ini} にそれぞれ初期化する。そして、駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から駆動トランジスタの閾値電圧を減じた電位に向かって、駆動トランジスタのソース電位を変化させる。この一連の閾値補正処理の動作により、駆動トランジスタのゲートーソース間の電位が駆動トランジスタの閾値電圧に収束する。

【0014】

【特許文献1】特開2006-133542号公報

【発明の開示】

【発明が解決しようとする課題】

【0015】

ところで、画素内のトランジスタの特性、例えば閾値電圧 V_{th} は、図20に示すように、時間の経過とともに変動する。先述した閾値補正処理では、閾値電圧 V_{th} の絶対値を考慮し、最適な初期化電位と閾値補正期間を設定している。しかし、駆動トランジスタの閾値電圧 V_{th} の絶対値が変動すると、初期化電位および閾値補正期間が最適な設定値からずれるため、閾値補正処理が不完全なものとなる。つまり、所期の閾値補正処理を確実に実行できなくなる。その結果、表示画像の画質が悪化する、特に黒階調での画質が悪化（スジや輝度ムラの悪化）するために、閾値補正処理に伴う表示品質（画品位）の改善効果が十分に得られないことになる。

【0016】

そこで、本発明は、画素内のトランジスタ特性の経時的な変動の影響を受けることなく、表示品質の良好な表示画像を得ることが可能な表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【0017】

上記目的を達成するために、本発明は、

電気光学素子と、映像信号を書き込む書込みトランジスタと、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと、前記駆動トランジスタのゲート電極とソース電極との間に接続され、前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量とを有し、

10

前記駆動トランジスタのゲート電位およびソース電位を初期化した後、前記ゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタのソース電位を変化させる閾値補正処理を行う

画素が行列状に配置された表示装置において、

前記画素内のトランジスタ特性の経時的な変動に応じて前記駆動トランジスタのソース電位の初期化電位を制御する。

【0018】

1つの画素内において、駆動トランジスタおよび書込みトランジスタは近接配置されていることから、これらトランジスタの特性の経時的な変動はほぼ同じと考えることができる。そして、これらトランジスタ特性の経時的な変動に応じて駆動トランジスタのソース電位の初期化電位を制御する。一例として、トランジスタ特性として駆動トランジスタの閾値電圧の変動を例に挙げると、駆動トランジスタの閾値電圧が+0.2Vシフトした場合、駆動トランジスタのソース電位の初期化電位を同じく+0.2Vシフトする。すなわち、画素内のトランジスタ特性が経時的に変動したとき、当該変動に対応して駆動トランジスタのソース電位の初期化電位を調節することで、駆動トランジスタの閾値電圧の絶対値を考慮して設定した最適な初期化電圧と閾値補正期間とを維持できる。これにより、駆動トランジスタの閾値電圧の画素ごとのばらつきを補正する閾値補正処理を確実に実行できる。

20

【発明の効果】

【0019】

30

本発明によれば、画素内のトランジスタ特性の経時的な変動の影響を受けることなく、最適な初期化電圧と閾値補正期間とを維持しつつ、所期の閾値補正処理を確実に行うことができるため、表示品質の良好な表示画像を得ることができる。

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0021】

[システム]

図1は、本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

40

【0022】

図1に示すように、本適用例に係る有機EL表示装置10は、発光素子を含む複数の画素20と、当該画素20が行列状に2次元配置された画素アレイ部30と、当該画素アレイ部30の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部30の各画素20を駆動する。この駆動部として、例えば、書込み走査回路40、電源供給走査回路50および信号出力回路60が設けられている。

【0023】

50

ここで、有機EL表示装置10が白黒表示対応の場合は、白黒画像を形成する単位となる1つの画素が画素20に相当する。一方、有機EL表示装置10がカラー表示対応の場合は、カラー画像を形成する単位となる1つの画素は複数の副画素（サブピクセル）から構成され、この副画素が画素20に相当する。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光（R）を発光する副画素、緑色光（G）を発光する副画素、青色光（B）を発光する副画素の3つの副画素から構成される。

【0024】

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光（W）を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0025】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向（画素行の画素の配列方向）に沿って走査線31-1～31-mと電源供給線32-1～32-mとが画素行ごとに配線されている。さらに、列方向（画素列の画素の配列方向）に沿って信号線33-1～33-nが画素列ごとに配線されている。

【0026】

走査線31-1～31-mは、書込み走査回路40の対応する行の出力端にそれぞれ接続されている。電源供給線32-1～32-mは、電源供給走査回路50の対応する行の出力端にそれぞれ接続されている。信号線33-1～33-nは、信号出力回路60の対応する列の出力端にそれぞれ接続されている。

【0027】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10は、平面型（フラット型）のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、アモルファスシリコンTFTまたは低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、書込み走査回路40、電源供給走査回路50および信号出力回路60についても、画素アレイ部30を形成する表示パネル（基板）70上に実装することができる。

【0028】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の書込みに際して、走査線31-1～31-mに順次書込み走査信号WS（WS1～WSm）を供給することによって画素アレイ部30の各画素20を行単位で順番に走査（線順次走査）する。

【0029】

電源供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成されている。この電源供給走査回路50は、書込み走査回路40による線順次走査に同期して、第1電源電位Vccpと当該第1電源電位Vccpよりも低い第2電源電位Vin iで切り替わる電源電位DS（DS1～DSm）を電源供給線32-1～32-mに供給する。この電源電位DSのVccp/Vin iの切替えにより、画素20の発光／非発光の制御が行なわれる。

【0030】

信号出力回路60は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある）Vsigと基準電位Vofsのいずれか一方を適宜選択して出力する。信号出力回路60から出力される信号電圧Vsig／基準電位Vofsは、信号線33-1～33-nを介して画素アレイ部30の各画素20に対して行単位で書き込まれる。すなわち、信号出力回路60は、信号電圧Vsigを行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

【0031】

10

20

30

40

50

(画素回路)

図 2 は、画素（画素回路）20 の具体的な回路構成を示す回路図である。

【0032】

図 2 に示すように、画素 20 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 21 と、当該有機 EL 素子 21 を駆動する駆動回路とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線（いわゆる、ベタ配線）された共通電源供給線 34 にカソード電極が接続されている。

【0033】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、書込みトランジスタ 23、保持容量 24 および補助容量 25 を有する構成となっている。ここでは、駆動トランジスタ 22 および書込みトランジスタ 23 として N チャネル型の TFT を用いている。ただし、駆動トランジスタ 22 および書込みトランジスタ 23 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0034】

なお、駆動トランジスタ 22 および書込みトランジスタ 23 として N チャネル型の TFT を用いると、アモルファスシリコン（a-Si）プロセスを用いることができる。a-Si プロセスを用いることで、TFT を作成する基板の低コスト化、ひいては本有機 EL 表示装置 10 の低コスト化を図ることが可能になる。また、駆動トランジスタ 22 および書込みトランジスタ 23 を同じ導電型の組み合わせにすると、両トランジスタ 22、23 を同じプロセスで作成することができるため低コスト化に寄与できる。

【0035】

駆動トランジスタ 22 は、一方の電極（ソース／ドレイン電極）が有機 EL 素子 21 のアノード電極に接続され、他方の電極（ドレイン／ソース電極）が電源供給線 32（32-1～32-m）に接続されている。

【0036】

書込みトランジスタ 23 は、一方の電極（ソース／ドレイン電極）が信号線 33（33-1～33-n）に接続され、他方の電極（ドレイン／ソース電極）が駆動トランジスタ 22 のゲート電極に接続されている。また、書込みトランジスタ 23 のゲート電極は、走査線 31（31-1～31-m）に接続されている。

【0037】

駆動トランジスタ 22 および書込みトランジスタ 23 において、一方の電極とは、ソース／ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン／ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

【0038】

保持容量 24 は、一方の電極が駆動トランジスタ 22 のゲート電極に接続され、他方の電極が駆動トランジスタ 22 の他方の電極および有機 EL 素子 21 のアノード電極に接続されている。

【0039】

補助容量 25 は、一方の電極が有機 EL 素子 21 のアノード電極に、他方の電極が共通電源供給線 34 にそれぞれ接続されている。この補助容量 25 は、有機 EL 素子 21 の容量不足分を補い、保持容量 24 に対する映像信号の書込みゲインを高めるために、必要に応じて設けられるものである。すなわち、補助容量 25 は必須の構成要素ではなく、有機 EL 素子 21 の等価容量が十分に大きい場合は省略可能である。

【0040】

ここでは、補助容量 25 の他方の電極を共通電源供給線 34 に接続するとしたが、他方の電極の接続先としては、共通電源供給線 34 に限られるものではなく、固定電位のノードであればよい。補助容量 25 の他方の電極を固定電位に接続することで、有機 EL 素子

10

20

30

40

50

21の容量不足分を補い、保持容量24に対する映像信号の書込みゲインを高めるという所期の目的を達成することができる。

【0041】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から走査線31を通してゲート電極に印加されるHighアクティブの書込み走査信号WSに 응답して導通状態となる。これにより、書込みトランジスタ23は、信号線33を通して信号出力回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたは基準電位Vofsをサンプリングして画素20内に書き込む。この書き込まれた信号電圧Vsigまたは基準電位Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。

10

【0042】

駆動トランジスタ22は、電源供給線32(32-1~32-m)の電位DSが第1電源電位Vccpにあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作する。これにより、駆動トランジスタ22は、電源供給線32から電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

【0043】

駆動トランジスタ22はさらに、電源電位DSが第1電源電位Vccpから第2電源電位Vin iに切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ22は、有機EL素子21への駆動電流の供給を停止し、有機EL素子21を非発光状態にする。すなわち、駆動トランジスタ22は、有機EL素子21の発光/非発光を制御するトランジスタとしての機能をも併せ持っている。

20

【0044】

この駆動トランジスタ22のスイッチング動作により、有機EL素子21が非発光状態となる期間(非発光期間)を設け、有機EL素子21の発光期間と非発光期間の割合(デューティ)を制御する。このデューティ制御により、1フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとする

30

【0045】

ここで、信号出力回路60から信号線33を通して選択的に供給される基準電位Vofsは、輝度情報に応じた映像信号の信号電圧Vsigの基準となる電位(例えば、映像信号の黒レベルに相当する電位)である。

【0046】

電源供給走査回路50から電源供給線32を通して選択的に供給される第1、第2電源電位Vccp, Vin iのうち、第1電源電位Vccpは有機EL素子21を発光駆動する駆動電流を駆動トランジスタ22に供給するための電源電位である。また、第2電源電位Vin iは、有機EL素子21に対して逆バイアスを掛けるための電源電位である。この第2電源電位Vin iは、基準電位Vofsよりも低い電位、例えば、駆動トランジスタ22の閾値電圧をVthとするときVofs-Vthよりも低い電位、好ましくはVofs-Vthよりも十分に低い電位に設定される。

40

【0047】

(画素構造)

図3は、画素20の断面構造の一例を示す断面図である。図3に示すように、ガラス基板201上には、駆動トランジスタ22等を含む駆動回路が形成されている。そして、画素20は、ガラス基板201上に絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204がその順に形成され、当該ウインド絶縁膜204の凹部204Aに有機EL素子21が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トラ

50

ンジスタ 22 のみを図示し、他の構成素子については省略している。

【0048】

有機 EL 素子 21 は、アノード電極 205 と、有機層（電子輸送層、発光層、ホール輸送層/ホール注入層）206 と、カソード電極 207 とから構成されている。アノード電極 205 は、ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなる。有機層 206 は、アノード電極 205 上に形成されている。カソード電極 207 は、有機層 206 上に全画素共通に形成された透明導電膜等からなる。

【0049】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0050】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 の両側に設けられたソース/ドレイン領域 223、224 と、半導体層 222 のゲート電極 221 と対向する部分のチャネル形成領域 225 とから構成されている。ソース/ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電氣的に接続されている。

【0051】

そして、図 3 に示すように、ガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合される。この封止基板 209 によって有機 EL 素子 21 が封止されることにより表示パネル 70 が形成される。

【0052】

（有機 EL 表示装置の回路動作）

次に、上記構成の画素 20 が行列状に 2 次元配置されてなる有機 EL 表示装置 10 の回路動作について、図 4 のタイミング波形図を基に図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。

【0053】

図 4 のタイミング波形図には、走査線 31（31-1～31-m）の電位（書込み走査信号）WS の変化、電源供給線 32（32-1～32-m）の電位（電源電位）DS の変化、駆動トランジスタ 22 のゲート電位 Vg およびソース電位 Vs の変化を示している。また、ゲート電位 Vg の波形を一点鎖線で示し、ソース電位 Vs の波形を点線で示すことで、両者を識別できるようにしている。

【0054】

< 前フレームの発光期間 >

図 4 のタイミング波形図において、時刻 t1 以前は、前のフレーム（フィールド）における有機 EL 素子 21 の発光期間となる。この前フレームの発光期間では、電源供給線 32 の電位 DS が第 1 電源電位（以下、「高電位」と記述する）Vccp にあり、また、書込みトランジスタ 23 が非導通状態にある。

【0055】

このとき、駆動トランジスタ 22 は飽和領域で動作するように設定されている。これにより、図 5（A）に示すように、駆動トランジスタ 22 のゲート-ソース間電圧 Vgs に応じた駆動電流（ドレイン-ソース間電流）Ids が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 Ids の電流値に応じた輝度で発光する。

【0056】

< 閾値補正準備期間 >

時刻 t_1 になると、線順次走査の新しいフレーム（現フレーム）に入る。そして、図 5（B）に示すように、電源供給線 32 の電位 D_S が高電位 V_{ccp} から、信号線 33 の基準電位 V_{ofs} に対して $V_{ofs} - V_{th}$ よりも十分に低い第 2 電源電位（以下、「低電位」と記述する） V_{ini} に切り替わる。

【0057】

ここで、有機 EL 素子 21 の閾値電圧を V_{thel} 、共通電源供給線 34 の電位（カソード電位）を V_{cath} とする。このとき、低電位 V_{ini} を $V_{ini} < V_{thel} + V_{cath}$ とすると、駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機 EL 素子 21 は逆バイアス状態となって消光する。

10

【0058】

次に、時刻 t_2 で走査線 31 の電位 W_S が低電位側から高電位側に遷移することで、図 5（C）に示すように、書込みトランジスタ 23 が導通状態となる。このとき、信号出力回路 60 から信号線 33 に対して基準電位 V_{ofs} が供給されているために、駆動トランジスタ 22 のゲート電位 V_g が基準電位 V_{ofs} になる。また、駆動トランジスタ 22 のソース電位 V_s は、基準電位 V_{ofs} よりも十分に低い電位 V_{ini} にある。

【0059】

このとき、駆動トランジスタ 22 のゲートーソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ 22 の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

20

【0060】

このように、駆動トランジスタ 22 のゲート電位 V_g を基準電位 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する処理が、後述する閾値補正処理を行う前の準備（閾値補正準備）の処理である。したがって、基準電位 V_{ofs} および低電位 V_{ini} が、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s の各初期化電位となる。

【0061】

< 閾値補正期間 >

30

次に、時刻 t_3 で、図 5（D）に示すように、電源供給線 32 の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ 22 のゲート電位 V_g が保たれた状態で閾値補正処理が開始される。すなわち、ゲート電位 V_g から駆動トランジスタ 22 の閾値電圧 V_{th} を減じた電位に向けて駆動トランジスタ 22 のソース電位 V_s が上昇を開始する。

【0062】

ここでは、便宜上、駆動トランジスタ 22 のゲート電極の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ 22 の閾値電圧 V_{th} を減じた電位に向けてソース電位 V_s を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、やがて、駆動トランジスタ 22 のゲートーソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量 24 に保持される。

40

【0063】

なお、閾値補正処理を行う期間（閾値補正期間）において、電流が専ら保持容量 24 側に流れ、有機 EL 素子 21 側には流れないようにするために、有機 EL 素子 21 がカットオフ状態となるように共通電源供給線 34 の電位 V_{cath} を設定しておくこととする。

【0064】

次に、時刻 t_4 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6（A）に示すように、書込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のゲート電極が信号線 33 から電氣的に切り離されることによってフローティング状態

50

になる。しかし、ゲートソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレインソース間電流 I_{ds} は流れない。

【0065】

＜信号書込み&移動度補正期間＞

次に、時刻 t_5 で、図 6 (B) に示すように、信号線 33 の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線 31 の電位 W_S が高電位側に遷移することで、図 6 (C) に示すように、書込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 20 内に書き込む。

【0066】

この書込みトランジスタ 23 による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

【0067】

このとき、有機 EL 素子 21 はカットオフ状態（ハイインピーダンス状態）にある。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレインソース間電流 I_{ds} ）は補助容量 25 に流れ込む。よって、補助容量 25 の充電が開始される。

【0068】

この補助容量 25 の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされており、駆動トランジスタ 22 のドレインソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

【0069】

ここで、映像信号の信号電圧 V_{sig} に対する保持容量 24 の保持電圧 V_{gs} の比率、即ち書込みゲインが 1（理想値）であると仮定する。すると、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇することで、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。

【0070】

すなわち、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0071】

このように、駆動トランジスタ 22 に流れるドレインソース間電流 I_{ds} に応じた帰還量 ΔV でゲート - ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 22 のドレインソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきを補正する移動度補正処理である。

【0072】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅 V_{in} （ $= V_{sig} - V_{ofs}$ ）が高いほどドレインソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0073】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。したがって、負帰還の帰還量 ΔV は移動度補正の補正量

10

20

30

40

50

とも言える。移動度補正の原理の詳細については後述する。

【0074】

<発光期間>

次に、時刻 t_7 で走査線 31 の電位 W_s が低電位側に遷移することで、図 6 (D) に示すように、書込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0075】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲートソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s の変動に連動してゲート電位 V_g も変動する。このように、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作が、保持容量 24 によるブートストラップ動作である。

【0076】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。

【0077】

そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。また、有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0078】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲートソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。そして、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} から基準電位 V_{ofs} に切り替わる。

【0079】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み (信号書込み) および移動度補正の各処理動作は、1 水平走査期間 (1H) において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_6 - t_7$ の期間において並行して実行される。

【0080】

(閾値キャンセルの原理)

ここで、駆動トランジスタ 22 の閾値キャンセル (即ち、閾値補正) の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレインソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots (1)$$

ここで、 W は駆動トランジスタ 22 のチャンネル幅、 L はチャンネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0081】

図 7 に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} 対ゲートソース間電圧 V_{gs} の特性を示す。

【0082】

この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきに対するキャンセル処理を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲートソ

10

20

30

40

50

ース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds1} になる。

【0083】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds}$) になる。すなわち、駆動トランジスタ22の閾値電圧 V_{th} が変動すると、ゲートソース間電圧 V_{gs} が一定であってもドレインソース間電流 I_{ds} が変動する。

【0084】

一方、上記構成の画素（画素回路）20では、先述したように、発光時の駆動トランジスタ22のゲートソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ である。したがって、これを式（1）に代入すると、ドレインソース間電流 I_{ds} は、次式（2）で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots (2)$$

【0085】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレインソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、駆動トランジスタ22の閾値電圧 V_{th} が画素ごとに変動したとしても、ドレインソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度を一定に保つことができる。

【0086】

（移動度補正の原理）

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【0087】

画素Aと画素Bで移動度 μ にばらつきがある状態で、駆動トランジスタ22のゲート電極に例えば両画素A、Bに同レベルの信号振幅 V_{in} ($= V_{sig} - V_{ofs}$) を書き込んだ場合を考える。この場合、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレインソース間電流 I_{ds1}' と移動度 μ の小さい画素Bに流れるドレインソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレインソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームティが損なわれる。

【0088】

ここで、先述した式（1）のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレインソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図8に示すように、移動度 μ の大きな画素Aの帰還量 ΔV_1 は、移動度の小さな画素Bの帰還量 ΔV_2 に比べて大きい。

【0089】

そこで、移動度補正処理によって駆動トランジスタ22のドレインソース間電流 I_{ds} に応じた帰還量 ΔV でゲートソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素ごとのばらつきを抑制することができる。

【0090】

具体的には、移動度 μ の大きな画素Aで帰還量 ΔV_1 の補正をかけると、ドレインソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 ΔV_2 は小さいために、ドレインソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン

10

20

30

40

50

ソース間電流 I_{ds1} と画素 B のドレイン・ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

【0091】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があった場合、移動度 μ の大きい画素 A の帰還量 ΔV_1 は移動度 μ の小さい画素 B の帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン・ソース間電流 I_{ds} の減少量が大きくなる。

【0092】

したがって、駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} に応じた帰還量 ΔV で、ゲート・ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のドレイン・ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ 22 に流れる電流（ドレイン・ソース間電流 I_{ds} ）に応じた帰還量 ΔV で、駆動トランジスタ 22 のゲート・ソース間電圧 V_{gs} に負帰還をかける処理が移動度補正処理となる。

【0093】

ここで、図 2 に示した画素（画素回路）20 において、閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0094】

図 9 において、（A）は閾値補正および移動度補正を共に行わない場合、（B）は移動度補正を行わず、閾値補正のみを行った場合、（C）は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図 9（A）に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A、B ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素 A、B 間で大きな差が生じることになる。

【0095】

これに対し、閾値補正のみを行った場合は、図 9（B）に示すように、ドレイン・ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素 A、B ごとのばらつきに起因する画素 A、B 間でのドレイン・ソース間電流 I_{ds} の差は残る。そして、閾値補正および移動度補正を共に行うことで、図 9（C）に示すように、閾値電圧 V_{th} および移動度 μ の画素 A、B ごとのばらつきに起因する画素 A、B 間でのドレイン・ソース間電流 I_{ds} の差をほぼ無くすることができる。したがって、どの階調においても有機 EL 素子 21 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0096】

また、図 2 に示した画素 20 は、閾値補正および移動度補正の各補正機能に加えて、先述した保持容量 24 によるブートストラップ動作の機能を備えていることで、次のような作用効果を得ることができる。

【0097】

すなわち、有機 EL 素子 21 の $I-V$ 特性の経時変化に伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート・ソース間電位 V_{gs} を一定に維持することができる。したがって、有機 EL 素子 21 に流れる電流は変化せず一定となる。その結果、有機 EL 素子 21 の発光輝度も一定に保たれるために、有機 EL 素子 21 の $I-V$ 特性が経時変化したとしても、それに伴う輝度劣化のない画像表示を実現できる。

【0098】

（画素内のトランジスタ特性の経時的な変動による問題点）

ところで、前にも述べたように、画素 20 内のトランジスタ特性、例えば閾値電圧 V_{th} は、時間の経過とともに、即ち経時的に変動する（図 20 参照）。本例の場合、画素 20 のトランジスタは駆動トランジスタ 22 および書込みトランジスタ 23 の 2 つである。ここで、駆動トランジスタ 22 および書込みトランジスタ 23 は 1 つの画素 20 内に近接して配置されることから、これらトランジスタ 22、23 の特性の経時的な変動はほぼ同

10

20

30

40

50

じと考えることができる。

【0099】

一方、先述した閾値補正処理では、駆動トランジスタ22の閾値電圧 V_{th} の絶対値を考慮し、最適な初期化電位(V_{ofs} , V_{ini})と閾値補正期間を設定している。しかし、駆動トランジスタ22の閾値電圧 V_{th} の絶対値が変動すると、ソース電位の初期化電位 V_{ini} および閾値補正期間が最適な設定値からずれるため、閾値補正処理が不完全なものとなる。つまり、所期の閾値補正処理を確実に実行できなくなる。その結果、特に黒階調での画質が悪化(スジや輝度ムラの悪化)する。

【0100】

[本実施形態の特徴部分]

10

そこで、本実施形態では、画素20内のトランジスタ特性の経時的な変動の影響を受けることなく、表示品質の良好な表示画像を得るようにするために次の構成を採る。すなわち、画素20内のトランジスタ特性の経時的な変動に応じて駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を制御する。一例として、トランジスタ特性として駆動トランジスタ22の閾値電圧 V_{th} の変動を例に挙げると、駆動トランジスタ22の閾値電圧 V_{th} が $+0.2V$ シフトした場合、ソース電位 V_s の初期化電位 V_{ini} を同じく $+0.2V$ シフトする。

【0101】

すなわち、画素20内のトランジスタ特性が経時的に変動したとき、当該変動に対応して駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を調節することで、閾値補正処理に当たって最適な初期化電圧 V_{ini} と閾値補正期間とを維持できる。ここで、最適な初期化電圧 V_{ini} と閾値補正期間は、先述したように、駆動トランジスタ22の閾値電圧 V_{th} の絶対値を考慮して設定される。

20

【0102】

このように、画素20内のトランジスタ特性の経時的な変動に応じて駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を制御することで、経時的な特性変動の影響を受けることなく、最適な初期化電圧 V_{ini} と閾値補正期間とを維持できる。これにより、画素20内のトランジスタ特性の経時的な変動の影響を受けることなく、駆動トランジスタ22の閾値電圧 V_{th} の画素ごとのばらつきを補正する閾値補正処理を確実に行うことができるため、表示品質の良好な表示画像を得ることができる。

30

【0103】

以下、画素20内のトランジスタ特性、例えば駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動に応じて駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を制御するための具体的な実施例について説明する。

【0104】

(実施例1)

図10は、本発明の実施例1に係る有機EL表示装置10Aの構成の概略を示すシステム構成図であり、図中、図1と同等部分には同一符号を付して示している。

【0105】

図10に示すように、本実施例1に係る有機EL表示装置10Aは、電源供給走査回路50で用いる電源電位(V_{ccp} , V_{ini})を発生する電源部51と、この電源部51の電源電位 V_{ini} を制御する制御部80Aとを有している。ここで、電源電位(低電位) V_{ini} は、先述したように、閾値補正処理に当たって駆動トランジスタ22のソース電位 V_s を初期化する際の初期化電位である。

40

【0106】

電源部51および制御部80は、例えば表示パネル70の外部に設けられた制御基板200上に設けられている。表示パネル70と制御基板200とは、例えばフレキシブル基板300を介して電氣的に接続されている。ここでは、電源部51および制御部80を表示パネル70の外部に設けられた制御基板200上に設けるとしたが、表示パネル70上に設けてもよいことは勿論である。

50

【0107】

<制御部の構成>

制御部80Aは、例えば、カウンタ部81、制御データ格納部82および電圧調整部83を有する構成となっている。カウンタ部81は、例えば映像信号に含まれる垂直同期信号や水平同期信号等の同期信号に同期してカウント動作を行うことで、有機EL表示装置10Aの実稼動時間（積算時間）を計測する。そして、カウンタ部81は、1千時間や1万時間等の所定の周期ごとに実稼動時間情報を制御データ格納部82に与える。

【0108】

制御データ格納部82には、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動についてあらかじめ測定した測定結果を基に作成されたテーブルが格納されている。閾値電圧 V_{th} の経時的な変動についての測定結果からは、駆動トランジスタ22の実使用時間と閾値電圧 V_{th} の変動分 ΔV_{th} との関係を知ることができる。閾値電圧 V_{th} の変動分 ΔV_{th} は、図20に示すストレス時間対 ΔV_{th} のように累乗近似される。よって、将来的な閾値電圧 V_{th} の変動分 ΔV_{th} を予測することも可能である。

【0109】

制御データ格納部82にはテーブルとして、有機EL表示装置10Aの実稼動時間と閾値電圧 V_{th} の変動量 ΔV_{th} を補正するための制御データ（制御値）との対応関係を示すタイムテーブルが格納される。そして、制御データ格納部82は、カウンタ部81から所定の周期ごとに実稼動時間情報が与えられると、タイムテーブルを参照して実稼動時間情報に対応した制御データを電圧調整部83に出力する。

【0110】

電圧調整部83から出力される制御データを受けて、電圧調整部83は当該制御データで示される制御量だけ、電源部51の電源電位 V_{ini} 、即ち駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を調整する。このときの制御量は、閾値電圧 V_{th} の変動量 ΔV_{th} である。この電圧調整部83による調整により、図11のタイミング波形図に示すように、駆動トランジスタ22の閾値電圧 V_{th} の経時的に ΔV_{th} だけ変動したとき(図中、破線で示す)、その変動量 ΔV_{th} を補正するように初期化電位 V_{ini} が調整される。

【0111】

一例として、実稼働時間 H_a が経過することで、駆動トランジスタ22の閾値電圧 V_{th} が初期の閾値電圧 V_{th0} に対して $+0.2V$ シフト（変動）した場合を例に挙げる。ここで、制御データ格納部82にはあらかじめ、実稼働時間 H_a のときに制御量 $+0.2V$ を示す制御データがタイムテーブルとして格納されている。そして、制御データ格納部82は、カウンタ部81から実稼働時間 H_a の時間情報が与えられると、タイムテーブルを参照して実稼働時間 H_a に対応する制御量 $+0.2V$ を示す制御データを電圧調整部83に出力する。これを受けて電圧調整部83は、閾値電圧 V_{th} の変動量 ΔV_{th} と同じ制御量 $+0.2V$ だけ、電源部51の電源電位 V_{ini} を調整する。

【0112】

上述したように、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動に応じてソース電位 V_s の初期化電位 V_{ini} を制御することで、閾値電圧 V_{th} の経時的な変動量 ΔV_{th} を補正できる。これにより、閾値電圧 V_{th} の経時的な変動の影響を受けることなく、最適な初期化電位 V_{ini} と閾値補正期間とを維持できる。その結果、閾値補正処理を確実に行うことができるため、表示品質の良好な表示画像を得ることができる。

【0113】

特に、本実施例1では、有機EL表示装置10Aの実稼動時間と制御データとの対応関係を示すタイムテーブルを作成して制御データ格納部82に格納しておき、当該タイムテーブルを参照して変動量 ΔV_{th} を補正するための制御量を得る構成を採っている。かかる構成を採ることで、有機EL表示装置10Aの実稼動時間をカウンタ部81で計測するだけで変動量 ΔV_{th} を補正するための制御量を得ることができるために、非常に簡単な構成の制御部80Aにて初期化電位 V_{ini} の制御を行うことができる。

【0114】

(実施例2)

図12は、本発明の実施例2に係る有機EL表示装置10Bの構成の概略を示すシステム構成図であり、図中、図10と同等部分には同一符号を付して示している。

【0115】

図12に示すように、本実施例2に係る有機EL表示装置10Bは、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動を検出する検出部90を有している。この検出部90については、閾値電圧 V_{th} の経時的な変動をより確実に検出するためには画素アレイ部30の近傍に設けるのが好ましい。ただし、検出部90の配設位置は、画素アレイ部30の周辺に限られるものではなく、画素20内に設けることも可能である。検出部90の詳細については後述する。

10

【0116】

本実施例2に係る有機EL表示装置10Vは、検出部90に加えて、電源供給走査回路50で用いる電源電位(V_{ccp} , V_{ini})を発生する電源部51と、この電源部51の電源電位 V_{ini} 、即ち初期化電位 V_{ini} を制御する制御部80Bとを有している。ここでは、電源部51および制御部80を表示パネル70の外部に設けられた制御基板200上に設けるとしたが、表示パネル70上に設けてもよいことは勿論である。

【0117】

<検出部の構成>

図13は、検出部90の構成の一例を示す回路図である。図13に示すように、本例に係る検出部90は、抵抗素子91、第1、第2トランジスタ92、93および容量素子94、95を有する構成となっている。ここで、画素20との対応関係で、第1トランジスタ92が駆動トランジスタ22、第2トランジスタ93が書込みトランジスタ23に、容量素子94が保持容量24にそれぞれ対応している。また、容量素子95は、有機EL素子21の容量値と保持容量25の容量値との合成の容量値を持っている。

20

【0118】

すなわち、本例に係る検出部90は、画素20と等価な回路構成、即ち画素モデルとなっている。この検出部90において、第2トランジスタ93は、信号線96を通して供給されるモニター用信号電圧 M_{sig} を、書込み走査回路40による書込み走査に同期して書き込む。この書き込まれた信号電圧 M_{sig} は、容量素子94に保持される。第1トランジスタ92は、容量素子94に保持された信号電圧 M_{sig} に応じた電流を抵抗素子91に流す。

30

【0119】

ここで、画素20内のトランジスタ特性が経時的に変動した場合を考える。画素20内には駆動トランジスタ22と書込みトランジスタ23とが存在するが、これらトランジスタ22、23は近接して設けられているので、トランジスタ特性の変動については両トランジスタ22、23で同じと考えることができる。ここでは、書込みトランジスタ23の閾値電圧 V_{th} が変動したとする。

【0120】

このとき、検出部90が画素アレイ部30の近傍に配置されていることから、当該検出部90内の第1、第2トランジスタ92、93の閾値電圧も、書込みトランジスタ23と同じように変動すると考えることができる。そして、第1、第2トランジスタ92、93の閾値電圧が変動することで、抵抗素子91に流れる電流が変動する。そして、抵抗素子91に流れる電流に応じた電圧が、画素20内トランジスタの閾値電圧 V_{th} に応じた電圧として検出される。

40

【0121】

なお、ここで示した検出部90の構成は一例にすぎず、これに限られるものではない。例えば、上記の例では、画素20内トランジスタの閾値電圧 V_{th} に応じた情報として、抵抗素子91に流れる電流に応じた電圧を検出としたが、第1トランジスタ92に流れる電流そのものを検出することも可能である。また、有機EL素子21の発光輝度その

50

ものを検出することも可能である。

【0122】

＜制御部の構成＞

制御部80Bは、制御データ格納部82および電圧調整部83を有する構成となっている。制御データ格納部82には、初期化電位 V_{ini} の制御量を示す制御データが、駆動トランジスタ22の閾値電圧 V_{th} との対応関係を示すテーブルとして格納されている。制御データ格納部82は、所定の周期、例えば1水平期間または1フィールド期間の周期で検出部90の検出電圧を取り込む。

【0123】

このときの検出部90の検出電圧は、画素20内トランジスタの閾値電圧 V_{th} が、所期の閾値電圧 V_{th0} から経時的に ΔV_{th} だけ変動した後の閾値電圧 $V_{th\alpha}$ を示す。すなわち、検出部90の検出電圧である変動後の閾値電圧 $V_{th\alpha}$ は、 $V_{th0} + \Delta V_{th}$ となる。制御データ格納部82はテーブル参照して、検出部90の検出電圧、即ち検出部90が検出した閾値電圧 $V_{th\alpha}$ の変動量 ΔV_{th} に対応した制御データを電圧調整部83に出力する。

【0124】

電圧調整部83から出力される制御データを受けて、電圧調整部83は当該制御データで示される制御量だけ、電源部51の電源電位 V_{ini} 、即ち駆動トランジスタ22のソース電位 V_s の初期化電位 V_{ini} を調整する。このときの制御量は、閾値電圧 $V_{th\alpha}$ の変動量 ΔV_{th} である。この電圧調整部83による調整により、駆動トランジスタ22の閾値電圧 V_{th} の経時的に ΔV_{th} だけ変動したとき、その変動量 ΔV_{th} を補正するように初期化電位 V_{ini} が調整される。

【0125】

実施例1の場合と同様に、経時的な変動によって駆動トランジスタ22の閾値電圧 V_{th} が初期の閾値電圧 V_{th0} に対して $+0.2V$ シフト（変動）した場合を例に挙げる。このとき、検出部90の検出電圧は、駆動トランジスタ22の経時的な変動後の閾値電圧 $V_{th\alpha}$ （ $=V_{th0} + 0.2V$ ）に対応した電圧となる。ここで、制御データ格納部82にはあらかじめ、検出部90の検出電圧が閾値電圧 $V_{th\alpha}$ に対応した電圧のときに制御量 $+0.2V$ を示す制御データがテーブルとして格納されている。

【0126】

そして、制御データ格納部82は、検出部90から与えられる検出電圧を取り込んで、当該検出電圧に対応する制御量 $+0.2V$ を示す制御データをテーブルから得て電圧調整部83に出力する。これを受けて電圧調整部83は、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動量 ΔV_{th} と同じ制御量 $+0.2V$ だけ、電源部51の電源電位 V_{ini} を調整する。

【0127】

上述したように、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動に応じてソース電位 V_s の初期化電位 V_{ini} を制御することで、閾値電圧 V_{th} の経時的な変動量 ΔV_{th} を補正できる。これにより、閾値電圧 V_{th} の経時的な変動の影響を受けることなく、最適な初期化電圧 V_{ini} と閾値補正期間とを維持できる。その結果、閾値補正処理を確実に行うことができるため、表示品質の良好な表示画像を得ることができる。

【0128】

特に、本実施例2では、経時的に変動した後の閾値電圧 $V_{th\alpha}$ と制御データとの対応関係を示すテーブルを制御データ格納部82に格納しておく一方、駆動トランジスタ22の閾値電圧 V_{th} の経時的な変動を検出部90により検出するようにしている。そして、検出部90の検出結果を基にテーブルを参照して変動量 ΔV_{th} を補正するための制御量を得る構成を採っている。かかる構成を採ることで、実際に経時的に変動した駆動トランジスタ22の閾値電圧 $V_{th\alpha}$ を検出でき、実際の閾値電圧 $V_{th\alpha}$ に対応した制御量を得ることができるために、初期化電位 V_{ini} の制御をより正確に行うことができる。

【0129】

〔変形例〕

上記実施形態では、有機EL素子21の駆動回路が、基本的に、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタからなる画素構成の場合を例に挙げて説明したが、本発明はこの画素構成への適用に限られるものではない。すなわち、本発明は、駆動トランジスタ22に駆動電流を供給する電源供給線32の電位（電源電位）DSを切り替えることによって有機EL素子21の発光／非発光の制御を行なう画素構成に対して適用可能である。

【0130】

一例として、図14に示すように、駆動トランジスタ22、書込みトランジスタ23に加えて、発光制御トランジスタ26および2つのスイッチングトランジスタ27、28を有する5つのトランジスタからなる構成の画素20'が知られている（例えば、特開2005-345722号公報参照）。ここでは、発光制御トランジスタ26としてPchトランジスタ、スイッチングトランジスタ27、28としてNchを用いているが、これらの導電型の組み合わせは任意である。

10

【0131】

発光制御トランジスタ26は、駆動トランジスタ22に対して直列に接続され、駆動トランジスタ22への高電位Vccpの供給を選択的に行うことで、有機EL素子21の発光／非発光の制御を行なう。スイッチングトランジスタ27は、駆動トランジスタ22のゲート電極に基準電位Vofsを選択的に与えることで、そのゲート電位Vgを基準電位Vofsに初期化する。スイッチングトランジスタ28は、駆動トランジスタ22のソース電極に低電位iniを選択的に与えることで、そのソース電位Vsを低電位iniに初期化する。

20

【0132】

ここでは、他の画素構成として、5つのトランジスタからなる構成を例に挙げたが、例えば、信号線33を通して基準電位Vofsを供給し、当該基準電位Vofsを書込みトランジスタ23によって書き込むようにすることでスイッチングトランジスタ27を省略するなど、種々の画素構成のものが考えられる。要は、駆動トランジスタ22のゲート電位Vgおよびソース電位Vsを初期化した後、閾値補正処理を行う機能を持つ画素全般に適用可能である。

【0133】

30

また、上記実施形態では、画素20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザー素子など、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0134】

〔適用例〕

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。一例として、図15～図19に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示装置に適用することが可能である。

40

【0135】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、各種の電子機器において高品位な画像表示を行うことができる。すなわち、先述した実施形態の説明から明らかなように、本発明による表示装置は、閾値補正処理に伴う表示品質の改善効果を十分に得ることができるために、高品位な表示画像を得ることができる。

【0136】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、

50

画素アレイ部 30 に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や F P C (フレキシブルプリントサーキット) 等が設けられていてもよい。

【0137】

以下に、本発明が適用される電子機器の具体例について説明する。

【0138】

図 15 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 102 やフィルターガラス 103 等から構成される映像表示画面部 101 を含み、その映像表示画面部 101 として本発明による表示装置を用いることにより作成される。

10

【0139】

図 16 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 111、表示部 112、メニュースイッチ 113、シャッターボタン 114 等を含み、その表示部 112 として本発明による表示装置を用いることにより作製される。

【0140】

図 17 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 121 に、文字等を入力するとき操作されるキーボード 122、画像を表示する表示部 123 等を含み、その表示部 123 として本発明による表示装置を用いることにより作製される。

20

【0141】

図 18 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 131、前方を向いた側面に被写体撮影用のレンズ 132、撮影時のスタート／ストップスイッチ 133、表示部 134 等を含み、その表示部 134 として本発明による表示装置を用いることにより作製される。

【0142】

図 19 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 141、下側筐体 142、連結部 (ここではヒンジ部) 143、ディスプレイ 144、サブディスプレイ 145、ピクチャーライト 146、カメラ 147 等を含んでいる。そして、ディスプレイ 144 やサブディスプレイ 145 として本発明による表示装置を用いることにより本適用例に係る携帯電話機が作製される。

30

【図面の簡単な説明】

【0143】

【図 1】本発明が適用される有機 E L 表示装置の構成の概略を示すシステム構成図である。

40

【図 2】画素の回路構成を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】本適用例に係る有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【図 5】本適用例に係る有機 E L 表示装置の回路動作の説明図 (その 1) である。

【図 6】本適用例に係る有機 E L 表示装置の回路動作の説明図 (その 2) である。

【図 7】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図 8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

50

【図 9】 閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】 本発明の実施例 1 に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 11】 実施例 1 に係る有機 EL 表示装置における制御部による制御の動作説明に供するタイミング波形図である。

【図 12】 本発明の実施例 1 に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 13】 検出部の構成の一例を示す回路図である。

【図 14】 他の構成の画素の回路構成を示す回路図である。

10

【図 15】 本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 16】 本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 17】 本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 18】 本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 19】 本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【図 20】 ストレス時間とトランジスタの閾値電圧 V_{th} の変動分 ΔV_{th} との関係を示す図である。

20

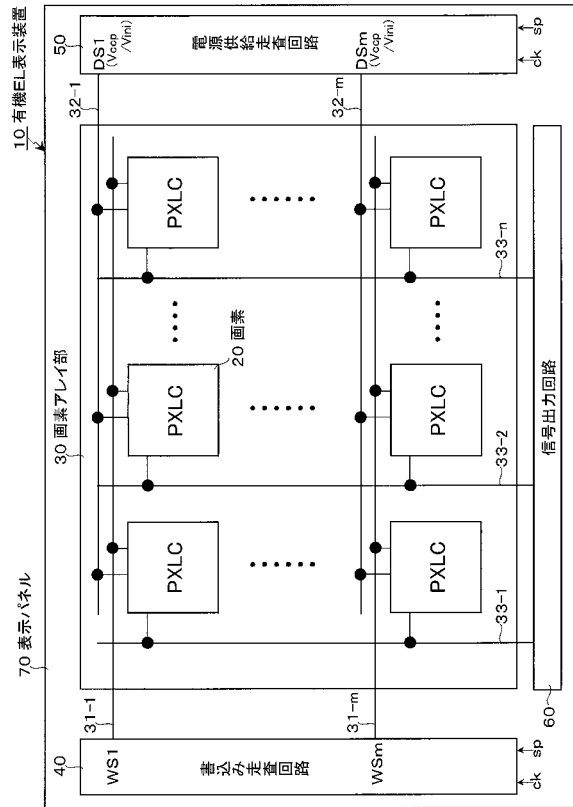
【符号の説明】

【0144】

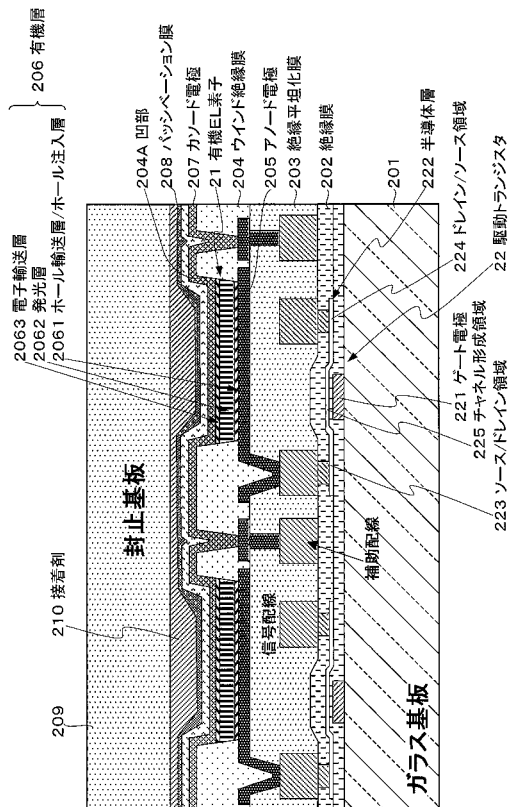
10, 10A, 10B…有機 EL 表示装置、20, 20'…画素 (画素回路)、21…有機 EL 素子、22…駆動トランジスタ、23…書込みトランジスタ、24…保持容量、25…補助容量、26…発光制御トランジスタ、27, 28…スイッチングトランジスタ、30…画素アレイ部、31 (31-1~31-m)…走査線、32 (32-1~32-m)…電源供給線、33 (33-1~33-n)…信号線、34…共通電源供給線、40…書込み走査回路、50…電源供給走査回路、51…電源部、60…信号出力回路、70…表示パネル、80A, 80B…制御部、90…検出部

30

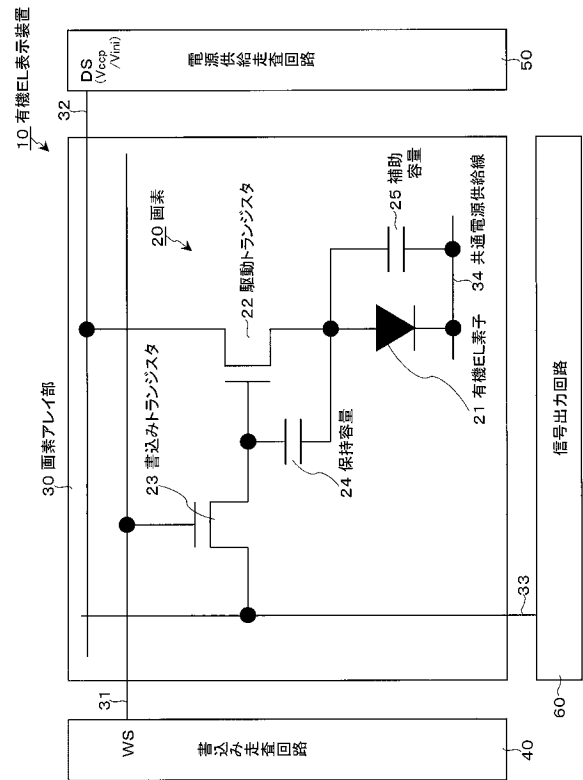
【図 1】



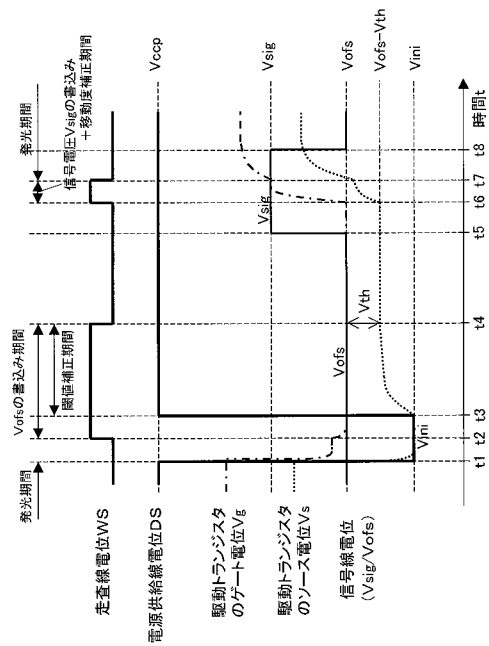
【図 3】



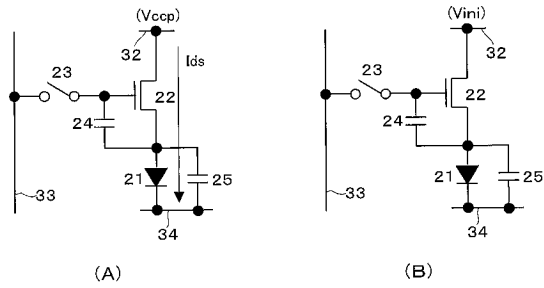
【図 2】



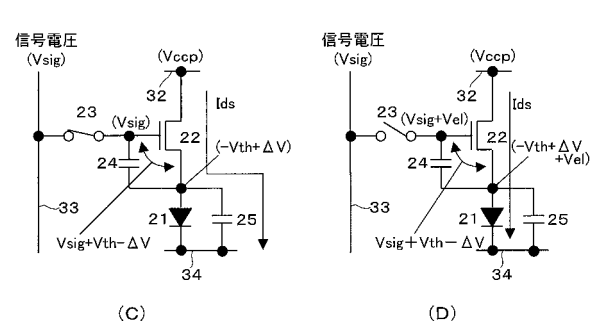
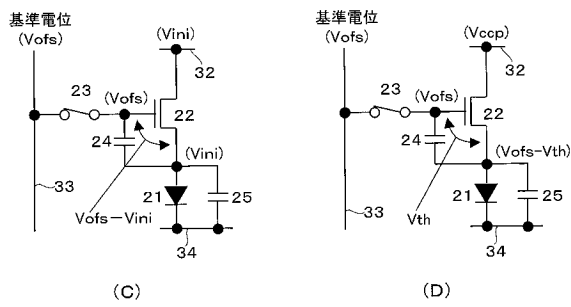
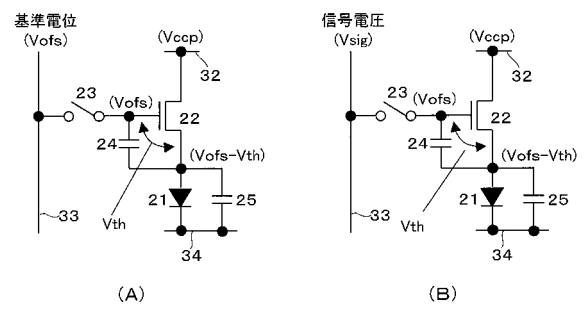
【図 4】



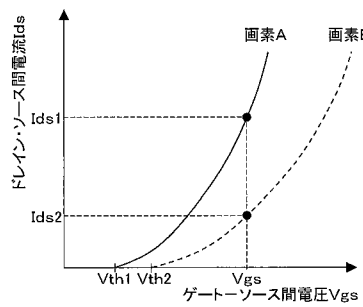
【図 5】



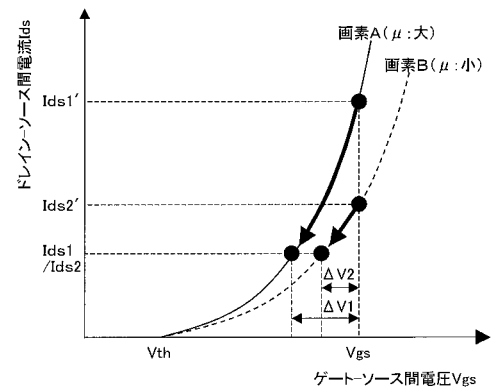
【図 6】



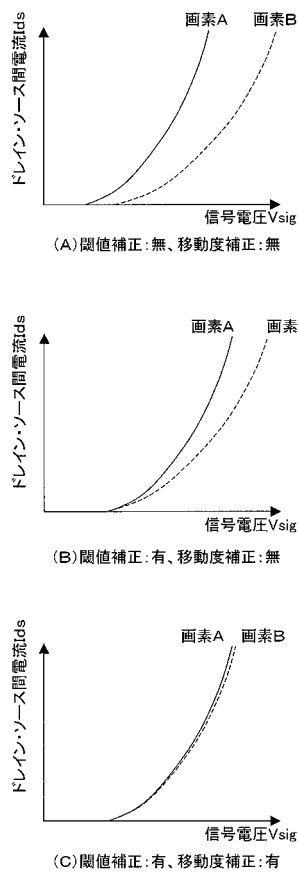
【図 7】



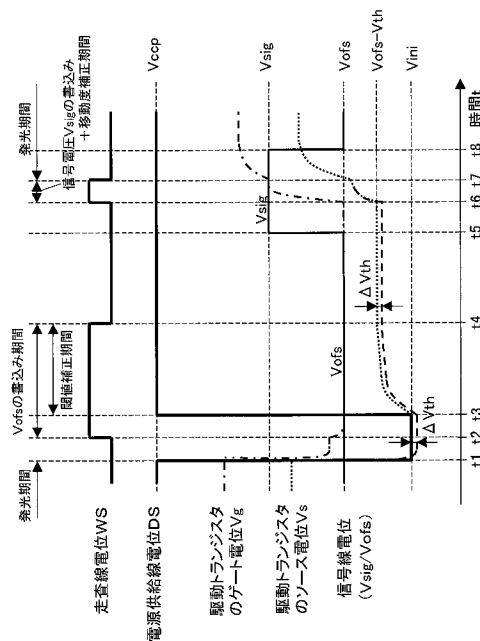
【図 8】



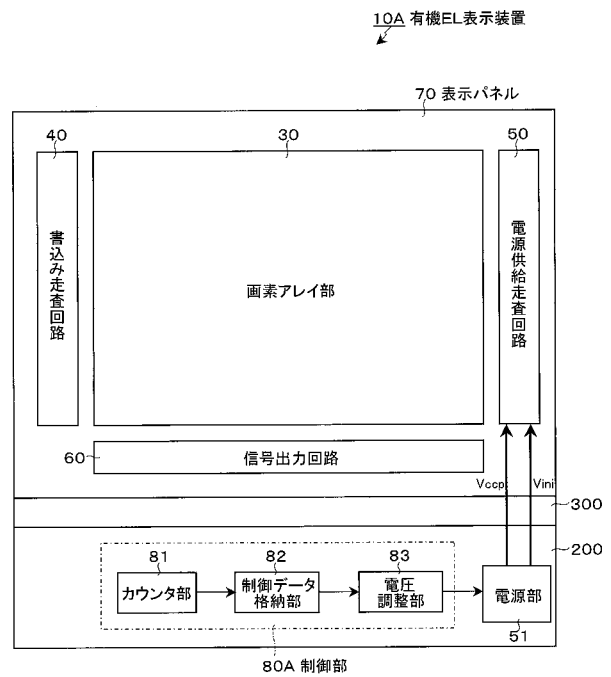
【図 9】



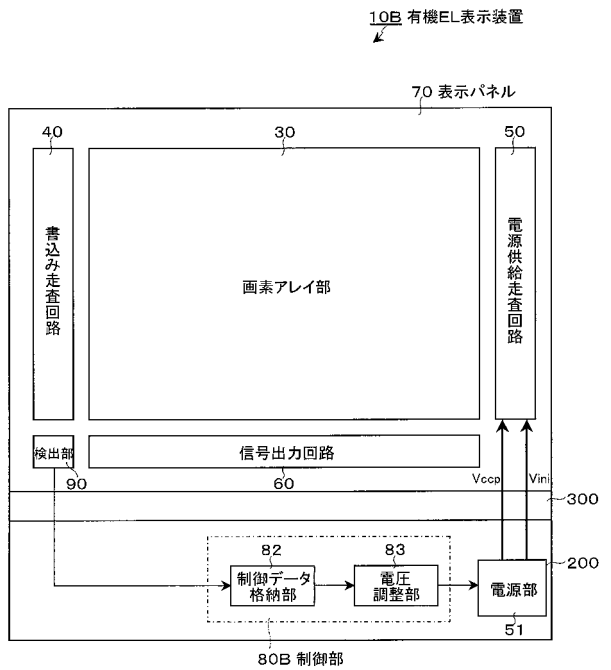
【図 1 1】



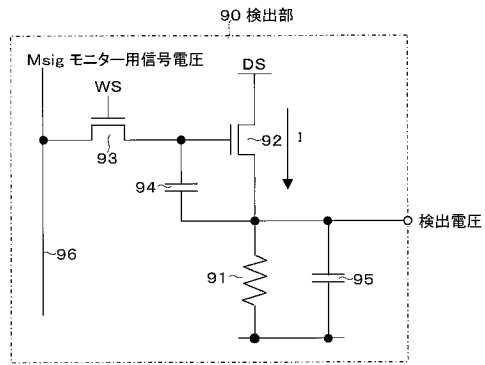
【図 1 0】



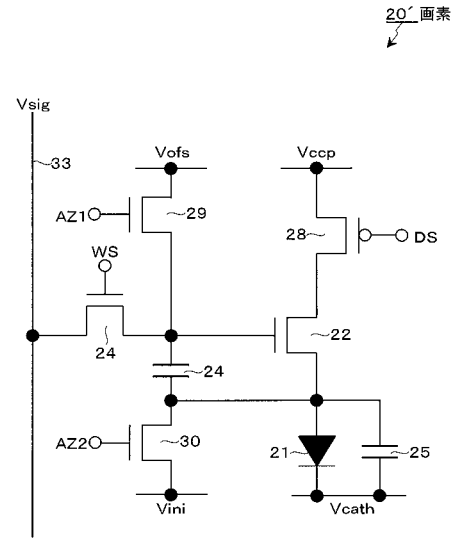
【図 1 2】



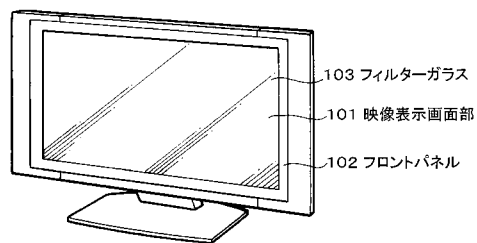
【図 13】



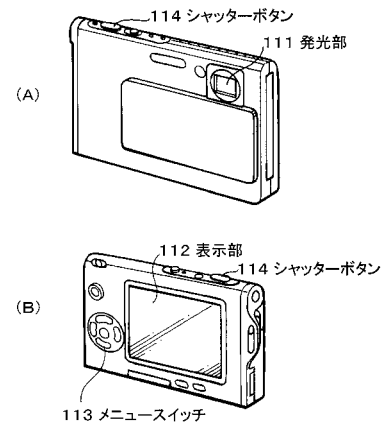
【図 14】



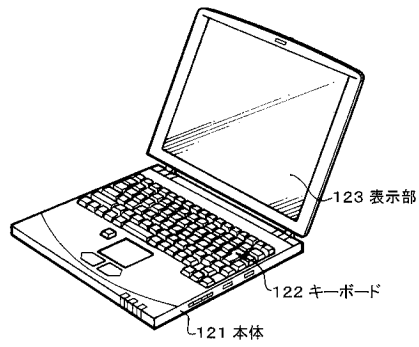
【図 15】



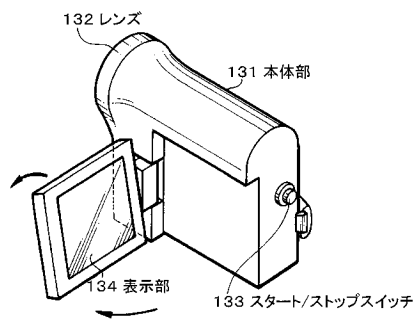
【図 16】



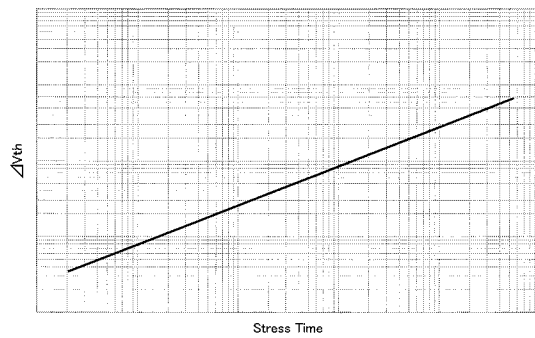
【図 17】



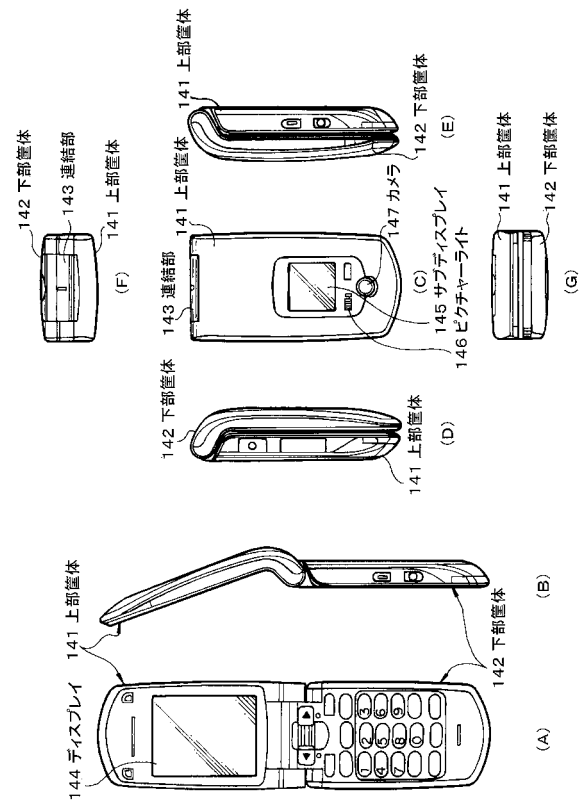
【図 18】



【図 20】



【図 19】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 4 B

H 0 5 B 33/14 A

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2010008718A	公开(公告)日	2010-01-14
申请号	JP2008168090	申请日	2008-06-27
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三並 徹雄 内野 勝秀		
发明人	三並 徹雄 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.670.A G09G3/20.641.P G09G3/20.631.U G09G3/20.624.B H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC11 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD05 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG12 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB34 5C380/AB36 5C380/AB43 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB04 5C380/BD03 5C380/BD04 5C380/BE03 5C380/BE05 5C380/BE11 5C380/CA12 5C380/CB16 5C380/CB18 5C380/CB20 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC62 5C380/CC65 5C380/CD022 5C380/CD025 5C380/CE01 5C380/CE09 5C380/CF13 5C380/CF41 5C380/CF43 5C380/CF56 5C380/DA06 5C380/DA32 5C380/DA35 5C380/DA47 5C380/EA02 5C380/FA02 5C380/FA07 5C380/FA09 5C380/FA18 5C380/FA19 5C380/FA20 5C380/FA28 5C380/HA03 5C380/HA05 5C380/HA06 5C380/HA13		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

获得具有良好显示质量的显示图像，而不受像素中晶体管特性的时间波动的影响。 解决方案：创建显示有机EL显示装置10A的实际操作时间与控制数据之间的对应关系的时间表，并将其存储在控制数据存储单元82中，并且参考时间表计算变化量 ΔV_{th} 。基于计数器部分81的实际操作时间的测量结果获得用于校正的控制量。根据该控制量，即，通过根据驱动晶体管22的阈值电压 V_{th} 的时间波动控制源极电位 V_s 的初始化电位 V_{ini} ，将阈值电压 V_{th} 的时间变化量 ΔV_{th} 设置为修正。 .The 10

