

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2018-32509
(P2018-32509A)

(43) 公開日 平成30年3月1日(2018.3.1)

(51) Int.Cl.	F I	テーマコード (参考)
H O 5 B 33/22 (2006.01)	H O 5 B 33/22 Z	3 K 1 0 7
H O 1 L 51/50 (2006.01)	H O 5 B 33/14 A	
H O 5 B 33/26 (2006.01)	H O 5 B 33/26 Z	

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号	特願2016-163635 (P2016-163635)	(71) 出願人	502356528
(22) 出願日	平成28年8月24日 (2016.8.24)		株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号
		(74) 代理人	110000154 特許業務法人はるか国際特許事務所
		(72) 発明者	徳田 尚紀 東京都港区西新橋三丁目7番1号 株式会 社ジャパンディスプレイ内
		Fターム(参考)	3K107 AA01 BB01 CC29 CC41 DD46Z DD88 DD91 DD96

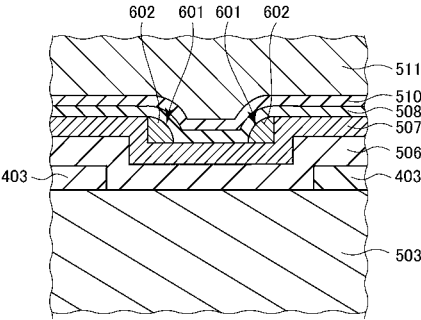
(54) 【発明の名称】 有機E L表示装置

(57) 【要約】

【課題】 上記のようにITO層を分断して配置する場合においても、当該分断部分上方における有機EL膜の上部電極と下部電極のショートを防止する。

【解決手段】 有機EL表示装置であって、画素開口が形成される領域に分断して配置されたITO層と、前記ITO層上に配置された容量絶縁膜と、前記容量絶縁膜上に配置された下部電極と、前記下部電極上に配置された有機層と、前記有機層上に配置された上部電極と、前記下部電極の断差部分の傾斜を緩やかにするように配置された平坦化部材と、を有することを特徴とする。

【選択図】 図6



【特許請求の範囲】**【請求項 1】**

画素開口が形成される領域に分断して配置された I T O 層と、
前記 I T O 層上に配置された容量絶縁膜と、
前記容量絶縁膜上に配置された下部電極と、
前記下部電極上に配置された有機層と、
前記有機層上に配置された上部電極と、
前記下部電極の断差部分の傾斜を緩やかにするように配置された平坦化部材と、
を有することを特徴とする有機 E L 表示装置。

【請求項 2】

10

前記平坦化部材はアクリルで形成されていることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記 I T O 層は前記容量絶縁膜によって分断され、
前記 I T O 層の分断部分上方に前記断差部分が位置することを特徴とする請求項 1 または 2 に記載の有機 E L 表示装置。

【請求項 4】

前記分断された I T O 層のうちの第 1 の I T O 層は、前記下部電極と前記容量絶縁膜により保持容量を形成することを特徴とする請求項 1 乃至 3 のいずれかに記載の有機 E L 表示装置。

20

【請求項 5】

前記分断された I T O 層のうちの第 2 の I T O 層は、前記下部電極に接続されることを特徴とする請求項 1 乃至 4 のいずれかに記載の有機 E L 表示装置。

【請求項 6】

画素開口が形成される領域に分断して配置された I T O 層と、
前記 I T O 層上に配置された容量絶縁膜と、
前記容量絶縁膜上に配置された下部電極と、
前記下部電極上に配置された有機層と、
前記有機層上に配置された上部電極と、
前記下部電極の断差部分の端に配置された平坦化部材と、
を有することを特徴とする有機 E L 表示装置。

30

【請求項 7】

前記段差部分にて、前記下部電極と前記有機層とが直接接触していることを特徴とする請求項 6 に記載の有機 E L 表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、有機 E L 表示装置に関する。

【背景技術】**【0002】**

40

有機 E L 表示装置においては、各画素間を区切るリブにより画素開口が形成される場合がある。具体的には、例えば、上記のような有機 E L 表示装置においては、図 8 及び図 9 に示すような構成を有する。なお、図 8 は、画素開口周辺の断面の一例を示し、図 9 は、図 8 の平面図を示す。また、図 8 は、図 9 の X I I I - X I I I 断面の一例を示す。

【0003】

図 8 及び図 9 に示すように、T F T 等が形成されるアレイ基板 8 0 1 上に所定の間隔で配線 8 0 2 が離間して配置される。当該配線 8 0 2 が形成されたアレイ基板 8 0 1 上には、平坦化膜 8 0 3 が形成される。当該配線 8 0 2 上の平坦化膜 8 0 3 に形成された開口部 9 0 1 上に I T O 層 8 0 4 が形成される。当該 I T O 層 8 0 4 は、配線 8 0 2 から画素開口 9 0 2 下部を超えて延伸するように形成される。

50

【 0 0 0 4 】

図 8 左側の配線 8 0 2 が形成される領域においては、平坦化膜 8 0 3 に開口部 9 0 1 が形成され、当該開口部 9 0 1 にアレイ基板 8 0 1 側から順に、主に、ITO 層 8 0 4、容量絶縁膜 8 0 5、下部電極 8 0 6、リブ 8 0 7、上部電極 8 0 9、封止膜 8 1 0 が積層される。また、ITO 層 8 0 4 と下部電極 8 0 6 は、容量絶縁膜 8 0 5 の開口部 9 0 2 を介して電氣的に接続される。図 9 右側の配線 8 0 2 が形成される領域においては、アレイ基板 8 0 1 側から順に、主に、配線 8 0 2、平坦化膜 8 0 3、容量絶縁膜 8 0 5、リブ 8 0 7、上部電極 8 0 9、封止膜 8 1 0 が積層される。

【 0 0 0 5 】

画素開口 9 0 2 が形成される領域においては、主に、アレイ基板 8 0 1 側から順に、平坦化膜 8 0 3、ITO 層 8 0 4、容量絶縁膜 8 0 5、有機 EL 膜 8 0 8 の下部電極 8 0 6、有機 EL 膜 8 0 8、有機 EL 膜 8 0 8 の上部電極 8 0 9、封止膜 8 1 0 が積層される。なお、図 9 における 9 0 3 は画素の境界を表す。

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

ここで、上記画素開口 9 0 2 下部に形成される ITO 層 8 0 4 を有効に活用するため、図 1 0 に示すように、図 8 に示す ITO 層 8 0 4 を分断して、当該分断した ITO 層 1 1 1 と容量絶縁膜 8 0 5 と下部電極 8 0 6 により画素回路の保持容量を形成することが考えられる。しかしながら、ITO 層 8 0 4 を分断すると、図 1 1 に示すように、ITO 層 1 1 1 の分断部分の上方に形成される下部電極 8 0 6 に断差部分 1 1 2 が生じ、当該断差部分 1 1 2 において上部電極 8 0 9 と下部電極 8 0 6 がショートする場合がある。

20

【 0 0 0 7 】

そこで、本発明は、上記のように ITO 層を分断して配置する場合においても、当該分断部分上方における有機 EL 膜の上部電極と下部電極のショートを防止することのできる有機 EL 表示装置を実現することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 8 】

(1) 本発明の有機 EL 表示装置は、画素開口が形成される領域に分断して配置された ITO 層と、前記 ITO 層上に配置された容量絶縁膜と、前記容量絶縁膜上に配置された下部電極と、前記下部電極上に配置された有機層と、前記有機層上に配置された上部電極と、前記下部電極の断差部分の傾斜を緩やかにするように配置された平坦化部材と、を有することを特徴とする。

30

【 0 0 0 9 】

(2) 上記 (1) に記載の有機 EL 表示装置において、前記平坦化部材はアクリルで形成されていることを特徴とする。

【 0 0 1 0 】

(3) 上記 (1) または (2) に記載の有機 EL 表示装置において、前記 ITO 層は前記容量絶縁膜によって分断され、前記 ITO 層の分断部分上方に前記断差部分が位置することを特徴とする。

40

【 0 0 1 1 】

(4) 上記 (1) 乃至 (3) のいずれかに記載の有機 EL 表示装置において、前記分断された ITO 層のうちの第 1 の ITO 層は、前記下部電極と前記容量絶縁膜により保持容量を形成することを特徴とする。

【 0 0 1 2 】

(5) 上記 (1) 乃至 (4) のいずれかに記載の有機 EL 表示装置において、前記分断された ITO 層のうちの第 2 の ITO 層は、前記下部電極に接続されることを特徴とする。

【 0 0 1 3 】

(6) 本発明の有機 EL 表示装置は、画素開口が形成される領域に分断して配置された

50

I T O 層と、前記 I T O 層上に配置された容量絶縁膜と、前記容量絶縁膜上に配置された下部電極と、前記下部電極上に配置された有機層と、前記有機層上に配置された上部電極と、前記下部電極の断差部分の端に配置された平坦化部材と、を有することを特徴とする。

【 0 0 1 4 】

(7) 上記 (6) に記載の有機 E L 表示装置において、前記段差部分にて、前記下部電極と前記有機層とが直接接触していることを特徴とする。

【 図面の簡単な説明 】

【 0 0 1 5 】

【 図 1 】 本発明の実施形態に係る有機 E L 表示装置を示す概略図である。

10

【 図 2 】 図 1 に示した有機 E L 表示装置の回路構成の概要について説明するための図である。

【 図 3 A 】 図 1 に示した有機 E L 表示装置の画素回路の一例を示す図である。

【 図 3 B 】 図 1 に示した有機 E L 表示装置の画素回路の他の一例を示す図である。

【 図 4 】 本実施の形態における有機 E L 表示装置の画素周辺の平面構成の一例を示す図である。

【 図 5 】 図 5 は、図 4 の V - V 断面の一例を示す図である。

【 図 6 】 図 5 に示す I T O 層の分断部分上方における断面の一部を拡大した図である。

【 図 7 】 本実施の形態における変形例について説明するための図である。

【 図 8 】 本発明の比較例としての有機 E L 表示装置の画素開口周辺の断面の一例を示す図である。

20

【 図 9 】 図 8 の平面図の一例を示す。

【 図 1 0 】 本発明の課題を説明するための図である。

【 図 1 1 】 本発明の課題を説明するための図である。

【 発明を実施するための形態 】

【 0 0 1 6 】

以下、本発明の実施形態について、図面を参照しつつ説明する。なお、図面については、同一又は同等の要素には同一の符号を付し、重複する説明は省略する。

【 0 0 1 7 】

図 1 は、本発明の実施形態に係る有機 E L 表示装置を示す概略図である。有機 E L 表示装置 1 は、上フレーム 2 と、下フレーム 3 と、上フレーム 2 と下フレーム 3 とで挟まれるように固定された有機 E L パネル 1 0 とから構成されている。なお、図 1 に示した概略図は一例であって、本実施の形態はこれに限定されるものではない。

30

【 0 0 1 8 】

図 2 は、図 1 に示した有機 E L 表示装置の回路構成の概要について説明するための図である。有機 E L パネル 1 0 は、データ駆動回路 1 2 及びゲート駆動回路 1 3 によって、基板 1 0 0 上の表示領域 1 1 に形成された各画素を制御し、画像を表示する。ここで、例えば、データ駆動回路 1 2 は、各画素に送るデータ信号を生成・発信する I C (Integrated Circuit) であり、ゲート駆動回路 1 3 は、画素に備えられた T F T (Thin Film Transistor : 薄膜トランジスタ) へのゲート信号を生成・発信する I C である。なお、図 2 において、データ駆動回路 1 2 及びゲート駆動回路 1 3 は、2 箇所形成されるものとして記載されているが、一つの I C に組み込まれていてもよい。

40

【 0 0 1 9 】

ゲート駆動回路 1 3 からの信号を伝えるゲート線 1 4 は、後述するスイッチトランジスタのゲート電極に接続される。また、データ駆動回路 1 2 からの信号を伝えるデータ線 1 5 は、スイッチトランジスタのソース・ドレイン電極に接続される。電位配線 1 6 には、有機発光ダイオードに発光させるための基準電位が印加され、ドライバトランジスタのソース・ドレイン電極に接続される。第 1 の電位供給配線 1 7 及び第 2 の電位供給配線 1 8 は電位供給源に接続され、トランジスタを介して電位配線 1 6 に接続される。なお、図 2 に示した回路構成は一例であって、本実施の形態は上記に限定されるものではない。

50

【 0 0 2 0 】

図 3 A は、図 1 に示した有機 E L 表示装置の画素回路の一例を示す図である。ここで、当該画素回路は、例えば、図 2 のゲート線 1 4 及びデータ線 1 5 で区画される領域に相当する。及びなお、図 3 A において、Gate はゲート線 1 4 に相当し、Vsig はデータ線 1 5 に相当する。また、第 1 の電位供給配線 1 7 または第 2 の電位供給配線の電位が電位配線 1 6 を介して P V D D または P V S S に供給されるものとする。

【 0 0 2 1 】

図 3 A に示すように、本実施の形態において画素回路は、例えば、スイッチトランジスタ (Switch TFT)、ドライバトランジスタ (Drive TFT)、蓄積容量 (Cs)、有機発光ダイオード (OLED) を有する。

10

【 0 0 2 2 】

スイッチトランジスタのゲート電極にはゲート線 1 4 が接続され、ソースまたはドレイン電極の一方には、データ線 1 5 が接続される。ドライバトランジスタのゲートには、スイッチトランジスタのソースまたはドレイン電極の他方が接続され、ドライバトランジスタのソースまたはドレイン電極の一方には P V D D が供給され、ソースまたはドレイン電極の他方は、蓄積容量を介してスイッチトランジスタの他方に接続される。有機発光ダイオードは、ドライバトランジスタのソースまたはドレイン電極の他方及び P V S S に接続される。また、蓄積容量と並列に後述する保持容量 (Cs') が形成される。

【 0 0 2 3 】

次に、本実施の形態における画素回路の動作の概要について説明する。ゲート駆動回路 1 3 からゲート線 1 4 に信号が印加されると、スイッチトランジスタがオン状態になる。そこで、データ駆動回路 1 2 からデータ線 1 5 に信号が印加されると、蓄積容量及び保持容量に電荷が蓄積され、ドライバトランジスタのゲート電極に電圧が印加されて、ドライバトランジスタがオン状態になる。ここで、スイッチトランジスタがオフ状態となっても、蓄積容量及び保持容量に蓄えられた電荷により、一定期間はドライバトランジスタがオン状態になる。有機発光ダイオードの陽極はドライバトランジスタのソース・ドレイン間を通じて電位配線 1 6 に接続されており、有機発光ダイオードの陰極は基準電位 P V S S とされていることから、ドライバトランジスタのゲート電圧に応じて有機発光ダイオード 4 0 に電流が流れ、有機発光ダイオードが発光する。

20

【 0 0 2 4 】

ここで、本実施の形態の画素回路は、例えば、図 3 B に示すように構成してもよい。なお、下記において図 3 A と同様である点については説明を省略する。図 3 B における画素回路においては、図 3 A と異なり、保持容量 (Cad) を有機発光ダイオードの陽極と D C 線の間に形成する。D C 線は、例えば、P V S S やグラウンド (GND) である。この場合、保持容量は、蓄積容量に書き込まれる電圧を安定させる効果を発揮し、有機発光ダイオードの安定動作に寄与する。具体的には、蓄積容量の静電容量よりも付加容量の静電容量が大きくなるようにすることで当該効果が発揮される。なお、図 3 A 及び図 3 B に示した回路構成は一例であって、本実施の形態は上記に限定されるものではない。

30

【 0 0 2 5 】

図 4 は、本実施の形態における有機 E L 表示装置の画素周辺の平面構成の一例を示す図である。また、図 5 は、図 4 の V - V 断面の一例を示す図である。なお、図 5 においては図示の簡略化のため、図 6 に示す平坦化部材 6 0 2 については図示を省略した。

40

【 0 0 2 6 】

図 4 及び図 5 に示すように、アレイ基板 5 0 1 上に所定の間隔で配線 5 0 2 が配置される。配線 5 0 2 が形成されたアレイ基板 5 0 1 上には平坦化膜 5 0 3 が形成される。

【 0 0 2 7 】

平坦化膜 5 0 3 には、配線 5 0 2 上に平坦化膜開口部 4 0 1 が設けられ、当該平坦化膜開口部 4 0 1 上には I T O 層 4 0 3 が配置される。ここで、当該 I T O 層 4 0 3 は、画素開口 4 0 2 の略中央部で分断されて配置される。なお、下記においては当該分断された一方 (図の左側) の I T O 層 4 0 3 を第 1 の I T O 層 5 0 4 と称し、他方 (図の右側) の I

50

ITO層403を第2のITO層505と称する。そして、当該ITO層403上には容量絶縁膜506が配置され、当該容量絶縁膜506上には有機EL膜(有機層)508の下部電極507が配置される。当該容量絶縁膜506には容量絶縁膜開口部404が設けられ、当該容量絶縁膜開口部404を介して第1のITO層504と接続される。また、第2のITO層505は下部電極507と容量絶縁膜506とともに、上記保持容量を形成する。

【0028】

画素開口402の両側にはリブ(バンク)509が形成され、当該リブ509の開口部が画素開口402に相当する。画素開口402が形成される領域においては、下部電極507及びリブ509の一部を覆うように有機EL膜508が形成され、当該有機EL膜508を覆うように上部電極510が形成される。また、当該上部電極510を覆うように封止膜511が形成される。なお、封止膜511の上層の構成については、通常の有機EL表示装置と同様であることから、説明を省略する。

10

【0029】

図6は、図5に示すITO層の分断部分上方における断面の一部を拡大した図である。図6に示すように下部電極507の段差部分601に、当該段差部分601の傾斜を緩やかにするように(例えば、段差部分の端に)、平坦化部材602を配置する。ここで、当該平坦化部材602は、例えば、アクリル等のポリマー樹脂で形成する。具体的には、下部電極507上に液状の平坦化部材602を滴下すると、表面張力により、液状の平坦化部材602は段差部分601に凝集する。その後液状の平坦化部材602を紫外線硬化させることにより、段差部分601に選択的に平坦化部材602を形成する。次に、当該平坦化部材602を形成した下部電極507上に有機EL膜508及び上部電極510を順に配置する。これにより、段差部分601における有機EL膜508の下部電極507への付きまわりが改善し、段差部分601における上部電極510と下部電極507間のショートを抑制することができる。

20

【0030】

本発明は、上記実施の形態に限定されるものではなく、上記実施の形態で示した構成と実質的に同一の構成、同一の作用効果を奏する構成又は同一の目的を達成することができる構成で置き換えてもよい。例えば、図7に示すように、分断して配置ITO層403上に形成される容量絶縁膜701を有機平坦化膜や有機平坦化膜と無機膜との積層構造として形成し、ITO層403の分断部分上方に配置される下部電極507に段差部分601が生じないように構成してもよい。なお、図7においては、下部電極507の上層の構成については通常の有機EL表示装置と同様であるため、図示を省略する。

30

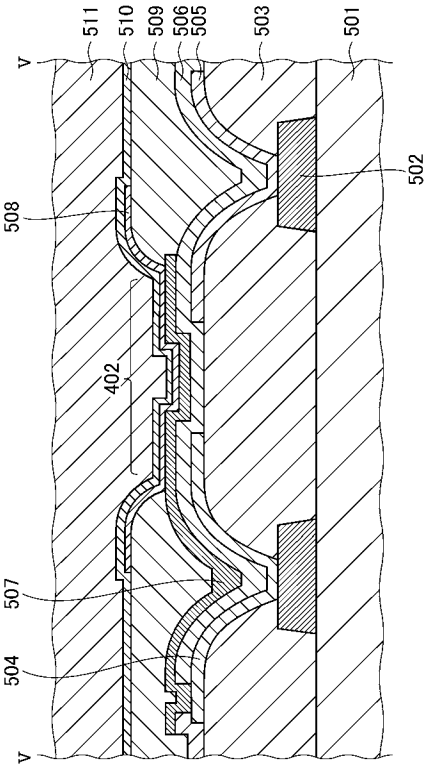
【符号の説明】

【0031】

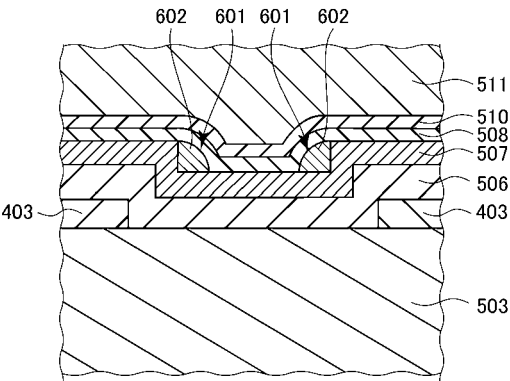
1 有機EL表示装置、2 上フレーム、3 下フレーム、10 有機ELパネル、11 表示領域、12 データ駆動回路、13 ゲート駆動回路、14 ゲート線、15 データ線、16 電位配線、17 第1の電位供給配線、18 第2の電位供給配線、100 基板、401 平坦化膜開口部、402 画素開口、403 ITO層、404 容量絶縁膜開口部、501 アレイ基板、502 配線、503 平坦化膜、504 第1のITO層、505 第2のITO層、506、701 容量絶縁膜、507 下部電極、508 有機EL膜、509 リブ、510 上部電極、511 封止膜、601 段差部分。

40

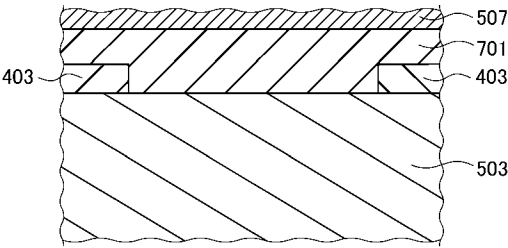
【図 5】



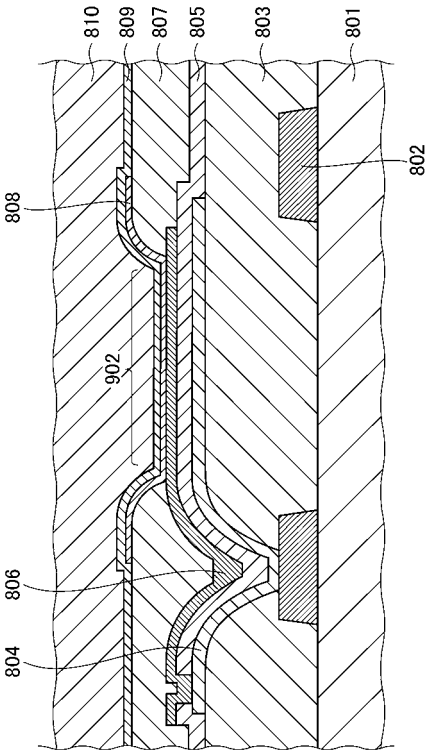
【図 6】



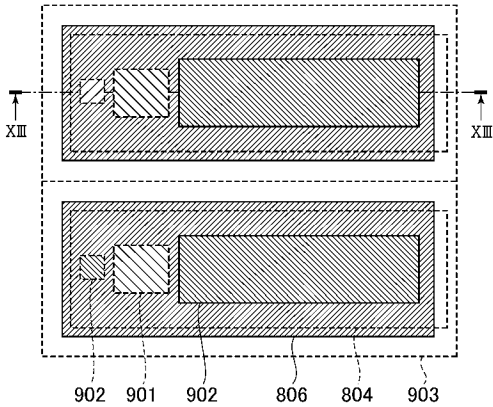
【図 7】



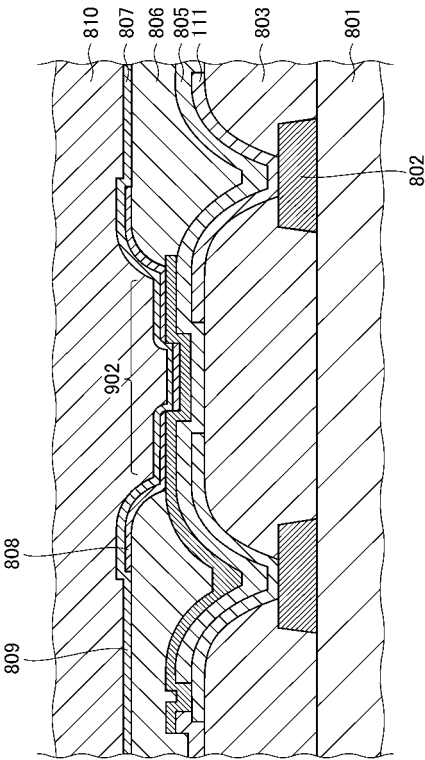
【図 8】



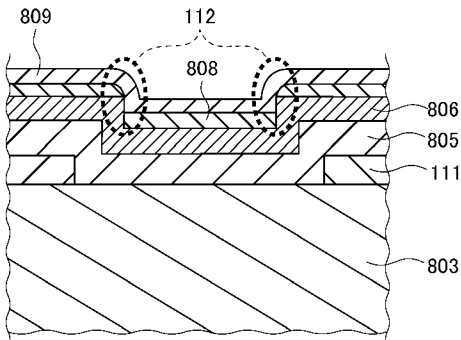
【 図 9 】



【 図 1 0 】



【 図 1 1 】



专利名称(译)	有机EL表示装置		
公开(公告)号	JP2018032509A	公开(公告)日	2018-03-01
申请号	JP2016163635	申请日	2016-08-24
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	德田尚紀		
发明人	德田 尚紀		
IPC分类号	H05B33/22 H01L51/50 H05B33/26		
CPC分类号	H01L27/3276 G09G3/3233 G09G2300/0842 G09G2320/045 H01L27/3246 H01L27/3248 H01L51/5203 H01L51/5206		
FI分类号	H05B33/22.Z H05B33/14.A H05B33/26.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC29 3K107/CC41 3K107/DD46Z 3K107/DD88 3K107/DD91 3K107/DD96		
其他公开文献	JP2018032509A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使当如上所述分割和布置ITO层时，为了防止分割部分上方的有机EL膜的上电极和下电极之间的短路。 解决方案：有机EL显示装置具有在形成像素开口的区域中划分并布置的ITO层，布置在ITO层上的电容器绝缘膜，以及布置，设置在下电极上的有机层，设置在有机层上的上电极，前电极并且设置平坦化构件，以使下电极的切割部分的倾斜平缓。

