

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-288773

(P2009-288773A)

(43) 公開日 平成21年12月10日(2009.12.10)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 680G	5C080
H01L 51/50 (2006.01)	G09G 3/20 680H	
	G09G 3/20 624B	
	G09G 3/20 670A	
審査請求 未請求 請求項の数 6 O L (全 18 頁) 最終頁に続く		

(21) 出願番号	特願2009-57788 (P2009-57788)	(71) 出願人	000002185
(22) 出願日	平成21年3月11日 (2009.3.11)		ソニー株式会社
(31) 優先権主張番号	特願2008-118891 (P2008-118891)		東京都港区港南1丁目7番1号
(32) 優先日	平成20年4月30日 (2008.4.30)	(74) 代理人	100098785
(33) 優先権主張国	日本国 (JP)		弁理士 藤島 洋一郎
		(74) 代理人	100109656
			弁理士 三反崎 泰司
		(74) 代理人	100130915
			弁理士 長谷部 政男
		(74) 代理人	100155376
			弁理士 田名網 孝昭
		(72) 発明者	佐川 裕志
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		最終頁に続く	

(54) 【発明の名称】 表示装置

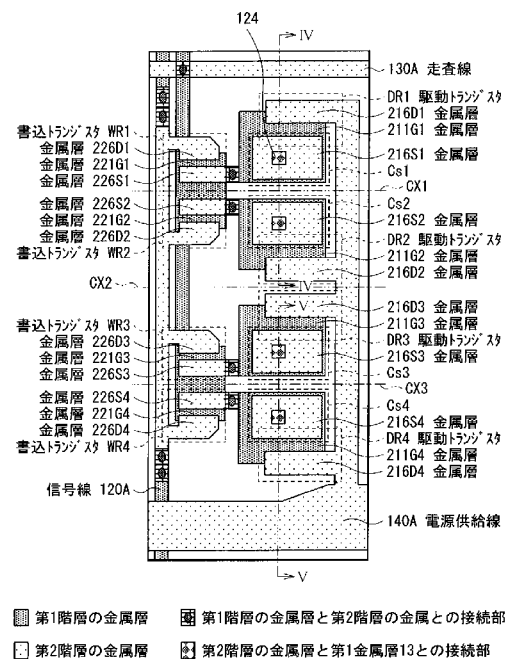
(57) 【要約】

【課題】製造時の歩留まりを低下させることなく、より良好な表示性能を発揮し得る表示装置を提供する。

【解決手段】この表示装置は、駆動トランジスタDR1～DR4および書込トランジスタWR1～WR4が埋設された基体の上に、分割発光領域を各々有する複数の有機発光素子を備える。隣り合う駆動トランジスタDR1，DR2では、ドレイン電極としての金属層226D1，226D2が互いに等電位であり、ソース電極としての金属層226S1，226S2が互いに等電位である。さらに、信号線120Aの延在方向に沿って、金属層226S1，226S1と、金属層226S2，226S2とが対称に配置される。

また、金属層226D1と金属層226S1との間隔、および金属層226D2と金属層226S2との間隔は、金属層226S1と金属層226S2との間隔よりも大きい。

【選択図】図8



【特許請求の範囲】**【請求項 1】**

保持容量とそれぞれ接続された複数のサブ素子からなる表示素子と、
前記複数のサブ素子に対応して設けられ、前記保持容量に映像信号を書き込む複数の書込トランジスタと、

前記書込トランジスタによって書き込まれた前記映像信号に基づいて前記サブ素子を各々駆動する複数の駆動トランジスタと

を備え、

前記複数の書込トランジスタおよび複数の駆動トランジスタのうちの少なくとも一方の複数のトランジスタは、それぞれのドレイン電極およびソース電極の並び方向に沿って配列され、

前記複数のトランジスタのうちの隣り合う一組は、互いのドレイン電極同士またはソース電極同士が隣り合うように配置されたものである

表示装置。

【請求項 2】

隣り合う一組のトランジスタは、互いのドレイン電極同士およびソース電極同士がそれぞれ等しい電位を有する

請求項 1 記載の表示装置。

【請求項 3】

隣り合う一組のトランジスタにおけるドレイン電極同士およびソース電極同士のいずれか一方の間隔が、

隣り合う一組のトランジスタの各々におけるソース電極とドレイン電極との間隔よりも狭い

請求項 1 または請求項 2 記載の表示装置。

【請求項 4】

前記複数のトランジスタにおけるソース電極およびドレイン電極は、全て同一階層に設けられている

請求項 1 記載の表示装置。

【請求項 5】

前記複数の書込トランジスタのゲート電極は、互いに電氣的に接続されている

請求項 1 記載の表示装置。

【請求項 6】

隣り合う一組のトランジスタにおけるドレイン電極同士およびソース電極同士は、線対称な位置関係となっている

請求項 1 記載の表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、複数のサブ素子を有する表示素子を備えた表示装置に関する。

【背景技術】**【0002】**

近年、液晶ディスプレイに代わる表示装置として、有機発光素子を用いた有機 EL ディスプレイが実用化されている。有機 EL ディスプレイは、自発光型であるので、液晶などに比較して視野角が広く、また、高精細度の高速ビデオ信号に対しても十分な応答性を有するものである。

【0003】

これまで有機発光素子については、共振器構造を導入し、発光色の色純度を向上させたり発光効率を高めたりするなど発光層で発生する光を制御することにより、表示性能を向上させる試みがなされている（例えば、特許文献 1 参照）。

【0004】

10

20

30

40

50

こうした有機ＥＬディスプレイは、映像信号に基づいて有機発光素子を駆動する薄膜トランジスタなどの駆動素子を備えている。このような有機ＥＬディスプレイでは、例えば製造工程中における異物混入などにより、駆動素子のソース電極とドレイン電極との間で短絡が生じ、それに対応した有機発光素子が輝点欠陥となる場合がある。当然ながら、このような輝点欠陥となった有機発光素子が増えると、輝度むらが顕著になるうえ高精細な映像表示が困難となる。

【０００５】

そこで、複数のサブ素子によって１つの有機発光素子を構成し、各サブ素子に設けた発光階調を補正する回路により、欠陥が生じたサブ素子以外の（残りの）サブ素子の階調を補正するようにしたデバイスが提案されている（例えば特許文献２参照）。

10

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】国際公開第０１／３９５５４号パンフレット

【特許文献２】特開２００７－４１５７４号公報

【発明の概要】

【発明が解決しようとする課題】

【０００７】

しかしながら、上記特許文献２では、サブ素子の階調を十分に補正できないケースがあるうえ、回路構成が複雑であり、デバイス全体のコンパクト化の妨げにもなる。さらに、最近では、画像や映像のさらなる高精細化を図るため、１画素あたりの占有面積が縮小されつつある。それに伴い、隣り合う駆動素子同士の間において、異物などに起因する電極間での短絡が増加する傾向にある。そのため、より高精細な映像表示に好適でありながら、製造段階における欠陥の生じにくい有機ＥＬディスプレイが望まれている。

20

【０００８】

本発明はかかる問題点に鑑みてなされたもので、その目的は、製造時の歩留まりを低下させることなく、より良好な表示性能を発揮し得る表示装置を提供することにある。

【課題を解決するための手段】

【０００９】

本発明の表示装置は、保持容量とそれぞれ接続された複数のサブ素子からなる表示素子と、複数のサブ素子に対応して設けられ、保持容量に映像信号を書き込む複数の書込トランジスタと、その書込トランジスタによって書き込まれた映像信号に基づいてサブ素子を各々駆動する複数の駆動トランジスタとを備える。ここで、複数の書込トランジスタおよび複数の駆動トランジスタのうちの少なくとも一方の複数のトランジスタは、それぞれのドレイン電極およびソース電極の並び方向に沿って配列されており、複数のトランジスタのうちの隣り合う一組は、互いのドレイン電極同士またはソース電極同士が隣り合うように配置されたものである。

30

【００１０】

本発明の表示装置では、複数のトランジスタがそれぞれのドレイン電極およびソース電極の並び方向に沿って配列されており、そのうちの隣り合う一組のトランジスタは、互いのドレイン電極同士またはソース電極同士が隣り合うように配置されたものである。製造中における導電性の異物の混入などに起因する隣り合う書込トランジスタ間または駆動トランジスタ間での短絡による半減点欠陥または輝点欠陥が生じにくくなる。具体的には、異種の電極同士が比較的離れた位置に配置されるので、導電性の異物を介して短絡する可能性が低下する。特に、同種の電極同士を等電位とすれば、同種の電極間に導電性の異物が混入したとしても書込トランジスタや駆動トランジスタは動作上、異常を来すことはない。そのため、高集積化した場合であっても歩留まりの向上が期待される。

40

【発明の効果】

【００１１】

50

本発明の表示装置によれば、表示素子が複数のサブ素子を含み、それらのサブ素子の各々に対応した複数の書込トランジスタおよび駆動トランジスタを備えるようにしたので、一部のサブ素子に欠陥が生じた場合でもそれ以外の正常なサブ素子を活かすように修正することで全体が滅点となるのを防ぐことができる。さらに、隣り合う書込トランジスタ同士および隣り合う駆動トランジスタ同士において、同種の電極を異種の電極よりも近接して配置するようにしたので、半滅点欠陥または輝点欠陥などの発生を抑制することができる。したがって、製造時の歩留まりを低下させることなく、より良好な表示性能を発揮することができる。

【図面の簡単な説明】

【 0 0 1 2 】

10

【図 1】本発明の一実施の形態に係る表示装置の全体構成を表す概略図である。

【図 2】図 1 に示した画素駆動回路の一例を表す図である。

【図 3】図 1 に示した表示領域の構成を表す平面図である。

【図 4】図 1 に示した表示領域の要部構成を表す断面図である。

【図 5】図 1 に示した表示領域の要部構成を表す他の断面図である。

【図 6】図 3 に示した有機発光素子の構成を表す拡大平面図である。

【図 7】図 4 , 図 5 に示した有機層を拡大して表す断面図である。

【図 8】図 4 , 図 5 に示した画素駆動回路形成層の構成を表す平面図である。

【図 9】図 1 に示した表示装置の製造方法における一工程を表す断面図である。

【図 1 0】図 9 に続く工程を表す断面図である。

20

【図 1 1】図 1 0 に続く工程を表す断面図である。

【発明を実施するための形態】

【 0 0 1 3 】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 1 4 】

図 1 は、本発明における一実施の形態に係る有機発光素子を用いた表示装置の構成を表すものである。この表示装置は、極薄型の有機発光カラーディスプレイ装置などとして用いられる。この表示装置は、基板 1 1 1 の上に表示領域 1 1 0 が形成されたものである。基板 1 1 1 上の表示領域 1 1 0 の周辺には、例えば映像表示用のドライバである信号線駆動回路 1 2 0、走査線駆動回路 1 3 0 および電源供給線駆動回路 1 4 0 が形成されている。

30

【 0 0 1 5 】

表示領域 1 1 0 には、マトリクス状に二次元配置された複数の有機発光素子 1 0 (1 0 R , 1 0 G , 1 0 B) と、それらを駆動するための画素駆動回路 1 5 0 とが形成されている。画素駆動回路 1 5 0 において、列方向には複数の信号線 1 2 0 A (1 2 0 A 1 ~ 1 2 0 A m) が配置され、行方向には複数の走査線 1 3 0 A (1 3 0 A 1 ~ 1 3 0 A n) および複数の電源供給線 1 4 0 A (1 4 0 A 1 ~ 1 4 0 A n) が配置されている。各信号線 1 2 0 A と各走査線 1 3 0 A との各交差点に、有機発光素子 1 0 R , 1 0 G , 1 0 B のいずれかが一つに対応して設けられている。各信号線 1 2 0 A は信号線駆動回路 1 2 0 に接続され、各走査線 1 3 0 A は走査線駆動回路 1 3 0 に接続され、各電源供給線 1 4 0 A は電源供給線駆動回路 1 4 0 に接続されている。

40

【 0 0 1 6 】

信号線駆動回路 1 2 0 は、信号供給源 (図示せず) から供給される輝度情報に応じた映像信号の信号電圧を、信号線 1 2 0 A を介して選択された有機発光素子 1 0 R , 1 0 G , 1 0 B に供給するものである。

【 0 0 1 7 】

走査線駆動回路 1 3 0 は、入力されるクロックパルスに同期してスタートパルスに順にシフト (転送) するシフトレジスタなどによって構成されている。走査線駆動回路 1 3 0 は、各有機発光素子 1 0 R , 1 0 G , 1 0 B への映像信号の書き込みに際し行単位でそれらを走査し、各走査線 1 3 0 A に走査信号を順次供給するものである。

50

【 0 0 1 8 】

電源供給線駆動回路 1 4 0 は、入力されるクロックパルスに同期してスタートパルスを順にシフト（転送）するシフトレジスタなどによって構成されている。電源供給線駆動回路 1 4 0 は、走査線駆動回路 1 3 0 による行単位の走査と同期して、各電源供給線 1 4 0 A に対し互いに異なる第 1 電位および第 2 電位のいずれかを適宜供給する。これにより、後述する駆動トランジスタ D R 1 ~ D R 4 の導通状態または非導通状態の選択が行われる。

【 0 0 1 9 】

図 2 は、画素駆動回路 1 5 0 の一例を表したものである。この画素駆動回路 1 5 0 は、駆動トランジスタ D R 1 ~ D R 4 および書込トランジスタ W R 1 ~ W R 4 と、それぞれの間のキャパシタ（保持容量）C s 1 ~ C s 4 とを有するアクティブ型の駆動回路である。有機発光素子 1 0 R（または 1 0 G，1 0 B）は、それぞれ複数の分割発光領域 1 0 1 ~ 1 0 4 を含んで構成されている。それらの各分割発光領域 1 0 1 ~ 1 0 4 は、電源供給線 1 4 0 A および共通電源供給線（G N D）の間において駆動トランジスタ D R 1 ~ D R 4 とそれぞれ直列に接続されている。駆動トランジスタ D R 1 ~ D R 4 および書込トランジスタ W R 1 ~ W R 4 は、一般的な薄膜トランジスタ（T F T（Thin Film Transistor））により構成され、その構成は例えば逆スタガー構造（いわゆるボトムゲート型）でもよいシタガー構造（トップゲート型）でもよく特に限定されない。なお、駆動トランジスタ D R 1 ~ D R 4 および書込トランジスタ W R 1 ~ W R 4 は、それぞれ、容量等のパラメータが同一のものであることが望ましい。

【 0 0 2 0 】

書込トランジスタ W R 1 ~ W R 4 は、例えば各ドレイン電極が信号線 1 2 0 A と接続されており、信号線駆動回路 1 2 0 からの映像信号が供給されるようになっている。また、書込トランジスタ W R 1 ~ W R 4 の各ゲート電極は走査線 1 3 0 A と接続されており、走査線駆動回路 1 3 0 からの走査信号が供給されるようになっている。さらに、書込トランジスタ W R 1 ~ W R 4 のソース電極は、駆動トランジスタ D R 1 ~ D R 4 のゲート電極とそれぞれ接続されている。

【 0 0 2 1 】

駆動トランジスタ D R 1 ~ D R 4 は、例えばドレイン電極が電源供給線 1 4 0 A と接続されており、電源供給線駆動回路 1 4 0 による第 1 電位または第 2 電位のいずれかに設定される。駆動トランジスタ D R 1 ~ D R 4 のソース電極は、分割発光領域 1 0 1，1 0 2，1 0 3，1 0 4 の一端とそれぞれ接続されている。なお、本実施の形態では、一の有機発光素子 1 0 R（または 1 0 G，1 0 B）が 4 つの分割発光領域 1 0 1 ~ 1 0 4 を有する場合について説明するが、その数は 4 つに限定されるものではなく 2 以上であれば任意に選択可能である。

【 0 0 2 2 】

保持容量 C s 1 ~ C s 4 は、駆動トランジスタ D R 1 ~ D R 4 のゲート電極（書込トランジスタ W R 1 ~ W R 4 のソース電極）と、駆動トランジスタ D R 1 ~ D R 4 のソース電極との間に形成されるものである。

【 0 0 2 3 】

図 3 に、表示領域 1 1 0 の平面構成の一例を表す。表示領域 1 1 0 には、有機発光素子 1 0 R，1 0 G，1 0 B が順に、全体としてマトリックス状に形成されている。具体的には、金属層 1 7 が格子状に設けられており、それによって区画された領域に各有機発光素子 1 0 R，1 0 G，1 0 B の分割発光領域 1 0 1 ~ 1 0 4 が順に配置されている。有機発光素子 1 0 R の分割発光領域 1 0 1 ~ 1 0 4 は赤色光を発生し、有機発光素子 1 0 G の分割発光領域 1 0 1 ~ 1 0 4 は緑色光を発生し、有機発光素子 1 0 B の分割発光領域 1 0 1 ~ 1 0 4 は青色光を発生する。なお、隣り合う有機発光素子 1 0 R，1 0 G，1 0 B の組み合わせが一つの画素（ピクセル）を構成している。また、図 3 に破線で示した環状の領域 A R 1 および島状の領域 A R 2 は、それぞれ、金属層 1 7 および第 2 電極層 1 6（後出）と電氣的に接続された領域であり、金属層 1 7 よりも下層に金属層 2 5（後出）および

金属層 26 (後出) がそれぞれ設けられている。また、図 3 では、2 行 × 5 列の計 10 個の有機発光素子 10R (10G, 10B) を示したが、その数はこれに限定されるものではない。

【0024】

次に、図 4 ~ 図 7 を参照して、基体 11 の上に設けられた有機発光素子 10R, 10G, 10B の詳細な構成について説明する。なお、有機発光素子 10R, 10G, 10B は、互いに有機層 15 (後出) の構成が一部異なることを除き、他は共通の構成である。したがって、以下では、共通の部分については有機発光素子 10R を代表して説明する。

【0025】

図 4 および図 5 は、いずれも、図 3 に示した有機発光素子 10R (または 10G, 10B) および画素駆動回路 150 の要部断面構成を表すものである。より詳細には、図 4 は図 3 に示した I V - I V 線に沿った断面図であり、図 5 は図 3 に示した V - V 線に沿った断面図である。また、図 6 は、図 3 に示した有機発光素子 10R (または 10G, 10B) のうちの、第 1 電極層 13 (後出) を含む階層における平面構成を表すものである。

【0026】

有機発光素子 10R (または 10G, 10B) では、基体 11 の上に分割発光領域 101 ~ 104 が設けられている。分割発光領域 101 ~ 104 は発光が生じる部分であり、それぞれ、基体 11 の側から絶縁層 12、アノード電極としての第 1 電極層 13、後述する発光層 15C を含む有機層 15、およびカソード電極としての第 2 電極層 16 がこの順に積層されたものである。これらのうち、第 1 電極層 13 および有機層 15 は、分割発光領域 101 ~ 104 ごとに分離して設けられており、第 2 電極層 16 は、分割発光領域 101 ~ 104 に共通に設けられている。分割発光領域 101 ~ 104 の上には、保護膜 18 と封止基板 19 とが順に設けられている。これらの分割発光領域 101 ~ 104 では、第 1 電極層 13 は反射層としての機能を発揮する一方、第 2 電極層 16 が半透過性反射層としての機能を発揮する。これら第 1 電極層 13 および第 2 電極層 16 により、発光層 15C において発生した光を多重反射させるようになっている。

【0027】

すなわち、分割発光領域 101 ~ 104 は、第 1 電極層 13 の発光層 15C 側の端面を第 1 端面 P1 とし、第 2 電極層 16 の発光層 15C 側の端面を第 2 端面 P2 とし、有機層 15 を共振部として、発光層 15C で発生した光を共振させて第 2 端面 P2 の側から取り出す共振器構造を有している。このような共振器構造を有することで、発光層 15C で発生した光が多重反射を起こし、一種の狭帯域フィルタとして作用することによって、取り出される光のスペクトルの半値幅が減少し色純度を高めることができる。また、封止基板 19 の側から入射した外光についても多重反射により減衰させることができ、さらに位相差板や偏光板 (図示せず) との組み合わせにより分割発光領域 101 ~ 104 における外光の反射率を極めて小さくすることができる。

【0028】

絶縁層 12 は、その表面が極めて高い平坦性を有するものであることが望ましい。また、絶縁層 12 には、分割発光領域 101 ~ 104 に対応する領域の一部に微細な接続孔 124 が設けられている (図 4, 図 6 参照)。さらに、絶縁層 12 には、領域 AR1 に対応した位置に接続孔 125 が設けられており、領域 AR2 に対応した位置に接続孔 126 が設けられている (図 4, 図 5 参照)。絶縁層 12 は、微細な接続孔 124 などが形成されるため、パターン精度が良い材料により構成されていることが好ましい。具体的には、例えばポリイミド等の有機材料が好適である。

【0029】

第 1 電極層 13 は、反射層としての機能も兼ねており、できるだけ高い反射率を有する材料によって構成することが発光効率を高める上で望ましい。第 1 電極層 13 は、例えば厚みが 100nm 以上 1000nm 以下であり、銀 (Ag), アルミニウム (Al), クロム (Cr), チタン (Ti), 鉄 (Fe), コバルト (Co), ニッケル (Ni), モリブデン (Mo), 銅 (Cu), タantal (Ta), タングステン (W), 白金 (Pt)

10

20

30

40

50

、ネオジウム (Nd) あるいは金 (Au) などの金属元素の単体またはそれらの合金により構成されている。第1電極層13は、絶縁層12のうち分割発光領域101～104に対応する領域を覆うと共に接続孔124を充填するように形成されている。これにより、第1電極層13は、接続孔124を介して駆動トランジスタDR1～DR4 (のうちの金属層216S1～216S4) と導通された状態となる。

【0030】

各第1電極層13同士の隙間には、その隙間を埋めると共に第1電極層13の端面および周縁部の上面を覆うように、例えばポリイミド等の有機材料からなる開口規定絶縁層24が設けられている。開口規定絶縁層24は、第1電極層13と第2電極層16との絶縁性を確保すると共に、分割発光領域101～104の各発光領域を正確に所望の形状とするためのものである。開口規定絶縁層24は、各分割発光領域101～104に対応して4つの開口24Kを有している。すなわち、この開口24Kから発光が生じる。

10

【0031】

有機層15は、第1電極層13の上面のうち、開口24Kによって区切られた領域を隙間無く覆うように設けられている。有機層15は、例えば図7に示したように、第1電極層13の側から正孔注入層15A、正孔輸送層15B、発光層15C、電子輸送層15Dが順に積層された構成を有する。但し、発光層15C以外の層は、必要に応じて設ければよい。なお、図7は、図4および図5に示した有機層15の一部を拡大して表す断面図である。

【0032】

正孔注入層15Aは、正孔注入効率を高めるためのものであると共に、リークを防止するためのバッファ層である。正孔輸送層15Bは、発光層15Cへの正孔輸送効率を高めるためのものである。発光層15Cは、電界をかけることにより電子と正孔との再結合が起こり、光を発生するものである。電子輸送層15Bは、発光層15Aへの電子輸送効率を高めるためのものである。なお、電子輸送層15Bと第2電極層16との間には、LiF, Li₂Oなどよりなる電子注入層 (図示せず) を設けてもよい。

20

【0033】

また、有機層15は、有機発光素子10R, 10G, 10Bの発光色によってそれぞれ構成が異なっている。有機発光素子10Rの正孔注入層15Aは、例えば、厚みが5nm以上300nm以下であり、4, 4', 4"-トリス(3-メチルフェニルフェニルアミノ)トリフェニルアミン(m-MTDATA)あるいは4, 4', 4"-トリス(2-ナフチルフェニルアミノ)トリフェニルアミン(2-TNATA)により構成されている。有機発光素子10Rの正孔輸送層15Bは、例えば、厚みが5nm以上300nm以下であり、ビス[(N-ナフチル)-N-フェニル]ベンジジン(α-NPD)により構成されている。有機発光素子10Rの発光層15Cは、例えば、厚みが10nm以上100nm以下であり、8-キノリノールアルミニウム錯体(Alq₃)に2, 6-ビス[4-[N-(4-メトキシフェニル)-N-フェニル]アミノスチリル]ナフタレン-1, 5-ジカルボニトリル(BSN-BCN)を40体積%混合したものにより構成されている。有機発光素子10Rの電子輸送層15Dは、例えば、厚みが5nm以上300nm以下であり、Alq₃により構成されている。

30

40

【0034】

有機発光素子10Gの正孔注入層15Aは、例えば、厚みが5nm以上300nm以下であり、m-MTDATAあるいは2-TNATAにより構成されている。有機発光素子10Gの正孔輸送層15Bは、例えば、厚みが5nm以上300nm以下であり、α-NPDにより構成されている。有機発光素子10Gの発光層15Cは、例えば、厚みが10nm以上100nm以下であり、Alq₃にクマリン6(Coumarin6)を3体積%混合したものにより構成されている。有機発光素子10Gの電子輸送層15Dは、例えば、厚みが5nm以上300nm以下であり、Alq₃により構成されている。

【0035】

有機発光素子10Bの正孔注入層15Aは、例えば、厚みが5nm以上300nm以下

50

であり、 m -MTDATAあるいは2-TNATAにより構成されている。有機発光素子10Bの正孔輸送層15Bは、例えば、厚みが5nm以上300nm以下であり、 α -NPDにより構成されている。有機発光素子10Bの発光層15Cは、例えば、厚みが10nm以上100nm以下であり、スピロ6φ(spiro6φ)により構成されている。有機発光素子10Bの電子輸送層15Dは、例えば、厚みが5nm以上300nm以下であり、Alq₃により構成されている。

【0036】

第2電極層16は、例えば、厚みが5nm以上50nm以下であり、アルミニウム(Al)、マグネシウム(Mg)、カルシウム(Ca)、ナトリウム(Na)などの金属元素の単体または合金により構成されている。中でも、マグネシウムと銀との合金(MgAg合金)、またはアルミニウム(Al)とリチウム(Li)との合金(AlLi合金)が好ましい。第2電極層16は、例えば全ての有機発光素子10R、10G、10Bに共通に設けられており、各有機発光素子10R、10G、10Bの第1電極層13と対向配置されている。さらに第2電極層16は、有機層15を覆うばかりでなく、開口規定絶縁層24をも覆うように形成されている。

【0037】

金属層17は、分割発光領域101~104を取り囲むように形成されており、主たる電極としての第2電極層16における電圧降下を補う補助電極層として機能するものである。金属層17を構成する材料としては、例えば第1電極層13と同種の高導電性の金属材料が好ましい。また、金属層17は、開口率向上の観点においては、可能な限り幅を狭く(占有面積を小さく)することが望ましい。さらに、金属層17は、領域AR1の接続孔125および領域AR2の接続孔126の、少なくとも内壁面を覆うように形成されている。領域AR1、AR2においては、金属層17は、第2電極層16によって覆われている。したがって、第2電極層16は金属層17と電氣的に接続された状態となっている。

【0038】

この金属層17が存在しない場合、電源(図示せず)から個々の有機発光素子10R、10G、10Bまでの距離に応じた電圧降下により、共通電源供給線GND(図2参照)と接続された第2電極層16の電位が各有機発光素子10R、10G、10B間で一定とならず、顕著なばらつきを生じ易い。このような第2電極層16の電位のばらつきは、表示領域110における輝度むらの原因となるので好ましくない。金属層17は、表示装置が大画面化した場合であっても電源から第2電極層16に至るまでの電圧降下を最小限度に抑え、このような輝度むらの発生を抑制するように機能する。

【0039】

有機発光素子10R(または10G、10B)は、図4および図5に示したように、さらに、第2電極層16を覆うように設けられた窒化ケイ素(SiNx)などの保護膜18と、その保護膜18上に設けられた封止基板19とを有している。封止基板19は、保護膜18や接着層(図示せず)などと共に分割発光領域101~104を封止するものであり、分割発光領域101~104で発生した光を透過する透明なガラスなどの材料により構成されている。

【0040】

次に、図4および図5に加え図8を参照して、基体11の詳細な構成を説明する。基体11は、ガラス、シリコン(Si)ウェハあるいは樹脂などよりなる基板111に、画素駆動回路150を含む画素駆動回路形成層112が設けられたものである。なお、図8は、画素駆動回路形成層112に設けられた画素駆動回路150の平面構成を表す概略図であり、図6に示した有機発光素子10R(または10G、10B)の平面図に対応している。なお、図8に示したIV-IV線に沿った断面が図4に相当し、図8に示したV-V線に沿った断面が図5に相当する。

【0041】

次に、画素駆動回路150の詳細な構成を説明する。画素駆動回路形成層112には、

10

20

30

40

50

互いに平行に延在する走査線 130A および電源供給線 140A と、それらと直交する方向に延在する信号線 120A とが設けられている。さらに、画素駆動回路形成層 112 には、信号線 120A の延在方向に沿って書込トランジスタ WR1 ~ WR4 および駆動トランジスタ DR1 ~ DR4 が並走するように設けられている。書込トランジスタ WR1 ~ WR4 および駆動トランジスタ DR1 ~ DR4 における各々のドレイン電極およびソース電極は、信号線 120A の延在方向に沿って並んでいる。

【0042】

基板 111 の表面には、第 1 階層の金属層として、駆動トランジスタ DR1 ~ DR4 のゲート電極である金属層 211G1 ~ 211G4 と、書込トランジスタ WR1 ~ WR4 のゲート電極である金属層 221G1 ~ 221G4 (図 8) と、信号線 120A (図 8) とがそれぞれ設けられている。これら金属層 211G1 ~ 211G4, 221G1 ~ 221G4、および信号線 120A は、窒化ケイ素や酸化ケイ素などからなるゲート絶縁膜 212 によって覆われている。また、金属層 221G1 ~ 221G4 は互いに接続されており、一体化された金属膜を構成している。

10

【0043】

駆動トランジスタ DR1 ~ DR4 においては、ゲート絶縁膜 212 上の、金属層 211G1 ~ 211G4 に対応する領域にアモルファスシリコンなどの半導体薄膜からなるチャネル層 213 が設けられている。チャネル層 213 上には、その中心領域であるチャネル領域を占めるように絶縁性のチャネル保護膜 214 が設けられており、その両側の領域には、n 型アモルファスシリコンなどの n 型半導体からなる n 型半導体層 215D1 ~ 215D4 および n 型半導体層 215S1 ~ 215S4 が設けられている。これら n 型半導体層 215D1 ~ 215D4 および n 型半導体層 215S1 ~ 215S4 は、チャネル保護膜 214 によって互いに分離されており、それらの端面がチャネル領域を挟んで互いに離間している。さらに、n 型半導体層 215D1 ~ 215D4 および n 型半導体層 215S1 ~ 215S4 をそれぞれ覆うように、第 2 階層の金属層として、ドレイン電極としての金属層 216D1 ~ 216D4 およびソース電極としての金属層 216S1 ~ 216S4 が設けられている。金属層 216D1 ~ 216D4 は互いに等しい電位であり、金属層 216S1 ~ 216S4 も互いに全て等しい電位となっている。

20

【0044】

一方、書込トランジスタ WR1 ~ WR4 においても同様に、ゲート絶縁膜 212 上の、金属層 221G1 ~ 221G4 に対応する領域にアモルファスシリコンや微結晶シリコンなどの半導体薄膜からなるチャネル層 (図示せず) が設けられている。そのチャネル層上には、その中心領域であるチャネル領域を占めるように絶縁性のチャネル保護膜 (図示せず) が設けられており、その両側の領域には、n 型アモルファスシリコンなどの n 型半導体からなる一組の n 型半導体層 (図示せず) がそれぞれ設けられている。これら一組の n 型半導体層は、チャネル保護膜によって互いに分離されており、それらの端面がチャネル領域を挟んで互いに離間している。さらに、一組の n 型半導体層をそれぞれ覆うように、第 2 階層の金属層として、ドレイン電極としての金属層 226D1 ~ 226D4 およびソース電極としての金属層 226S1 ~ 226S4 が設けられている。金属層 226D1 ~ 226D4 は互いに等しい電位であり、金属層 226S1 ~ 226S4 も互いに全て等しい電位となっている。

30

40

【0045】

第 2 階層の金属層である金属層 216D1 ~ 216D4, 226D1 ~ 226D4 および金属層 216S1 ~ 216S4, 226S1 ~ 226S4 は、例えばチタン (Ti) 層、アルミニウム (Al) 層、およびチタン層を順に積層した構造を有するものである。第 2 階層の金属層としては、上記のほか、金属層 25, 26、走査線 130A および電源供給線 140A (図 8) が設けられている。金属層 25 は平面形状が環状であり、金属層 26 は平面形状が島状であり、いずれも他の第 2 階層の金属層とは電氣的に絶縁されている。さらに、全体が窒化ケイ素などからなるパッシベーション膜 217 によって覆われている。なお、ここでは、逆スタガー構造 (いわゆるボトムゲート型) の駆動トランジスタ D

50

R 1 ~ D R 4 および書込トランジスタ W R 1 ~ W R 4 について説明したが、スタガー構造（いわゆるトップゲート型）のものであってもよい。また、信号線 1 2 0 A については、走査線 1 3 0 A および電源供給線 1 4 0 A との交差点以外の領域では第 2 階層に設けるようにしてもよい。

【 0 0 4 6 】

また、書込トランジスタ W R 1 ~ W R 4 のうちの隣り合う一組および駆動トランジスタ D R 1 ~ D R 4 のうちの隣り合う一組は、互いのドレイン電極同士またはソース電極同士が隣り合うように配置されている。ここでは、特に、互いのドレイン電極およびソース電極が各々の並び方向（すなわち信号線 1 2 0 A の延在方向）と直交する同一軸を中心として対称に配置されるように構成されている。例えば、書込トランジスタ W R 1 の金属層 2 2 6 D 1 および金属層 2 2 6 S 1 は、走査線 1 3 0 A に沿った軸 C X 1 を中心として、書込トランジスタ W R 2 の金属層 2 2 6 D 2 および金属層 2 2 6 S 2 と対称な位置関係にある。また、書込トランジスタ W R 2 の金属層 2 2 6 D 2 および金属層 2 2 6 S 2 は、走査線 1 3 0 A に沿った軸 C X 2 を中心として、書込トランジスタ W R 3 の金属層 2 2 6 D 3 および金属層 2 2 6 S 3 と対称な位置関係にある。さらに、書込トランジスタ W R 3 の金属層 2 2 6 D 3 および金属層 2 2 6 S 3 は、走査線 1 3 0 A に沿った軸 C X 3 を中心として、書込トランジスタ W R 4 の金属層 2 2 6 D 4 および金属層 2 2 6 S 4 と対称な位置関係にある。このような構成とすることで、書込トランジスタ D R 1 ~ D R 4 の各々において、金属層 2 2 6 D 1 ~ 2 2 6 D 4 と、金属層 2 2 6 S 1 ~ 2 2 6 S 4 との間の異物混入などに起因する短絡の発生確率が低下する。書込トランジスタ D R 1 ~ D R 4 の相互間においても、異物混入などに起因する短絡の発生確率が低下する。特に、互いに最近接の位置関係にある書込トランジスタ W R 1 および書込トランジスタ W R 2 においては、金属層 2 2 6 D 1 と金属層 2 2 6 S 1 との距離、および金属層 2 2 6 D 2 と金属層 2 2 6 S 2 との距離が、金属層 2 2 6 S 1 と金属層 2 2 6 S 2 との距離よりも大きくなるように構成されている。同様に、最近接の位置関係にある書込トランジスタ W R 3 および書込トランジスタ W R 4 においては、金属層 2 2 6 D 3 と金属層 2 2 6 S 3 との距離、および金属層 2 2 6 D 4 と金属層 2 2 6 S 4 との距離が、金属層 2 2 6 S 3 と金属層 2 2 6 S 4 との距離よりも大きくなるように構成されている。こうすることで、異物混入などに起因する短絡の発生を抑制しつつ、書込トランジスタ D R 1 ~ D R 4 の占有面積を低減することができる。駆動トランジスタ D R 1 ~ D R 4 同士の位置関係についても、上記した書込トランジスタ W R 1 ~ W R 4 同士の位置関係と同様である。また、そのような構成によって得られる作用効果（異物混入などに起因する短絡の発生確率の低下）についても同様である。

【 0 0 4 7 】

この表示装置は、例えば次のようにして製造することができる。以下、図 4、図 5 および図 8 と共に図 9 ~ 図 1 1 を参照して、本実施の形態の表示装置の製造方法について説明する。なお、有機発光素子 1 0 R , 1 0 G , 1 0 B の製造方法についても併せて以下に説明する。図 9 ~ 図 1 1 は、この表示装置の製造方法を工程順に表すものであり、図 4 および図 5 の断面図に対応している。

【 0 0 4 8 】

まず、上述した材料よりなる基板 1 1 1 の上に、画素駆動回路 1 5 0 を含む画素駆動回路形成層 1 1 2 形成する。具体的には、まず、基板 1 1 1 上に例えばスパッタリングにより金属膜を形成する。そののち、例えばフォトリソグラフィ法やドライエッチング、あるいはウェットエッチングによりその金属膜をパターニングすることで、図 8 , 図 9 (A) および図 9 (B) に示したように、基板 1 1 1 上に第 1 階層の金属層としての金属層 2 1 1 G 1 ~ 2 1 1 G 4 , 2 2 1 G 1 ~ 2 2 1 G 4 および信号線 1 2 0 A (図 8 参照) を形成する。次いで、全面をゲート絶縁膜 2 1 2 によって覆う。さらに、ゲート絶縁膜 2 1 2 の上に、チャネル層、チャネル保護膜、n 型半導体層、ならびに、第 2 階層の金属層としての金属層 2 1 6 D 1 ~ 2 1 6 D 4 , 2 2 6 D 1 ~ 2 2 6 D 4 および金属層 2 1 6 S 4 ~ 2 1 6 S 4 , 2 2 6 S 1 ~ 2 2 6 S 4 を順に所定形状に形成することで駆動トランジスタ D R 1 ~ D R 4 および書込トランジスタ W R 1 ~ W R 4 を得る。

【 0 0 4 9 】

なお、微結晶シリコンからなるチャネル層を形成する場合には、アモルファスシリコンからなる半導体薄膜を成膜したのち、それにレーザ光を照射することでナノメートルオーダーの結晶粒に結晶化させるようにするとよい。その場合、駆動トランジスタDR1～DR4および書込トランジスタWR1～WR4の配列方向と直交する方向（すなわち、走査線130Aの延在方向）に沿ってレーザ光を走査させながら照射するとよい。駆動トランジスタDR1～DR4の相互間および書込トランジスタWR1～WR4の相互間における結晶化度の不均衡が生じにくくなり、結果として表示特性の劣化が生じにくくなるからである。これに対し、駆動トランジスタDR1～DR4および書込トランジスタWR1～WR4の配列方向（すなわち、信号線120Aの延在方向）に沿ってレーザ光を走査させた場合には、以下のような不都合が生じる。具体的には、ドレイン電極（金属層216D1～216D4，226D1～226D4）の側からレーザ光が走査される場合と、ソース電極（金属層216S4～216S4，226S1～226S4）側からレーザ光が走査される場合とで、得られる微結晶シリコンにおける結晶化度の不均衡が生じ易くなってしまふのである。よって、上述したように、レーザ光の走査方向は、ドレイン電極およびソース電極の配列方向と直交する方向とすることが望ましい。

10

【 0 0 5 0 】

また、金属層216D1～216D4，226D1～226D4および金属層216S4～216S4，226S1～226S4の形成と併せて、金属層25，26、走査線130Aおよび電源供給線140Aを形成する。すなわち、金属層25，26、走査線130Aおよび電源供給線140Aも第2階層の金属層である。その際、金属層221G1～221G4と走査線130Aとを接続し、金属層226D1～226D4と信号線120Aとを接続し、金属層226S1～226S4と金属層211G1～221G4とを接続する。そののち、全体をパッシベーション膜217で覆うことにより、画素駆動回路150を完成させる。

20

【 0 0 5 1 】

画素駆動回路150を形成したのち、図10（A）および図10（B）に示したように絶縁層12を形成する。具体的には、絶縁層12の表面を平坦化するため、例えばポリイミドを主成分とする感光性樹脂を全面に亘って塗布し、露光および現像を行う。その際、金属層216S1～216S4の上面に達する接続孔124と、金属層25の上面に達する接続孔125と、金属層26の上面に達する接続孔126とをそれぞれ所定位置に形成する。そののち、絶縁層12を必要に応じて焼成する。

30

【 0 0 5 2 】

絶縁層12に接続孔124，126および接続孔125を形成したのち、図10（A）および図10（B）に示したように、上述した材料よりなる第1電極層13および金属層17を形成する。具体的には、例えばスパッタリングによって第1電極層13および金属層17の構成材料からなる金属膜を全面成膜したのち、所定のマスクを用いてその金属膜を選択的に覆うレジストパターン（図示せず）の形成を行う。そののち、そのレジストパターンをマスクとして金属膜の露出した領域をエッチング処理することにより第1電極層13および金属層17を得る。その際、第1電極層13については、接続孔124を充填すると共に絶縁層12の表面のうち、分割発光領域101～104に対応する領域を選択的に覆うように形成する。この際、絶縁層12の表面が平坦化されているので、第1電極層13の上面も平坦性に優れたものとなる。

40

【 0 0 5 3 】

さらに、金属層17については、接続孔126および接続孔125の内壁面を少なくとも覆うように形成する。金属層17は、第1電極層13と同種の材料によって同時に形成することが望ましい。

【 0 0 5 4 】

次いで、図11（A）および図11（B）に示したように、第1電極層13および金属層17の間を埋めると共に、第1電極層13の端面および周縁部の上面を覆うように開口

50

規定絶縁層 2 4 を形成する。さらに、開口規定絶縁層 2 4 に覆われていない第 1 電極層 1 3 を覆うように、例えば蒸着法によって上述した所定の材料および厚みの正孔注入層 1 5 A、正孔輸送層 1 5 B、発光層 1 5 C、電子輸送層 1 5 D を順次積層することで有機層 1 5 を形成する。さらに、有機層 1 5 を挟んで第 1 電極層 1 3 と対向し、かつ、金属層 1 7 を覆うように全面に亘って第 2 電極層 1 6 を形成することで分割発光領域 1 0 1 ~ 1 0 4 を完成させる。このように形成した分割発光領域 1 0 1 ~ 1 0 4 では、絶縁層 1 2 の表面が極めて高い平坦性を有していることから、第 1 電極層 1 3 の発光層 1 5 C 側の端面 P 1 および第 2 電極層 1 6 の発光層 1 5 C 側の端面 P 2 が平坦になるうえ、有機層 1 5 の厚みのばらつきも極めて小さなものとなる。

【 0 0 5 5 】

こののち、分割発光領域 1 0 1 ~ 1 0 4 を覆うように、上述した材料よりなる保護膜 1 8 を形成する。最後に、保護膜 1 8 の上に、接着層を形成し、この接着層を間にして封止基板 1 9 を貼り合わせる。以上により、表示装置が完成する。

【 0 0 5 6 】

このようにして得られた表示装置では、各画素に対して走査線駆動回路 1 3 0 から書込トランジスタ W R 1 ~ W R 4 のゲート電極（金属層 2 2 1 G 1 ~ 2 2 1 G 4 ）を介して走査信号が供給されると共に、信号線駆動回路 1 2 0 から画像信号が書込トランジスタ W R 1 ~ W R 4 を介して保持容量 C s 1 ~ C s 4 に保持される。その一方で、電源供給線駆動回路 1 4 0 が、走査線駆動回路 1 3 0 による行単位の走査と同期して、各電源供給線 1 4 0 A に対し第 2 電位よりも高い第 1 電位を供給する。これにより駆動トランジスタ D R 1 ~ D R 4 の導通状態が選択され、各有機発光素子 1 0 R , 1 0 G , 1 0 B に駆動電流 I d が注入されることにより、正孔と電子とが再結合して発光が起こる。この光は、第 1 電極層 1 3 と第 2 電極層 1 6 との間で多重反射し、第 2 電極層 1 6 、保護膜 1 8 および封止基板 1 9 を透過して取り出される。

【 0 0 5 7 】

以上、説明したように、本実施の形態では、有機発光素子 1 0 R , 1 0 G , 1 0 B の各々において分割発光領域 1 0 1 ~ 1 0 4 が設けられ、それら分割発光領域 1 0 1 ~ 1 0 4 の各々に対応した書込トランジスタ W R 1 ~ W R 4 および駆動トランジスタ D R 1 ~ D R 4 を備えるようにしたので、分割発光領域 1 0 1 ~ 1 0 4 の一部に欠陥が生じた場合でもそれ以外の正常な分割発光領域 1 0 1 ~ 1 0 4 を活かすように修正することで全体が滅点となるのを防ぐことができる。

【 0 0 5 8 】

さらに、書込トランジスタ W R 1 ~ W R 4 における金属層 2 2 6 D 1 ~ 2 2 6 D 4 および金属層 2 2 6 S 1 ~ 2 2 6 S 4 をそれぞれ等電位とし、金属層 2 2 6 S 1 と金属層 2 2 6 S 2 との距離を、金属層 2 2 6 S 1 と金属層 2 2 6 D 1 との距離および金属層 2 2 6 S 2 と金属層 2 2 6 D 2 との距離よりも近づけるようにしたので、あるいは、金属層 2 2 6 S 3 と金属層 2 2 6 S 4 との距離を、金属層 2 2 6 S 3 と金属層 2 2 6 D 3 との距離および金属層 2 2 6 S 4 と金属層 2 2 6 D 4 との距離よりも近づけるようにしたので、半滅点欠陥の発生を抑制することができる。特に、書込トランジスタ W R 1 ~ W R 4 における金属層 2 2 6 D 1 ~ 2 2 6 D 4 および金属層 2 2 6 S 1 ~ 2 2 6 S 4 を、信号線 1 2 0 A の延在方向と直交する同一軸を中心として対称配置するようにしたので、高集積化を実現している。

【 0 0 5 9 】

同様に、駆動トランジスタ D R 1 ~ D R 4 における金属層 2 1 6 D 1 ~ 2 1 6 D 4 および金属層 2 1 6 S 1 ~ 2 1 6 S 4 をそれぞれ等電位とし、金属層 2 1 6 S 1 と金属層 2 1 6 S 2 との距離を、金属層 2 1 6 S 1 と金属層 2 1 6 D 1 との距離および金属層 2 1 6 S 2 と金属層 2 1 6 D 2 との距離よりも近づけるようにしたので、あるいは、金属層 2 1 6 S 3 と金属層 2 1 6 S 4 との距離を、金属層 2 1 6 S 3 と金属層 2 1 6 D 3 との距離および金属層 2 1 6 S 4 と金属層 2 1 6 D 4 との距離よりも近づけるようにしたので、輝点欠陥の発生を抑制することができる。特に、駆動トランジスタ D R 1 ~ D R 4 における金属

10

20

30

40

50

層 2 1 6 D 1 ~ 2 1 6 D 4 および金属層 2 1 6 S 1 ~ 2 1 6 S 4 を、信号線 1 2 0 A の延在方向と直交する同一軸を中心として対称配置するようにしたので、高集積化を実現している。

【 0 0 6 0 】

さらに、金属層 2 2 6 D 1 ~ 2 2 6 D 4、金属層 2 2 6 S 1 ~ 2 2 6 S 4、金属層 2 1 6 D 1 ~ 2 1 6 D 4 および金属層 2 1 6 S 1 ~ 2 1 6 S 4 の全てを同一階層に設けるようにしたので、より簡便に製造できるうえ、よりコンパクトな構成とすることができる。

【 0 0 6 1 】

以上、実施の形態を挙げて本発明を説明したが、本発明は上記実施の形態に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態では、絶縁層 1 2 の構成材料として、感光性樹脂などの有機材料を例示し、それを用いた製造方法について説明するようにしたが、それに限定されるものではない。例えば、酸化ケイ素 (SiO_2) や窒化ケイ素 (Si_3N_4) などの無機材料を用いて絶縁層 1 2 の構成するようにしてもよい。その場合、例えば蒸着法などにより基体 1 1 上に絶縁膜を形成したのち、所定のマスクを用いてフッ素ガスエッチングやイオンビームエッチングなどのドライエッチング処理によって接続孔 1 2 4 などを形成すればよい。

【 0 0 6 2 】

また、上記実施の形態では、基体 1 1 の上に、第 1 電極層 1 3、有機層 1 5 および第 2 電極層 1 6 を順に積層し、第 2 電極層 1 6 の側から光を取り出すようにしたが、基体 1 1 の側から第 2 電極層 1 6、有機層 1 5 および第 1 電極層 1 3 を順に積層し、基体 1 1 の側から光を取り出すようにすることもできる。

【 0 0 6 3 】

加えてまた、例えば、上記実施の形態では、第 1 電極層 1 3 をアノード電極、第 2 電極層 1 6 をカソード電極とする場合について説明したが、第 1 電極層 1 3 をカソード電極、第 2 電極層 1 6 をアノード電極としてもよい。さらに、その場合においても、基体 1 1 の上に、第 2 電極層 1 6、有機層 1 5 および第 1 電極層 1 3 を基体 1 1 の側から順に積層し、基体 1 1 の側から光を取り出すようにすることもできる。

【 0 0 6 4 】

さらにまた、上記実施の形態では、有機発光素子 1 0 R、1 0 G、1 0 B の構成を具体的に挙げて説明したが、全ての層を備える必要はなく、また、他の層をさらに備えていてもよい。例えば、第 1 電極層 1 3 と有機層 1 5 との間に、酸化クロム (Cr_2O_3)、ITO (Indium-Tin Oxide: インジウム (In) およびスズ (Sn) の酸化物混合膜) などからなる正孔注入用薄膜層を備えていてもよい。

【 0 0 6 5 】

加えてまた、上記各実施の形態では、アクティブマトリクス型の表示装置の場合について説明したが、本発明はパッシブマトリクス型の表示装置への適用も可能である。さらにまた、アクティブマトリクス駆動のための画素駆動回路の構成は、上記各実施の形態で説明したものに限られず、必要に応じて容量素子やトランジスタを追加してもよい。その場合、画素駆動回路の変更に応じて、上述した信号線駆動回路 1 2 0 や走査線駆動回路 1 3 0、あるいは電源供給線駆動回路 1 4 0 のほかに、必要な駆動回路を追加してもよい。

【 0 0 6 6 】

さらに、上記実施の形態では、書込トランジスタおよび駆動トランジスタの双方が一の方向に沿って配列された場合について説明したが、本発明では、いずれか一方のみが一の方向に沿って対称に配置されたものであってもよい。但し、有機発光素子の場合、高い発光効率を得るにはある一定以上の大きさの電流を各分割発光領域に供給する必要があることから、電気抵抗を下げるため、駆動トランジスタのドレイン電極およびソース電極の占有面積をある程度確保せざるを得ない。さらに、各分割発光領域の占有面積を拡大し、開口率を向上させるには、必然的に駆動トランジスタのドレイン電極およびソース電極の占有面積も拡大されることとなる。その一方で、書込トランジスタは、駆動トランジスタほどの大電流は不要であり、そのドレイン電極およびソース電極の占有面積を縮小化しても

10

20

30

40

50

、発光効率や開口率の向上の妨げにはなりにくい。このような事情から、書込トランジスタの占有面積を縮小し、発光効率や開口率の向上を図ることが望ましい。しかしながら、書込トランジスタの占有面積を縮小化することで、異物混入等による電極間の短絡発生のリスクが高まる。そこで、有機発光素子の場合には、少なくとも駆動トランジスタを一の方向に沿って配列すると共に、隣り合う駆動トランジスタのドレイン電極およびソース電極が互いに一の方向に沿って対称な配置となるようにすることが望ましい。

【 0 0 6 7 】

さらに、上記実施の形態では、表示素子として有機発光素子を例に挙げて説明したが、本発明はこれに限らず、例えば液晶表示素子などの他の表示素子も適用可能である。

【 符号の説明 】

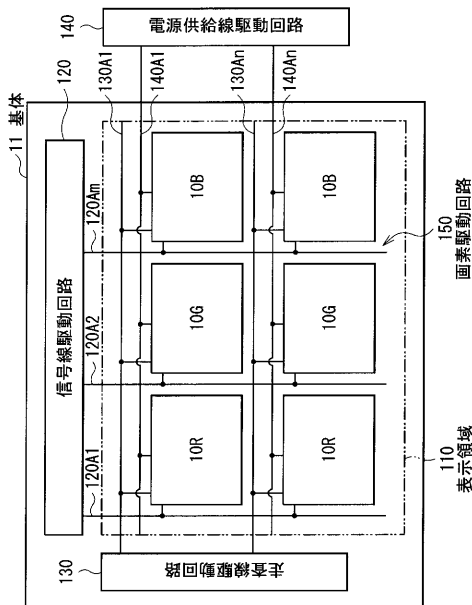
【 0 0 6 8 】

1 0 (1 0 R , 1 0 G , 1 0 B) ... 有機発光素子、1 0 1 ~ 1 0 4 ... 分割発光領域、1 1 ... 基体、1 1 1 ... 基板、1 1 2 ... 画素駆動回路形成層、1 2 ... 絶縁層、1 2 4 ... 接続孔、1 3 ... 第 1 電極層、1 5 ... 有機層、1 5 A ... 正孔注入層、1 5 B ... 正孔輸送層、1 5 C ... 発光層、1 5 D ... 電子輸送層、1 6 ... 第 2 電極層、1 7 ... 金属層、1 8 ... 保護膜、1 9 ... 封止基板、2 4 ... 開口規定絶縁層、2 5 ... 金属層、2 6 ... 金属層、1 1 0 ... 表示領域、1 2 0 ... 信号線駆動回路、1 2 0 A ... 信号線、1 3 0 ... 走査線駆動回路、1 3 0 A ... 走査線、1 4 0 ... 電源供給線駆動回路、1 4 0 A ... 電源供給線、1 5 0 ... 画素駆動回路、C s ... キャパシタ (保持容量)、P 1 ... 第 1 端面、P 2 ... 第 2 端面、D R 1 ~ D R 4 ... 駆動トランジスタ、W R 1 ~ W R 4 ... 書込トランジスタ。

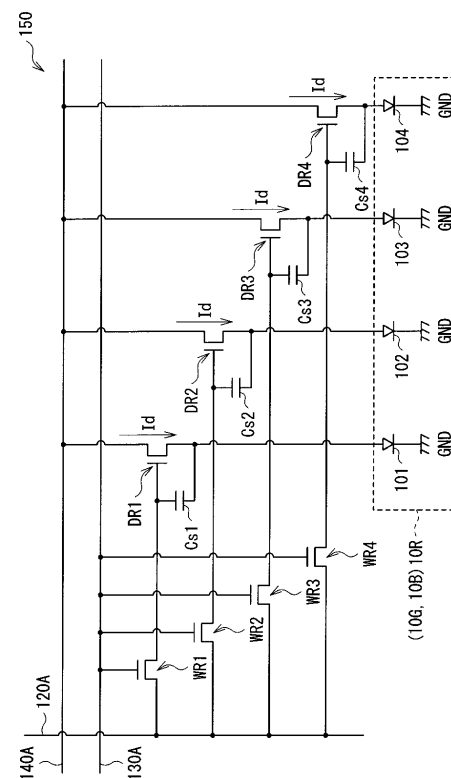
10

20

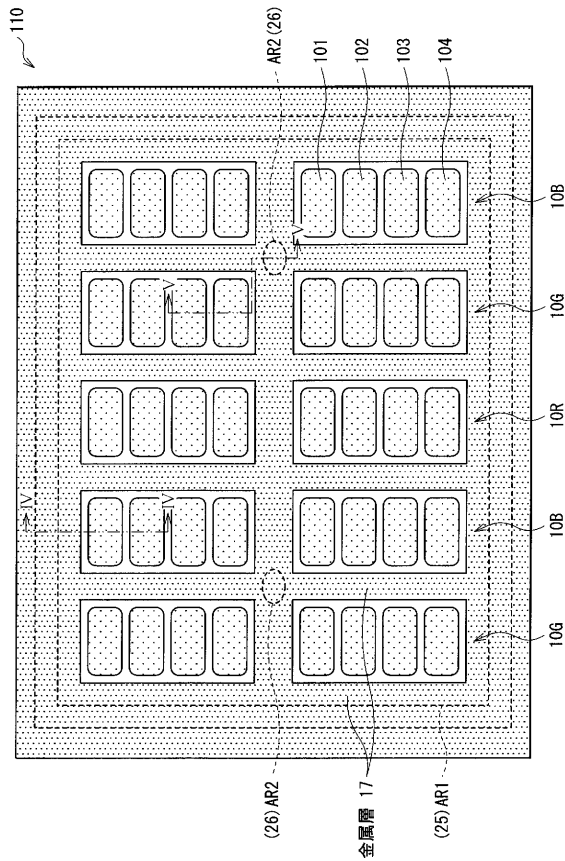
【 図 1 】



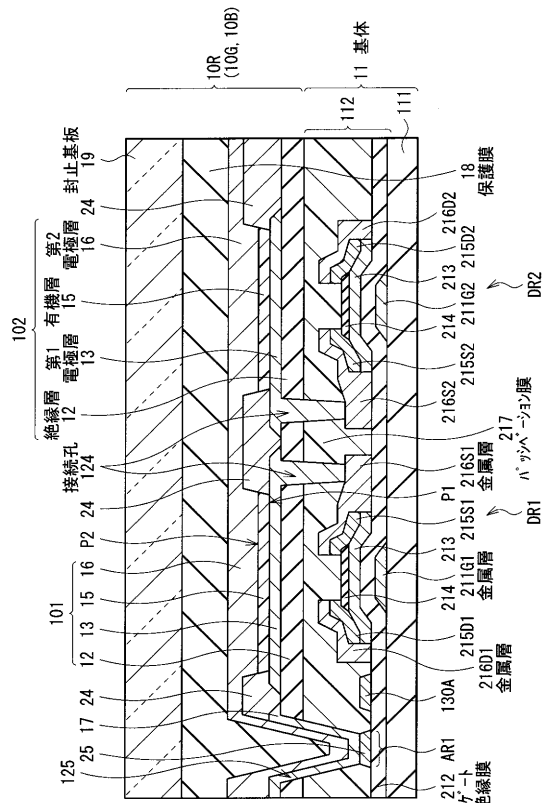
【 図 2 】



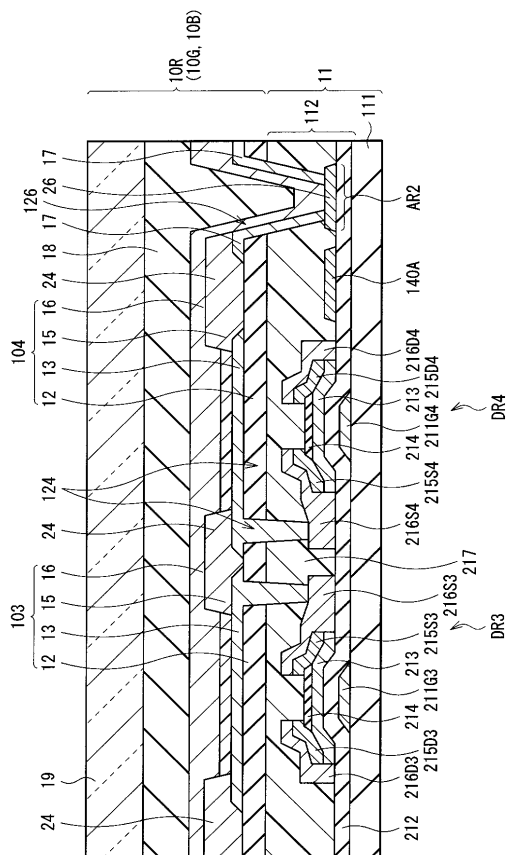
【図 3】



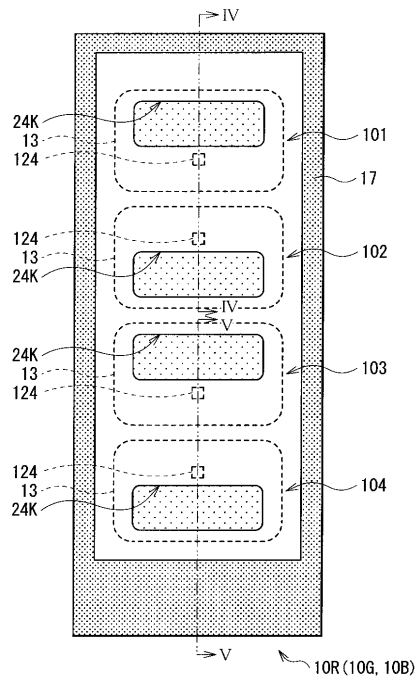
【図 4】



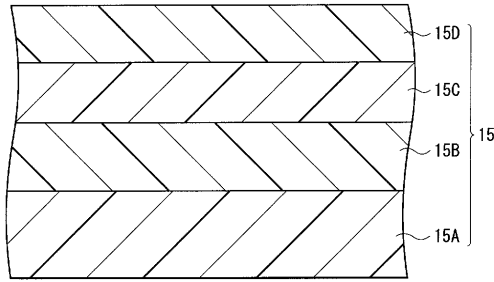
【図 5】



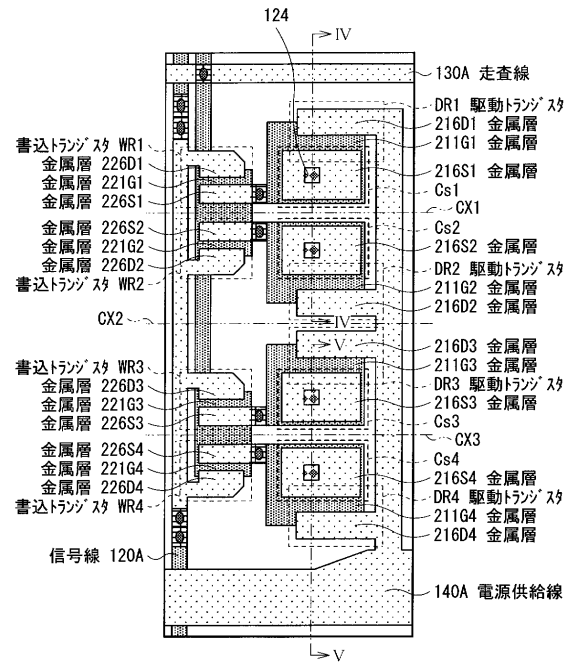
【図 6】



【図 7】

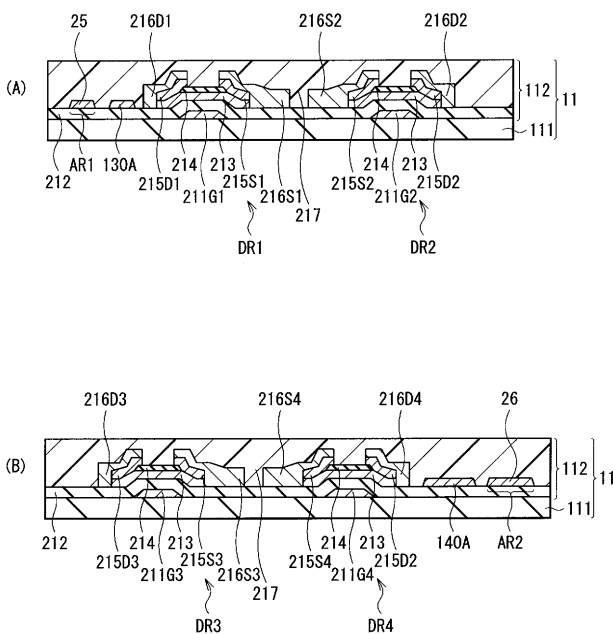


【図 8】

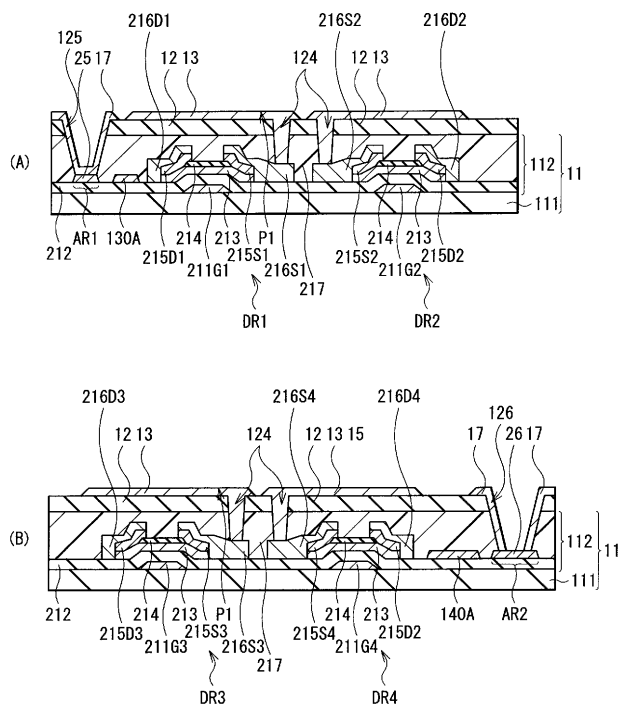


- 第1階層の金属層
 第1階層の金属層と第2階層の金属との接続部
 第2階層の金属層
 第2階層の金属層と第1金属層13との接続部

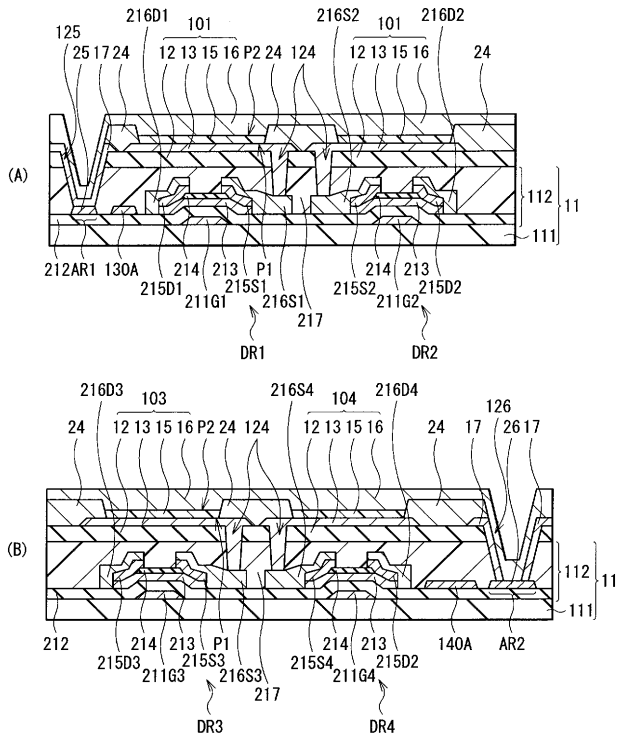
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 4 2 A	
	H 0 5 B 33/14 A	

(72)発明者 山本 哲郎
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

(72)発明者 内野 勝秀
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

F ターム(参考) 3K107 AA01 BB01 CC31 CC45 EE03 EE07 HH05
5C080 AA06 BB05 CC03 DD05 DD28 JJ02 JJ03 JJ06

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2009288773A5	公开(公告)日	2012-04-12
申请号	JP2009057788	申请日	2009-03-11
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	佐川裕志 山本哲郎 内野勝秀		
发明人	佐川 裕志 山本 哲郎 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	H01L27/3262 G09G3/3225 G09G2300/0426 G09G2300/0452 G09G2300/0842		
FI分类号	G09G3/30.J G09G3/20.680.G G09G3/20.680.H G09G3/20.624.B G09G3/20.670.A G09G3/20.642.A H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC45 3K107/EE03 3K107/EE07 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD28 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AB11 5C380/AB15 5C380/AB16 5C380/AB18 5C380/AB19 5C380/AB23 5C380/AB24 5C380/AB27 5C380/AB34 5C380/AB41 5C380/AB42 5C380/AB45 5C380/BA11 5C380/BA20 5C380/BA27 5C380/BA29 5C380/BA36 5C380/BA37 5C380/BB05 5C380/BB19 5C380/CA12 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC28 5C380/CC34 5C380/CC41 5C380/CC45 5C380/CC52 5C380/CC62 5C380/CC77 5C380/CD048 5C380/CF07 5C380/HA08 5C380/HA13		
优先权	2008118891 2008-04-30 JP		
其他公开文献	JP2009288773A		

摘要(译)

要解决的问题：提供一种能够在不降低制造良率的情况下显示出更好的显示性能的显示装置。该显示装置包括多个有机发光元件，每个有机发光元件在基底上具有划分的发光区域，其中嵌入了驱动晶体管DR1至DR4和写入晶体管WR1至WR4。在相邻的驱动晶体管DR1和DR2中，作为漏极的金属层226D1和226D2具有相同的电位，并且作为源极的金属层226S1和226S2具有相同的电位。此外，金属层226S1和226S1以及金属层226S2和226S2沿着信号线120A的延伸方向对称地布置。此外，金属层226D1与金属层226S1之间的距离以及金属层226D2与金属层226S2之间的距离大于金属层226S1与金属层226S2之间的距离。[选择图]图8