

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-282192

(P2009-282192A)

(43) 公開日 平成21年12月3日(2009.12.3)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 641D	
	G09G 3/20 642A	
審査請求 未請求 請求項の数 8 O L (全 26 頁) 最終頁に続く		

(21) 出願番号	特願2008-132856 (P2008-132856)	(71) 出願人	000002185
(22) 出願日	平成20年5月21日 (2008. 5. 21)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	三並 徹雄
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		Fターム(参考)	3K107 AA01 BB01 CC35 EE03 HH00 HH04 HH05
		最終頁に続く	

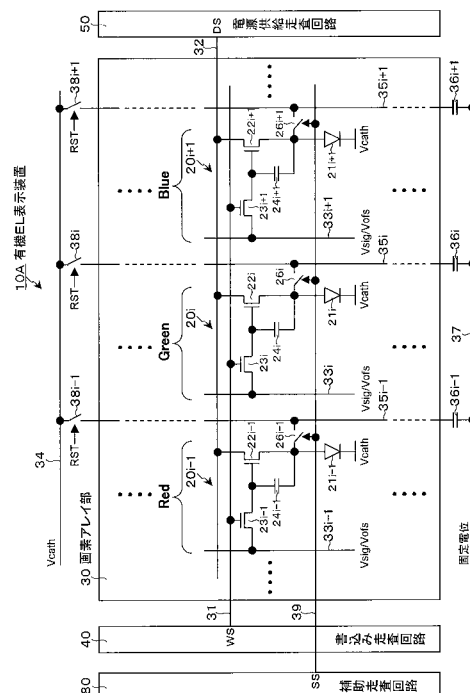
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化を可能にする。

【解決手段】画素アレイ部30の画素列ごとに補助配線35i-1, 35i, 35i+1を配線するとともに、画素アレイ部30の外部において、補助配線35i-1, 35i, 35i+1に容量素子36i-1, 36i, 36i+1を接続する。そして、映像信号の信号電圧Vsigの書き込み時に有機EL素子21i-1, 21i, 21i+1の各アノード電極に対して、スイッチ素子26i-1, 26i, 26i+1を介して補助配線35i-1, 35i, 35i+1を接続することで、容量素子36i-1, 36i, 36i+1を有機EL素子21i-1, 21i, 21i+1の補助容量として使用する。

【選択図】図10



【特許請求の範囲】**【請求項 1】**

電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと

を有する画素が行列状に配置された画素アレイ部と、
前記画素アレイ部の画素列ごとに配線された補助配線と、
前記画素アレイ部の外部において前記補助配線に接続された容量素子と、
前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して前記補助配線を電氣的に接続するスイッチ素子と
を備える表示装置。

10

【請求項 2】

前記容量素子の蓄積情報をリセットするリセットスイッチをさらに備える
請求項 1 記載の表示装置。

【請求項 3】

前記リセットスイッチは、1 水平期間ごとに前記容量素子の蓄積情報をリセットする
請求項 2 記載の表示装置。

【請求項 4】

前記リセットスイッチは、前記容量素子の蓄積情報を前記電気光学素子のカソード電位にリセットする
請求項 2 記載の表示装置。

20

【請求項 5】

前記画素アレイ部の各画素の発光色が画素列ごとに異なり、
前記容量素子の容量値は、発光色ごとに設定されている
請求項 1 記載の表示装置。

【請求項 6】

前記画素は、前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理の機能を持つ
請求項 5 記載の表示装置。

30

【請求項 7】

電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと

を有する画素が行列状に配置された表示装置の駆動に当たって、
前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して、前記画素アレイ部の画素列ごとに配線され、前記画素アレイ部の外部において容量素子が接続された補助配線を電氣的に接続する
表示装置の駆動方法。

40

【請求項 8】

電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと

を有する画素が行列状に配置された画素アレイ部と、
前記画素アレイ部の画素列ごとに配線された補助配線と、

50

前記画素アレイ部の外部において前記補助配線に接続された容量素子と、
前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード
電極に対して前記補助配線を電氣的に接続するスイッチ素子と
を備える表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に、画素が行列状（マトリクス状）に２次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

10

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電界をかけると発光する現象を利用した有機ＥＬ(Electro Luminescence)素子が知られている。

【0003】

画素の電気光学素子として有機ＥＬ素子を用いた有機ＥＬ表示装置は次のような特長を持っている。すなわち、有機ＥＬ素子は、１０Ｖ以下の印加電圧で駆動できるために低消費電力である。有機ＥＬ素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機ＥＬ素子の応答速度が数μｓ程度と非常に高速であるために動画表示時の残像が発生しない。

20

【0004】

有機ＥＬ表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

30

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、ＴＦＴ(Thin Film Transistor; 薄膜トランジスタ)が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が１フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

40

ところで、一般的に、有機ＥＬ素子のＩ－Ｖ特性（電流－電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機ＥＬ素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として特にＮチャネル型のＴＦＴを用いた画素回路では、有機ＥＬ素子のＩ－Ｖ特性が経時劣化すると、駆動トランジスタのゲート－ソース間電圧 V_{gs} が変化する。その結果、有機ＥＬ素子の発光輝度が変化する。これは、駆動トランジスタのソース電極側に有機ＥＬ素子が接続されることに起因する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、駆動トランジスタと有機ＥＬ素子の動作点で決まる。そして、有機ＥＬ素子のＩ－Ｖ特性が劣化す

50

ると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲート電極に同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース - ゲート間電圧 V_{gs} が変化するために、駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

また、特にポリシリコンTFTを用いた画素回路では、有機EL素子のI - V特性の経時劣化に加えて、駆動トランジスタのトランジスタ特性が経時的に変化したり、製造プロセスのばらつきによってトランジスタ特性が画素ごとに異なったりする。すなわち、画素個々に駆動トランジスタのトランジスタ特性にばらつきがある。トランジスタ特性としては、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度 μ (以下、単に「駆動トランジスタの移動度 μ 」と記述する) 等が挙げられる。

10

【0009】

駆動トランジスタのトランジスタ特性が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲート電極に画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じる。その結果、画面のユニフォームリティ(一様性)が損なわれる。

【0010】

そこで、有機EL素子のI - V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化等の影響を受けることなく、有機EL素子の発光輝度を一定に維持するために、各種の補正(補償)機能を画素回路に持たせている(例えば、特許文献1参照)。

20

【0011】

補正機能としては、有機EL素子の特性変動に対する補償機能、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正機能、駆動トランジスタの移動度 μ の変動に対する補正機能などが挙げられる。以下、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正を「閾値補正」と呼び、駆動トランジスタの移動度 μ の変動に対する補正を「移動度補正」と呼ぶこととする。

【0012】

このように、画素回路の各々に、各種の補正機能を持たせることで、有機EL素子のI - V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化の影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。その結果、有機EL表示装置の表示品質を向上できる。

30

【0013】

【特許文献1】特開2006 - 133542号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

ところで、映像信号の信号電圧 V_{sig} の書込み時には、書込みゲイン G に応じた電圧、即ち $V_{sig} \cdot G$ なる電圧が駆動トランジスタのゲート - ソース間に印加される。書込みゲイン G は主に、書き込まれた信号電圧 V_{sig} を保持する保持容量の容量値 C_{cs} 、駆動トランジスタのゲート - ソース間の寄生容量の容量値 C_{gs} および有機EL素子の等価容量の容量値 C_{oled} によって定義される(その詳細については後述する)。

40

【0015】

ここで、一般的に、保持容量、駆動トランジスタのゲート - ソース間の寄生容量および有機EL素子の等価容量だけでは容量不足が起こり、書込みゲイン G として十分なゲインを確保できない。例えば、近年の表示装置の高精細化に伴う画素の微細化によって有機EL素子のサイズが小さくなると、有機EL素子の等価容量 C_{oled} が小さくなるため、その分だけ書込みゲイン G が低下してしまう。

【0016】

50

この容量不足を補うために、一般的に、有機ＥＬ素子のアノード電極と固定電位ノードとの間に補助容量を接続する方策が採られる。このとき、補助容量は画素ごとに設けられる。そして、書込みゲインを理想値に近づけるには補助容量として大きな容量値のものが要求される。しかしながら、レイアウト上大きな面積を必要とする補助容量を画素ごとに設けたのでは、画素内のレイアウトの過密度化を引き起こす。また、画素の微細化、ひいては表示装置の高精細化の妨げにもなる。

【００１７】

そこで、本発明は、画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化が可能な表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【００１８】

上記目的を達成するために、本発明は、
電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと

を有する画素が行列状に配置された表示装置において、
前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して、前記画素アレイ部の画素列ごとに配線され、前記画素アレイ部の外部において容量素子が接続された補助配線を電氣的に接続する。

【００１９】

画素アレイ部の画素列ごとに配線された補助配線には、画素アレイ部の外部において容量素子が接続されている。したがって、書込みトランジスタによる映像信号の書込み時に電気光学素子のアノード電極に対して補助配線を電氣的に接続することで、当該補助配線を通して容量素子が電気光学素子の等価容量に対して並列的に接続される。これにより、容量素子は、電気光学素子の容量不足を補う補助容量として機能する。すなわち、画素内に補助容量を設けなくても、画素アレイ部の外部に設けられた容量素子によって電気光学素子の容量不足を補うことができる。

【発明の効果】

【００２０】

本発明によれば、画素内に補助容量を設けなくても、画素アレイ部の外部に設けられた容量素子によって電気光学素子の容量不足を補うことができるため、画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化を図ることができる。

【発明を実施するための最良の形態】

【００２１】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【００２２】

[システム構成]

図１は、本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機ＥＬ素子を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機ＥＬ表示装置の場合を例に挙げて説明するものとする。

【００２３】

図１に示すように、本適用例に係る有機ＥＬ表示装置１０は、発光素子を含む複数の画素２０と、当該画素２０が行列状に２次元配置された画素アレイ部３０と、当該画素アレイ部３０の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部３０の各画素２０を駆動する。この駆動部として、例えば、書込み走査回路４０、電源

10

20

30

40

50

供給走査回路 50 および信号出力回路 60 が設けられている。

【0024】

ここで、有機 EL 表示装置 10 がカラー表示対応の場合は、1つの画素は複数の副画素（サブピクセル）から構成され、この副画素が画素 20 に相当することになる。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光（R）を発光する副画素、緑色光（G）を発光する副画素、青色光（B）を発光する副画素の3つの副画素から構成される。

【0025】

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光（W）を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

10

【0026】

画素アレイ部 30 には、m行n列の画素 20 の配列に対して、行方向（画素行の画素の配列方向）に沿って走査線 31 - 1 ~ 31 - m と電源供給線 32 - 1 ~ 32 - m とが画素行ごとに配線されている。さらに、列方向（画素列の画素の配列方向）に沿って信号線 33 - 1 ~ 33 - n が画素列ごとに配線されている。

【0027】

走査線 31 - 1 ~ 31 - m は、書込み走査回路 40 の対応する行の出力端にそれぞれ接続されている。電源供給線 32 - 1 ~ 32 - m は、電源供給走査回路 50 の対応する行の出力端にそれぞれ接続されている。信号線 33 - 1 ~ 33 - n は、信号出力回路 60 の対応する列の出力端にそれぞれ接続されている。

20

【0028】

画素アレイ部 30 は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機 EL 表示装置 10 は、平面型（フラット型）のパネル構造となっている。画素アレイ部 30 の各画素 20 の駆動回路は、アモルファスシリコン TFT または低温ポリシリコン TFT を用いて形成することができる。低温ポリシリコン TFT を用いる場合には、書込み走査回路 40、電源供給走査回路 50 および信号出力回路 60 についても、画素アレイ部 30 を形成する表示パネル（基板）70 上に実装することができる。

30

【0029】

書込み走査回路 40 は、クロックパルス ck に同期してスタートパルス sp を順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路 40 は、画素アレイ部 30 の各画素 20 への映像信号の書込みに際して、走査線 31 - 1 ~ 31 - m に順次書込み走査信号 WS（WS1 ~ WS m）を供給することによって画素アレイ部 30 の各画素 20 を行単位で順番に走査（線順次走査）する。

【0030】

電源供給走査回路 50 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成されている。この電源供給走査回路 50 は、書込み走査回路 40 による線順次走査に同期して、第1電源電位 Vccp と当該第1電源電位 Vccp よりも低い第2電源電位 Vin i で切り替わる電源電位 DS（DS1 ~ DS m）を電源供給線 32 - 1 ~ 32 - m に供給する。この電源電位 DS の Vccp / Vin i の切替えにより、画素 20 の発光 / 非発光の制御が行なわれる。

40

【0031】

信号出力回路 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある）Vsig と基準電位 Vofs のいずれか一方を適宜選択して出力する。信号出力回路 60 から出力される信号電圧 Vsig / 基準電位 Vofs は、信号線 33 - 1 ~ 33 - n を介して画素アレイ部 30 の各画素 20 に対して行単位で書き込まれる。すなわち、信号出力回路 60 は、信号電圧 Vsig を行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

50

【 0 0 3 2 】

(画素回路)

図 2 は、画素 (画素回路) 2 0 の具体的な回路構成を示す回路図である。

【 0 0 3 3 】

図 2 に示すように、画素 2 0 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子 2 1 と、当該有機 E L 素子 2 1 を駆動する駆動回路とによって構成されている。有機 E L 素子 2 1 は、全ての画素 2 0 に対して共通に配線 (いわゆる、ベタ配線) された共通電源供給線 3 4 にカソード電極が接続されている。

【 0 0 3 4 】

有機 E L 素子 2 1 を駆動する駆動回路は、駆動トランジスタ 2 2、書込みトランジスタ 2 3 および保持容量 2 4 を有する構成となっている。ここでは、駆動トランジスタ 2 2 および書込みトランジスタ 2 3 として N チャネル型の T F T を用いている。ただし、駆動トランジスタ 2 2 および書込みトランジスタ 2 3 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【 0 0 3 5 】

なお、駆動トランジスタ 2 2 および書込みトランジスタ 2 3 として N チャネル型の T F T を用いると、アモルファスシリコン (a - S i) プロセスを用いることができる。 a - S i プロセスを用いることで、T F T を作成する基板の低コスト化、ひいては本有機 E L 表示装置 1 0 の低コスト化を図ることが可能になる。また、駆動トランジスタ 2 2 および書込みトランジスタ 2 3 を同じ導電型の組み合わせにすると、両トランジスタ 2 2、2 3 を同じプロセスで作成することができるため低コスト化に寄与できる。

【 0 0 3 6 】

駆動トランジスタ 2 2 は、一方の電極 (ソース / ドレイン電極) が有機 E L 素子 2 1 のアノード電極に接続され、他方の電極 (ドレイン / ソース電極) が電源供給線 3 2 (3 2 - 1 ~ 3 2 - m) に接続されている。

【 0 0 3 7 】

書込みトランジスタ 2 3 は、一方の電極 (ソース / ドレイン電極) が信号線 3 3 (3 3 - 1 ~ 3 3 - n) に接続され、他方の電極 (ドレイン / ソース電極) が駆動トランジスタ 2 2 のゲート電極に接続されている。また、書込みトランジスタ 2 3 のゲート電極は、走査線 3 1 (3 1 - 1 ~ 3 1 - m) に接続されている。

【 0 0 3 8 】

駆動トランジスタ 2 2 および書込みトランジスタ 2 3 において、一方の電極とは、ソース / ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン / ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

【 0 0 3 9 】

保持容量 2 4 は、一方の電極が駆動トランジスタ 2 2 のゲート電極に接続され、他方の電極が駆動トランジスタ 2 2 の他方の電極および有機 E L 素子 2 1 のアノード電極に接続されている。

【 0 0 4 0 】

上記構成の画素 2 0 において、書込みトランジスタ 2 3 は、書込み走査回路 4 0 から走査線 3 1 を通してゲート電極に印加される H i g h アクティブの書込み走査信号 W S に応答して導通状態となる。これにより、書込みトランジスタ 2 3 は、信号線 3 3 を通して信号出力回路 6 0 から供給される輝度情報に応じた映像信号の信号電圧 V s i g または基準電位 V o f s をサンプリングして画素 2 0 内に書き込む。この書き込まれた信号電圧 V s i g または基準電位 V o f s は、駆動トランジスタ 2 2 のゲート電極に印加されるとともに保持容量 2 4 に保持される。

【 0 0 4 1 】

10

20

30

40

50

駆動トランジスタ 22 は、電源供給線 32 (32 - 1 ~ 32 - m) の電位 D_S が第 1 電源電位 V_{ccp} にあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作する。これにより、駆動トランジスタ 22 は、電源供給線 32 から電流の供給を受けて有機 EL 素子 21 を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ 22 は、飽和領域で動作することにより、保持容量 24 に保持された信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給し、当該有機 EL 素子 21 を電流駆動することによって発光させる。

【0042】

駆動トランジスタ 22 はさらに、電源電位 D_S が第 1 電源電位 V_{ccp} から第 2 電源電位 V_{ini} に切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ 22 は、有機 EL 素子 21 への駆動電流の供給を停止し、有機 EL 素子 21 を非発光状態にする。すなわち、駆動トランジスタ 22 は、有機 EL 素子 21 の発光 / 非発光を制御するトランジスタとしての機能をも併せ持っている。

【0043】

この駆動トランジスタ 22 のスイッチング動作により、有機 EL 素子 21 が非発光状態となる期間 (非発光期間) を設け、有機 EL 素子 21 の発光期間と非発光期間の割合 (デューティ) を制御する。このデューティ制御により、1 フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

【0044】

ここで、信号出力回路 60 から信号線 33 を通して選択的に供給される基準電位 V_{ofs} は、輝度情報に応じた映像信号の信号電圧 V_{sig} の基準となる電位 (例えば、映像信号の黒レベルに相当する電位) である。

【0045】

電源供給走査回路 50 から電源供給線 32 を通して選択的に供給される第 1, 第 2 電源電位 V_{ccp} , V_{ini} のうち、第 1 電源電位 V_{ccp} は有機 EL 素子 21 を発光駆動する駆動電流を駆動トランジスタ 22 に供給するための電源電位である。また、第 2 電源電位 V_{ini} は、有機 EL 素子 21 に対して逆バイアスを掛けるための電源電位である。この第 2 電源電位 V_{ini} は、基準電位 V_{ofs} よりも低い電位、例えば、駆動トランジスタ 22 の閾値電圧を V_{th} とするとき $V_{ofs} - V_{th}$ よりも低い電位、好ましくは $V_{ofs} - V_{th}$ よりも十分に低い電位に設定される。

【0046】

(画素構造)

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、ガラス基板 201 上には、駆動トランジスタ 22 等を含む駆動回路が形成されている。そして、画素 20 は、ガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 がその順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ 22 のみを図示し、他の構成素子については省略している。

【0047】

有機 EL 素子 21 は、アノード電極 205 と、有機層 (電子輸送層、発光層、ホール輸送層 / ホール注入層) 206 と、カソード電極 207 とから構成されている。アノード電極 205 は、ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなる。有機層 206 は、アノード電極 205 上に形成されている。カソード電極 207 は、有機層 206 上に全画素共通に形成された透明導電膜等からなる。

【0048】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層 / ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 2

10

20

30

40

50

2 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0049】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 の両側に設けられたソース/ドレイン領域 223, 224 と、半導体層 222 のゲート電極 221 と対向する部分のチャネル形成領域 225 とから構成されている。ソース/ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電気的に接続されている。

【0050】

10

そして、図 3 に示すように、ガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合される。この封止基板 209 によって有機 EL 素子 21 が封止されることにより表示パネル 70 が形成される。

【0051】

(有機 EL 表示装置の回路動作)

次に、上記構成の画素 20 が行列状に 2 次元配置されてなる有機 EL 表示装置 10 の回路動作について、図 4 のタイミング波形図を基に図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 の等価容量 25 についても図示している。

20

【0052】

図 4 のタイミング波形図には、走査線 31 (31-1 ~ 31-m) の電位 (書込み走査信号) $W S$ の変化、電源供給線 32 (32-1 ~ 32-m) の電位 (電源電位) $D S$ の変化、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s の変化を示している。また、ゲート電位 V_g の波形を一点鎖線で示し、ソース電位 V_s の波形を点線で示すことで、両者を識別できるようにしている。

【0053】

< 前フレームの発光期間 >

30

図 4 のタイミング波形図において、時刻 t_1 以前は、前のフレーム (フィールド) における有機 EL 素子 21 の発光期間となる。この前フレームの発光期間では、電源供給線 32 の電位 $D S$ が第 1 電源電位 (以下、「高電位」と記述する) V_{ccp} にあり、また、書込みトランジスタ 23 が非導通状態にある。

【0054】

このとき、駆動トランジスタ 22 は飽和領域で動作するように設計されている。これにより、図 5 (A) に示すように、駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} に応じた駆動電流 (ドレイン-ソース間電流) I_{ds} が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

40

【0055】

< 閾値補正準備期間 >

時刻 t_1 になると、線順次走査の新しいフレーム (現フレーム) に入る。そして、図 5 (B) に示すように、電源供給線 32 の電位 $D S$ が高電位 V_{ccp} から、信号線 33 の基準電位 V_{ofs} に対して $V_{ofs} - V_{th}$ よりも十分に低い第 2 電源電位 (以下、「低電位」と記述する) V_{ini} に切り替わる。

【0056】

ここで、有機 EL 素子 21 の閾値電圧を V_{thel} 、共通電源供給線 34 の電位 (カソード電位) を V_{cath} とする。このとき、低電位 V_{ini} を $V_{ini} < V_{thel} + V_{cath}$ とすると、駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} にほぼ等し

50

くなるために、有機EL素子21は逆バイアス状態となって消光する。

【0057】

次に、時刻 t_2 で走査線31の電位 W_S が低電位側から高電位側に遷移することで、図5(C)に示すように、書込みトランジスタ23が導通状態となる。このとき、信号出力回路60から信号線33に対して基準電位 V_{ofs} が供給されているために、駆動トランジスタ22のゲート電位 V_g が基準電位 V_{ofs} になる。また、駆動トランジスタ22のソース電位 V_s は、基準電位 V_{ofs} よりも十分に低い電位 V_{ini} にある。

【0058】

このとき、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ22の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

【0059】

このように、駆動トランジスタ22のゲート電位 V_g を基準電位 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して(確定させて)初期化する処理が、後述する閾値補正処理を行う前の準備(閾値補正準備)の処理である。したがって、基準電位 V_{ofs} および低電位 V_{ini} が、駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s の各初期化電位となる。

【0060】

< 閾値補正期間 >

次に、時刻 t_3 で、図5(D)に示すように、電源供給線32の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ22のゲート電位 V_g が保たれた状態で閾値補正処理が開始される。すなわち、ゲート電位 V_g から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けて駆動トランジスタ22のソース電位 V_s が上昇を開始する。

【0061】

ここでは、便宜上、駆動トランジスタ22のゲート電極の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けてソース電位 V_s を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、やがて、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量24に保持される。

【0062】

なお、閾値補正処理を行う期間(閾値補正期間)において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 $V_{cat h}$ を設定しておくこととする。

【0063】

次に、時刻 t_4 で走査線31の電位 W_S が低電位側に遷移することで、図6(A)に示すように、書込みトランジスタ23が非導通状態となる。このとき、駆動トランジスタ22のゲート電極が信号線33から電氣的に切り離されることによってフローティング状態になる。しかし、ゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ22はカットオフ状態にある。したがって、駆動トランジスタ22にドレイン-ソース間電流 I_{ds} は流れない。

【0064】

< 信号書込み&移動度補正期間 >

次に、時刻 t_5 で、図6(B)に示すように、信号線33の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線31の電位 W_S が高電位側に遷移することで、図6(C)に示すように、書込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素20内に書き込む。

【0065】

10

20

30

40

50

この書込みトランジスタ 23 による信号電圧 V_{sig} の書込みにより、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

【0066】

このとき、有機 EL 素子 21 はカットオフ状態（ハイインピーダンス状態）にある。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレイン - ソース間電流 I_{ds} ）は有機 EL 素子 21 の等価容量 25 に流れ込み、当該等価容量 25 の充電が開始される。

10

【0067】

有機 EL 素子 21 の等価容量 25 の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされており、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

【0068】

ここで、映像信号の信号電圧 V_{sig} に対する保持容量 24 の保持電圧 V_{gs} の比率、即ち書込みゲイン G が 1（理想値）であると仮定する。すると、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇することで、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。

20

【0069】

すなわち、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0070】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} に応じた帰還量 ΔV でゲート - ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきを補正する移動度補正処理である。

30

【0071】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅 V_{in} （ $= V_{sig} - V_{ofs}$ ）が高いほどドレイン - ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0072】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。したがって、負帰還の帰還量 ΔV は移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

40

【0073】

< 発光期間 >

次に、時刻 t_7 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6（D）に示すように、書込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0074】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 24 が接続されていることにより、駆動

50

トランジスタ 22 のソース電位 V_s の変動に連動してゲート電位 V_g も変動する。このように、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作が、保持容量 24 によるブートストラップ動作である。

【0075】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。

【0076】

そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。また、有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0077】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。そして、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} から基準電位 V_{ofs} に切り替わる。

【0078】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み (信号書込み) および移動度補正の各処理動作は、1 水平走査期間 (1H) において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_6 - t_7$ の期間において並行して実行される。

【0079】

(閾値キャンセルの原理)

ここで、駆動トランジスタ 22 の閾値キャンセル (即ち、閾値補正) の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレイン - ソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 22 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0080】

図 7 に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。

【0081】

この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきに対するキャンセル処理を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【0082】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【0083】

一方、上記構成の画素 (画素回路) 20 では、先述したように、発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ である。したがって、これを式 (1) に代入すると、ドレイン - ソース間電流 I_{ds} は、次式 (2)

で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \dots \dots (2)$$

【0084】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレイン・ソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、駆動トランジスタ22の閾値電圧 V_{th} が画素ごとに変動したとしても、ドレイン・ソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度を一定に保つことができる。

10

【0085】

(移動度補正の原理)

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【0086】

画素Aと画素Bで移動度 μ にばらつきがある状態で、駆動トランジスタ22のゲート電極に例えば両画素A、Bに同レベルの信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ を書き込んだ場合を考える。この場合、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレイン・ソース間電流 I_{ds1}' と移動度 μ の小さい画素Bに流れるドレイン・ソース間電流 I_{ds2}' の間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォーミティが損なわれる。

20

【0087】

ここで、先述した式(1)のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン・ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図8に示すように、移動度 μ の大きな画素Aの帰還量 ΔV_1 は、移動度の小さな画素Bの帰還量 ΔV_2 に比べて大きい。

30

【0088】

そこで、移動度補正処理によって駆動トランジスタ22のドレイン・ソース間電流 I_{ds} に応じた帰還量 ΔV でゲート・ソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素ごとのばらつきを抑制することができる。

【0089】

具体的には、移動度 μ の大きな画素Aで帰還量 ΔV_1 の補正をかけると、ドレイン・ソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 ΔV_2 は小さいために、ドレイン・ソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン・ソース間電流 I_{ds1} と画素Bのドレイン・ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

40

【0090】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 ΔV_1 は移動度 μ の小さい画素Bの帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン・ソース間電流 I_{ds} の減少量が大きくなる。

【0091】

したがって、駆動トランジスタ22のドレイン・ソース間電流 I_{ds} に応じた帰還量 ΔV で、ゲート・ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のド

50

レイン・ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ 22 に流れる電流（ドレイン・ソース間電流 I_{ds} ）に応じた帰還量 ΔV で、駆動トランジスタ 22 のゲート・ソース間電圧 V_{gs} に負帰還をかける処理が移動度補正処理となる。

【0092】

ここで、図 2 に示した画素（画素回路）20 において、閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0093】

図 9 において、（A）は閾値補正および移動度補正を共に行わない場合、（B）は移動度補正を行わず、閾値補正のみを行った場合、（C）は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図 9（A）に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A、B ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素 A、B 間で大きな差が生じることになる。

【0094】

これに対し、閾値補正のみを行った場合は、図 9（B）に示すように、ドレイン・ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素 A、B ごとのばらつきに起因する画素 A、B 間でのドレイン・ソース間電流 I_{ds} の差は残る。そして、閾値補正および移動度補正を共に行うことで、図 9（C）に示すように、閾値電圧 V_{th} および移動度 μ の画素 A、B ごとのばらつきに起因する画素 A、B 間でのドレイン・ソース間電流 I_{ds} の差をほぼ無くすることができる。したがって、どの階調においても有機 EL 素子 21 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0095】

また、図 2 に示した画素 20 は、閾値補正および移動度補正の各補正機能に加えて、先述した保持容量 24 によるブートストラップ動作の機能を備えていることで、次のような作用効果を得ることができる。

【0096】

すなわち、有機 EL 素子 21 の I-V 特性の経時変化に伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート・ソース間電位 V_{gs} を一定に維持することができる。したがって、有機 EL 素子 21 に流れる電流は変化せず一定となる。その結果、有機 EL 素子 21 の発光輝度も一定に保たれるために、有機 EL 素子 21 の I-V 特性が経時変化したとしても、それに伴う輝度劣化のない画像表示を実現できる。

【0097】

（有機 EL 素子の容量不足による問題点）

図 2 の画素回路において、保持容量 22 の容量値を C_{cs} 、駆動トランジスタ 22 のゲート・ソース間の寄生容量の容量値を C_{gs} 、有機 EL 素子 21 の等価容量の容量値を C_{oled} とする。このとき、映像信号の信号電圧 V_{sig} を書き込むときの書込みゲイン G は次式（3）で与えられる。

$$G = 1 - \{ (C_{cs} + C_{gs}) / (C_{cs} + C_{gs} + C_{oled}) \} \quad \dots (3)$$

この式（3）から明らかなように、有機 EL 素子 21 の等価容量の容量値 C_{oled} が大きければ大きいほど、書込みゲイン G は 1（理想値）に近づくことがわかる。

【0098】

一方、近年、表示装置の高精細化に伴って画素 20 が益々微細化される傾向にある。画素 20 が微細化されると、必然的に有機 EL 素子 21 のサイズも小さくなる。すると、有機 EL 素子 21 の等価容量の容量値 C_{oled} が小さくなる。その結果、上記式（3）から明らかなように、書込みゲイン G が低下する。

【0099】

前にも述べたように、有機 EL 素子 21 の容量不足を補うために、一般的に、有機 EL 素子 21 のアノード電極と固定電位ノードとの間に補助容量を接続する方策が採られる。

しかしながら、レイアウト上大きな面積を必要とする補助容量を画素 20 ごとに追加したのでは、画素 20 内のレイアウトの過密度化を引き起こす。また、画素 20 の微細化、ひいては有機 EL 表示装置 10 の高精細化の妨げにもなる。

【0100】

[本実施形態の特徴部分]

そこで、本実施形態では、画素 20 内に補助容量を追加して設けるのではなく、画素アレイ部 30 の外部に画素列ごとに容量素子を設け、当該容量素子を有機 EL 素子 21 の補助容量として使用することで有機 EL 素子 21 の容量不足を補うようにする。

【0101】

図 10 は、本発明の一実施形態に係る有機 EL 表示装置 10 A の構成の概略を示すシステム構成図であり、図中、図 1 と同等部分には同一符号を付して示している。ここでは、図面の簡略化のため、ある 1 つの行における互いに隣接する 3 つの画素 (副画素) 20 i - 1 , 20 i , 20 i + 1 についてその回路構成を示している。

10

【0102】

画素アレイ部 30 において、各画素 20 の発光色は画素列ごとに異なる。具体的には、1 つの画素が例えば RGB の 3 つの副画素からなるとした場合に、R の画素列、G の画素列、B の画素列が交互に配置される。ここでは、i - 1 列目の画素 20 i - 1 を R の副画素、i 列目の画素 20 i を G の副画素、i + 1 列目の画素 20 i + 1 を B の副画素としている。この画素アレイ部 30 には、画素列ごとに補助配線 35 i - 1 , 35 i , 35 i + 1 が配線されている。

20

【0103】

画素アレイ部 30 の外部において、補助配線 35 i - 1 , 35 i , 35 i + 1 の各一端には容量素子 36 i - 1 , 36 i , 36 i + 1 の各一端が接続されている。容量素子 36 i - 1 , 36 i , 36 i + 1 の各他端は、固定電位の電位線 37 に接続されている。補助配線 35 i - 1 , 35 i , 35 i + 1 の各他端にはリセットスイッチ 38 i - 1 , 38 i , 38 i + 1 の各一端が接続されている。リセットスイッチ 38 i - 1 , 38 i , 38 i + 1 の各他端は、カソード電位の共通電源供給線 34 に接続されている。

【0104】

画素 20 i - 1 , 20 i , 20 i + 1 は、図 2 に示す画素回路と同じ画素構成を採っている。すなわち、画素 20 i - 1 は、有機 EL 素子 21 i - 1 、駆動トランジスタ 22 i - 1 、書込みトランジスタ 23 i - 1 および保持容量 24 i - 1 を有する画素構成となっている。同様に、画素 20 i , 20 i + 1 は、有機 EL 素子 21 i , 21 i + 1 、駆動トランジスタ 22 i , 22 i + 1 、書込みトランジスタ 23 i , 23 i + 1 および保持容量 24 i , 24 i + 1 をそれぞれ有する画素構成となっている。

30

【0105】

これら画素 20 i - 1 , 20 i , 20 i + 1 はさらに、映像信号の信号電圧 V_{sig} の書込み時に有機 EL 素子 21 i - 1 , 21 i , 21 i + 1 の各アノード電極に対して補助配線 35 i , 35 i + 1 , 35 i + 2 を電氣的に接続するスイッチ素子 26 i - 1 , 26 i , 26 i + 1 を有している。これらスイッチ素子 26 i - 1 , 26 i , 26 i + 1 の各一端は、有機 EL 素子 21 i - 1 , 21 i , 21 i + 1 のアノード電極 / 駆動トランジスタ 22 i - 1 , 22 i , 22 i + 1 のソース電極にそれぞれ接続されている。スイッチ素子 26 i - 1 , 26 i , 26 i + 1 の各他端は、補助配線 35 i - 1 , 35 i , 35 i + 1 にそれぞれ接続されている。

40

【0106】

上記構成の画素 20 (... , 20 i - 1 , 20 i , 20 i + 1 , ...) を駆動するために、書込み走査回路 40 および電源供給走査回路 50 に加えて、補助走査回路 80 が画素アレイ部 30 の周辺部に設けられている。補助走査回路 80 は、書込み走査回路 40 の走査に同期して行単位で補助走査信号 SS を出力する。この補助走査信号 SS は、スイッチ素子 26 i - 1 , 26 i , 26 i + 1 のオン (閉) / オフ (開) 駆動を行う。

【0107】

50

リセットスイッチ $38i-1$, $38i$, $38i+1$ は、リセット信号 RST によって $1H$ (H は水平期間) ごとにオン (閉) 駆動が行われる。このリセット信号 RST は、タイミング発生回路 (図示を省略) によって $1H$ 周期で発生される。後述する理由から、リセット信号 RST として、書込み走査回路 40 で用いるタイミング信号を用いることも可能である。

【0108】

図12は、信号出力回路60の構成の一例を示す回路図である。本例に係る信号出力回路60は、1本のデータ線を通して時系列で供給されるRGBの映像信号の信号電圧をRGBに対応した3本の信号線を単位として時分割で供給する時分割駆動方式 (セクタ方式) を採用している。

10

【0109】

図12において、Rの信号線 $33i-1$ の一端には2個の選択スイッチ $61-r$, $62-r$ の各出力端が共通に接続されている。G信号の線 $33i$ の一端には2個の選択スイッチ $61-g$, $62-g$ の各出力端が共通に接続されている。Bの信号線 $33B$ の一端には2個の選択スイッチ $61-b$, $62-b$ の各出力端が共通に接続されている。選択スイッチ $61-r$, $61-g$, $61-b$, $62-r$, $62-g$, $62-b$ は、例えばCMOSトランジスタによって構成されているが、これに限られるものではない。

【0110】

選択スイッチ $61-r$, $61-g$, $61-b$ の各入力端には、データ線64を通して映像信号が与えられる。この映像信号は、RGBの各映像信号が例えばRGBの順に供給される時系列の信号である。選択スイッチ $61-r$ は、時系列の信号のうちRの映像信号に同期してアクティブとなる互いに逆相のスイッチ制御信号 SEL_R , $xSEL_R$ によって駆動されることで、Rの映像信号を選択して信号線 $33i-1$ に出力する。

20

【0111】

選択スイッチ $61-g$ は、時系列の信号のうちGの映像信号に同期してアクティブとなる互いに逆相のスイッチ制御信号 SEL_G , $xSEL_G$ によって駆動されることで、Gの映像信号を選択して信号線 $33i$ に出力する。選択スイッチ $61-b$ は、時系列の信号のうちBの映像信号に同期してアクティブとなる互いに逆相のスイッチ制御信号 SEL_B , $xSEL_B$ によって駆動されることで、Bの映像信号を選択して信号線 $33i+1$ に出力する。

30

【0112】

選択スイッチ $62-r$, $62-g$, $62-b$ の各入力端には、基準電位 $Vofs$ が与えられる。これら選択スイッチ $62-r$, $62-g$, $62-b$ は、互いに逆相のスイッチ制御信号 GOS , $xGOS$ によって駆動されることで、基準電位 $Vofs$ を選択的に信号線 $33i-1$, $33i$, $33i+1$ に出力する。

【0113】

ここで、映像信号は、図示せぬドライバIC (信号生成部) から信号出力回路60に供給される。基準電位 $Vofs$ は、図示せぬ基準電位生成部から信号出力回路60に供給される。また、スイッチ制御信号 SEL_R , $xSEL_R$, SEL_G , $xSEL_G$, SEL_B , $xSEL_B$ およびスイッチ制御信号 GOS , $xGOS$ は、図示せぬタイミング発生部から信号出力回路60に供給される。

40

【0114】

(回路動作)

続いて、上記構成の本実施形態に係る有機EL表示装置10Aの回路動作について、図12のタイミング波形図を用いて説明する。

【0115】

図12のタイミング波形図には、スイッチ素子 $26i-1$, $26i$, $26i+1$ を駆動する補助走査信号 SS と、リセットスイッチ $38i-1$, $38i$, $38i+1$ を駆動するリセット信号 RST とのタイミング関係を示している。図12のタイミング波形図にはさらに、信号出力回路60で用いる正相のスイッチ制御信号 SEL_R , $xSEL_R$, S

50

E L Gと、正相のスイッチ制御信号G O F Sと、データ（映像信号の信号電圧）D a t aのタイミング関係を示している。

【0116】

また、信号出力回路60の回路動作には直接関係ないが、書込み走査回路40の動作を制御するタイミング信号W S E N 1, W S E N 2についても時間軸を揃えて同じタイミング波形図に示している。ここで、タイミング信号W S E N 1は、図2の基準電位V o f sの書込み期間を決める書込み走査信号W Sを生成するタイミング信号である。タイミング信号W S E N 2は、図2の信号電圧V s i gの書込み+移動度補正期間を決める書込み走査信号W Sを生成するタイミング信号である。

【0117】

まず、映像信号の信号電圧V s i gの書込み期間に入る前に、補助走査信号S Sがアクティブ状態（本例では、H i g h電位）になると、スイッチ素子26i-1, 26i, 26i+1がオン状態になる。このスイッチ素子26i-1, 26i, 26i+1のオン期間において、書込み走査信号W Sによる駆動の下に書込みトランジスタ23i-1, 23i, 23i+1が導通状態になる。これにより、画素20i-1, 20i, 20i+1に対して映像信号の信号電圧V s i gの書込みが書込みゲインGに応じて行われる。

【0118】

この信号電圧V s i gの書込み時には、スイッチ素子26i-1, 26i, 26i+1がオン状態にあることで、補助配線35i-1, 35i, 35i+1が有機E L素子21i-1, 21i, 21i+1の各アノード電極に対して電氣的に接続される。この補助配線35i-1, 35i, 35i+1には、固定電位の電位線37との間に容量素子36i-1, 36i, 36i+1が接続されている。これにより、容量素子36i-1, 36i, 36i+1は、有機E L素子21i-1, 21i, 21i+1の等価容量に対して並列的に接続され、有機E L素子21i-1, 21i, 21i+1の補助容量としての機能を持つことになる。

【0119】

ここで、容量素子36i-1, 36i, 36i+1の容量値をC s u bとすると、信号電圧V s i gの書込みゲインGは次式(4)で与えられる。

$$G = 1 - \{ (C c s + C g s) / (C c s + C g s + C o l e d + C s u b) \} \dots (4)$$

【0120】

信号電圧V s i gの書込み+移動度補正期間が終了した後、次の1H期間において、例えば基準電位V o f sの書込み期間にリセット信号R S Tがアクティブ状態（本例では、H i g h電位）になる。すると、リセットスイッチ38i-1, 38i, 38i+1がオン状態となってカソード電位V c a t hを容量素子36i-1, 36i, 36i+1に与える。カソード電位V c a t hの印加により、容量素子36i-1, 36i, 36i+1の蓄積情報が、固定電位とカソード電位V c a t hとの電位差に応じた電荷にリセットされる。

【0121】

すなわち、リセットスイッチ38i-1, 38i, 38i+1は、信号電圧V s i gの書込みに先立って1Hごとに、リセット信号R S Tによる駆動の下に、容量素子36i-1, 36i, 36i+1の蓄積情報をリセットする。これにより、本例のように、容量素子36i-1, 36i, 36i+1を画素列ごとに各列の画素間で共用しても、前の行の各画素の書込み情報の影響を排除できる。

【0122】

具体的には、前の行の各画素の書込み情報が容量素子36i-1, 36i, 36i+1に残っていたとしても、自画素の書込み前に、その残存情報（蓄積情報）をリセットスイッチ38i-1, 38i, 38i+1による作用によってリセットすることができる。したがって、今回書込み駆動が行われる行の各画素に対する前の行の各画素の書込み情報の影響を確実に排除することができる。

【 0 1 2 3 】

上述したように、画素アレイ部 3 0 の外部に設けられた容量素子 3 6 (3 6 i - 1 , 3 6 i , 3 6 i + 1) を有機 E L 素子 2 1 の補助容量として使用することで、画素 2 0 内に補助容量を追加しなくても、有機 E L 素子 2 1 の容量不足を補うことができる。これにより、画素 2 0 内のレイアウトの過密度化を抑えつつ、映像信号の信号電圧 V_{sig} の書込みゲイン G として十分なゲインを確保できる。そして、画素 2 0 内のレイアウトの過密度化を抑えることで、製造段階での混入物によるショートなどに起因する画素不良の発生を抑えることができる。また、十分な書込みゲイン G で信号電圧 V_{sig} の書込みができることで、良好な表示画像を得ることができる。

【 0 1 2 4 】

また、画素 2 0 内に補助容量を追加する場合に比べて、画素 2 0 の微細化を図ることができるため、有機 E L 表示装置 1 0 A の高精細化が容易になる。特に、画素 2 0 の微細化に伴って有機 E L 素子 2 1 のサイズが小さくなり、有機 E L 素子 2 1 の容量不足が生じたとしても、その不足分を画素アレイ部 3 0 の外部に設けられた容量素子 3 6 で補うことができるため、有機 E L 表示装置 1 0 A の高精細化に大きく寄与できる。

【 0 1 2 5 】

さらに、容量素子 3 6 (3 6 i - 1 , 3 6 i , 3 6 i + 1) が画素アレイ部 3 0 の外部に設けられていることで、当該容量素子 3 6 を容易に大容量化することが可能である。そして、容量素子 3 6 の容量値を大きく設定することで、書込みゲイン G をより理想値に近づけることができる。

【 0 1 2 6 】

なお、本例では、R の画素列の容量素子 3 6 i - 1 、G の画素列の容量素子 3 6 i 、B の画素列の容量素子 3 6 i + 1 の各容量値 C_{sub} を同じ値であることを前提として説明したが、容量値 C_{sub} を発光色ごとに設定するのが好ましい。その理由について以下に説明する。

【 0 1 2 7 】

有機 E L 素子 2 1 は、有機材料などに起因して発光効率が発光色ごとに異なる。そのため、有機 E L 素子 2 1 を電流駆動する駆動トランジスタ 2 2 のサイズとして、有機 E L 素子 2 1 の発光色によって異なるサイズを設定するのが一般的である。駆動トランジスタ 2 2 のサイズが有機 E L 素子 2 1 の発光色によって異なると、移動度補正処理を行う際の移動度補正時間に、有機 E L 素子 2 1 の発光色によって違いが生じることになる。

【 0 1 2 8 】

最適な移動度補正時間 t は、

$$t = C / (k \mu V_{sig}) \quad \dots \dots (5)$$

なる式で与えられる。ここで、定数 k は $k = (1/2)(W/L)C_{ox}$ である。また、 C は移動度補正処理を行うときに放電されるノードの容量であり、有機 E L 素子 2 1 の等価容量、保持容量 2 4 および補助容量となる容量素子 3 6 の合成容量となる。

【 0 1 2 9 】

したがって、最適な移動度補正時間 t を有機 E L 素子 2 1 の発光色に関係なく一定にするには、発光色ごとに有機 E L 素子 2 1 のサイズを変えることで、発光色間で有機 E L 素子 2 1 の等価容量に違いをもたせるようにすればよい。しかしながら、画素 2 0 の開口率などの関係から、有機 E L 素子 2 1 のサイズを大きくするにも限界がある。

【 0 1 3 0 】

このような観点から、容量素子 3 6 (3 6 i - 1 , 3 6 i , 3 6 i + 1) の容量値 C_{sub} を発光色ごとに設定するのが好ましい。これにより、最適な移動度補正時間 t を有機 E L 素子 2 1 の発光色に関係なく一定にできるため、発光色ごとに最適な移動度補正処理を実行できる、その結果、移動度補正処理に伴う表示品質の改善効果を十分に得ることができるために、高品位な表示画像を得ることができる。

【 0 1 3 1 】

[変形例]

上記実施形態では、有機EL素子21の駆動回路が、基本的に、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタからなる画素構成の場合を例に挙げて説明したが、本発明はこの画素構成への適用に限られるものではない。すなわち、本発明は、駆動トランジスタ22に駆動電流を供給する電源供給線32の電位（電源電位）D_Sを切り替えることによって有機EL素子21の発光/非発光の制御を行なう画素構成に対して適用可能である。

【0132】

一例として、図13に示すように、駆動トランジスタ22、書込みトランジスタ23に加えて、発光制御トランジスタ28および2つのスイッチングトランジスタ29、30を有する5つのトランジスタからなる5Trの回路構成を基本構成とする画素20'が知られている（例えば、特開2005-345722号公報参照）。ここでは、発光制御トランジスタ28としてPchトランジスタ、スイッチングトランジスタ29、30としてNchを用いているが、これらの導電型の組み合わせは任意である。

10

【0133】

発光制御トランジスタ28は、駆動トランジスタ22に対して直列に接続され、駆動トランジスタ22への高電位V_{ccp}の供給を選択的に行うことで、有機EL素子21の発光/非発光の制御を行なう。スイッチングトランジスタ29は、駆動トランジスタ22のゲート電極に基準電位V_{ofs}を選択的に与えることで、そのゲート電位V_gを基準電位V_{ofs}に初期化する。スイッチングトランジスタ30は、駆動トランジスタ22のソース電極に低電位i_{ni}を選択的に与えることで、そのソース電位V_sを低電位i_{ni}に初期化する。

20

【0134】

ここでは、他の画素構成として、5Trの回路構成を例に挙げたが、例えば、信号線33を通して基準電位V_{ofs}を供給し、当該基準電位V_{ofs}を書込みトランジスタ23によって書き込むようにすることでスイッチングトランジスタ27を省略するなど、種々の画素構成のものが考えられる。

【0135】

また、上記実施形態では、画素20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザー素子など、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

30

【0136】

[適用例]

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。一例として、図14～図18に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示装置に適用することが可能である。

40

【0137】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、各種の電子機器において高品位な画像表示を行うことができる。すなわち、先述した実施形態の説明から明らかなように、本発明による表示装置は、画素内に補助容量を追加しなくても、有機EL素子の容量不足を補うことができるため、十分な書込みゲインを確保しつつ表示装置の高精細化を図ることができる。

【0138】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出

50

力するための回路部や F P C (フレキシブルプリントサーキット) 等が設けられていてもよい。

【 0 1 3 9 】

以下に、本発明が適用される電子機器の具体例について説明する。

【 0 1 4 0 】

図 1 4 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による表示装置を用いることにより作成される。

【 0 1 4 1 】

図 1 5 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による表示装置を用いることにより作製される。

【 0 1 4 2 】

図 1 6 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 1 4 3 】

図 1 7 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

【 0 1 4 4 】

図 1 8 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含んでいる。そして、ディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより本適用例に係る携帯電話機が作製される。

【図面の簡単な説明】

【 0 1 4 5 】

【図 1】本発明が適用される有機 E L 表示装置の構成の概略を示すシステム構成図である。

【図 2】本適用例に係る有機 E L 表示装置の画素の回路構成を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】本適用例に係る有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【図 5】本適用例に係る有機 E L 表示装置の回路動作の説明図(その 1)である。

【図 6】本適用例に係る有機 E L 表示装置の回路動作の説明図(その 2)である。

【図 7】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図 8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図 9】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すシステム構成

10

20

30

40

50

図である。

【図 1 1】信号出力回路の構成の一例を示す回路図である。

【図 1 2】本実施形態に係る有機 EL 表示装置の駆動タイミングを示すタイミング波形図である。

【図 1 3】他の構成の画素の回路構成の一例を示す回路図である。

【図 1 4】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 1 5】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。

【図 1 6】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

10

【図 1 7】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 1 8】本発明が適用される携帯電話機を示す外観図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

【符号の説明】

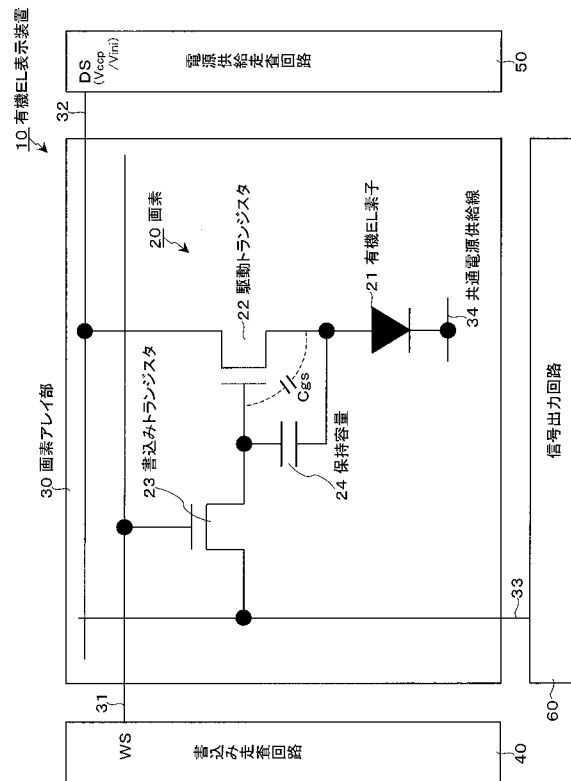
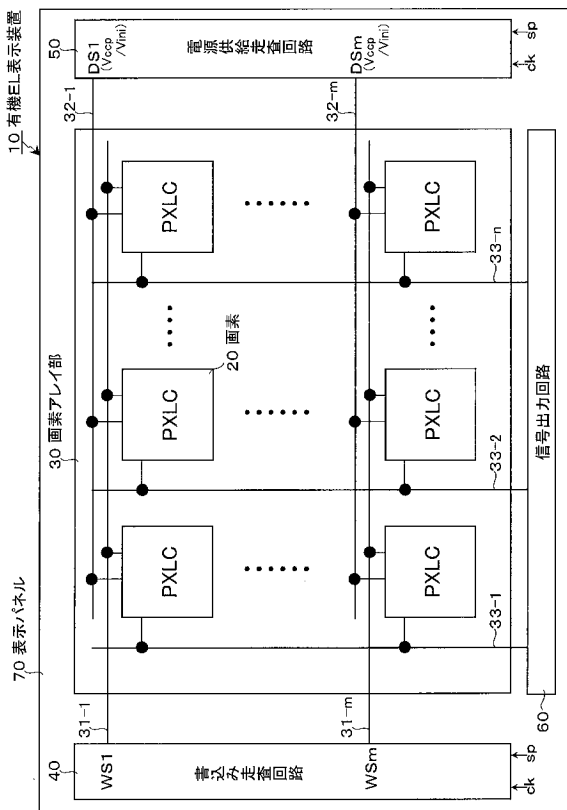
【0 1 4 6】

1 0 , 1 0 A ... 有機 EL 表示装置、2 0 (2 0 i - 1 , 2 0 i , 2 0 i + 1) , 2 0 ' ... 画素、2 1 ... 有機 EL 素子、2 2 ... 駆動トランジスタ、2 3 ... 書き込みトランジスタ、2 4 ... 保持容量、2 5 ... 有機 EL 素子の等価容量、2 6 (2 6 i - 1 , 2 6 i , 2 6 i + 1) ... 制御トランジスタ、3 0 ... 画素アレイ部、3 1 (3 1 - 1 ~ 3 1 - m) ... 走査線、3 2 (3 2 - 1 ~ 3 2 - m) ... 電源供給線、3 3 (3 3 - 1 ~ 3 3 - n) ... 信号線、3 4 ... 共通電源供給線、3 5 (3 5 i - 1 , 3 5 i , 3 5 i + 1) ... 補助配線、3 6 (3 6 i - 1 , 3 6 i , 3 6 i + 1) ... 容量素子、3 8 (3 8 i - 1 , 3 8 i , 3 8 i + 1) ... リセットスイッチ、4 0 (4 0 o , 4 0 e) ... 書き込み走査回路、5 0 ... 電源供給走査回路、6 0 ... 信号出力回路、7 0 ... 表示パネル

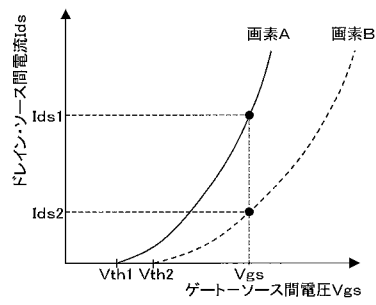
20

【図 1】

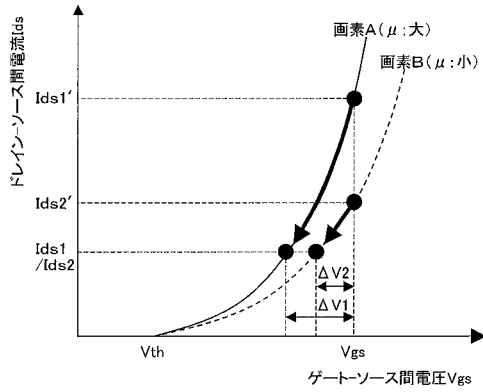
【図 2】



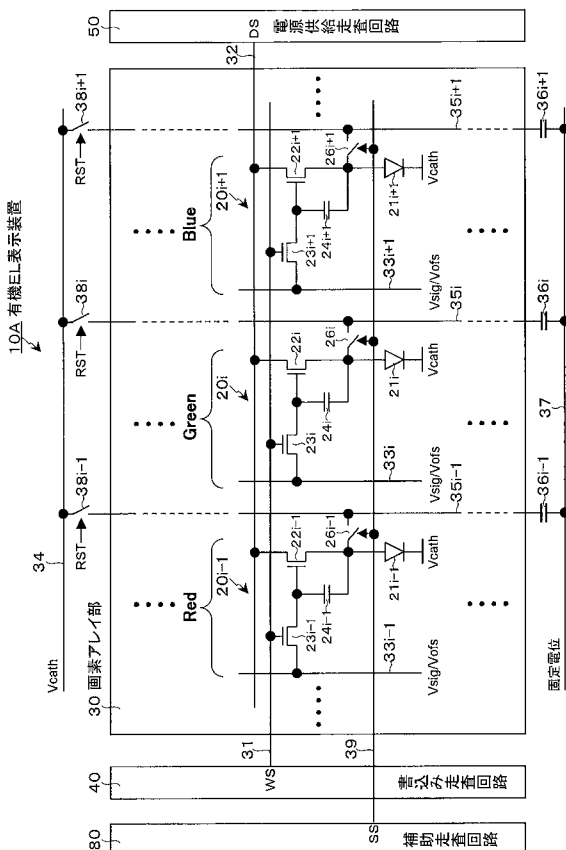
【図 7】



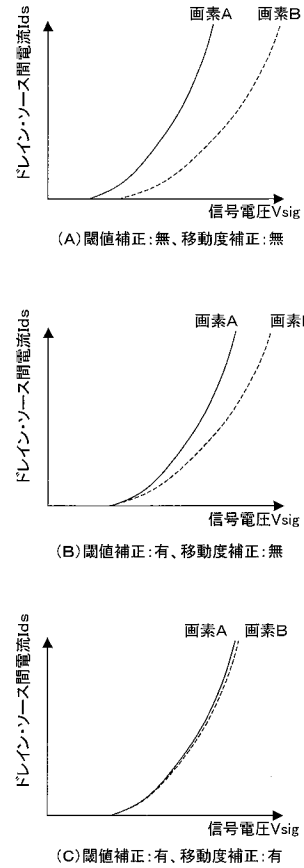
【図 8】



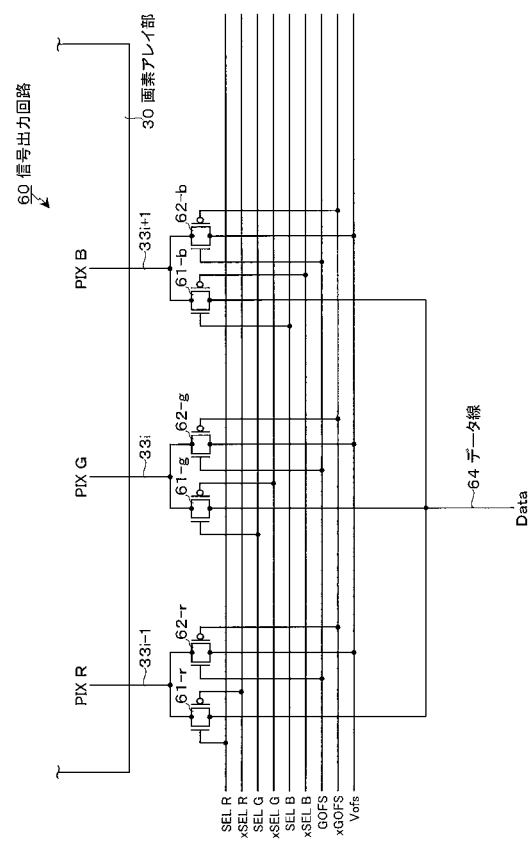
【図 10】



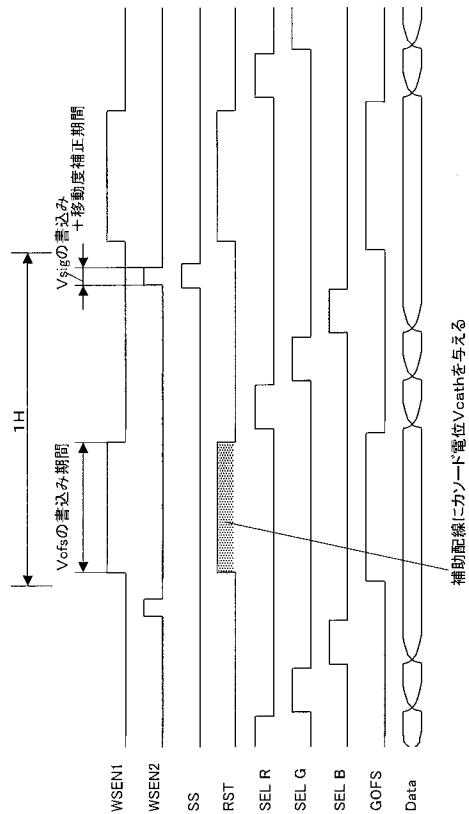
【図 9】



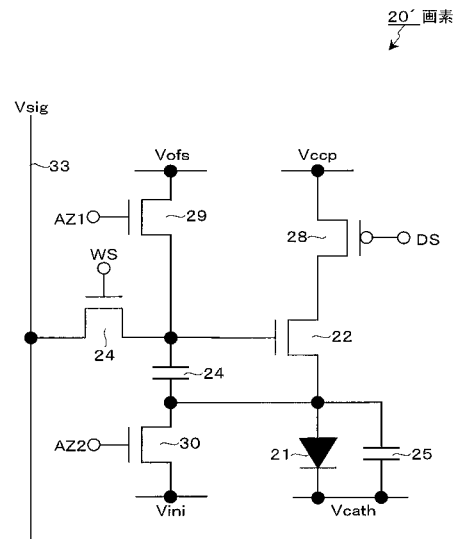
【図 11】



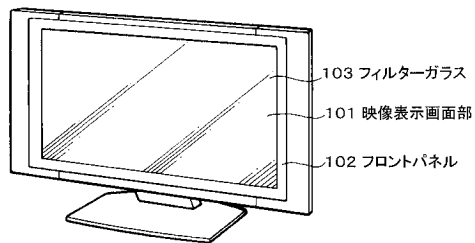
【図 1 2】



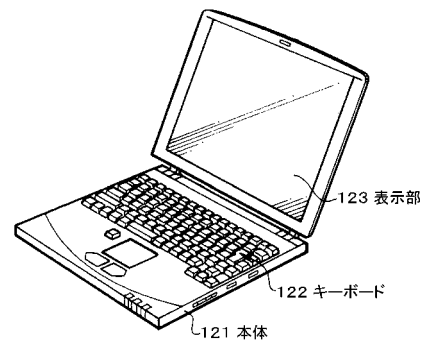
【図 1 3】



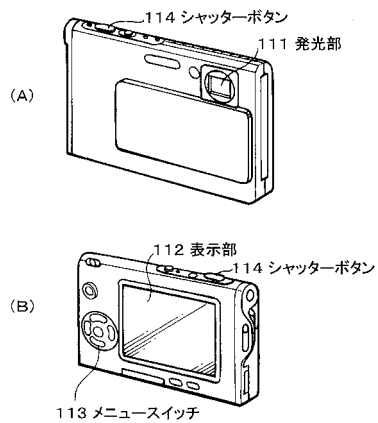
【図 1 4】



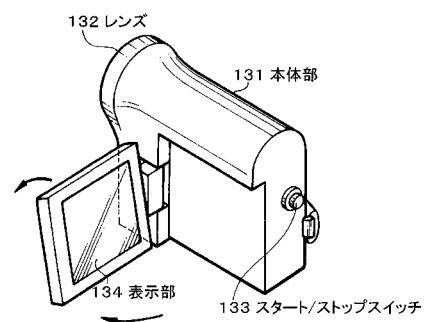
【図 1 6】



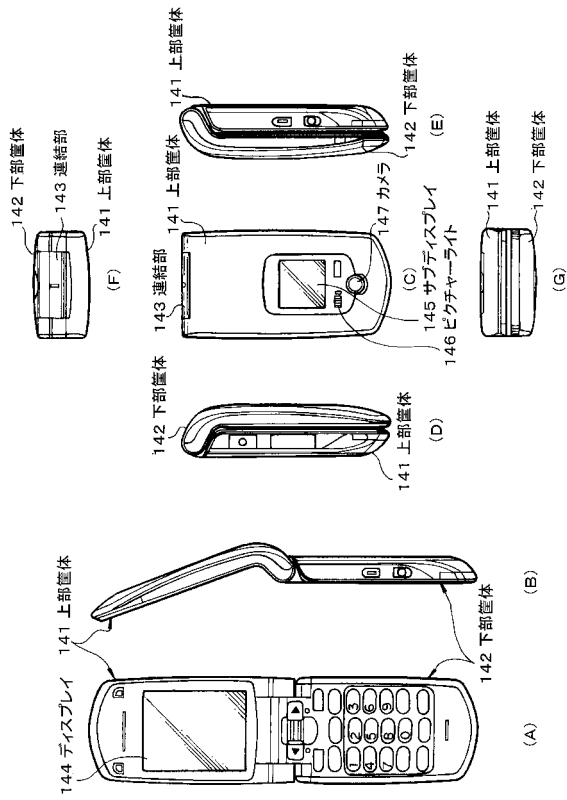
【図 1 5】



【図 1 7】



【図 18】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 1 J
G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 4 2 L
H 0 5 B	33/14	A

F ターム(参考)	5C080	AA06	BB05	CC03	DD02	DD05	DD07	DD08	DD22	EE19	EE29
	FF11	HH09	JJ02	JJ03	JJ04	JJ05	KK02	KK04	KK07	KK43	

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2009282192A	公开(公告)日	2009-12-03
申请号	JP2008132856	申请日	2008-05-21
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三並 徹雄 内野 勝秀		
发明人	三並 徹雄 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.641.D G09G3/20.642.A G09G3/20.611.J G09G3/20.624.C G09G3/20.642.L H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC35 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD02 5C080/DD05 5C080/DD07 5C080/DD08 5C080/DD22 5C080/EE19 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/KK02 5C080/KK04 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB22 5C380/AB24 5C380/AB27 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AB39 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA11 5C380/BA28 5C380/BA29 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB16 5C380/BD02 5C380/BE03 5C380/CA08 5C380/CA09 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD012 5C380/CD025 5C380/CE04 5C380/CE19 5C380/CF07 5C380/CF43 5C380/CF51 5C380/CF53 5C380/CF54 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA33 5C380/DA47 5C380/HA02 5C380/HA05 5C380/HA08		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制像素内部过多的布局密度，并将其转换为高清像素，从而转换为高清显示设备。解决方案：辅助布线35i-1, 35i, 35i + 1用于像素阵列部分30的每个像素列，并且电容元件36i-1, 36i, 36i + 1分别连接到辅助布线35i-1，在像素阵列部分30的外侧35i, 35i + 1. 电容元件36i-1, 36i, 36i + 1用作有机EL元件21i-1, 21i, 21i + 1的辅助电容，通过连接辅助电容器在写入信号电压Vsig时，通过开关元件26i-1, 22i, 26i + 1将布线35i-1, 35i, 35i + 1连接到有机EL元件21i-1, 21i, 21i + 1的相应阳极电极上。视频信号。Ž

