

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-107643

(P2008-107643A)

(43) 公開日 平成20年5月8日(2008.5.8)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C080
G09G 3/20 (2006.01)	G09G 3/20 641D	5C094
H01L 51/50 (2006.01)	G09G 3/20 670Q	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 3 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2006-291440 (P2006-291440)
 (22) 出願日 平成18年10月26日(2006.10.26)

(71) 出願人 302020207
 東芝松下ディスプレイテクノロジー株式会社
 東京都港区港南4-1-8
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

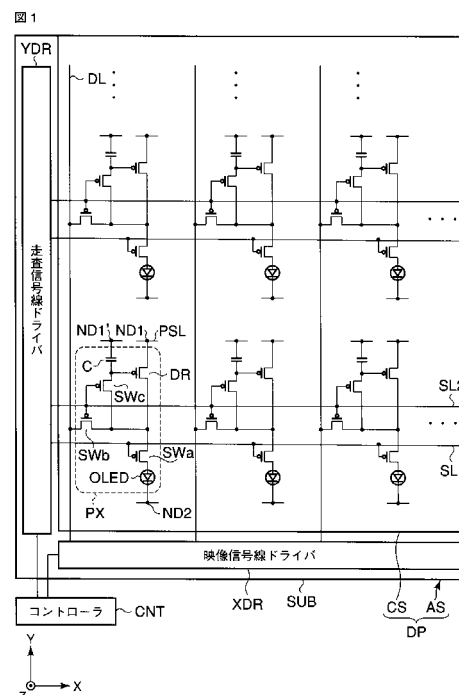
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】表示装置に割り当てられた識別子の読み取りを容易にし得る技術を提供する。

【解決手段】本発明の表示装置は、複数の映像信号線DLと、それらに対応してマトリクス状に配列すると共に、ソースが電源端子ND1に接続された駆動トランジスタDRと、表示素子OLEDと、駆動トランジスタDRのドレインと電源端子ND2との間で表示素子OLEDと直列に接続された出力制御スイッチSWaと、駆動トランジスタDRのドレインとゲートと映像信号線DLとが互いに接続された状態とそれらが互いから切断された状態との間で切り替える書込スイッチ群SWb, SWcとを各々が含んだ複数の画素PXとを具備し、各画素PXは、複数の第1画素と、それらとは駆動トランジスタDRのチャンネル幅が異なる複数の第2画素とを含み、第2画素の配列は、文字、図形、記号、又はそれらの組み合わせを構成している。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の映像信号線と、

前記複数の映像信号線に対応してマトリクス状に配列すると共に、ソースが第 1 電源端子に接続された駆動トランジスタと、表示素子と、前記駆動トランジスタのドレインと第 2 電源端子との間で前記表示素子と直列に接続された出力制御スイッチと、前記駆動トランジスタのドレインとゲートと前記映像信号線とが互いに接続された第 1 状態とそれらが互いから切断された第 2 状態との間で切り替える書込スイッチ群とを各々が含んだ複数の画素とを具備し、

前記複数の画素は、複数の第 1 画素と、前記複数の第 1 画素とは前記駆動トランジスタのチャンネル幅が異なる複数の第 2 画素とを含み、

前記複数の第 2 画素の配列は、文字、図形、記号、又はそれらの組み合わせを構成していることを特徴とする表示装置。

【請求項 2】

前記複数の映像信号線が接続され、前記複数の映像信号線に出力する信号を電流信号と電圧信号との間で切り替え可能な映像信号線ドライバをさらに具備したことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

複数の画素を具備し、前記複数の画素の各々に映像信号として電流信号を書き込むように構成され、前記複数の画素に前記映像信号の代わりに大きさが互いに等しい電圧信号を書き込んだときに、文字、図形、記号、又はそれらの組み合わせを表示することを特徴とする表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置に係り、特にはアクティブマトリクス型表示装置に関する。

【背景技術】**【0002】**

アクティブマトリクス駆動方式は、表示装置の駆動方式の 1 つである。例えば、特許文献 1 には、アクティブマトリクス駆動方式を採用した有機エレクトロルミネッセンス（以下、EL という）表示装置が記載されている。

【0003】

アクティブマトリクス型表示装置の製造では、パネル検査などの検査を実施する。これら検査は、不良品の発見に加え、不良の原因となった工程の特定などに役立つ。不良の原因となった工程が分かれば、その工程に起因して不良品がさらに製造されるのを防止できる可能性がある。

【0004】

このようなフィードバックを行うためには、各製品の製造履歴を記録しておくことと、各製品にその製造履歴のデータベースからの取り出しを可能とする情報を記録しておくことが必要である。例えば、製品又は部品に識別番号などの識別子を割り当て、データベースにこの識別子と製造履歴との組み合わせを記録し、製品又は部品に先の識別子を印字したラベルを貼り付ける。こうすると、識別子を利用して、データベースから不良品の製造履歴を取り出すことができる。

【0005】

ところで、表示パネルの前面のうち、画像が表示される領域は、上述した検査に利用する。加えて、表示装置の額縁は、狭められる傾向にある。そのため、多くの場合、表示パネルの前面には、先のラベルを貼り付けられる領域はない。

【0006】

また、典型的には、先の検査は、表示パネルをその前面が上向きになるように台の上に置いた状態で行う。さらに、先の検査は、表示パネルを筐体と組み合わせた後に行う可能

10

20

30

40

50

性がある。そのため、識別子の読み取りを考慮すると、先のラベルを表示パネルの背面に貼り付けることは不利である。

【特許文献1】米国特許第6373454号明細書

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明の目的は、表示装置に割り当てられた識別子の読み取りを容易にし得る技術を提供することにある。

【課題を解決するための手段】

【0008】

本発明の第1側面によると、複数の映像信号線と、前記複数の映像信号線に対応してマトリクス状に配列すると共に、ソースが第1電源端子に接続された駆動トランジスタと、表示素子と、前記駆動トランジスタのドレインと第2電源端子との間で前記表示素子と直列に接続された出力制御スイッチと、前記駆動トランジスタのドレインとゲートと前記映像信号線とが互いに接続された第1状態とそれらが互いから切断された第2状態との間で切り替える書込スイッチ群とを各々が含んだ複数の画素とを具備し、前記複数の画素は、複数の第1画素と、前記複数の第1画素とは前記駆動トランジスタのチャンネル幅が異なる複数の第2画素とを含み、前記複数の第2画素の配列は、文字、図形、記号、又はそれらの組み合わせを構成していることを特徴とする表示装置が提供される。

【0009】

本発明の第2側面によると、複数の画素を具備し、前記複数の画素の各々に映像信号として電流信号を書き込むように構成され、前記複数の画素に前記映像信号の代わりに大きさが互いに等しい電圧信号を書き込んだときに、文字、図形、記号、又はそれらの組み合わせを表示することを特徴とする表示装置が提供される。

【発明の効果】

【0010】

本発明によると、表示装置に割り当てられた識別子の読み取りを容易にし得る技術が提供される。

【発明を実施するための最良の形態】

【0011】

以下、本発明の態様について、図面を参照しながら詳細に説明する。なお、各図において、同様又は類似する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0012】

図1は、本発明の一態様に係る表示装置を概略的に示す平面図である。図2は、図1の表示装置が含む表示パネルを概略的に示す断面図である。図3は、図2の表示パネルの一部を前面側から見た平面図である。図4は、図2の表示パネルの他の一部を前面側から見た平面図である。

【0013】

図1に示す表示装置は、アクティブマトリクス駆動方式を採用した下面発光型の有機EL表示装置である。この表示装置は、図1に示すように、表示パネルDPと、映像信号線ドライバXDRと、走査信号線ドライバYDRと、コントローラCNTとを含んでいる。

【0014】

表示パネルDPは、図1及び図2に示すように、アレイ基板ASと封止基板CSとを含んでいる。アレイ基板ASと封止基板CSとは、向き合っており、中空体を形成している。具体的には、封止基板CSの中央部は、アレイ基板ASから離間している。封止基板CSの周縁部は、図2に示す枠形のシール層SSを介して、アレイ基板ASの一方の主面に貼り付けられている。

【0015】

アレイ基板ASは、図1及び図2に示すように、絶縁基板SUBを含んでいる。基板SUBは、例えばガラス基板である。

10

20

30

40

50

【0016】

基板SUB上には、図2に示すように、アンダーコート層UCが形成されている。アンダーコート層UCは、例えば、基板SUB上にSiN_x層とSiO_x層とをこの順に積層してなる。

【0017】

アンダーコート層UC上では、図2乃至図4に示す半導体層SCが、後述する画素PXに対応して配列している。各半導体層SCは、例えば、p型領域とn型領域とを含んだポリシリコン層である。ここでは、一例として、半導体層SCのうち、参照符号Gで示す部材と向き合っている領域は真性半導体領域であり、それ以外の領域はp⁺型半導体領域であるとする。

10

【0018】

アンダーコート層UC上では、図3及び図4に示す電極Eaが、画素PXに対応してさらに配列している。電極Eaは、例えば、n⁺型ポリシリコン層である。

【0019】

半導体層SC及び電極Eaは、図2に示すゲート絶縁膜GIで被覆されている。ゲート絶縁膜GIは、例えばTEOS (tetraethyl orthosilicate) などを用いて形成することができる。

【0020】

ゲート絶縁膜GI上には、図1、図3及び図4に示す走査信号線SL1及びSL2が形成されている。走査信号線SL1及びSL2は、図1に示すように、各々が画素PXの行方向(X方向)に延びており、画素PXの列方向(Y方向)に交互に配列している。走査信号線SL1及びSL2は、例えばMoWからなる。

20

【0021】

ゲート絶縁膜GI上には、図3及び図4に示す電極Ebがさらに配置されている。電極Ebは、画素PXに対応して配列している。電極Ebは、例えばMoWからなる。電極Ebは、走査信号線SL1及びSL2と同一の工程で形成することができる。

【0022】

図3及び図4に示すように、各画素PX内で、走査信号線SL1と半導体層SCとは1箇所で見交し、走査信号線SL2と半導体層SCとは2箇所で見交している。また、各画素PX内で、電極Ebは、電極Eaと向き合うと共に、半導体層SCと1箇所で見交している。

30

【0023】

走査信号線SL1と半導体層SCとの交差部は、図1乃至図4に示す出力制御スイッチSWaを構成している。走査信号線SL2と半導体層SCとの交差部は、図1、図3及び図4に示す選択用スイッチSWbとダイオード接続スイッチSWcとを構成している。電極Ea及びEbとそれらの間に介在した絶縁膜GIとは、図1、図3及び図4に示すキャパシタCを構成している。電極Ebと半導体層SCとの交差部は、図1、図3及び図4に示す駆動トランジスタDRを構成している。

【0024】

なお、本態様では、駆動トランジスタDR及びスイッチSWa乃至SWcは、トップゲート型のpチャネル薄膜トランジスタである。また、走査信号線SL1及びSL2並びに電極Ebのうち参照符号Gで示す部分は、薄膜トランジスタのゲートである。

40

【0025】

ゲート絶縁膜GI、走査信号線SL1及びSL2、並びに電極Ebは、図2に示す層間絶縁膜IIで被覆されている。層間絶縁膜IIは、例えば、プラズマCVD法により成膜されたSiO_xからなる。

【0026】

層間絶縁膜II上には、図1、図3及び図4に示す映像信号線DLと電源線PSLとが形成されている。映像信号線DLは、各々がY方向に延びており、X方向に配列している。電源線PSLは、図3及び図4に示すように、各々がY方向に延びており、X方向に配

50

列している。

【0027】

層間絶縁膜 I I 上には、図 2 乃至図 4 に示すソース電極 S E とドレイン電極 D E とがさらに形成されている。図 3 及び図 4 に示すように、各画素 P X は、2 つのソース電極 S E と 2 つのドレイン電極 D E とを含んでいる。

【0028】

各画素 P X において、ドレイン電極 D E の 1 つは、ソース電極 S E の 1 つに接続されている。この電極 S E, D E は、層間絶縁膜 I I 及びゲート絶縁膜 G I に設けられたコンタクトホールを介して、駆動トランジスタ D R のドレインとスイッチ S W a のソースとに接続されている。他のソース電極 S E は、層間絶縁膜 I I 及びゲート絶縁膜 G I に設けられたコンタクトホールを介してスイッチ S W c のソースに接続されており、層間絶縁膜 I I に設けられたコンタクトホールを介して電極 E b に接続されている。他のドレイン電極 D E は、層間絶縁膜 I I 及びゲート絶縁膜 G I に設けられたコンタクトホールを介して、スイッチ S W a のドレインに接続されている。

10

【0029】

映像信号線 D L と電源線 P S L とソース電極 S E とドレイン電極 D E とは、例えば、M o / A l / M o の三層構造を有している。これらは、同一工程で形成可能である。

【0030】

映像信号線 D L と電源線 P S L とソース電極 S E とドレイン電極 D E とは、図 2 に示すパッシベーション膜 P S で被覆されている。パッシベーション膜 P S は、例えば S i N_x からなる。

20

【0031】

パッシベーション膜 P S 上では、図 2 乃至図 4 に示す画素電極 P E が、画素 P X に対応して配列している。各画素電極 P E は、パッシベーション膜 P S に設けたコンタクトホールを介して、ドレイン電極 D E に接続されている。

【0032】

画素電極 P E は、光透過性の前面電極である。また、本態様では、画素電極 P E は、陽極である。画素電極 P E の材料としては、例えば、I T O (indium tin oxide) などの透明導電性酸化物を使用することができる。

【0033】

パッシベーション膜 P S 上には、さらに、図 2 に示す隔壁絶縁層 P I が形成されている。隔壁絶縁層 P I には、画素電極 P E に対応した位置に貫通孔が設けられているか、或いは、画素電極 P E が形成する列又は行に対応した位置にスリットが設けられている。ここでは、一例として、隔壁絶縁層 P I には、画素電極 P E に対応した位置に貫通孔が設けられていることとする。

30

【0034】

隔壁絶縁層 P I は、例えば、有機絶縁層である。隔壁絶縁層 P I は、例えば、フォトリソグラフィ技術を用いて形成することができる。

【0035】

画素電極 P E 上には、発光層を含んだ活性層 A C T が形成されている。発光層は、例えば、発光色が赤色、緑色、又は青色のルミネセンス性有機化合物を含んだ薄膜である。この活性層 A C T は、発光層に加え、正孔注入層、正孔輸送層、正孔ブロッキング層、電子輸送層、電子注入層などもさらに含むことができる。

40

【0036】

隔壁絶縁層 P I 及び活性層 A C T は、対向電極 C E で被覆されている。対向電極 C E は、画素 P X 間で互いに接続された電極、すなわち共通電極、である。また、本態様では、対向電極 C E は、陰極であり且つ光反射性の背面電極である。対向電極 C E は、例えば、パッシベーション膜 P S と隔壁絶縁層 P I とに設けられたコンタクトホールを介して、映像信号線 D L と同一の層上に形成された電極配線（図示せず）に電氣的に接続されている。各々の有機 E L 素子 O L E D は、画素電極 P E と、活性層 A C T と、対向電極 C E とを

50

含んでいる。

【0037】

各画素PXは、図1、図3及び図4に示すように、駆動トランジスタDRと、スイッチSWa乃至SWcと、有機EL素子OLEDと、キャパシタCとを含んでいる。上記の通り、本態様では、駆動トランジスタDR及びスイッチSWa乃至SWcは、pチャネル薄膜トランジスタである。

【0038】

駆動トランジスタDRとスイッチSWaと有機EL素子OLEDとは、第1電源端子ND1と第2電源端子ND2との間で、この順に直列に接続されている。電源端子ND1は高電位電源端子であり、電源端子ND2は低電位電源端子である。

10

【0039】

スイッチSWaのゲートは、走査信号線SL1に接続されている。スイッチSWbは、映像信号線DLと駆動トランジスタDRのドレインとの間に接続されている。スイッチSWbのゲートは、走査信号線SL2に接続されている。スイッチSWcは、駆動トランジスタDRのドレインとゲートとの間に接続されている。スイッチSWcのゲートは、走査信号線SL2に接続されている。スイッチSWb及びSWcは、駆動トランジスタDRのドレインとゲートと映像信号線DLとが互いに接続された第1状態と、それらが互いから切断された第2状態との間で切り替える書込スイッチ群を構成している。

【0040】

キャパシタCは、駆動トランジスタDRのゲートと定電位端子ND1'との間に接続されている。定電位端子ND1'は、例えば、図3及び図4に示すように電源端子ND1に接続することができる。

20

【0041】

封止基板CSは、図2に示すように、有機EL素子OLEDを間に挟んで基板SUBと向き合っている。封止基板CSは、対向電極CEから離間している。封止基板CSは、例えばガラス基板である。

【0042】

シール層SSは、上記の通り、枠形状を有しており、アレイ基板ASと封止基板CSの周縁部との間に介在している。シール層SSは、有機EL素子OLEDを取り囲んでいる。シール層SSの材料としては、例えば、フリットガラス及び接着剤を使用することができる。

30

【0043】

映像信号線ドライバXDR及び走査信号線ドライバYDRは、図1に示すように、表示パネルDPにCOG(chip on glass)実装されている。映像信号線ドライバXDR及び走査信号線ドライバYDRは、COG実装の代わりに、TCP(tape carrier package)実装されてもよい。

【0044】

映像信号線ドライバXDRには、映像信号線DLと電源線PSLとが接続されている。映像信号線ドライバXDRは、電流源と定電圧源とを含んでいる。映像信号線ドライバXDRは、映像信号線DLに映像信号として電流信号を出力すると共に、電源線PSLに電源電圧を供給する。映像信号線ドライバXDRは、映像信号線DLに、映像信号として電流信号を出力する代わりに、大きさが互いに等しい電圧信号を出力することができる。

40

【0045】

走査信号線ドライバYDRには、走査信号線SL1及びSL2が接続されている。走査信号線ドライバYDRは、走査信号線SL1及びSL2にそれぞれ第1及び第2走査信号として電圧信号を出力する。電源線PSLは、映像信号線ドライバXDRに接続する代わりに、走査信号線ドライバYDRに接続してもよい。

【0046】

コントローラCNTは、映像信号線ドライバXDRと走査信号線ドライバYDRとに接続されている。

50

【0047】

コントローラC N Tは、通常の使用時（以下、通常画像表示時という）には、映像信号線ドライバX D Rに、シリアル信号としてのデジタル映像信号とスタート信号及びクロック信号を含む制御信号とを出力する。映像信号線ドライバX D Rは、これら信号に基づいて、各映像信号線に電流信号としてのアナログ映像信号を出力する。

【0048】

また、コントローラC N Tは、後述する隠し画像を可視化する場合（以下、隠し画像表示時という）には、映像信号線ドライバX D Rに、上述した映像信号及び制御信号は供給せず、他の制御信号を供給する。映像信号線ドライバX D Rは、この制御信号に基づいて、映像信号線D Lに大きさが互いに等しい電圧信号を出力する。

10

【0049】

さらに、コントローラC N Tは、通常画像表示時及び隠し画像表示時に、映像信号線ドライバX D Rに第1及び第2電源電圧を出力する。映像信号線ドライバX D Rは、これら第1及び第2電源電圧を電源線P S L及び電源端子N D 2にそれぞれ出力する。

【0050】

加えて、コントローラC N Tは、通常画像表示時及び隠し画像表示時に、走査信号線ドライバY D Rに、スタート信号及びクロック信号を含む制御信号を出力する。走査信号線ドライバY D Rは、これら信号に基づいて、走査信号線S L 1及びS L 2に電圧信号としての走査信号を出力する。

【0051】

この表示装置では、画素P Xは、駆動トランジスタD Rのチャンネル幅が互いに異なる第1及び第2画素P Xを含んでいる。第2画素の配列は、文字、図形、記号、又はそれらの組み合わせを構成している。一例として、図3に示す画素P Xを第1画素とし、図4に示す画素P Xを第2画素とする。図3の画素P Xが含む駆動トランジスタD Rのチャンネル幅W 1は、図4の画素P Xが含む駆動トランジスタD Rのチャンネル幅W 2と比較してより広い。

20

【0052】

通常画像表示時には、この表示装置は、例えば以下の方法で駆動する。

図5は、図1に示す表示装置の駆動方法の一例を概略的に示すタイミングチャートである。図5には、画素P XがM個の行を形成している場合の駆動方法を描いており、横軸は時間を示し、縦軸は電位を示している。

30

【0053】

図5において、「X D R出力」のうち、「I_{sig}m」と表記した期間は、映像信号線ドライバX D Rが映像信号線D Lに電流信号としての映像信号I_{sig}mを出力する期間を示している。また、図5において、「S L 1電位」及び「S L 2電位」で示す波形は、走査信号線S L 1及びS L 2の電位をそれぞれ示している。

【0054】

この駆動方法では、有効走査期間と垂直ブランキング期間とを交互に繰り返す。

有効走査期間では、画素P Xが形成する複数の画素行を1行ずつ順次選択する。選択中の画素行が含む画素P Xには書込動作を行い、非選択中の画素行が含む画素P Xでは表示動作を行う。

40

【0055】

例えば、m行目の画素行について説明すると、m行目の画素行を選択する期間（以下、m行目選択期間という）は、走査信号線ドライバY D Rが、m行目の画素行が含む画素P Xが接続された走査信号線S L 2に、スイッチS W b及びS W cを閉じる走査信号を出力することにより開始する。m行目選択期間は、走査信号線ドライバY D Rが、m行目の画素行が含む画素P Xが接続された走査信号線S L 2に、スイッチS W b及びS W cを閉じる走査信号を出力している期間である。

【0056】

なお、m行目の画素行を選択している間、走査信号線ドライバY D Rは、m行目の画素

50

行が含む画素 PX が接続された走査信号線 $SL1$ に、スイッチ SWa を開く走査信号を出力し続ける。すなわち、 m 行目選択期間において、 m 行目の画素行が含む画素 PX では、スイッチ SWa は開いたままとし、スイッチ SWb 及び SWc は閉じたままとしておく。

【0057】

この状態で、 m 行目の画素行が含む画素 PX に書込動作を実施する。具体的には、映像信号線ドライバ XDR は、各映像信号線 DL に、 m 行目の画素行が含む画素 PX に書き込むべきアナログ映像信号を出力する。すなわち、第1電源端子 $ND1$ と映像信号線 DL との間に、映像信号に対応した大きさの書込電流 $I_{sig}m$ を流す。これにより、駆動トランジスタ DR のゲートソース間電圧を、駆動トランジスタ DR のソースドレイン間に書込電流 $I_{sig}m$ が流れるときの値に設定する。

10

【0058】

その後、走査信号線ドライバ YDR は、 m 行目の画素行が含む画素 PX が接続された走査信号線 $SL2$ に、スイッチ SWb 及び SWc を開く走査信号を出力する。これにより、 m 行目選択期間を終了する。

【0059】

m 行目選択期間を終了してから次の m 行目選択期間を開始するまでの期間、すなわち、 m 行目非選択期間、では、走査信号線ドライバ YDR は、 m 行目の画素行が含む画素 PX が接続された走査信号線 $SL2$ に、スイッチ SWb 及び SWc を開く走査信号を出力し続ける。 m 行目非選択期間では、 m 行目の画素行が含む画素 PX において表示動作を実施する。

20

【0060】

すなわち、 m 行目非選択期間を開始してから一定時間経過後に、走査信号線ドライバ YDR は、 m 行目の画素行が含む画素 PX が接続された走査信号線 $SL1$ に、スイッチ SWa を閉じる走査信号を出力する。走査信号線ドライバ YDR は、この走査信号の出力を一定時間継続し、 m 行目非選択期間を終了する前に、 m 行目の画素行が含む画素 PX が接続された走査信号線 $SL1$ に出力する走査信号を、スイッチ SWa を閉じる走査信号からスイッチ SWa を開く走査信号へと切り替える。 m 行目の画素行が含む画素 PX では、スイッチ SWa を閉じている間、有機 EL 素子 $OLED$ に、書込電流 $I_{sig}m$ の大きさに対応した大きさの駆動電流 $I_{drv}m$ が流れる。有機 EL 素子 $OLED$ は、駆動電流 $I_{drv}m$ の大きさに対応した輝度で発光する。

30

【0061】

m 行目選択期間を終了した後、 $m+1$ 行目選択期間を開始する。 $m+1$ 行目選択期間では、 m 行目選択期間について説明したのと同様の書込動作を実施する。また、 $m+1$ 行目非選択期間では、 m 行目非選択期間について説明したのと同様の表示動作を実施する。このようにして、各走査期間において、全ての画素行を順次選択する。

【0062】

垂直ブランキング期間では、何れの画素行も選択しない。垂直ブランキング期間では、各画素 PX で表示動作を継続する。

【0063】

このように、図5の駆動方法によると、有機 EL 素子 $OLED$ には、書込電流 I_{sig} の大きさに対応した大きさの駆動電流 I_{drv} が流れる。それゆえ、駆動トランジスタ DR の閾値 V_{th} だけでなく移動度や寸法などが駆動電流 I_{drv} に与える影響も排除することができる。

40

【0064】

隠し画像表示時には、この表示装置は、例えば以下の方法で駆動する。

図6は、図1に示す表示装置の駆動方法の他の例を概略的に示すタイミングチャートである。図6には、画素 PX が M 個の行を形成している場合の駆動方法を描いており、横軸は時間を示し、縦軸は電位を示している。

【0065】

図6において、「 XDR 出力」の「 V_{vis} 」と表記した期間は、映像信号線ドライバ X

50

D Rが映像信号線 D Lに電圧信号 V_{vis} を出力する期間を示している。また、図 6 において、「S L 1 電位」及び「S L 2 電位」で示す波形は、走査信号線 S L 1 及び S L 2 の電位をそれぞれ示している。

【0066】

この駆動方法では、映像信号線ドライバ X D Rは、常時、全ての映像信号線 D Lに定電圧 V_{sig} を出力する。これ以外は、図 6 の駆動方法は、図 5 の駆動方法と同様である。

【0067】

この駆動方法によると、画素 P Xの特性が互いに等しければ、有機 E L 素子 O L E D は互いに等しい輝度で発光する筈である。しかしながら、上記の通り、画素 P Xは、駆動トランジスタ D Rのチャネル幅がより広い第 1 画素と、駆動トランジスタ D Rのチャネル幅がより狭い第 2 画素とを含んでいる。駆動トランジスタ D Rのチャネル幅は、そのチャネルコンダクタンスに影響を及ぼす。

【0068】

それゆえ、第 2 画素が含む駆動トランジスタ D Rのチャネル幅 W 2 が第 1 画素が含む駆動トランジスタ D Rのチャネル幅 W 1 と比較して十分に狭ければ、第 1 画素が含む有機 E L 素子 O L E Dの輝度と第 2 画素が含む有機 E L 素子 O L E Dの輝度とは、目視で確認できるほどの相違を生じる。具体的には、第 2 画素が含む有機 E L 素子 O L E Dは、第 1 画素が含む有機 E L 素子 O L E Dと比較してより低い輝度で発光する。

【0069】

このようにして、隠し画像表示時には、第 1 画素の配列と第 2 画像の配列とによって構成された画像を表示する。すなわち、通常使用時及び非使用時には見ることのできない隠し画像を可視化する。

【0070】

図 7 は、隠し画像を表示している画面の一例を概略的に示す図である。図 8 は、図 7 に示す画面の一部を拡大して示す図である。図 8 において、ハッチングを付している四角は第 2 画素に相当し、それ以外の四角は第 1 画素に相当している。

【0071】

図 7 では、第 2 画素の配列は、文字列「N o. 1 2 3 4 5 6 7 8 9」を形成している。図 8 には、数字「9」を形成している第 2 画素と、それらの近傍の第 1 画素とを描いている。

【0072】

この文字列は、例えば、以下のように利用することができる。すなわち、表示パネル D Pに 9 桁の通し番号を割り当てる。各々の表示パネル D Pにおいて、第 2 画素の配列には、その表示パネル D Pの通し番号を含んだ文字列を形成させる。また、各表示パネル D Pの製造履歴を、その通し番号と共にデータベースに記録しておく。そして、例えば、検査によって或る表示パネル D Pが不良品であることを発見した場合、この表示パネル D Pに先の文字列を表示させる。この文字列をデータベースに参照することにより、この表示パネル D Pの製造履歴を取り出すことができる。この製造履歴は、不良の原因となった工程の特定などに役立つ。それゆえ、このようなフィードバックを行うと、先の工程に起因して不良品がさらに製造されるのを防止できる可能性が大きくなる。

【0073】

この方法では、識別子の表示にラベルを利用していないため、ラベルの剥離に起因して表示パネル D Pの識別が不可能となることはない。また、画面に識別子を表示させるため、表示パネルを筐体と組み合わせた後であっても識別子の読み取りが可能である。したがって、表示パネル D Pを完成した後であれば何時でも、その製造履歴をデータベースから取り出すことができる。

【0074】

すなわち、表示パネル D Pを完成してからこれを搭載した表示装置を完成するまでの期間だけでなく、この表示装置を完成した後やこの表示装置を搭載した機器を完成した後であっても、製造履歴をデータベースから取り出すことができる。したがって、例えば、エ

10

20

30

40

50

ンドユーザのもとで表示に関する異常が発見された場合、表示装置及び／又は機器の分解なしに、そのユーザ自身に識別子を報告してもらうことができる。

【0075】

隠し画像を表示させる場合、第2画素と隣接していない第1画素には、電圧信号 V_{vis} とは大きさが異なる電圧信号 V_{vis}' を書き込んでもよい。これについて、図9を参照しながら説明する。

【0076】

図9は、隠し画像を表示している画面の他の例を概略的に示す図である。図9では、第2画素の配列は、図7と同様に文字列「No. 1 2 3 4 5 6 7 8 9」を形成している。但し、図9の例では、表示領域を隠し画像領域HIAとその外側の領域とに分割し、隠し画像領域HIAでは文字列を表示し、その外側の領域では黒色画像を表示している。この場合、図7の場合と比較して、文字列を探し易い。

【0077】

図9に示す画像は、例えば、以下の方法で表示させることができる。隠し画像領域HIA内の画素PXには上述した電圧信号 V_{vis} を書き込み、これ以外の画素PXには電圧信号 V_{vis} と比較して十分に高電位の電圧信号 V_{vis}' を書き込む。

【0078】

図7乃至図9には、識別子が文字列である場合を例示しているが、識別子は文字列でなくてもよい。例えば、識別子として、バーコード及び二次元コードなどの記号を使用してもよい。或いは、識別子として、三角、四角及び丸などの図形を使用してもよい。或いは、識別子として、それらの組み合わせを使用してもよい。

【0079】

上述した表示装置は、映像信号線ドライバXDRに、隠し画像の表示を可能とする構成を採用している。すなわち、映像信号線ドライバXDRに、電圧信号 V_{vis} を出力可能な構成を採用している。表示装置又はこれを搭載した機器で隠し画像を表示する必要がない場合は、映像信号線ドライバXDRに、隠し画像の表示を可能とする構成を採用しなくてもよい。

【0080】

図1では、スイッチSWcを、駆動トランジスタDRのドレインとゲートとの間に接続している。その代わりに、スイッチSWcは、駆動トランジスタDRのゲートと映像信号線DLとの間に接続してもよい。また、図1では、スイッチSWbを、駆動トランジスタDRのドレインと映像信号線DLとの間に接続している。その代わりに、スイッチSWbは、駆動トランジスタDRのゲートと映像信号線DLとの間に接続してもよい。

【0081】

図3及び図4の画素PXをそれぞれ第1及び第2画素とする代わりに、図3及び図4の画素PXをそれぞれ第2及び第1画素としてもよい。また、第1画素と第2画素とで駆動トランジスタDRのチャンネル幅を異ならしめる代わりに、第1画素と第2画素とで駆動トランジスタDRのチャンネル長を異ならしめてもよい。或いは、第1画素と第2画素とで駆動トランジスタDRのチャンネル幅を異ならしめる代わりに、第1画素と第2画素とで駆動トランジスタDRの閾値電圧を異ならしめてもよい。或いは、第1画素と第2画素とで駆動トランジスタDRのチャンネル幅を異ならしめる代わりに、第1画素と第2画素とで駆動トランジスタDRの移動度を異ならしめてもよい。

【0082】

以上、表示装置として有機EL表示装置を例示したが、上述した技術は他の表示装置に適用することができる。例えば、上述した技術は、発光ダイオード表示装置に適用してもよい。

【図面の簡単な説明】

【0083】

【図1】本発明の一態様に係る表示装置を概略的に示す平面図。

【図2】図1の表示装置が含む表示パネルを概略的に示す断面図。

10

20

30

40

50

【図 3】 図 2 の表示パネルの一部を前面側から見た平面図。

【図 4】 図 2 の表示パネルの他の一部を前面側から見た平面図。

【図 5】 図 1 に示す表示装置の駆動方法の一例を概略的に示すタイミングチャート。

【図 6】 図 1 に示す表示装置の駆動方法の他の例を概略的に示すタイミングチャート。

【図 7】 隠し画像を表示している画面の一例を概略的に示す図。

【図 8】 図 7 に示す画面の一部を拡大して示す図。

【図 9】 隠し画像を表示している画面の他の例を概略的に示す図。

【符号の説明】

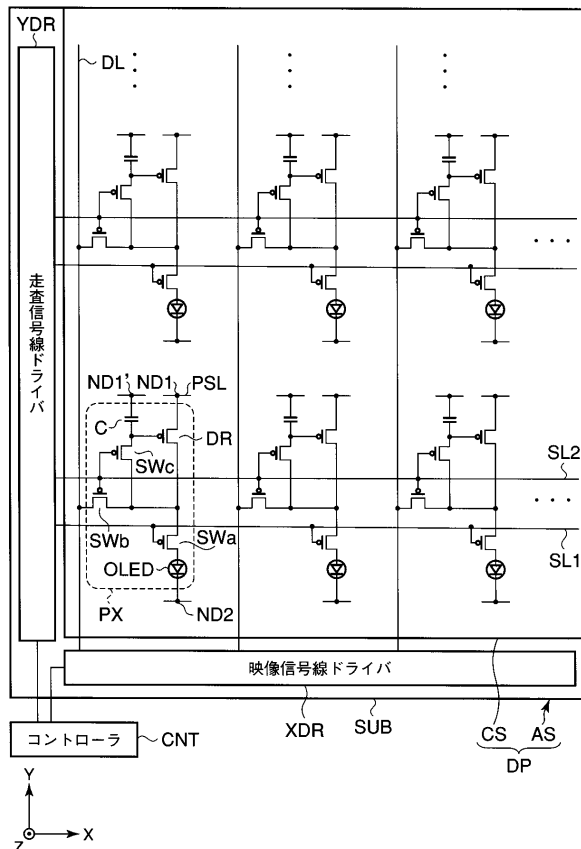
【0084】

A C T…活性層、A S…アレイ基板、C…キャパシタ、C E…対向電極、C N T…コントローラ、C S…封止基板、D E…ドレイン電極、D L…映像信号線、D P…表示パネル、D R…駆動トランジスタ、E a…電極、E b…電極、G…ゲート、G I…ゲート絶縁膜、H I A…隠し画像領域、I I…層間絶縁膜、N D 1…電源端子、N D 1'…定電位端子、N D 2…電源端子、O L E D…有機 E L 素子、P E…画素電極、P I…隔壁絶縁層、P S…パッシベーション膜、P S L…電源線、P X…画素、S C…半導体層、S E…ソース電極、S L 1…走査信号線、S L 2…走査信号線、S S…シール層、S U B…絶縁基板、S W a…出力制御スイッチ、S W b…選択用スイッチ、S W c…ダイオード接続スイッチ、U C…アンダーコート層、X D R…映像信号線ドライバ、Y D R…走査信号線ドライバ。

10

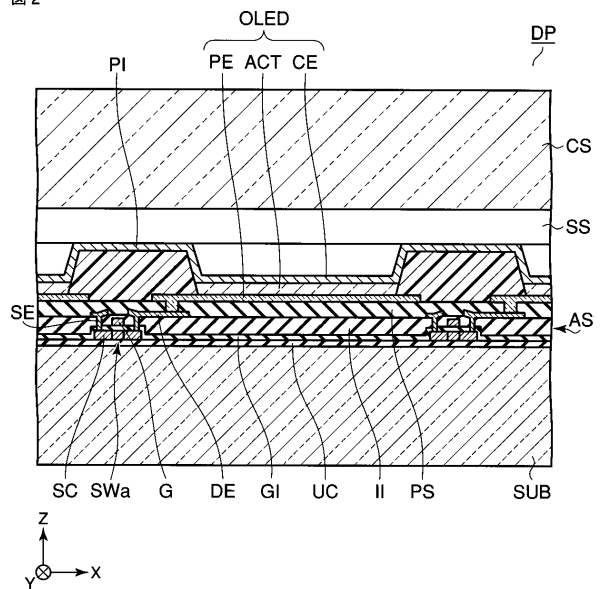
【図 1】

図 1

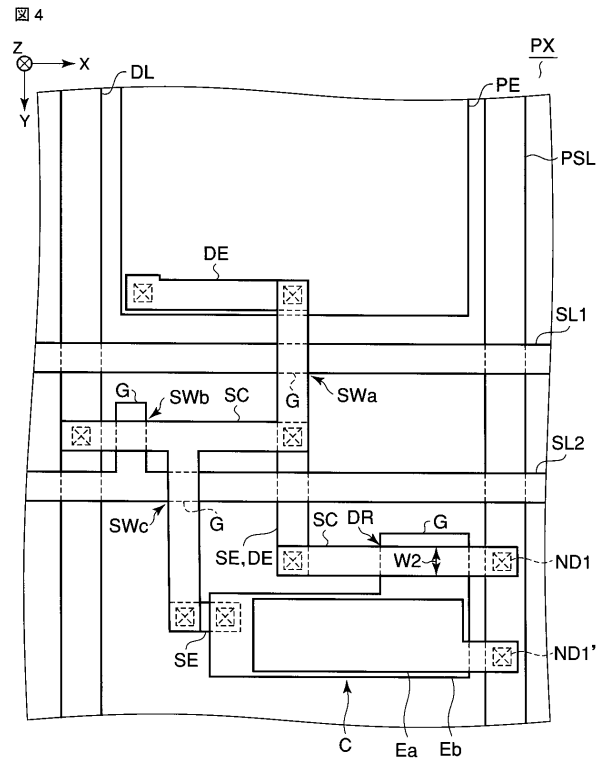


【図 2】

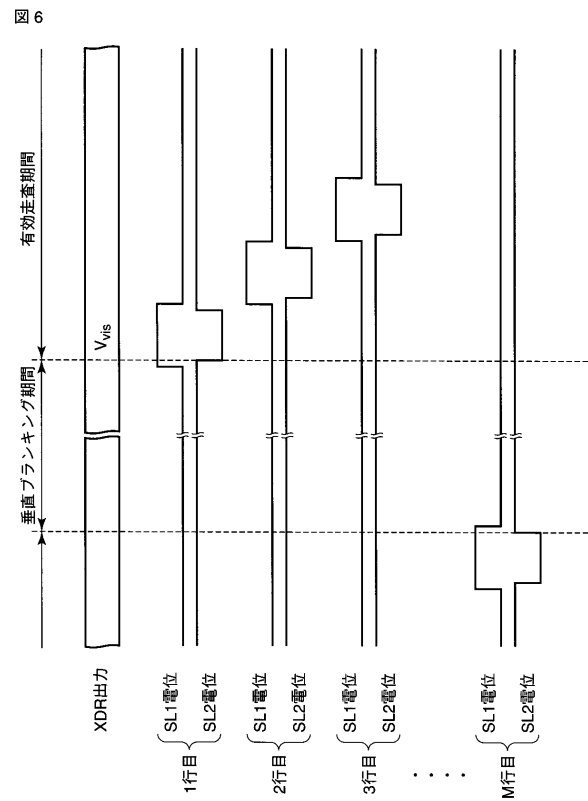
図 2



【図 4】

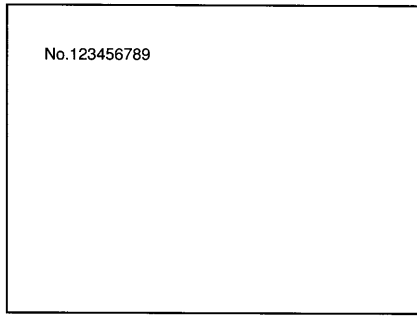


【图 6】



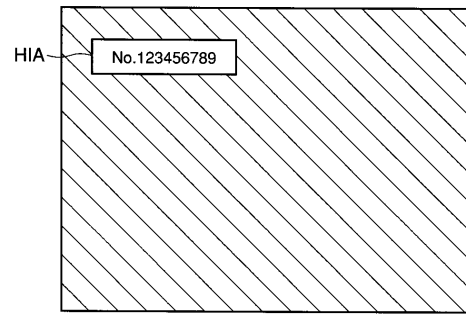
【図 7】

図 7



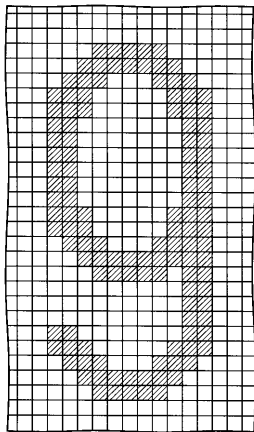
【図 9】

図 9



【図 8】

図 8



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/20	6 2 1 M
	H 0 5 B 33/14	A

(74)代理人 100109830
弁理士 福原 淑弘

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100092196
弁理士 橋本 良郎

(72)発明者 青木 良朗
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 小俣 一由
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 3K107 AA01 BB01 CC45 EE03 EE07 HH00 HH05
5C080 AA06 BB05 DD28 EE29 FF11 JJ01 JJ02 JJ03 JJ04 JJ06
5C094 AA53 BA03 BA27 CA20 DB01 EA04

专利名称(译)	表示装置		
公开(公告)号	JP2008107643A	公开(公告)日	2008-05-08
申请号	JP2006291440	申请日	2006-10-26
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	青木良朗 小俣一由		
发明人	青木 良朗 小俣 一由		
IPC分类号	G09G3/30 G09F9/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09F9/30.338 G09G3/20.641.D G09G3/20.670.Q G09G3/20.624.B G09G3/20.680.G G09G3/20.621.M H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE03 3K107/EE07 3K107/HH00 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA20 5C094/DB01 5C094/EA04 5C380/AA01 5C380/AA03 5C380/AB06 5C380/AB12 5C380/AB23 5C380/AB34 5C380/AB42 5C380/BA17 5C380/CA05 5C380/CA12 5C380/CA13 5C380/CB01 5C380/CC03 5C380/CC26 5C380/CC33 5C380/CC63 5C380/CC77 5C380/CD014 5C380/DA25 5C380/DA28 5C380/DA49 5C380/GA01 5C380/GA20 5C380/HA12 5C380/HA13		
代理人(译)	河野 哲 中村 诚		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种便于读取分配给显示设备的标识符的技术。本发明的一种显示装置，包括：多个视频信号线DL，以及布置在对应于一个矩阵，驱动晶体管DR，其源极被连接到电源端子ND1，显示元件OLED，驱动晶体管DR和所连接的输出控制的漏极用开关SWa到显示元件OLED在电源端子ND2之间，状态以及它们的驱动晶体管DR的栅极和视频信号线DL被彼此连接的漏极写开关彼此SWb断开，其包括多个像素PX，其中包含分别SWc的一个状态之间切换，每个像素PX包括多个第一像素的，从这些驱动晶体管并且具有不同通道宽度DR的多个第二像素，并且第二像素的布置构成字符，图形，符号或其组合。点域1

