

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5287210号
(P5287210)

(45) 発行日 平成25年9月11日(2013.9.11)

(24) 登録日 平成25年6月14日(2013.6.14)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)G09G 3/30 J
G09G 3/20 611H
G09G 3/20 624B
G09G 3/20 642A
G09G 3/20 642C

請求項の数 10 (全 31 頁)

(21) 出願番号 特願2008-320598 (P2008-320598)
(22) 出願日 平成20年12月17日(2008.12.17)
(65) 公開番号 特開2010-145579 (P2010-145579A)
(43) 公開日 平成22年7月1日(2010.7.1)
審査請求日 平成23年11月22日(2011.11.22)(73) 特許権者 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100094363
弁理士 山本 孝久
(74) 代理人 100118290
弁理士 吉井 正明
(74) 代理人 100120640
弁理士 森 幸一
(74) 代理人 100086298
弁理士 船橋 國則
(72) 発明者 山本 哲郎
東京都港区港南1丁目7番1号 ソニー株
式会社内

最終頁に続く

(54) 【発明の名称】 表示装置および電子機器

(57) 【特許請求の範囲】

【請求項1】

電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタ
によって書き込まれた前記映像信号に応じて前記電気光学素子を駆動するPチャンネル型の
駆動トランジスタと、
前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第1
電源との間に接続された第1スイッチングトランジスタと、
前記第1電源よりも電源電位が低い第2電源と前記電気光学素子のアノード電極との間
に接続された第2スイッチングトランジスタと、
前記駆動トランジスタのゲート電極とソース電極との間に接続された第1容量素子と、
前記駆動トランジスタのソース電極と前記第1電源との間に接続された第2容量素子と
を有する画素が行列状に配置されて成り、
前記書込みトランジスタと前記第2スイッチングトランジスタの各ゲート電極が同一の
走査線に接続されている表示装置。

【請求項2】

前記第2電源の電源電位は、前記電気光学素子のカソード電位と当該電気光学素子の閾
値電圧との和よりも小さい請求項1に記載の表示装置。

【請求項3】

10

20

前記第 2 電源の電源電位は、前記電気光学素子のカソード電位と同じである請求項 2 に記載の表示装置。

【請求項 4】

前記画素は、前記駆動トランジスタのゲート電圧を基準電位で初期化したときの初期化電位を基準として、当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電圧を変化させる閾値補正処理の機能を持つ請求項 1 に記載の表示装置。

【請求項 5】

前記映像信号を供給する信号線は、前記映像信号の信号電圧と前記基準電位との 2 値をとる請求項 4 に記載の表示装置。

【請求項 6】

前記基準電位と前記第 1 電源の電源電位との差分は、前記駆動トランジスタの閾値電圧よりも大きい請求項 4 に記載の表示装置。

【請求項 7】

前記画素は、前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理の機能を持つ請求項 4 に記載の表示装置。

【請求項 8】

前記移動度補正処理は、前記駆動トランジスタのゲート電極に前記映像信号の信号電圧を書き込んで行う請求項 7 に記載の表示装置。

【請求項 9】

前記書込みトランジスタおよび前記第 1 , 第 2 スイッチングトランジスタは、前記駆動トランジスタと同導電型のトランジスタによって構成される請求項 1 に記載の表示装置。

【請求項 10】

電気光学素子と、

映像信号を書き込む書込みトランジスタと、

前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する P チャンネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第 1 電源との間に接続された第 1 スイッチングトランジスタと、

前記第 1 電源よりも電源電位が低い第 2 電源と前記電気光学素子のアノード電極との間に接続された第 2 スイッチングトランジスタと、

前記駆動トランジスタのゲート電極とソース電極との間に接続された第 1 容量素子と、

前記駆動トランジスタのソース電極と前記第 1 電源との間に接続された第 2 容量素子とを有する画素が行列状に配置されて成り、

前記書込みトランジスタと前記第 2 スイッチングトランジスタの各ゲート電極が同一の走査線に接続されている表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に 2 次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（以下、「画素回路」と記述する場合もある）が行列状に 2 次元配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電界をかけると発光する現象を利用

10

20

30

40

50

した有機 E L (Electro Luminescence) 素子が知られている。

【 0 0 0 3 】

この有機 E L 素子を画素の発光素子として用いた有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子は、10 V 以下の印加電圧で駆動できるために低消費電力である。有機 E L 素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の光源を必要としないために軽量化および薄型化が容易である。さらに、有機 E L 素子の応答速度が数 μ s e c 程度と非常に高速であるために動画表示時の残像が発生しない。

【 0 0 0 4 】

有機 E L 表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【 0 0 0 5 】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、T F T (Thin Film Transistor; 薄膜トランジスタ) が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が 1 フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【 0 0 0 6 】

有機 E L 表示装置の最も単純な画素回路として、図 2 1 に示す 2 T r (トランジスタ) の画素回路が挙げられる（例えば、特許文献 1 , 2 参照）。

【 0 0 0 7 】

図 2 1 に示すように、2 T r の画素回路は、有機 E L 素子 2 0 1 に加えて、P チャネルの駆動トランジスタ 2 0 2、P チャネルの書込みトランジスタ 2 0 3 および保持容量 2 0 4 を有する構成となっている。有機 E L 素子 2 0 1 は、カソード電極が接地電位 G N D に接続されている。

【 0 0 0 8 】

駆動トランジスタ 2 0 2 は、ドレイン電極が有機 E L 素子 2 0 1 のアノード電極に、ソース電極が正側の電源電位 V c c にそれぞれ接続されている。書込みトランジスタ 2 0 3 は、信号線 2 1 1 と駆動トランジスタ 2 0 2 のゲート電極との間に接続され、ゲート電極が走査線 2 1 2 に接続されている。保持容量 2 0 4 は、正側電源電位 V c c と駆動トランジスタ 2 0 2 のゲート電極との間に接続されている。

【 0 0 0 9 】

続いて、上記構成の画素回路の動作について説明する。まず、走査線 2 1 2 の電位を選択状態（ここでは、低レベル状態）とし、信号線 2 1 1 に映像信号の信号電圧 V s i g を印加すると、書込みトランジスタ 2 0 3 が導通状態となる。これにより、駆動トランジスタ 2 0 2 のゲート電圧が信号電圧 V s i g になり、また当該信号電圧 V s i g が保持容量 2 0 4 に保持される。

【 0 0 1 0 】

次に、走査線 2 1 2 の電位を非選択状態（ここでは、高レベル状態）とすると、書込みトランジスタ 2 0 3 が非導通状態になるため、駆動トランジスタ 2 0 2 のゲート電極は信号線 2 1 1 から切り離される。このとき、駆動トランジスタ 2 0 2 のゲート電圧は、保持容量 2 0 4 によって安定に保持される。

【 0 0 1 1 】

そして、駆動トランジスタ 2 0 2 および有機 E L 素子 2 0 1 に流れる電流は、駆動トランジスタ 2 0 2 のゲート・ソース間電圧 V g s に応じた電流値となる。すると、有機 E L

10

20

30

40

50

素子 201 は、その電流値に応じた輝度で発光し続ける。ここで、信号線 211 を通して供給される輝度情報に応じた信号電圧 V_{sig} を、書込みトランジスタ 203 によってサンプリングして画素内部に伝える動作を、以下、「書込み」と呼ぶこととする。

【0012】

上述したように、上記構成の画素回路では、一度信号電圧 V_{sig} の書込みを行えば、次に信号電圧 V_{sig} の書込みが行われるまでの間、有機 EL 素子 201 は一定の輝度で発光を継続する。また、駆動トランジスタ 202 ゲート電圧を変化させることで、有機 EL 素子 201 に流れる電流値を制御している。このとき、駆動トランジスタ 202 は、ソース電極が電源電位 V_{cc} に接続されており、常に飽和領域で動作しているために、次式 (1) に示した電流値 I_{ds} を持つ定電流源となっている。

10

【0013】

$$I_{ds} = 1/2 \cdot \mu (W/L) C_{ox} (V_{gs} - |V_{th}|)^2 \dots\dots (1)$$

ここで、 V_{th} は駆動トランジスタ 202 の閾値電圧、 μ はチャネルを構成する半導体薄膜のキャリア移動度 (以下、単に「移動度」と記述する)、 W はチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量、 V_{gs} はゲート・ソース間電圧である。

【0014】

単純マトリクス型表示装置では、各発光素子は、選択された瞬間にのみ発光する。これに対して、アクティブマトリクス型表示装置では、書込み終了後も発光素子が発光を継続する。したがって、アクティブマトリクス型表示装置は、単純マトリクス型表示装置に比べて発光素子のピーク輝度、ピーク電流を下げるができるなどの点で、とりわけ大型・高精細の表示装置では有利となる。

20

【0015】

図 22 に、有機 EL 素子の電流 - 電圧特性 ($I - V$ 特性) の経時変化を示す。図 22 において、実線で示す曲線が初期状態の特性を示し、破線で示す曲線が経時変化後の特性を示している。

【0016】

一般的に、有機 EL 素子の $I - V$ 特性は、図 22 に示すように、時間が経過するにつれて劣化してしまう。ところが、図 21 に示す 2Tr の画素回路では、先述したように、駆動トランジスタ 202 による定電流駆動であることから、有機 EL 素子 201 には定電流が流れ続けるために、有機 EL 素子 201 の $I - V$ 特性が経時的に劣化してもその発光輝度が低下することはない。

30

【0017】

【特許文献 1】米国特許第 5684365 号明細書

【特許文献 2】特開平 8 - 234683 号公報

【発明の開示】

【発明が解決しようとする課題】

【0018】

ところで、先述した式 (1) から明らかなように、有機 EL 素子 201 に流れる電流 I_{ds} は、駆動トランジスタ 202 の閾値電圧 V_{th} や移動度 μ 等のトランジスタ特性に依存する。また、有機 EL 素子 201 の発光輝度は、流れる電流によって決定される。したがって、駆動トランジスタ 202 の閾値電圧 V_{th} および移動度 μ がばらつくと、有機 EL 素子 201 の発光輝度もばらついてしまう。その結果、従来技術で挙げた 2Tr の画素回路では、画素構成素子が少ないという利点はあるものの、駆動トランジスタの特性のばらつきに起因して表示画像にスジや輝度ムラといった画質不良が現れてしまう。

40

【0019】

そこで、本発明は、Pチャネルの駆動トランジスタを用いた画素構成において、駆動トランジスタの特性ばらつきに起因する画質不良の発生を抑えることが可能な表示装置、表示装置の駆動方法および当該表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0020】

50

本発明による表示装置は、
 電気光学素子と、
 映像信号を書き込む書込みトランジスタと、
 前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタ
 によって書き込まれた前記映像信号に応じて前記電気光学素子を駆動するPチャンネル型の
 駆動トランジスタと、
 前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第1
 電源との間に接続された第1スイッチングトランジスタと、
 前記駆動トランジスタのゲート電極とソース電極との間に接続された第1容量素子と、
 前記駆動トランジスタのソース電極と前記第1電源との間に接続された第2容量素子と
 を有する画素が行列状に配置されている。

10

【0021】

上記構成の表示装置において、第1スイッチングトランジスタが導通状態にあり、駆動
 トランジスタに第1電源から電流が供給されているときに、駆動トランジスタのゲート電
 極に基準電位を書き込むことによって当該駆動トランジスタのゲート電位の初期化が行わ
 れる。この初期化後、第1スイッチングトランジスタを非導通状態にすると、駆動トラン
 ジスタのゲート電圧の初期化電位を基準として、当該初期化電位から駆動トランジスタの
 閾値電圧を減じた電位に向けてソース電圧を変化させる閾値補正処理が行われる。閾値補
 正処理により、最終的に、駆動トランジスタのゲート-ソース間電圧が駆動トランジスタ
 の閾値電圧に収束し、第1容量素子に保持される。

20

【0022】

その後、書込みトランジスタによるサンプリングによって映像信号の信号電圧を駆動ト
 ランジスタのゲート電極に書き込む。この信号書込み時に、駆動トランジスタの閾値電圧
 が第1容量素子に保持されている閾値電圧とキャンセルされる。その結果、駆動トランジ
 スタの閾値電圧の画素ごとのばらつきが補正される。書込みトランジスタによって書き込
 まれた映像信号の信号電圧は第1容量素子に保持される。この信号電圧に対する第1容量
 素子の保持電圧の比率が書込みゲインとなる。この書込みゲインは、第1、第2容量素子
 の各容量値によって決まる。

【0023】

信号電圧の書込みにより、駆動トランジスタのゲート電圧が基準電位から信号電圧へ変
 化するために、駆動トランジスタのゲート-ソース間電圧は、当該駆動トランジスタの閾
 値電圧よりも大きくなる。したがって、駆動トランジスタの電流が流れる。この電流は駆
 動トランジスタの移動度を反映したものとなる。そして、駆動トランジスタに流れる電流
 に応じた補正量で当該駆動トランジスタのゲート-ソース間の電位差に負帰還をかける移
 動度補正処理が行われる。この移動度補正処理により、駆動トランジスタの移動度の画素
 ごとのばらつきが補正される。

30

【発明の効果】

【0024】

本発明によれば、駆動トランジスタがPチャンネルトランジスタからなる画素構成におい
 て、駆動トランジスタの閾値電圧および移動度の画素ごとのばらつきを補正することがで
 きる。よって、駆動トランジスタの閾値電圧および移動度のばらつきに起因するムラやス
 ジといった輝度ばらつきのない均一な画質を得ることができる。

40

【発明を実施するための最良の形態】

【0025】

以下、発明を実施するための最良の形態（以下、「実施形態」と記述する）について図
 面を用いて詳細に説明する。なお、説明は以下の順序で行う。

1. 第1実施形態（Pチャンネルの駆動トランジスタ）
 - 1-1. システム構成
 - 1-2. 回路動作

50

2. 第2実施形態(走査線の共通化)

2-1. システム構成

2-2. 回路動作

3. 変形例

3-1. 変形例1

3-2. 変形例2

4. 適用例(電子機器)

【0026】

< 1. 第1実施形態 >

[1-1. システム構成]

図1は、本発明の第1実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素(画素回路)の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0027】

図1に示すように、本実施形態に係る有機EL表示装置10Aは、発光素子を含む複数の画素20と、当該画素20が行列状に2次元配置された画素アレイ部30と、当該画素アレイ部30の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部30の各画素20を発光駆動する。

【0028】

画素20の駆動部としては、例えば、書込み走査回路40、発光駆動走査回路50および補正制御走査回路60からなる走査駆動系と、信号出力回路70からなる信号供給系とが設けられている。本実施形態に係る有機EL表示装置10Aの場合には、画素アレイ部30が形成された表示パネル80(基板)上に信号出力回路70が設けられている。

【0029】

これに対して、走査駆動系である書込み走査回路40、発光駆動走査回路50および補正制御走査回路60は、表示パネル80の外部に設けられている。ここでは、表示パネル80の右側に書込み走査回路40および補正制御走査回路60を配置し、表示パネル80の左側に発光駆動走査回路50を配置するレイアウト構成を採っているが、このレイアウト構成に限られるものではない。

【0030】

すなわち、書込み走査回路40および補正制御走査回路60と発光駆動走査回路50との左右の配置関係が逆であっても良いし、書込み走査回路40、発光駆動走査回路50および補正制御走査回路60の全てを表示パネル80の一方側に配置してもよい。また、書込み走査回路40、発光駆動走査回路50および補正制御走査回路60をそれぞれ左右両側に一対ずつ配置するレイアウト構成を採ることも可能である。

【0031】

ここで、有機EL表示装置10Aが白黒表示対応の場合は、白黒画像を形成する単位となる1つの画素が画素20に相当する。一方、有機EL表示装置10Aがカラー表示対応の場合は、カラー画像を形成する単位となる1つの画素は複数の副画素(サブピクセル)から構成され、この副画素が画素20に相当する。より具体的には、カラー表示用の表示装置では、1つの画素は、例えば、赤色(R)光を発光する副画素、緑色(G)光を発光する副画素、青色(B)光を発光する副画素の3つの副画素から構成される。

【0032】

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではない。すなわち、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成するようにすることも可能である。より具体的には、例えば、輝度向上のために白色(W)光を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりする

10

20

30

40

50

ことも可能である。

【0033】

画素アレイ部30には、 m 行 n 列の画素20の配列に対して、行方向（画素行の画素の配列方向）に沿って第1走査線（書込み走査線） $31-1 \sim 31-m$ 、第2走査線 $32-1 \sim 32-m$ 、第3走査線 $33-1 \sim 33-m$ が画素行ごとに配線されている。また、列方向（画素列の画素の配列方向）に沿って信号線 $34-1 \sim 34-n$ が画素列ごとに配線されている。

【0034】

第1走査線 $31-1 \sim 31-m$ は、書込み走査回路40の対応する行の出力端にそれぞれ接続されている。第2走査線 $32-1 \sim 32-m$ のは、発光制御走査回路50の対応する行の出力端にそれぞれ接続されている。第3走査線 $33-1 \sim 33-m$ は、補正制御走査回路60の対応する行の出力端にそれぞれ接続されている。信号線 $34-1 \sim 34-n$ は、信号出力回路70の対応する列の出力端にそれぞれ接続されている。

10

【0035】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10Aは、平面型（フラット型）のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、例えば低温ポリシリコンプロセスを用いて形成することができる。低温ポリシリコンプロセスを用いると、書込み走査回路40、発光駆動走査回路50および補正制御走査回路60についても、表示パネル80上に実装することができる。

20

【0036】

書込み走査回路40は、クロックパルス ck に同期してスタートパルス sp を順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の書込みに際して、第1走査線 $31-1 \sim 31-m$ に順次書込み走査信号 WS （ $WS1 \sim WS_m$ ）を供給することによって画素アレイ部30の各画素20を行単位で順番に走査する（線順次走査）。

【0037】

発光駆動走査回路50は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成されている。この発光駆動走査回路50は、書込み走査回路40による線順次走査に同期して、画素20の発光駆動を行なう発光駆動信号 DS （ $DS1 \sim DS_m$ ）を第2走査線 $32-1 \sim 32-m$ に供給する。この発光駆動信号 DS は、画素20の発光/非発光の制御を行なう。

30

【0038】

補正制御走査回路60は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成されている。この補正制御走査回路60は、書込み走査回路40による線順次走査に同期して、後述する補正処理を行う補正制御信号 AZ （ $AZ1 \sim AZ_m$ ）を第3走査線 $33-1 \sim 33-m$ に供給する。この補正制御信号 AZ による補正処理については、後で詳細に説明する。

【0039】

信号出力回路70は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある） $Vsig$ と基準電位 $Vofs$ のいずれか一方を適宜選択して出力する。ここで、信号出力回路70から選択的に出力される基準電位 $Vofs$ は、映像信号の信号電圧 $Vsig$ の基準となる電位（例えば、映像信号の黒レベルに相当する電位）である。

40

【0040】

信号出力回路70としては、例えば、周知の時分割駆動方式の回路構成を用いることができる。時分割駆動方式は、セレクト方式とも呼ばれ、信号供給源であるドライバ（図示せず）の1つの出力端に対して複数の信号線を単位（組）として割り当てる。そして、この複数の信号線を時分割にて順次選択する一方、その選択した信号線に対してドライバの各出力端ごとに時系列で出力される映像信号を時分割で振り分けて供給することによって各

50

信号線を駆動する方式である。

【 0 0 4 1 】

一例として、カラー表示対応の場合を例に挙げると、隣り合う R , G , B の 3 つの画素列を単位とし、ドライバからは 1 水平期間内に R , G , B の各映像信号が時系列で信号出力回路 7 0 に入力するようにする。信号出力回路 7 0 は、R , G , B の 3 つの画素列に対応して設けられたセクタ (選択スイッチ) によって構成され、当該セクタが時分割にて順次オン動作を行うことで、R , G , B の各映像信号を対応する信号線に対して時分割で書き込む。

【 0 0 4 2 】

ここでは、R , G , B の 3 つの画素列 (信号線) を単位としたが、これに限られるものではない。そして、この時分割駆動方式 (セクタ方式) を採用することで、時分割数を x (x は 2 以上の整数) とすると、ドライバの出力数および当該ドライバと信号出力回路 7 0 、ひいては表示パネル 8 0 との間の配線数を、信号線の本数の $1 / x$ に削減できる利点がある。

10

【 0 0 4 3 】

信号出力回路 7 0 から選択的に出力される信号電圧 V_{sig} / 基準電位 V_{ofs} は、信号線 3 4 - 1 ~ 3 4 - n を介して画素アレイ部 3 0 の各画素 2 0 に対して行単位で書き込まれる (線順次書込み) 。これにより、信号線 3 4 (3 4 - 1 ~ 3 4 - n) は、1 水平走査期間内に信号電圧 V_{sig} と基準電位 V_{ofs} との 2 値をとる。

【 0 0 4 4 】

(画素回路)

図 2 は、本実施形態に係る有機 EL 表示装置 1 0 A に用いられる画素 (画素回路) 2 0 の具体的な構成例を示す回路図である。

20

【 0 0 4 5 】

図 2 に示すように、画素 2 0 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 2 1 と、当該有機 EL 素子 2 1 を駆動する駆動回路とによって構成されている。有機 EL 素子 2 1 は、全ての画素 2 0 に対して共通に配線 (いわゆる、ベタ配線) された共通電源供給線 3 5 にカソード電極が接続されている。

【 0 0 4 6 】

有機 EL 素子 2 1 を駆動する駆動回路は、駆動トランジスタ 2 2 、書込みトランジスタ (サンプリグトランジスタ) 2 3 、スイッチングトランジスタ 2 4 , 2 5 および第 1 , 第 2 容量素子 2 6 , 2 7 を有する構成となっている。駆動トランジスタ 2 2 としては、P チャネル型の T F T が用いられている。

30

【 0 0 4 7 】

ここでは、P チャネル型の駆動トランジスタ 2 2 に対して、書込みトランジスタ 2 3 およびスイッチングトランジスタ 2 4 , 2 5 として N チャネル型の T F T を用いている。ただし、書込みトランジスタ 2 3 およびスイッチングトランジスタ 2 4 , 2 5 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【 0 0 4 8 】

駆動トランジスタ 2 2 は、有機 EL 素子 2 1 に直列に接続されることで、当該有機 EL 素子 2 1 に対して駆動電流を供給する。具体的には、駆動トランジスタ 2 2 のドレイン電極が有機 EL 素子 2 1 のアノード電極に接続されている。

40

【 0 0 4 9 】

書込みトランジスタ 2 3 は、ゲート電極が第 1 走査線 3 1 (3 1 - 1 ~ 3 1 - m) に接続され、ソース電極が信号線 3 4 (3 4 - 1 ~ 3 4 - n) に接続され、ドレイン電極が駆動トランジスタ 2 2 のゲート電極に接続されている。書込みトランジスタ 2 3 のゲート電極には、書込み走査回路 4 0 から第 1 走査線 3 1 (3 1 - 1 ~ 3 1 - m) を通して書き込み走査信号 W_S が印加される。

【 0 0 5 0 】

50

一方のスイッチングトランジスタ24は、ゲート電極が第2走査線32(32-1~32-m)に接続され、ドレイン電極が第1電源である正側の電源電位Vccに接続され、ソース電極が駆動トランジスタ22のソース電極に接続されている。スイッチングトランジスタ24のゲート電極には、発光駆動走査回路50から第2走査線32(32-1~32-m)を通してHighアクティブの発光駆動信号DSが印加される。

【0051】

他方のスイッチングトランジスタ25は、ゲート電極が第3走査線33(33-1~33-m)に接続され、ドレイン電極が有機EL素子21のアノード電極に接続され、ソース電極が第2電源である負側の電源電位Vssに接続されている。スイッチングトランジスタ25のゲート電極には、補正制御走査回路60から第3走査線33(33-1~33-m)を通してHighアクティブの補正制御信号AZが印加される。

10

【0052】

第1容量素子26は、駆動トランジスタ22のゲート電極とソース電極(スイッチングトランジスタ24のソース電極)との間に接続されている。第2容量素子27は、駆動トランジスタ22のソース電極(スイッチングトランジスタ24のソース電極)と正側の電源電位Vccとの間に接続されている。

【0053】

なお、駆動回路としては、駆動トランジスタ22、書込みトランジスタ23およびスイッチングトランジスタ24、25の4つのトランジスタと容量素子27、26の2つの容量素子とからなる4Tr/2C回路構成のものに限られるものではない。

20

【0054】

例えば、一方の電極が有機EL素子21のアノード電極に、他方の電極が固定電位にそれぞれ接続されることで、有機EL素子21の容量不足分を補う補助容量を必要に応じて設けた回路構成を採ることも可能である。また、例えば、スイッチングトランジスタ25を省略する回路構成を採ることも可能である。

【0055】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から第1走査線31(31-1~31-m)を通してゲート電極に印加される書込み走査信号WSに应答して導通状態となる。これにより、書込みトランジスタ23は、信号線34を通して信号出力回路70から供給される輝度情報に応じた映像信号の信号電圧Vsigまたは基準電位Vofsをサンプリングして画素20内に書き込む。この書き込まれた信号電圧Vsigまたは基準電位Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに第1容量素子26に保持される。

30

【0056】

駆動トランジスタ22は、飽和領域で動作するように設計されている。これにより、駆動トランジスタ22は、電源電位Vccからスイッチングトランジスタ24を介して電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、第1容量素子26に保持されている信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

40

【0057】

スイッチングトランジスタ24は、発光駆動走査回路50から第2走査線32(32-1~32-m)を通してゲート電極に印加される発光駆動信号DSに应答して導通状態になることで、電源電位Vccから駆動トランジスタ22への電流の供給を許容する。これにより、上述したように、駆動トランジスタ22による有機EL素子21の発光駆動が可能になる。すなわち、スイッチングトランジスタ24は、有機EL素子21の発光/非発光を制御するトランジスタとしての機能を持っている。

【0058】

このようにして、スイッチングトランジスタ24のスイッチング動作により、有機EL素子21が非発光状態となる期間(非発光期間)を設け、有機EL素子21の発光期間と

50

非発光期間との割合を制御することができる（いわゆる、デューティ制御）。このデューティ制御により、1フレーム期間に亘って画素20が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

【0059】

スイッチングトランジスタ25は、補正制御走査回路60から第3走査線33（33-1～33-m）を通してゲート電極に印加される補正制御駆動信号AZにตอบสนองして導通状態になることで、有機EL素子21のアノード電極に負側の電源電位Vssを選択的に供給する。

【0060】

ここで、有機EL素子21の閾値電圧をVthel、有機EL素子21のカソード電位（共通電源供給線35の電位）をVcathとすると、電源電位Vssは、 $Vss < Vthel + Vcath$ の条件を満足するように設定される。これにより、電源電位Vssは、スイッチングトランジスタ25が導通状態のときに、有機EL素子21に逆バイアスをかけることになる。

【0061】

ここでは、電源電位Vssを有機EL素子21のカソード電位Vcathと異なる値とする場合を想定しているが、同じ値とすること可能である。因みに、電源電位Vssをカソード電位Vcathと同じ値に設定する構成を採った方が、画素行ごとに設けられる電源電位Vssの電源配線が不要になるために、配線数を削減できる観点から好ましいと言える。

【0062】

（画素構造）

図3は、画素20の断面構造の一例を示す断面図である。図3に示すように、画素20は、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24、25等を含む駆動回路が形成されたガラス基板201上に形成されている。具体的には、ガラス基板201上に絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204がその順に形成され、当該ウインド絶縁膜204の凹部204Aに有機EL素子21が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ22のみを図示し、他の構成素子については省略している。

【0063】

有機EL素子21は、金属等からなるアノード電極205と、当該アノード電極205上に形成された有機層206と、当該有機層206上に全画素共通に形成された透明導膜等からなるカソード電極207とから構成されている。アノード電極205は、上記ウインド絶縁膜204の凹部204Aの底部に形成されている。

【0064】

この有機EL素子21において、有機層206は、アノード電極205上にホール輸送層/ホール注入層2061、発光層2062、電子輸送層2063および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図2の駆動トランジスタ22による電流駆動の下に、駆動トランジスタ22からアノード電極205を通して有機層206に電流が流れることで、当該有機層206内の発光層2062において電子と正孔が再結合する際に発光するようになっている。

【0065】

駆動トランジスタ22は、ゲート電極221と、半導体層222のゲート電極221と対向する部分のチャンネル形成領域225と、半導体層222のチャンネル形成領域225の両側のドレイン/ソース領域223、224とから構成されている。ドレイン領域223は、コンタクトホールを介して有機EL素子21のアノード電極205と電氣的に接続されている。

【0066】

そして、図3に示すように、駆動トランジスタ22を含む駆動回路が形成されたガラス基板201上に、絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204を介し

10

20

30

40

50

て有機EL素子21が画素単位で形成される。そして、パッシベーション膜208を介して封止基板209が接着剤210によって接合され、当該封止基板209によって有機EL素子21が封止されることによって表示パネル70が形成される。

【0067】

[1-2.回路動作]

続いて、上記構成の画素20が行列状に2次元配置されてなる第1実施形態に係る有機EL表示装置10Aの回路動作について、図4のタイミング波形図を基に図5および図6の動作説明図を用いて説明する。

【0068】

なお、図4のタイミング波形図には、書込み走査信号WS、発光駆動信号DS、補正制御信号AZの各波形、信号線34の電位(Vsig/Vofs)の変化、駆動トランジスタ22のソース電圧Vsおよびゲート電圧Vgの変化を示している。また、図5および図6の動作説明図では、図面の簡略化のために、書込みトランジスタ23およびスイッチングトランジスタ24、25をスイッチのシンボルで図示している。

【0069】

[前フレームの発光期間]

図4のタイミング波形図において、時刻t1以前は、前のフレーム(フィールド)における有機EL素子21の発光期間となる。この前フレームの発光期間では、発光駆動信号DSがアクティブ状態(高電位状態)にあることで、スイッチングトランジスタ24がオン(導通)状態にある。このとき、書込み走査信号WSが非アクティブ状態(低電位状態)にあることで書込みトランジスタ23がオフ(非導通)状態にあり、補正制御信号AZが非アクティブ状態にあることでスイッチングトランジスタ25がオフ状態にある。

【0070】

先述したように、駆動トランジスタ22は飽和領域で動作するように設計されている。これにより、図5(A)に示すように、駆動トランジスタ22のゲート-ソース間電圧Vgsに応じて先述した式(1)に与えられる値をとる駆動電流Idsが、電源供給線32から駆動トランジスタ22を通して有機EL素子21に供給される。よって、有機EL素子21が駆動電流Idsの電流値に応じた輝度で発光する。

【0071】

[現フレームの非発光期間]

時刻t1になると、線順次走査の新しいフレーム(現フレーム)に入る。そして、発光駆動信号DSが非アクティブ状態になることで、図5(B)に示すように、スイッチングトランジスタ24がオフ状態になる。すると、電源電位Vccから駆動トランジスタ22を通して有機EL素子21に電流が供給されなくなる。これにより、有機EL素子21が消光し、現フレームの非発光期間に入る。

【0072】

また、有機EL素子21に電流が供給されなくなることで、有機EL素子21のアノード電圧は、有機EL素子21の閾値電圧Vthelとカソード電圧Vcathとの和であるVthel+Vcathという電位に収束する。そして、駆動トランジスタ22のソース電圧Vsも、有機EL素子21のアノード電圧と同一の値となる。このとき、書込みトランジスタ23およびスイッチングトランジスタ25はオフ状態のままである。

【0073】

時刻t1から一定時間経過後の時刻2で補正制御信号AZがアクティブ状態になることで、スイッチングトランジスタ25がオン状態になる。これにより、有機EL素子21のアノード電極にスイッチングトランジスタ25を通して電源電位Vssが供給される。その後、時刻t3で信号線34に対して信号出力回路70から基準電位Vofsが供給される。この基準電位Vofsが供給される周期が1H期間(Hは水平走査期間)となる。

【0074】

次に、スイッチングトランジスタ25がオン状態にある時刻t4に発光駆動信号DSがアクティブ状態になることで、図5(C)に示すように、スイッチングトランジスタ24

10

20

30

40

50

がオン状態になる。スイッチングトランジスタ24がオンすることで、電源電位 V_{cc} から駆動トランジスタ22への電流の供給が許容されるために、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} に応じて式(1)で与えられる値の電流 I_{ds} が再び駆動トランジスタ22に流れることになる。

【0075】

ただし、このとき、スイッチングトランジスタ25がオン状態となっているために、有機EL素子21のアノード電位は電源電位 V_{ss} になっている。ここで、電源電位 V_{ss} は、先述したように、 $V_{ss} < V_{thel} + V_{cath}$ の条件を満足するように設定されている。したがって、有機EL素子21には逆バイアスがかかり、当該有機EL素子21が非発光状態のままであり、駆動トランジスタ22に流れる電流 I_{ds} は、スイッチングトランジスタ25を通して電源電位 V_{ss} に流れ込む。

10

【0076】

(閾値補正準備)

次に、信号線34の電位が基準電位 V_{ofs} の状態にある時刻 t_5 において、書込み走査信号 WS がアクティブ状態になることで、書込みトランジスタ23がオン状態になる。これにより、信号線34の基準電位 V_{ofs} が書込みトランジスタ23を通して駆動トランジスタ22のゲート電極に書き込まれる。すなわち、駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} に初期化される。

【0077】

このとき、図5(D)に示すように、駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} 、ソース電圧 V_s が電源電位 V_{cc} 、ドレイン電位 V_d が電源電位 V_{ss} という値となる。ここで、後述する閾値補正処理を正常に行うためには、駆動トランジスタ22のゲート-ソース間電圧 $|V_{ofs} - V_{cc}|$ は、当該駆動トランジスタ22の閾値電圧 $|V_{th}|$ よりも大きい必要がある。換言すれば、駆動トランジスタ22のゲート-ソース間電圧 $|V_{ofs} - V_{cc}|$ が閾値電圧 $|V_{th}|$ よりも大きくなるように、電源電位 V_{cc} に対して基準電位 V_{ofs} の値を設定しておく必要がある。

20

【0078】

このように、駆動トランジスタ22のゲート電圧 V_g を基準電位 V_{ofs} に固定して初期化する処理が、後述する閾値補正処理を行う前段階の準備(閾値補正準備)の処理である。したがって、基準電位 V_{ofs} は、駆動トランジスタ22のゲート電圧 V_g を初期化する初期化電位となる。

30

【0079】

(閾値補正)

駆動トランジスタ22のゲート電圧 V_g の基準電位 V_{ofs} への初期化後、時刻 t_6 で発光駆動信号 DS がアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ24がオフ状態になる。このとき、図6(A)に示すように、第1容量素子26 駆動トランジスタ22 スwitchングトランジスタ25 電源電位 V_{ss} の経路で電流が流れる。

【0080】

これにより、駆動トランジスタ22のゲート電圧 V_g の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けてソース電圧 V_s を変化させる閾値補正処理が行われる。駆動トランジスタ22のソース電圧 V_s およびゲート電圧 V_g の変化は、図4のタイミング波形図に示すような変化となる。この閾値補正処理が進むと、やがて、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は第1容量素子26に保持される。

40

【0081】

この閾値補正処理は、時刻 t_7 で書込み走査信号 WS がアクティブ状態から非アクティブ状態に遷移し、書込みトランジスタ23がオフ状態になることによって終了する。換言すれば、書込みトランジスタ23による基準電位 V_{ofs} の書込みにより、駆動トランジ

50

スタ22のゲート電位 V_g が基準電位 V_{ofs} に固定されている期間に亘って閾値補正処理が実行される。

【0082】

閾値補正処理の終了後時刻 t_8 で、信号出力回路から信号線24に対して基準電位 V_{ofs} に代えて、階調を反映した電圧である映像信号の信号電圧 V_{sig} が供給される。すなわち、信号線24の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。

【0083】

(信号書込み&移動度補正)

その後、スイッチングトランジスタ25がオン状態にある時刻 t_9 で書込み走査信号 W_S が再び非アクティブ状態からアクティブ状態に遷移する。これにより、書込みトランジスタ23がオン状態となって映像信号の信号電圧 V_{sig} をサンプリングし、当該信号電圧 V_{sig} を画素20内に書き込む。

10

【0084】

この書込みトランジスタ23による信号電圧 V_{sig} の書込みにより、駆動トランジスタ22のゲート電圧 V_g は、基準電位 V_{ofs} から信号電圧 V_{sig} へと変化する。そして、この書き込まれた信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が、先述した閾値補正処理によって第1容量素子26に保持された閾値電圧 V_{th} に相当する電圧とキャンセルされる。この閾値キャンセルの原理の詳細については後述する。

20

【0085】

駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} から信号電圧 V_{sig} へ変化することで、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、当該駆動トランジスタ22の閾値電圧 V_{th} よりも大きくなる。したがって、図6(B)に示すように、第1容量素子26 駆動トランジスタ22 スwitchングトランジスタ25 電源電位 V_{ss} の経路で電流が流れる。これにより、駆動トランジスタ22のソース電圧 V_s は、図7に示すように、時間の経過とともに下降してゆく。

【0086】

このとき既に、閾値キャンセル処理が終了し、駆動トランジスタ22の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされているために、駆動トランジスタ22に流れる電流は当該駆動トランジスタ22の移動度 μ を反映したものとなる。そして、一定時間経過後に、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、移動度 μ の画素ごとのばらつきを補正した V_{gs0} という値になる。

30

【0087】

駆動トランジスタ22の移動度 μ を反映したものということは、駆動トランジスタ22に流れる電流が移動度 μ に依存したものとなるということである。具体的には、移動度 μ が大きい駆動トランジスタ22の方がソース電圧 V_s が小さく、逆に、移動度 μ が小さい駆動トランジスタ22の方がソース電圧 V_s が大きくなる。

【0088】

ここで、映像信号の信号電圧 V_{sig} に対する第1容量素子26の保持電圧 V_{gs} の比率が1(理想値)であると仮定する。この信号電圧 V_{sig} に対する保持電圧 V_{gs} の比率を書込みゲイン G と呼ぶ場合もある。この書込みゲイン G が1であると仮定すると、駆動トランジスタ22のソース電圧 V_s が $V_{ofs} + |V_{th}| - V$ の電位まで下降することで、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{sig} + V_{ofs} + |V_{th}| - V$ となる。

40

【0089】

すなわち、駆動トランジスタ22のソース電圧 V_s の下降分 V は、第1容量素子26に保持されている電圧($V_{sig} + V_{ofs} + |V_{th}|$)から差し引かれるように作用する。換言すれば、ソース電圧 V_s の下降分 V は、第1容量素子26の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、駆動トランジスタ22

50

のソース電圧 V_s の下降分 V は負帰還の帰還量となる。

【0090】

因みに、書込みゲイン G は、第1容量素子26の容量値を C_1 、第2容量素子27の容量値を C_2 、駆動トランジスタ22のゲート-ソース間の寄生容量の容量値を C_{gs} とすると、次式(2)で与えられる。

$$G = V_{gs} / V_{sig} \\ = 1 - \{ (C_1 + C_{gs}) / (C_1 + C_{gs} + C_2) \} \dots\dots (2)$$

上記式(2)から明らかなように、書込みゲイン G は、第1、第2容量素子26、27の各容量値 C_1 、 C_2 によって決まる。

【0091】

このように、駆動トランジスタ22に流れるドレイン-ソース間電流 I_{ds} に応じた帰還量 V でゲート-ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この移動度 μ に対する依存性を打ち消す処理が、駆動トランジスタ22の移動度 μ の画素ごとのばらつきを補正する移動度補正処理である。

【0092】

より具体的には、駆動トランジスタ22のゲート電極に書き込まれる映像信号の信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ が高いほどドレイン-ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 V の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0093】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ22の移動度 μ が大きいほど負帰還の帰還量 V の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。したがって、負帰還の帰還量 V は移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

【0094】

映像信号の信号電圧 V_{sig} の書込み処理と並行して行われる移動度補正処理は、時刻 t_9 から書込み走査信号 WS が非アクティブ状態に遷移する時刻 t_{10} までの期間に亘って実行される。この移動度補正処理を施す移動度補正時間を T とすると、負帰還における帰還量 V は、次式(3)で与えられる。

$$V = I_{ds} \cdot T / (C_1 + C_2 + C_{gs}) \dots\dots (3)$$

【0095】

上記式(3)から明らかなように、帰還量 V は、駆動トランジスタ22のゲート電極に書き込まれる映像信号の信号振幅 V_{in} に応じて流れるドレイン-ソース間電流 I_{ds} に依存しているのに加えて、移動度補正時間 T にも依存している。そして、移動度補正時間 T を長く設定するほど帰還量 V が大きくなる。

【0096】

この移動度補正時間 T については、必ずしも一定である必要はなく、逆に、ドレイン-ソース間電流 I_{ds} を決める映像信号の信号振幅 V_{in} に応じて調整することが好ましい場合がある。例えば、白レベルのように信号振幅 V_{in} が大きい場合には短めに設定し、黒レベルのように信号振幅 V_{in} が小さい場合には長めに設定する、という具合に信号振幅 V_{in} に応じて移動度補正時間 T を調整するようにするとよい。

【0097】

このように、移動度補正時間 T を調整することにより、負帰還の帰還量 V を最適化することができる。ここで、「負帰還量を最適化する」とは、映像信号の信号電圧 V_{sig} の黒レベルから白レベルまでの範囲で、どのレベルにおいても適切に移動度補正を行なうことができるようにすることを意味する。

【0098】

時刻 t_{10} で書込み走査信号 WS がアクティブ状態から非アクティブ状態に遷移することにより、書込みトランジスタ23がオフ状態になる。この状態では、図6(C)に示す

10

20

30

40

50

ように、スイッチングトランジスタ 25 がオンしているために、駆動トランジスタ 22 のソース電圧 V_s は電源電位 V_{ss} となり、ゲート電圧 V_g は $V_{ss} + V_{gs0}$ という値となる。すなわち、駆動トランジスタ 22 のゲート電圧 V_g およびソース電圧 V_s は変化するが、ゲート - ソース間電圧 V_{gs} は変化しない。

【0099】

〔現フレームの発光期間〕

時刻 t_{10} から一定時間が経過した時刻 t_{11} で補正制御信号 AZ がアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ 25 がオフする。次いで、時刻 t_{12} で発光駆動信号 DS が再度非アクティブ状態からアクティブ状態に遷移することで、スイッチングトランジスタ 24 がオンする。スイッチングトランジスタ 24 がオン状態になることで、電源電位 V_{cc} から駆動トランジスタ 22 の電流の供給が許容される。

10

【0100】

電源電位 V_{cc} からの電流の供給が許容されることで、駆動トランジスタ 22 は、図 6 (D) に示すように、そのゲート - ソース間電圧 V_{gs0} に応じた電流 I_{ds} を有機 EL 素子 21 に供給する。これにより、有機 EL 素子 21 は発光し、現フレームの発光期間に入る。

【0101】

上述した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み（信号書込み）および移動度補正の各処理動作は、1 水平走査期間（1H）において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_9 - t_{10}$ の期間において並行して実行される。

20

【0102】

なお、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、閾値補正処理を移動度補正および信号書込み処理と共に行う 1H 期間に加えて、当該 1H 期間に先行する複数の水平走査期間に亘って分割して複数回実行する、いわゆる分割 V_{th} 補正を行う駆動法を採ることも可能である。

【0103】

この分割 V_{th} 補正の駆動法を採用することにより、高精細化に伴う多画素化によって 1 水平走査期間に割り当てられる時間が短くなったとしても、閾値補正期間として複数の水平走査期間に亘って十分な時間を確保することができるために、閾値補正処理を確実に行うことができる。

30

【0104】

（閾値キャンセルの原理）

ここで、駆動トランジスタ 22 の閾値補正（即ち、閾値キャンセル）の原理について説明する。閾値補正処理は、先述したように、駆動トランジスタ 22 のゲート電圧 V_g の初期化電位 V_{ofs} を基準として当該電位 V_{ofs} から駆動トランジスタ 22 の閾値電圧 V_{th} を減じた電位に向かって、駆動トランジスタ 22 のソース電圧 V_s を変化させる処理である。

40

【0105】

駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。定電流源として動作することで、有機 EL 素子 21 に対して駆動トランジスタ 22 から、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に応じて先述した式 (1) で与えられる一定のドレイン - ソース間電流（駆動電流） I_{ds} が供給される。

【0106】

図 7 に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。

【0107】

この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつ

50

きに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【0108】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、当該駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【0109】

一方、上記構成の画素 (画素回路) 20 では、先述したように、発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - V$ であるために、これを式 (1) に代入すると、ドレイン - ソース間電流 I_{ds} は、次式 (4) で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \dots\dots (4)$$

【0110】

すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、駆動トランジスタ 22 の閾値電圧 V_{th} が画素ごとに変動したとしても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0111】

(移動度補正の原理)

続いて、駆動トランジスタ 22 の移動度補正の原理について説明する。移動度補正処理は、先述したように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} に応じた補正量 V で駆動トランジスタ 22 のゲート - ソース間の電位差に負帰還をかける処理である。この移動度補正処理により、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。すなわち、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきを補正することができる。

【0112】

図 8 に、駆動トランジスタ 22 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【0113】

画素 A と画素 B で移動度 μ にばらつきがある状態で、駆動トランジスタ 22 のゲート電極に例えば両画素 A, B に対して同レベルの信号振幅 V_{in} ($= V_{sig} - V_{ofs}$) を書き込んだ場合を考える。この場合、移動度 μ の補正を何ら行わないと、移動度 μ の大きい画素 A に流れるドレイン - ソース間電流 I_{ds1} と移動度 μ の小さい画素 B に流れるドレイン - ソース間電流 I_{ds2} との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレイン - ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームリティが損なわれる。

【0114】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 V は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 V_1 は、移動度の小さな画素 B の帰還量 V_2 に比べて大きい。

【0115】

そこで、移動度補正処理によって駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds}

10

20

30

40

50

sに応じた帰還量 V でゲート - ソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素ごとのばらつきを抑制することができる。

【0116】

具体的には、移動度 μ の大きな画素 A で帰還量 V_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1} から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 V_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2} から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン - ソース間電流 I_{ds1} と画素 B のドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

10

【0117】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があつた場合、移動度 μ の大きい画素 A の帰還量 V_1 は移動度 μ の小さい画素 B の帰還量 V_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 V が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。

【0118】

したがって、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} に応じた帰還量 V で、ゲート - ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ 22 に流れる電流 (ドレイン - ソース間電流 I_{ds}) に応じた帰還量 V で、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に負帰還をかける処理が移動度補正処理となる。

20

【0119】

ここで、図 2 に示した画素 (画素回路) 20 において、閾値補正、移動度補正の有無による映像信号の信号電位 (サンプリング電位) V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0120】

図 9 において、(A) は閾値補正処理および移動度補正処理を共に行わない場合、(B) は移動度補正処理を行わず、閾値補正処理のみを行った場合、(C) は閾値補正処理および移動度補正処理を共に行った場合をそれぞれ示している。図 9 (A) に示すように、閾値補正処理および移動度補正処理を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A, B ごととのばらつきに起因してドレイン - ソース間電流 I_{ds} に画素 A, B 間で大きな差が生じることになる。

30

【0121】

これに対して、閾値補正処理のみを行った場合は、図 9 (B) に示すように、ドレイン - ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素 A, B ごととのばらつきに起因する画素 A, B 間でのドレイン - ソース間電流 I_{ds} の差は残る。そして、閾値補正処理および移動度補正処理を共に行うことで、図 9 (C) に示すように、閾値電圧 V_{th} および移動度 μ の画素 A, B ごととのばらつきに起因する画素 A, B 間でのドレイン - ソース間電流 I_{ds} の差をほぼ無くすることができる。したがって、どの階調においても有機 EL 素子 21 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

40

【0122】

以上説明したように、第 1 実施形態に係る有機 EL 表示装置 10A によれば、駆動トランジスタ 22 が P チャネルトランジスタからなる画素構成において、駆動トランジスタ 22 の閾値電圧 V_{th} および移動度 μ の画素ごとのばらつきを補正することができる。よって、閾値電圧 V_{th} および移動度 μ のばらつきに起因するムラやスジといった輝度ばらつきのない均一な画質を得ることができる。

【0123】

また、補正制御走査信号 AZ によって制御されるスイッチングトランジスタ 25 の作用

50

により、閾値補正処理時および移動度補正処理時に有機EL素子21が発光しないようにすることができるために、コントラストの高い表示パネル80を得ることができる。

【0124】

< 2. 第2実施形態 >

[2 - 1. システム構成]

図10は、本発明の第2実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図であり、図中、図1および図2と同等部分には同一符号を付して示している。

【0125】

ここでも、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0126】

本実施形態では、書込み走査信号WSを書込みトランジスタ23に伝送する走査線と、補正制御走査信号AZをスイッチングトランジスタ25に伝送する走査線とを共通化したことを特徴としている。すなわち、書込み走査信号WSを補正制御走査信号AZとして兼用している。

【0127】

したがって、第1実施形態で用いていた補正制御走査信号AZを発生する補正制御走査回路60が不要となる。故に、図10から明らかなように、画素20の駆動部、特に走査駆動系として、書込み走査回路40および発光駆動走査回路50が設けられている。信号供給系の信号出力回路70が表示パネル80上に設けられているのに対して、書込み走査回路40および発光駆動走査回路50は表示パネル80の外部に設けられている。

【0128】

ここでは、表示パネル80の右側に書込み走査回路40を配置し、表示パネル80の左側に発光駆動走査回路50を配置するレイアウト構成を採っているが、このレイアウト構成に限られるものではない。

【0129】

すなわち、書込み走査回路40と発光駆動走査回路50との左右の配置関係が逆であっても良いし、書込み走査回路40および発光駆動走査回路50を表示パネル80の一方側に配置してもよい。また、書込み走査回路40および発光駆動走査回路50をそれぞれ左右両側に一対ずつ配置するレイアウト構成を採ることも可能である。

【0130】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の書込みに際して、第1走査線31-1~31-mに順次書込み走査信号WS（WS1~WSm）を供給することによって線順次走査を行う。この書込み走査信号WS（WS1~WSm）は、先述した補正制御走査信号AZ（AZ1~AZm）としても用いられる。

【0131】

発光駆動走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成されている。この発光駆動走査回路50は、書込み走査回路40による線順次走査に同期して、画素20の発光駆動を行なう発光駆動信号DS（DS1~DSm）を第2走査線32-1~32-mに供給する。この発光駆動信号DSは、画素20の発光/非発光の制御を行なう。

【0132】

信号出力回路70は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧Vsigと、当該映像信号の信号電圧Vsigの基準となる基準電位Vofsのいずれか一方を適宜選択して出力する。信号出力回路70としては、例えば、先述したセレクト方式とも呼称される時分割駆動方式の回路構成を用いることができる。

10

20

30

40

50

【 0 1 3 3 】

書込み走査信号WSを伝送する走査線と、補正制御走査信号AZを伝送する走査線とを共通化していることで、画素アレイ部30には、行方向に沿って第1走査線31-1~31-m、第2走査線32-1~32-mが画素行ごとに配線されている。また、列方向に沿って信号線34-1~34-nが画素列ごとに配線されている。すなわち、第1実施形態では画素行ごとに3本の走査線31, 32, 33が配線されているのに対して、本実施形態では画素行ごとに2本の走査線31, 32が配線されている。

【 0 1 3 4 】

画素20の回路構成および構造については、第1実施形態の場合と何ら異なるところはない。すなわち、有機EL素子21を駆動する駆動回路は、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24, 25および第1, 第2容量素子26, 27を有する構成となっている。Pチャネル型の駆動トランジスタ22に対して、書込みトランジスタ23およびスイッチングトランジスタ24, 25がNチャネルトランジスタである点でも同じである。

10

【 0 1 3 5 】

ただし、書込み走査信号WSを伝送する走査線と、補正制御走査信号AZを伝送する走査線とを共通化していることで、図10から明らかなように、スイッチングトランジスタ25のゲート電極は第1走査線31に接続されている点で、第1実施形態の場合と相違している。すなわち、書込みトランジスタ23のゲート電極とスイッチングトランジスタ25のゲート電極とが第1走査線31に共通に接続されている。

20

【 0 1 3 6 】

〔 2 - 2 . 回路動作 〕

続いて、上記システム構成の第2実施形態に係る有機EL表示装置10Bの回路動作について、図11のタイミング波形図を基に図12および図13の動作説明図を用いて説明する。

【 0 1 3 7 】

なお、図11のタイミング波形図には、書込み走査信号WS、発光駆動信号DSの各波形、信号線34の電位(Vsig/Vofs)の変化、駆動トランジスタ22のソース電圧Vsおよびゲート電圧Vgの変化を示している。また、図12および図13の動作説明図では、図面の簡略化のために、書込みトランジスタ23およびスイッチングトランジスタ24, 25をスイッチのシンボルで図示している。

30

【 0 1 3 8 】

〔 前フレームの発光期間 〕

図11のタイミング波形図において、時刻t11以前は、前のフレームにおける有機EL素子21の発光期間となる。この前フレームの発光期間では、発光駆動信号DSがアクティブ状態にあることで、スイッチングトランジスタ24がオン状態にある。このとき、書込み走査信号WSが非アクティブ状態にあることで、書込みトランジスタ23およびスイッチングトランジスタ25が共にオフ状態にある。

【 0 1 3 9 】

駆動トランジスタ22は飽和領域で動作するように設計されている。したがって、図12(A)に示すように、駆動トランジスタ22のゲート-ソース間電圧Vgsに応じて先述した式(1)に与えられる値をとる駆動電流Idsが、電源供給線32から駆動トランジスタ22を通して有機EL素子21に供給される。よって、有機EL素子21が駆動電流Idsの電流値に応じた輝度で発光する。

40

【 0 1 4 0 】

〔 現フレームの非発光期間 〕

時刻t11になると、線順次走査の新しいフレーム(現フレーム)に入る。そして、発光駆動信号DSが非アクティブ状態になることで、図12(B)に示すように、スイッチングトランジスタ24がオフ状態になる。すると、電源電位Vccから駆動トランジスタ22を通して有機EL素子21に電流が供給されなくなる。これにより、有機EL素子2

50

1 が消光し、現フレームの非発光期間に入る。

【0141】

また、有機EL素子21に電流が供給されなくなることで、有機EL素子21のアノード電圧は、有機EL素子21の閾値電圧 V_{thel} とカソード電圧 V_{cath} との和である $V_{thel} + V_{cath}$ という電位に収束する。そして、駆動トランジスタ22のソース電圧 V_s も、有機EL素子21のアノード電圧と同一の値となる。このとき、書込みトランジスタ23およびスイッチングトランジスタ25はオフ状態のままである。

【0142】

時刻 t_{11} から一定時間経過後の時刻 t_{12} で信号線34に対して信号出力回路70から基準電位 V_{ofs} が供給される。この基準電位 V_{ofs} が供給される周期が1H期間となる。次いで、時刻 t_{13} で発光駆動信号DSがアクティブ状態になることで、図12(C)に示すように、スイッチングトランジスタ24がオン状態になる。スイッチングトランジスタ24がオンすることで、電源電位 V_{cc} から駆動トランジスタ22への電流の供給が許容されるために、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} に応じて式(1)で与えられる値の電流 I_{ds} が再び駆動トランジスタ22に流れることになる。

【0143】

(閾値補正準備)

次に、信号線34の電位が基準電位 V_{ofs} の状態にある時刻 t_{14} において、書込み走査信号WSがアクティブ状態になることで、書込みトランジスタ23およびスイッチングトランジスタ25が共にオン状態になる。スイッチングトランジスタ25がオンすることで、有機EL素子21のアノード電位が電源電位 V_{ss} になる。

【0144】

ここで、電源電位 V_{ss} は、先述したように、 $V_{ss} < V_{thel} + V_{cath}$ の条件を満足するように設定されている。したがって、有機EL素子21には逆バイアスがかかり、当該有機EL素子21が非発光状態となる。また、駆動トランジスタ22に流れる電流 I_{ds} は、スイッチングトランジスタ25を通して電源電位 V_{ss} に流れ込む。

【0145】

また、書込みトランジスタ23がオンすることで、信号線34の基準電位 V_{ofs} が書込みトランジスタ23を通して駆動トランジスタ22のゲート電極に書き込まれる。すなわち、駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} に初期化される。このとき、図12(D)に示すように、駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} 、ソース電圧 V_s が電源電位 V_{cc} 、ドレイン電位 V_d が電源電位 V_{ss} という値となる。

【0146】

ここで、閾値補正処理を正常に行うためには、駆動トランジスタ22のゲート-ソース間電圧 $|V_{ofs} - V_{cc}|$ は、当該駆動トランジスタ22の閾値電圧 $|V_{th}|$ よりも大きい必要がある。換言すれば、駆動トランジスタ22のゲート-ソース間電圧 $|V_{ofs} - V_{cc}|$ が閾値電圧 $|V_{th}|$ よりも大きくなるように、電源電位 V_{cc} に対して基準電位 V_{ofs} の値を設定しておく必要がある。

【0147】

(閾値補正)

駆動トランジスタ22のゲート電圧 V_g の基準電位 V_{ofs} への初期化後、時刻 t_{15} で発光駆動信号DSがアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ24がオフ状態になる。このとき、図13(A)に示すように、第1容量素子26 駆動トランジスタ22 スwitchングトランジスタ25 電源電位 V_{ss} の経路で電流が流れる。

【0148】

これにより、駆動トランジスタ22のゲート電圧 V_g の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けてソース電圧 V_s を変化させる閾値補正処理が行われる。この閾値補正処理が進むと

10

20

30

40

50

、やがて、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は第1容量素子26に保持される。

【0149】

この閾値補正処理は、時刻 t_{16} で書込み走査信号 WS がアクティブ状態から非アクティブ状態に遷移し、書込みトランジスタ23がオフ状態になることによって終了する。換言すれば、書込みトランジスタ23による基準電位 V_{ofs} の書込みにより、駆動トランジスタ22のゲート電位 V_g が基準電位 V_{ofs} に固定されている期間に亘って閾値補正処理が実行される。書込み走査信号 WS が非アクティブ状態に遷移することで、スイッチングトランジスタ25もオフ状態になる。

10

【0150】

閾値補正処理の終了後時刻 t_{17} で、信号出力回路から信号線24に対して基準電位 V_{ofs} に代えて、階調を反映した電圧である映像信号の信号電圧 V_{sig} が供給される。すなわち、信号線24の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。

【0151】

(信号書込み&移動度補正)

その後、時刻 t_{18} で書込み走査信号 WS が再び非アクティブ状態からアクティブ状態に遷移する。これにより、スイッチングトランジスタ25がオン状態になるために、有機EL素子21のアノード電位(駆動トランジスタ22のドレイン電位)が電源電位 V_{ss} になる。また同時に、書込みトランジスタ23がオン状態となることで、映像信号の信号電圧 V_{sig} が画素20内に書き込まれる。

20

【0152】

書込みトランジスタ23による信号電圧 V_{sig} の書込みにより、駆動トランジスタ22のゲート電圧 V_g は、基準電位 V_{ofs} から信号電圧 V_{sig} へと変化する。そして、この書き込まれた信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が、先述した閾値補正処理によって第1容量素子26に保持された閾値電圧 V_{th} に相当する電圧とキャンセルされる。

【0153】

駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} から信号電圧 V_{sig} へ変化することで、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、当該駆動トランジスタ22の閾値電圧 V_{th} よりも大きくなる。したがって、図13(B)に示すように、第1容量素子26 駆動トランジスタ22 スwitchングトランジスタ25 電源電位 V_{ss} の経路で電流が流れる。これにより、駆動トランジスタ22のソース電圧 V_s は、時間の経過とともに下降してゆく(図7参照)。

30

【0154】

このとき既に、閾値キャンセル処理が終了し、駆動トランジスタ22の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされているために、駆動トランジスタ22に流れる電流は当該駆動トランジスタ22の移動度 μ を反映したものとなる。そして、一定時間経過後に、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、移動度 μ の画素ごとのばらつきを補正した V_{gs0} という値になる。

40

【0155】

ここで、映像信号の信号電圧 V_{sig} の書込みゲインが1(理想値)であると仮定すると、駆動トランジスタ22のソース電圧 V_s が $V_{ofs} + |V_{th}| - V$ の電位まで下降することで、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{sig} + V_{ofs} + |V_{th}| - V$ となる。この駆動トランジスタ22のソース電圧 V_s の下降分 V は、負帰還の帰還量、換言すれば移動度補正の補正量である。

【0156】

映像信号の信号電圧 V_{sig} の書込み処理と並行して行われる移動度補正処理は、時刻 t_{18} から書込み走査信号 WS がアクティブ状態から非アクティブ状態に遷移する時刻 t

50

19までの期間に亘って実行される。時刻 t_{19} で書込み走査信号 WS が非アクティブ状態に遷移することで、図 13 (C) に示すように、書込みトランジスタ 23 およびスイッチングトランジスタ 25 が共にオフ状態になる。

【0157】

[現フレームの発光期間]

時刻 t_{19} から一定時間が経過した時刻 t_{20} で発光駆動信号 DS が再度非アクティブ状態からアクティブ状態に遷移することで、スイッチングトランジスタ 24 がオンする。スイッチングトランジスタ 24 がオン状態になることで、電源電位 V_{cc} から駆動トランジスタ 22 の電流の供給が許容される。

【0158】

電源電位 V_{cc} からの電流の供給が許容されることで、駆動トランジスタ 22 は、図 13 (D) に示すように、そのゲート - ソース間電圧 V_{gs0} に応じた電流 I_{ds} を有機 EL 素子 21 に供給する。これにより、有機 EL 素子 21 は発光し、現フレームの発光期間に入る。

【0159】

上述した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み (信号書込み) および移動度補正の各処理動作は、1 水平走査期間 (1 H) において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 t_{18} - t_{19} の期間において並行して実行される。

【0160】

なお、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではなく、先述した分割 V_{th} 補正を行う駆動法を採ることも可能である。

【0161】

以上説明したように、第 2 実施形態に係る有機 EL 表示装置 10B によれば、閾値補正および移動度補正の各処理機能を持つことで、第 1 実施形態に係る有機 EL 表示装置 10A の場合と同様の作用効果を得ることができる。すなわち、駆動トランジスタ 22 が P チャネルトランジスタであっても、当該駆動トランジスタ 22 の閾値電圧 V_{th} および移動度 μ の画素ごとのばらつきを補正することができるために、ムラやスジといった輝度ばらつきのない均一な画質を得ることができる。

【0162】

加えて、第 2 実施形態に係る有機 EL 表示装置 10B では、書込み走査信号 WS を伝送する走査線と補正制御走査信号 AZ を伝送する走査線とを共通化したことで、走査駆動系の走査回路を 1 つ削減できるために、システム全体の回路構成を簡略化できる。さらに、表示パネル 80 内において画素行ごとに配線される走査線の数を 1 本削減できる。走査線の数が減ることで、走査線相互間のショート等の不具合の発生率を低減できるために、表示パネル 80 の高歩留まり化を図ることができる。

【0163】

なお、スイッチングトランジスタ 25 が書込みトランジスタ 23 と同期してオン / オフ動作を行うことで、スイッチングトランジスタ 24 がオンする閾値補正期間の前で有機 EL 素子 21 に電流が流れ、当該有機 EL 素子 21 が発光することになる。しかし、有機 EL 素子 21 が発光するのは時刻 t_{13} - t_{14} の期間であり、この期間 t_{13} - t_{14} は 1 H 期間に比べて極めて短い期間であることから視認上問題になることはない。

【0164】

閾値補正処理時および移動度補正処理時には、書込み走査信号 WS によって制御されるスイッチングトランジスタ 25 の作用により、有機 EL 素子 21 が発光しないようにすることができるために、コントラストの高い表示パネル 80 を得ることができる。

【0165】

< 3 . 変形例 >

[3 - 1 . 変形例 1]

10

20

30

40

50

第1, 第2実施形態では、Pチャネルの駆動トランジスタ22に対して、書込みトランジスタ23およびスイッチングトランジスタ24, 25としてNチャネルのトランジスタを用いるとしたが、これらの導電型の組み合わせは任意である。

【0166】

図14は、変形例1に係る画素の構成例を示す回路図であり、図中、図2および図10と同等部分には同一符号を付して示している。

【0167】

有機EL素子21を駆動する駆動回路が、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24, 25および第1, 第2容量素子26, 27によって構成されている点では、第1, 第2実施形態に係る画素20と同じである。ただし、本変形例1に係る画素20Aは、書込みトランジスタ23およびスイッチングトランジスタ24, 25として、駆動トランジスタ22と同じ導電型、即ちPチャネルのトランジスタを用いている。

【0168】

このように、画素20Aの全てのトランジスタ22~25をPチャネルトランジスタで構成することで、Pチャネル、Nチャネル混在の場合に比べて、トランジスタを作成するプロセスを削減できるために、表示装置の低コスト化を図ることができる。

[3-2. 変形例2]

第1, 第2実施形態では、閾値補正処理に先立って駆動トランジスタ22のゲート電位Vgを初期化する基準電位Vofsを、信号線34を經由して書込みトランジスタ23によって書き込む構成を採ったが、これに限られるものではない。

【0169】

図15は、変形例2に係る画素の構成例を示す回路図であり、図中、図14と同等部分には同一符号を付して示している。

【0170】

本変形例2に係る画素20Bは、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24, 25および第1, 第2容量素子26, 27に加えて、スイッチングトランジスタ28を有する構成となっている。

【0171】

スイッチングトランジスタ28は、基準電位Vofsと駆動トランジスタ22のゲート電極(書込みトランジスタ23のドレイン電極)との間に接続されている。このスイッチングトランジスタ28は、駆動トランジスタ22のゲート電位Vgの初期化時に、第4走査線36を介して供給される制御走査信号に応答してオン状態になることで、基準電位Vofsを駆動トランジスタ22のゲート電極に書き込む。

【0172】

上記画素構成の場合にも、トランジスタが1つ増え、それに付随して走査線が1本、走査回路が1個それぞれ増えるものの、第1, 第2実施形態の場合と同様に、閾値補正および移動度補正の各処理機能を持つことによる作用効果を得ることができる。

【0173】

ここで、書込みトランジスタ23およびスイッチングトランジスタ24, 25, 28としてPチャネルトランジスタを用いるとしたが、全てNチャネルトランジスタによって構成することも可能であり、またそれらの導電型の組み合わせは任意である。

【0174】

ただし、書込みトランジスタ23およびスイッチングトランジスタ24, 25, 28の全てを、駆動トランジスタ22と同じ導電型のPチャネルトランジスタで構成した方が、トランジスタを作成するプロセスを削減できるために、表示装置の低コスト化を図る上で有利である。

【0175】

なお、第1, 第2実施形態およびその変形例では、画素の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの

10

20

30

40

50

適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザ素子等、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0176】

< 4 . 適用例 >

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【0177】

本発明による表示装置によれば、Pチャネルの駆動トランジスタからなる画素構成であっても、当該駆動トランジスタの閾値補正および移動度補正の各処理を行うことによってムラやスジといった輝度ばらつきのない均一な画素を得ることができる。したがって、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることで、当該電子機器の表示装置の表示品質の向上を図ることができる。

【0178】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。このモジュール形状のものとしては、例えば、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、さらには、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

【0179】

以下に、本発明が適用される電子機器の具体例について説明する。一例として、図16～図20に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話機等の携帯端末装置、ビデオカメラなどの表示装置に本発明を適用することが可能である。

【0180】

図16は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含んでいる。そして、映像表示画面部101として本発明による表示装置を用いることにより、本適用例に係るテレビジョンセットが作製される。

【0181】

図17は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含んでいる。そして、表示部112として本発明による表示装置を用いることにより、本適用例に係るデジタルカメラが作製される。

【0182】

図18は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するときに操作されるキーボード122、画像を表示する表示部123等を含んでいる。そして、表示部123として本発明による表示装置を用いることにより、本適用例に係るノート型パーソナルコンピュータが作製される。

【0183】

図19は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時のスタート/ストップスイッチ133、表示部134等を含んでいる。そして、表示部134として本発明による表示装置を用いることにより、本適用例に係るビデオカメラが作製される。

10

20

30

40

50

【 0 1 8 4 】

図 20 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【 0 1 8 5 】

本適用例に係る携帯電話機は、上側筐体 141、下側筐体 142、連結部(ここではヒンジ部) 143、ディスプレイ 144、サブディスプレイ 145、ピクチャーライト 146、カメラ 147 等を含んでいる。そして、ディスプレイ 144 やサブディスプレイ 145 として本発明による表示装置を用いることにより、本適用例に係る携帯電話機が作製される。

【図面の簡単な説明】

【 0 1 8 6 】

【図 1】本発明の第 1 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【図 2】P チャンネルの駆動トランジスタを用いた画素の構成例を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】第 1 実施形態に係る有機 EL 表示装置の回路動作の説明に供するタイミング波形図である。

【図 5】第 1 実施形態に係る有機 EL 表示装置の回路動作の説明に供する動作説明図(その 1)である。

【図 6】第 1 実施形態に係る有機 EL 表示装置の回路動作の説明に供する動作説明図(その 2)である。

【図 7】移動度補正処理時の駆動トランジスタのソース電圧 V_s の変化を示す図である。

【図 8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図 9】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】本発明の第 2 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【図 11】第 2 実施形態に係る有機 EL 表示装置の回路動作の説明に供するタイミング波形図である。

【図 12】第 2 実施形態に係る有機 EL 表示装置の回路動作の説明に供する動作説明図(その 1)である。

【図 13】第 2 実施形態に係る有機 EL 表示装置の回路動作の説明に供する動作説明図(その 2)である。

【図 14】変形例 1 に係る画素の構成例を示す回路図である。

【図 15】変形例 2 に係る画素の構成例を示す回路図である。

【図 16】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 17】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 18】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 19】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 20】本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【図 21】2 Tr の画素回路の回路構成を示す回路図である。

【図 22】有機 EL 素子の電流 - 電圧特性の経時変化を示す特性図である。

【符号の説明】

【 0 1 8 7 】

10

20

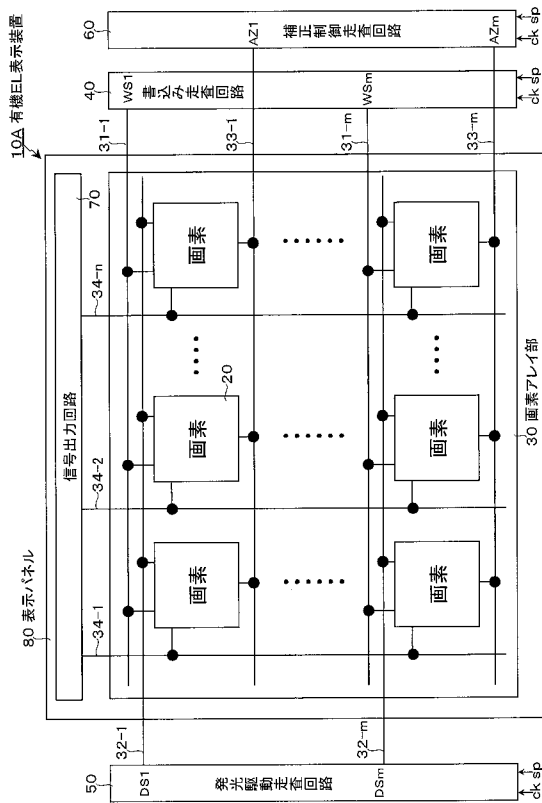
30

40

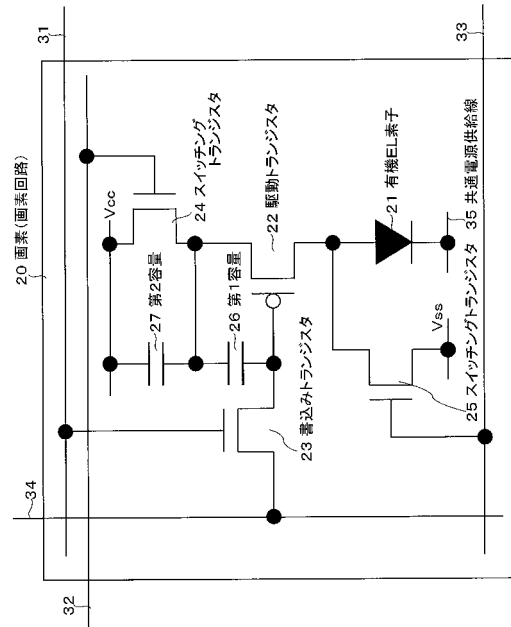
50

10A, 10B...有機EL表示装置、20, 20A, 20B...画素(画素回路)、21...有機EL素子、22...駆動トランジスタ、23...書き込みトランジスタ、24, 25, 28...スイッチングトランジスタ、26...第1容量素子、27...第2容量素子、30...画素アレイ部、31(31-1~31-m)...第1走査線、32(32-1~32-m)...第2走査線、33(33-1~33-m)...第3走査線、34(34-1~34-n)...信号線、35...共通電源供給線、36...第4走査線、40...書き込み走査回路、50...発光駆動走査回路、60...補正制御走査回路、67...信号出力回路、80...表示パネル、WS(WS1~WSm)...書き込み走査信号、DS(DS1~DSm)...発光駆動信号、AZ(AZ1~AZm)...補正制御信号

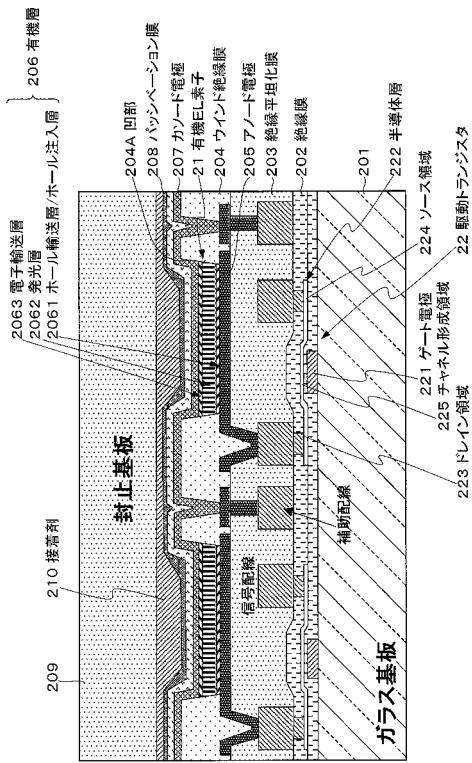
【図1】



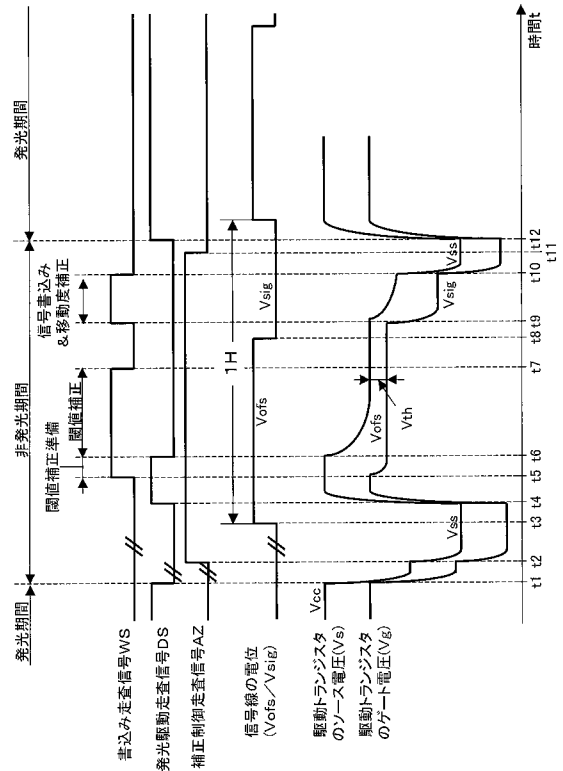
【図2】



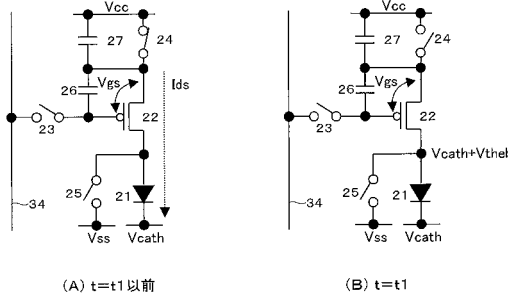
【図3】



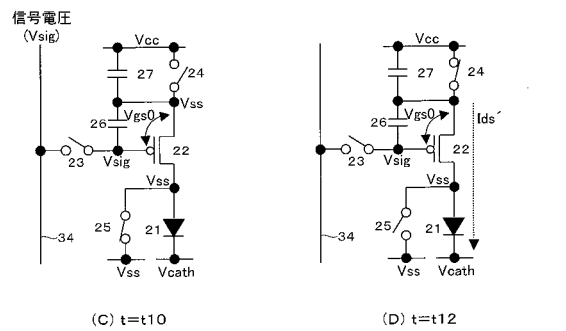
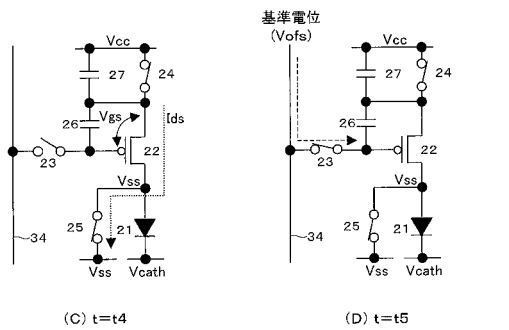
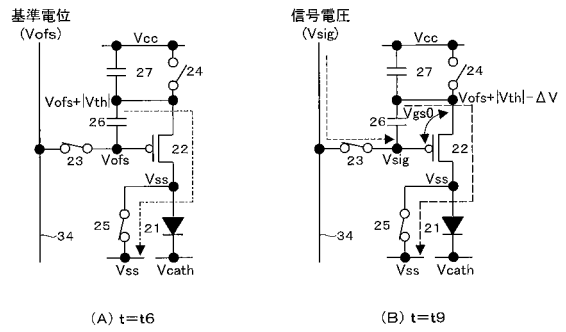
【図4】



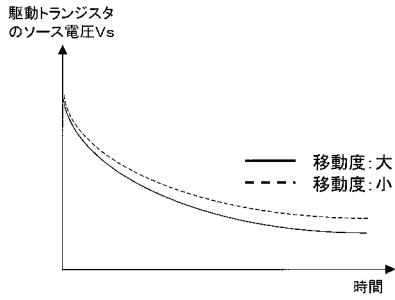
【図5】



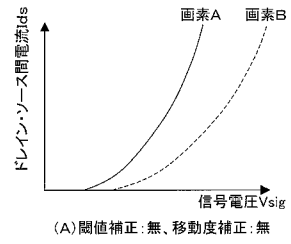
【図6】



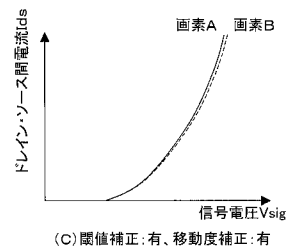
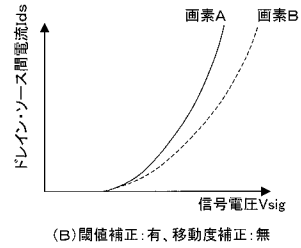
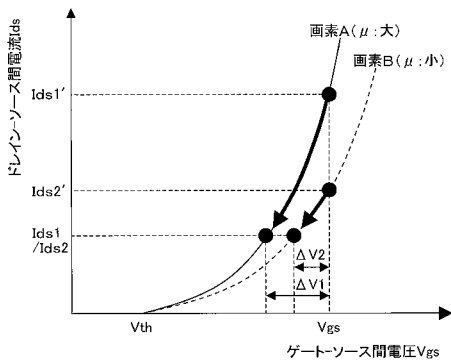
【図7】



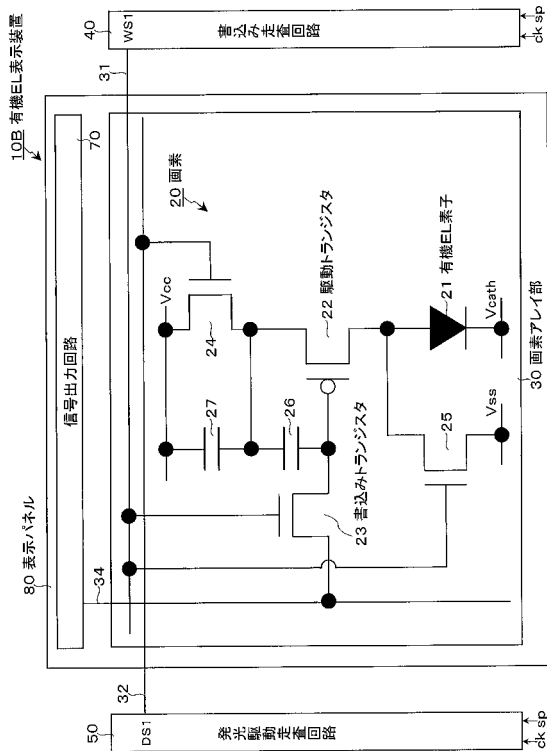
【図9】



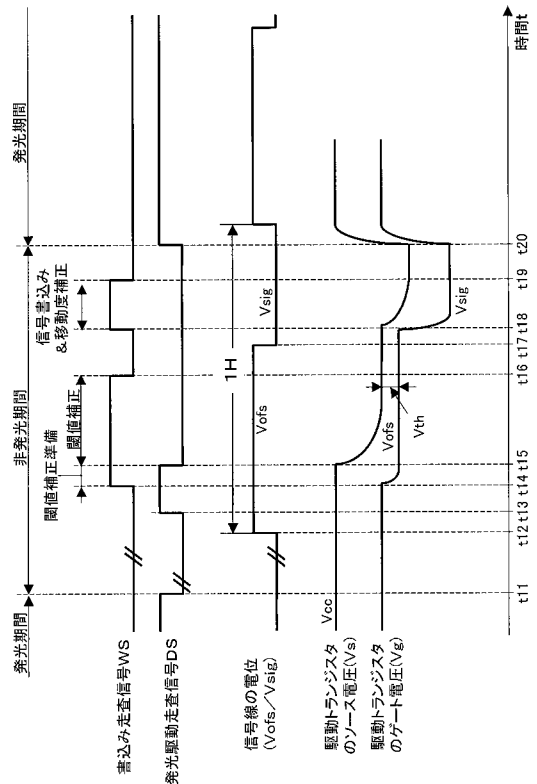
【図8】



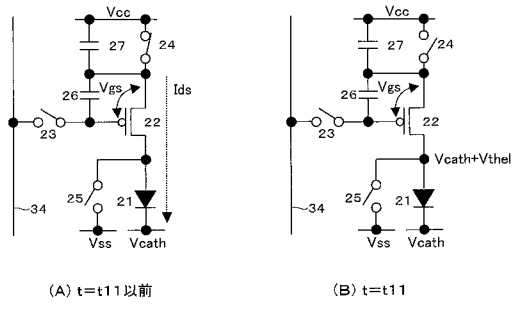
【図10】



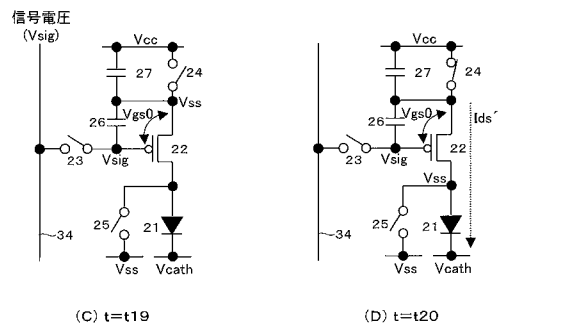
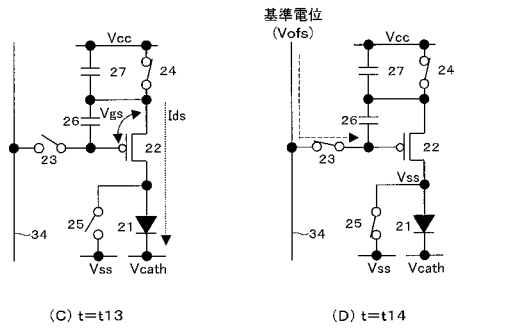
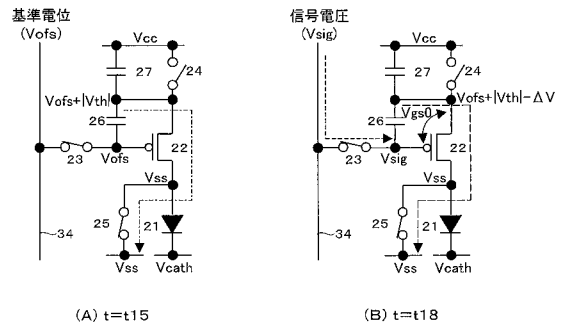
【図11】



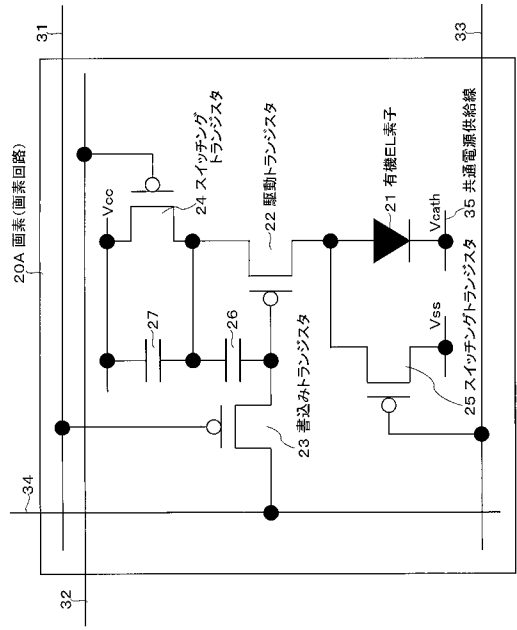
【図 1 2】



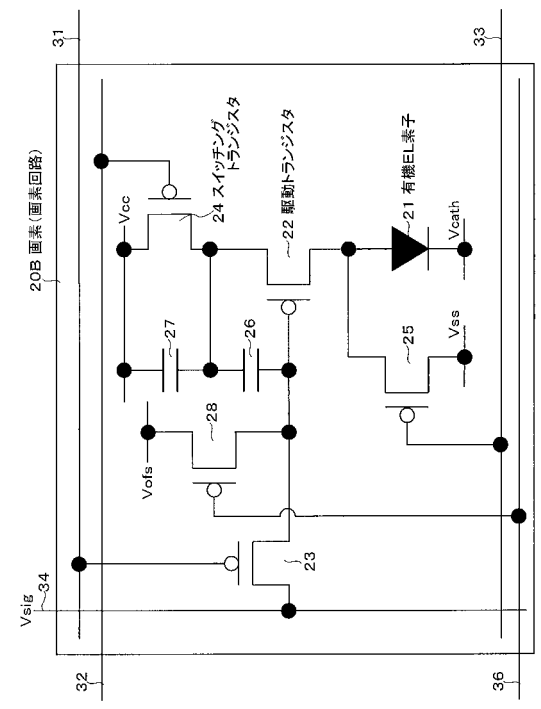
【図 1 3】



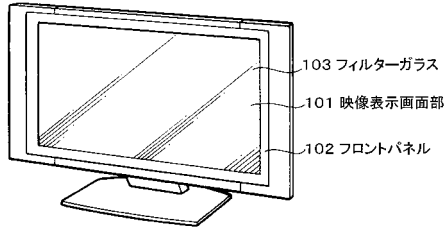
【図 1 4】



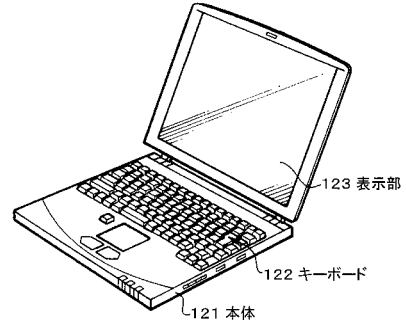
【図 1 5】



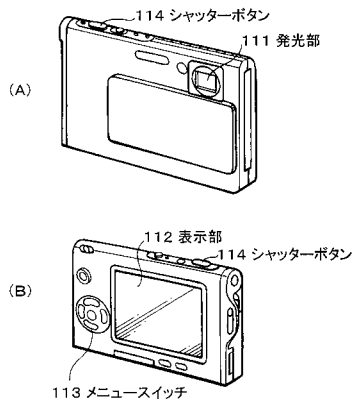
【図16】



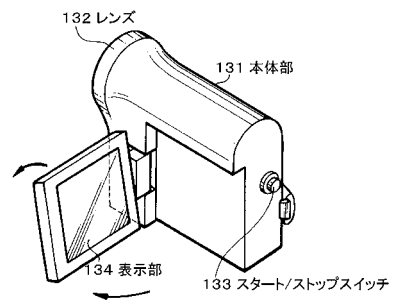
【図18】



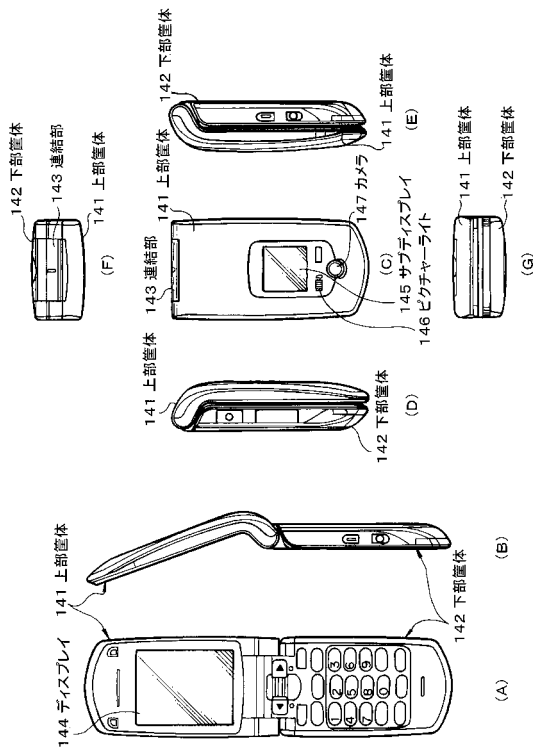
【図17】



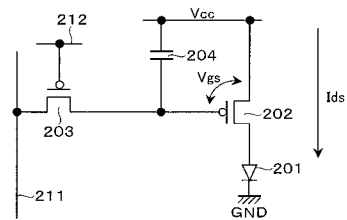
【図19】



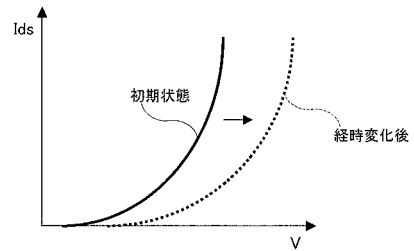
【図20】



【図21】



【図22】



フロントページの続き

- (72)発明者 内野 勝秀
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 山下 淳一
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 鳥居 祐樹

- (56)参考文献 特開2008-287141(JP,A)
特開2002-351401(JP,A)
特開2009-301005(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G	3/00 - 3/08
G09G	3/12 - 3/16
G09G	3/19 - 3/26
G09G	3/30 - 3/34
G09G	3/38

专利名称(译)	显示设备和电子设备		
公开(公告)号	JP5287210B2	公开(公告)日	2013-09-11
申请号	JP2008320598	申请日	2008-12-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 山下淳一		
发明人	山本 哲郎 内野 勝秀 山下 淳一		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.642.A G09G3/20.642.C G09G3/20.641.D G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB24 5C380/AB31 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA12 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB23 5C380/BE03 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB18 5C380/CC03 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CC64 5C380/CD024 5C380/CD025 5C380/CF07 5C380/CF53 5C380/DA06 5C380/DA35 5C380/DA47		
代理人(译)	山本隆久 吉井正明 森浩一 船桥 国则		
其他公开文献	JP2010145579A		
外部链接	Espacenet		

摘要(译)

在其中驱动晶体管由P沟道晶体管形成的像素配置中，抑制了由于驱动晶体管的特性变化引起的图像质量缺陷的发生。开关晶体管连接在驱动晶体管和电源电位Vcc之间，并且驱动晶体管的栅极 - 源极路径连接在驱动晶体管的栅极和源极之间。通过在第一电容元件26和电源电位Vcc之间连接第二电容元件27，校正每个像素的驱动晶体管22的阈值电压Vth的变化并且，用于校正每个像素的驱动晶体管22的迁移率 μ 的偏差的迁移率校正处理。 .The

