

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-90893

(P2017-90893A)

(43) 公開日 平成29年5月25日 (2017.5.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 642A	5C080
H05B 33/10 (2006.01)	G09G 3/20 641P	5C380
H01L 51/50 (2006.01)	G09G 3/20 641H	
	G09G 3/20 641D	
審査請求 未請求 請求項の数 16 O L (全 23 頁) 最終頁に続く		

(21) 出願番号	特願2016-174069 (P2016-174069)	(71) 出願人	514188173
(22) 出願日	平成28年9月6日 (2016.9.6)		株式会社 J O L E D
(31) 優先権主張番号	特願2015-221341 (P2015-221341)		東京都千代田区神田錦町三丁目23番地
(32) 優先日	平成27年11月11日 (2015.11.11)	(71) 出願人	502356528
(33) 優先権主張国	日本国 (JP)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	100189430
			弁理士 吉川 修一
		(74) 代理人	100190805
			弁理士 傍島 正朗
		(72) 発明者	土田 臣弥
			東京都千代田区神田錦町三丁目23番地
			株式会社 J O L E D 内
		F ターム (参考)	3K107 AA01 BB01 CC33 CC45 EE03
			GG28 HH04
			最終頁に続く

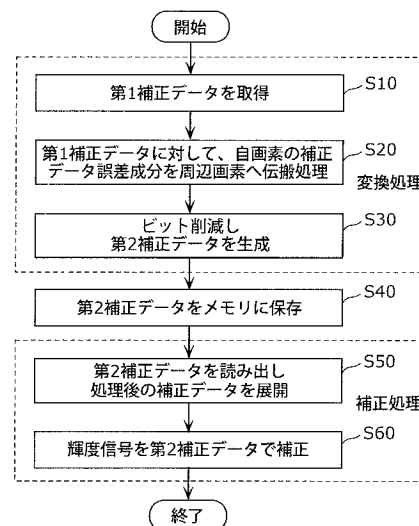
(54) 【発明の名称】 表示装置、表示装置の補正方法、表示装置の製造方法、および表示装置の表示方法

(57) 【要約】

【課題】補正の精度を確保しつつ補正データ容量および転送レートが低減された表示装置の補正方法を提供する。

【解決手段】輝度信号に応じて発光する有機 E L 素子 401 を有する画素 400 がマトリクス状に配置された表示装置 1 の補正方法であって、画素 400 に対応した複数の補正データ成分で構成され、輝度信号を補正するための第 1 補正データを予め取得する取得ステップ (S10) と、第 1 補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し (S20)、当該再構成された各画素の補正データ成分をビット削減することにより第 2 補正データへと変換する (S30) 変換ステップと、第 2 補正データを用いて輝度信号を補正する補正ステップ (S60) とを含む。

【選択図】 図 6



【特許請求の範囲】**【請求項 1】**

輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の輝度ムラを補正する表示装置の補正方法であって、

前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第 1 補正データを予め取得する取得ステップと、

前記第 1 補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第 2 補正データへと変換する変換ステップと、

前記第 2 補正データを用いて、前記輝度信号を補正する補正ステップとを含む表示装置の補正方法。

10

【請求項 2】

さらに、

前記変換ステップの後、前記第 2 補正データを、前記表示装置が有するメモリに予め保存する保存ステップを含み、

前記補正ステップでは、前記メモリに保存された前記第 2 補正データを読み出し、当該第 2 補正データを用いて、前記輝度信号を補正する

請求項 1 に記載の表示装置の補正方法。

【請求項 3】

前記変換ステップでは、前記第 1 補正データを構成する前記複数の補正データ成分を誤差拡散させ、当該誤差拡散した前記複数の補正データ成分をビット削減して第 2 補正データへと変換する

20

請求項 1 または 2 に記載の表示装置の補正方法。

【請求項 4】

前記変換ステップでは、前記第 1 補正データを構成する前記複数の補正データ成分を、予め算出された閾値データに基づいて周辺画素へ伝搬させ、

前記補正ステップでは、前記第 2 補正データを構成する複数の補正データ成分のそれぞれを、前記閾値データおよび前記第 1 補正データが量子化された離散値の少なくとも一方を用いて、前記第 2 補正データよりも高ビットのデータへと展開し、当該展開された前記第 2 補正データを用いて前記輝度信号を補正する

30

請求項 3 に記載の表示装置の補正方法。

【請求項 5】

前記変換ステップでは、前記第 1 補正データについて各画素に対応した補正データ成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を 2 値化して前記第 2 補正データへと変換する

請求項 1 ~ 4 のいずれか 1 項に記載の表示装置の補正方法。

【請求項 6】

輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の製造方法であって、

複数の前記画素が配置された表示パネルを形成する表示パネル形成ステップと、

40

前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第 1 補正データを予め取得する取得ステップと、

前記第 1 補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第 2 補正データへと変換する変換ステップと、

前記変換ステップの後、前記第 2 補正データを、前記表示装置が有するメモリに保存する保存ステップを含む

表示装置の製造方法。

【請求項 7】

前記変換ステップでは、前記第 1 補正データを構成する前記複数の補正データ成分を誤

50

差拡散させ、当該誤差拡散した前記複数の補正データ成分をビット削減して第2補正データへと変換する

請求項6に記載の表示装置の製造方法。

【請求項8】

前記変換ステップでは、前記第1補正データについて各画素に対応した補正データ成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を2値化して前記第2補正データへと変換する

請求項6または7に記載の表示装置の製造方法。

【請求項9】

輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の表示方法であって、

前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを予め取得する取得ステップと、および、前記第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換ステップ、により取得された前記第2補正データを用いて、前記輝度信号を補正する補正ステップと、

前記補正ステップで補正された前記輝度信号を前記画素に供給し、当該輝度信号に応じて前記発光素子を発光させることにより前記表示装置を表示する表示ステップを含む

表示装置の表示方法。

【請求項10】

前記変換ステップでは、前記第1補正データを構成する前記複数の補正データ成分を誤差拡散させ、当該誤差拡散した前記複数の補正データ成分をビット削減して第2補正データへと変換する

請求項9に記載の表示装置の表示方法。

【請求項11】

前記変換ステップでは、前記第1補正データを構成する前記複数の補正データ成分を、予め算出された閾値データに基づいて周辺画素へ伝搬させ、

前記補正ステップでは、前記第2補正データを構成する複数の補正データ成分のそれぞれを、前記閾値データおよび前記第1補正データが量子化された離散値の少なくとも一方を用いて、前記第2補正データよりも高ビットのデータへと展開し、当該展開された前記第2補正データを用いて前記輝度信号を補正する

請求項10に記載の表示装置の表示方法。

【請求項12】

前記変換ステップでは、前記第1補正データについて各画素に対応した補正データ成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を2値化して前記第2補正データへと変換する

請求項9～11のいずれか1項に記載の表示装置の表示方法。

【請求項13】

輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置であって、

前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを、各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換部と、

前記第2補正データを用いて、前記輝度信号を補正する補正部とを備える

表示装置。

【請求項14】

さらに、

前記第2補正データを保存するメモリを備え、

10

20

30

40

50

前記補正部は、前記メモリに保存された前記第 2 補正データを読み出し、当該第 2 補正データを用いて、前記輝度信号を補正する

請求項 13 に記載の表示装置。

【請求項 15】

前記変換部は、前記第 1 補正データを誤差拡散させ、当該誤差拡散した各画素の補正データ成分をビット削減する

請求項 13 または 14 に記載の表示装置。

【請求項 16】

前記変換部は、前記第 1 補正データについて、各画素に対応した補正データ成分を量子化する際に発生する誤差成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を 2 値化する

請求項 13 ~ 15 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置、表示装置の補正方法、表示装置の製造方法、および表示装置の表示方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた表示装置として、有機 EL ディスプレイが知られている。この有機 EL ディスプレイは、視野角特性が良好で、消費電力が少ないという利点を有するため、注目されている。

【0003】

有機 EL ディスプレイでは、通常、画素を構成する有機 EL 素子がマトリクス状に配置される。特に、アクティブマトリクス型の有機 EL ディスプレイでは、次の走査（選択）まで有機 EL 素子を発光させることが可能であるため、デューティ比が上がってもディスプレイの輝度減少を招くようなことはない。従って、低電圧で駆動できるので、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機 EL ディスプレイでは、駆動トランジスタや有機 EL 素子の特性のばらつきに起因して、同じ輝度信号を与えても、各画素において有機 EL 素子の輝度が異なり、いわゆる輝度ムラが発生するという欠点がある。

【0004】

従来有機 EL ディスプレイにおける輝度ムラの補正方法としては、予めメモリに格納された補正データを用いて輝度信号を補正することで画素ごとの特性の不均一を補償する方法が提案されている。

【0005】

例えば、特許文献 1 には、有機 EL 素子と駆動トランジスタとを含む複数の画素を有する表示パネルにおいて、代表電流 - 電圧特性、各分割領域の輝度 - 電流特性、および各画素の輝度 - 電圧特性を求め、これらより求められた各画素の電流 - 電圧特性が代表電流 - 電圧特性となるような補正データを各画素について求める有機 EL 表示装置の製造方法が開示されている。これによれば、高精度な補正データが取得されるので、表示パネル面内の輝度不均一性を改善し寿命による輝度劣化のばらつきを抑制できる。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】国際公開第 2011/118124 号

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、特許文献 1 に開示された有機 EL 表示装置では、予め算出された画素ご

10

20

30

40

50

との補正データ（ゲインおよびオフセット）は、制御回路のメモリに格納される。このため、高精度な補正データを確保しつつ表示パネルの解像度を上げていくと、補正データ量が膨大化し、また、輝度信号などのデータ転送レートが圧迫化されるという課題が発生する。特に、小型高精細化が要求されるタブレット端末などでは、上記課題が深刻となる。

【 0 0 0 8 】

本発明は、上記の課題に鑑みてなされたものであり、補正の精度を確保しつつ補正データ容量および転送レートが低減された表示装置、表示装置の補正方法、表示装置の製造方法、および表示装置の表示方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

10

上記の課題を解決するために、本発明の一態様に係る表示装置の補正方法は、輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の輝度ムラを補正する表示装置の補正方法であって、前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを予め取得する取得ステップと、前記第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換ステップと、前記第2補正データを用いて、前記輝度信号を補正する補正ステップとを含むことを特徴とする。

【 0 0 1 0 】

20

また、本発明の一態様に係る表示装置の製造方法は、輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の製造方法であって、複数の前記画素が配置された表示パネルを形成する表示パネル形成ステップと、前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを予め取得する取得ステップと、前記第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換ステップと、前記変換ステップの後、前記第2補正データを、前記表示装置が有するメモリに保存する保存ステップを含むことを特徴とする。

【 0 0 1 1 】

30

また、本発明の一態様に係る表示装置の表示方法は、輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置の表示方法であって、前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを予め取得する取得ステップと、および、前記第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換ステップ、により取得された前記第2補正データを用いて、前記輝度信号を補正する補正ステップと、前記補正ステップで補正された前記輝度信号を前記画素に供給し、当該輝度信号に応じて前記発光素子を発光させることにより前記表示装置を表示する表示ステップを含むことを特徴とする。

【 0 0 1 2 】

40

また、本発明の一態様に係る表示装置は、輝度信号に応じて発光する発光素子を有する画素がマトリクス状に配置された表示装置であって、前記画素に対応した複数の補正データ成分で構成され、前記輝度信号を補正するための第1補正データを、各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する変換部と、前記第2補正データを用いて、前記輝度信号を補正する補正部とを備えることを特徴とする。

【発明の効果】

【 0 0 1 3 】

50

本発明に係る表示装置、表示装置の補正方法、表示装置の製造方法、または表示装置の

表示方法によれば、補正データ成分の誤差成分を周辺画素へ伝搬させてビット削減された補正データを用いて輝度信号が補正されるので、補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

【図面の簡単な説明】

【 0 0 1 4 】

【図 1】実施の形態 1 に係る表示装置の構成を示すブロック図である。

【図 2】実施の形態 1 に係る画素の回路構成の一例および周辺回路との接続を示す図である。

【図 3】実施の形態 1 に係る表示装置が備える制御部の構成を示すブロック図である。

【図 4】従来の表示装置が備える制御部の構成を示すブロック図である。

【図 5】実施の形態 1 に係る表示装置と従来の表示装置との補正処理およびその結果を比較する図である。

【図 6】実施の形態 1 に係る表示装置の補正方法を説明する動作フローチャートである。

【図 7】第 1 補正データを取得するための測定システムのブロック図である。

【図 8】製造工程において第 2 補正データを取得する情報処理装置の構成を示すブロック図である。

【図 9】実施の形態 2 に係る表示装置の製造方法を説明する動作フローチャートである。

【図 10】第 2 補正データを用いて表示装置を表示する制御部の構成を示すブロック図である。

【図 11】実施の形態 3 に係る表示装置の表示方法を説明する動作フローチャートである。

【図 12】実施の形態 1 ~ 3 のいずれかに係る表示装置を内蔵したタブレット端末の外観図である。

【発明を実施するための形態】

【 0 0 1 5 】

以下、表示装置およびその補正方法の実施の形態について、図面を用いて説明する。なお、以下に説明する実施の形態は、いずれも本開示における好ましい一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、材料、構成要素、構成要素の配置位置および接続形態、工程、並びに、工程の順序などは、一例であって本発明を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本発明における最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

【 0 0 1 6 】

なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

【 0 0 1 7 】

(実施の形態 1)

[1 . 1 表示装置の構成]

図 1 は、実施の形態 1 に係る表示装置 1 の構成を示すブロック図である。同図における表示装置 1 は、制御部 10 と、データ線駆動回路 20 と、走査線駆動回路 30 と、表示部 40 とを備える。制御部 10 はメモリ 11 を有する。なお、メモリ 11 は、表示装置 1 内であって制御部 10 の外部に配置されていてもよい。

【 0 0 1 8 】

制御部 10 は、メモリ 11、データ線駆動回路 20 および走査線駆動回路 30 の制御を行う。メモリ 11 には、例えば、表示装置 1 の製造工程の完了時において、処理後の補正データ（後述する第 2 補正データ）が保存される。

【 0 0 1 9 】

制御部 10 は、表示動作時には、メモリ 11 に書き込まれた第 2 補正データを読み出し、外部から入力された映像信号（輝度信号）を、第 2 補正データに基づいて補正して、デ

10

20

30

40

50

ータ線駆動回路 20 へと出力する。

【0020】

また、制御部 10 は、例えば、製造工程において処理前の補正データ（後述する第 1 補正データ）を生成する場合には、例えば、外部の情報処理装置と通信することにより、当該情報処理装置の指示に従ってデータ線駆動回路 20 および走査線駆動回路 30 を駆動する。

【0021】

また、制御部 10 は、例えば、製造工程において処理前の補正データ（第 1 補正データ）を変換処理し、処理後の補正データ（第 2 補正データ）を生成し、当該処理後の補正データをメモリ 11 に格納する。

10

【0022】

表示部 40 は、マトリクス状に配置された複数の画素 400 を備え、外部から表示装置 1 へ入力された映像信号（輝度信号）に基づいて画像を表示する。

【0023】

図 2 は、実施の形態 1 に係る画素 400 の回路構成の一例および周辺回路との接続を示す図である。同図における画素 400 は、走査線 412 と、データ線 411 と、電源線 421 と、選択トランジスタ 403 と、駆動トランジスタ 402 と、有機 EL 素子 401 と、保持容量素子 404 と、共通電極 422 とを備える。また、周辺回路は、データ線駆動回路 20 と、走査線駆動回路 30 とを備える。

20

【0024】

走査線駆動回路 30 は、走査線 412 に接続されており、画素 400 の選択トランジスタ 403 の導通および非導通を制御する。

【0025】

データ線駆動回路 20 は、データ線 411 に接続されており、第 2 補正データを用いて補正された輝度信号であるデータ電圧を出力して、駆動トランジスタ 402 に流れる信号電流を決定する機能を有する。

【0026】

選択トランジスタ 403 は、ゲート端子が走査線 412 に接続されており、データ線 411 のデータ電圧を駆動トランジスタ 402 のゲート端子に供給するタイミングを制御する。

30

【0027】

駆動トランジスタ 402 は、ゲート端子が選択トランジスタ 403 を介してデータ線 411 に接続され、ソース端子が有機 EL 素子 401 のアノード端子に接続され、ドレイン端子が電源線 421 に接続されている。これにより、駆動トランジスタ 402 は、ゲート端子に供給されたデータ電圧を、当該データ電圧に対応した信号電流に変換し、変換された信号電流を有機 EL 素子 401 に供給する。

【0028】

有機 EL 素子 401 は、発光素子として機能し、有機 EL 素子 401 のカソード端子は、共通電極 422 に接続されている。

【0029】

40

保持容量素子 404 は、電源線 421 と駆動トランジスタ 402 のゲート端子との間に接続されている。保持容量素子 404 は、例えば、選択トランジスタ 403 がオフ状態となった後も、直前のゲート電圧を維持し、継続して駆動トランジスタ 402 から有機 EL 素子 401 へ駆動電流を供給させることが可能である。

【0030】

なお、図 1 および図 2 には記載されていないが、電源線 421 は電源に接続されている。また、共通電極 422 も電源に接続されている。

【0031】

データ線駆動回路 20 から供給されたデータ電圧は、選択トランジスタ 403 を介して駆動トランジスタ 402 のゲート端子へと印加される。駆動トランジスタ 402 は、その

50

データ電圧に応じた電流を、ソース - ドレイン端子間に流す。この電流が、有機 E L 素子 4 0 1 へと流れることにより、その電流に応じた発光輝度で、有機 E L 素子 4 0 1 が発光する。

【 0 0 3 2 】

なお、図 2 に示された画素 4 0 0 の回路構成において、各回路素子を接続する経路の間に別の回路素子および配線などが挿入されていてもよい。

【 0 0 3 3 】

[1 . 2 制御部の構成]

図 3 は、実施の形態 1 に係る表示装置 1 が備える制御部 1 0 の構成を示すブロック図である。同図に示された制御部 1 0 は、メモリ 1 1 と、変換部 1 2 と、補正部 1 3 とを備える。

10

【 0 0 3 4 】

変換部 1 2 は、画素ごとの補正データ成分を有する処理前の補正データ（第 1 補正データ）について、各画素に対応した補正データ成分を量子化する際に発生する誤差成分を当該各画素の周辺画素へ伝搬させて再構成し、当該再構成された各画素の補正データ成分をビット削減した第 2 補正データへと変換する。

【 0 0 3 5 】

補正部 1 3 は、上記第 2 補正データを用いて、輝度信号を補正する。輝度信号とは、画素の有する発光素子を発光させるために、当該画素に印加される電気信号である。より具体的には、本実施の形態では、輝度信号とは、画素 4 0 0 が有する有機 E L 素子 4 0 1 を発光させるために、データ線駆動回路 2 0 から駆動トランジスタ 4 0 2 のゲートに印加されるデータ電圧のことである。

20

【 0 0 3 6 】

ここで、処理前の補正データ（第 1 補正データ）について説明する。第 1 補正データとは、例えば、外部から表示装置 1 に送信される映像信号に基づいて表示部 4 0 の各画素 4 0 0 が発光する際の輝度ムラを低減させるためのデータである。より具体的には、補正データは、例えば、画素 4 0 0 に対応させてゲイン補正值およびオフセット補正值という 2 つの補正パラメータで構成されている。なお、上記補正データは、画素 4 0 0 に対応していなくてもよく、複数の隣接画素の集合体である画素グループごとに対応していてもよい。

30

【 0 0 3 7 】

図 4 は、従来の表示装置が備える制御部 5 0 0 の構成を示すブロック図である。同図に示された従来の制御部 5 0 0 は、メモリ 5 1 2 と、輝度信号補正部 5 3 1 とを備える。従来の表示装置では、制御部 5 0 0 は、第 1 補正データを予めメモリ 5 1 2 に保存する。また、制御部 5 0 0 は、映像信号を変換して画素ごとの輝度信号（補正前輝度信号）を生成する。輝度信号補正部 5 3 1 は、メモリ 5 1 2 から第 1 補正データを読み出し、上記補正前輝度信号に対して、第 1 補正データのゲイン補正值を乗算（または除算）し、第 1 補正データのオフセット補正值を加算（または減算）することで、補正前輝度信号を補正する。制御部 5 0 0 は、このようにして得られた補正後の輝度信号を、所定のタイミングでデータ線駆動回路へと出力する。これにより、表示部における輝度ムラが低減される。

40

【 0 0 3 8 】

上記従来の表示装置では、表示部の解像度を上げていくにつれ、メモリ 5 1 2 に格納すべき補正データ量は膨大化し、また、輝度信号などのデータ転送レートは上昇して圧迫化されるという課題が発生する。特に、小型高精細化が要求されるタブレット端末では、大容量のメモリを確保することが困難であり、コストアップにも繋がる。

【 0 0 3 9 】

これに対して、本実施の形態に係る表示装置 1 では、上述した第 1 補正データ（処理前の補正データ）により輝度信号が補正されるのではなく、処理前の補正データ（第 1 補正データ）を軽量処理することで取得された処理後の補正データ（第 2 補正データ）により輝度信号が補正される。以下、本実施の形態に係る表示装置 1 において、第 1 補正データ

50

から第2補正データを生成するための構成について説明する。

【0040】

変換部12は、閾値決定部121と、ビット削減部122とを備え、第1補正データを構成する各画素の補正データ成分の誤差成分を、当該各画素の周辺画素へ伝搬させて第1補正データを構成する各画素の補正データ成分を再構成し、当該再構成された第1補正データの補正データ成分をビット削減して第2補正データへと変換する。

【0041】

閾値決定部121は、第1補正データを構成する複数の補正データ成分の分布に基づいて、後続するビット削減部122でビット削減する際に使用される閾値を決定する。

【0042】

ビット削減部122は、閾値決定部121で決定された閾値に基づいて、第1補正データを構成する各画素の補正データ成分を量子化し、その際の誤差成分を、当該各画素の周辺画素へ伝搬させて第1補正データを構成する各画素の補正データ成分を再構成し、当該再構成された第1補正データの補正データ成分をビット削減して第2補正データを生成する。より具体的には、ビット削減部122は、上記閾値に基づいて、第1補正データを構成する各画素の補正データ成分を、当該補正データ成分のビット数よりも小さなビット数を有する補正データ成分へとビット削減する。

【0043】

なお、ビット削減部122は、閾値決定部121で決定された閾値に基づいて、上記再構成された第1補正データの補正データ成分を2値化(“0”または“1”と)してもよい。この場合には、補正データを最軽量化することが可能となる。

【0044】

第1補正データを構成する各画素の補正データ成分の誤差成分を、当該各画素の周辺画素へ伝搬させて第1補正データを構成する各画素の補正データ成分を再構成する量子化手法としては、例えば、誤差拡散法が用いられる。その他、上記手法として、ランダムディザ法およびパタンディザ法などに代表されるディザ法などが適用される。ビット削減部122における処理として誤差拡散法を用いることにより、輝度信号の補正精度を確保することが可能となる。

【0045】

メモリ11は、変換部12により第1補正データが変換されて生成された第2補正データを保存する。第2補正データは、第1補正データがビット削減されたものであるため、第1補正データに比べて容量が小さい。表示部40の解像度が上がるにつれ、変換部12により軽量化された第2補正データを格納するメモリ11の容量低減化の効果が顕著となる。記録媒体として過度な大容量および長寿命を必要としないという観点から、メモリ11としては、例えば、フラッシュメモリなどの不揮発性メモリを適用することが可能である。

【0046】

補正部13は、データ展開部132と、輝度信号補正部131とを備える。

【0047】

データ展開部132は、例えば、DRAMなどの揮発性の第1メモリと演算回路とで構成される。データ展開部132は、メモリ11から第2補正データを読み出して第1メモリに一時保存する。ここで、第1メモリ内(または外部)に設けられた、SRAMに例示される第2メモリには、閾値決定部121で決定された閾値データおよび第1補正データが量子化された離散値の少なくとも一方が保存されている。演算回路は、第1メモリに確保された第2補正データを、第2メモリに保存された閾値データおよび上記離散値の少なくとも一方を用いて、メモリ11に保存された第2補正データのビット数よりも大きいビット数を有する補正データ(離散値)へと展開してもよい。つまり、補正部13は、第2補正データを、上記閾値データおよび上記離散値の少なくとも一方を用いて、第2補正データよりも高ビットのデータへと展開し、第1補正データに対してビット圧縮された補正データを用いて輝度信号を補正する。なお、本実施の形態に係る制御部10では、データ

10

20

30

40

50

展開部 1 3 2 は、必須の構成要素ではない。

【 0 0 4 8 】

ただし、ビット削減部 1 2 2 における第 1 補正データのビット削減率が高いほど、第 2 補正データの補正精度は低下するため、当該ビット削減率が高い場合には、データ展開部 1 3 2 が設けられることが好ましい。

【 0 0 4 9 】

輝度信号補正部 1 3 1 は、データ展開部 1 3 2 で展開された第 2 補正データを用いて、画素 4 0 0 に対応した輝度信号を補正する。以下、輝度信号補正部 1 3 1 における輝度信号の補正処理の一例を示す。

【 0 0 5 0 】

輝度信号補正部 1 3 1 は、第 2 補正データ（ゲイン補正值、オフセット補正值）のうち、補正前輝度信号に対応するデータ電圧にゲイン補正值を乗算（または除算）し、当該乗算値にオフセット補正值を加算（または減算）して、データ線駆動回路 2 0 に出力する。これにより、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

【 0 0 5 1 】

ここで、変換部 1 2 の具体的処理について、図 5 を用いて詳細に説明する。

【 0 0 5 2 】

図 5 は、実施の形態 1 に係る表示装置 1 と従来の表示装置との補正処理およびその結果を比較する図である。同図の左側に示された表示画像は、表示部全体を同一輝度で発光させようとした場合であって補正無しの輝度信号で表示部を表示した場合の画像の一例である。これに対して、図 5 の右上部に示された表示画像は、本実施の形態に係る表示装置 1 の制御部 1 0 により処理された補正後の輝度信号で表示部を表示した場合の画像である。また、図 5 の右下部に示された表示画像は、従来の表示装置の制御部 5 0 0 により処理された補正後の輝度信号で表示部を表示した場合の画像である。

【 0 0 5 3 】

また、図 5 における、本実施の形態に係る表示装置 1 による表示画像は、変換部 1 2 が誤差拡散処理およびビット削減処理により生成した第 2 補正データを用いて補正されたものである。図 5 に記載された第 1 補正データは、例えば、画素ごとのゲイン補正值（補正データ成分）がマトリクス状に表されている。本実施の形態に係る表示装置 1 では、この第 1 補正データを誤差拡散させる。以下、図 5 に示された誤差拡散中の補正データを用いて説明する。なお、説明の便宜上、図 5 には、誤差拡散中の補正データは、 4×4 の補正データ成分で構成されたものとして表されており、補正データ成分を（行、列）で表している。例えば、左上の補正データ成分を（1、1）と表し、右下の補正データ成分を（4、4）と表す。

【 0 0 5 4 】

まず、誤差拡散処理の前段階として、閾値決定部 1 2 1 は、第 1 補正データの各補正データ成分の分布状態から、閾値（ $= 1.012$ ）、切下値（ $= 0.893$ ）、および切上値（ $= 1.130$ ）を決定する。ここで、切下値および切上値のそれぞれは、第 1 補正データ（の補正データ成分）が量子化された離散値である。

【 0 0 5 5 】

次に、ビット削減部 1 2 2 は、第 1 補正データの補正データ成分（1、1）と閾値とを比較し（ $0.999 < 1.012$ ）、誤差拡散処理後の補正データ成分（1、1）を、上記離散値である切下値（ 0.893 ）に置き換える。そして、補正データ成分（1、1）の 2 値化データを“0”とすることで補正データ成分（1、1）を量子化する。次に、ビット削減部 1 2 2 は、補正データ成分（1、1）における処理前データ（ 0.999 ）と処理後データ（ 0.893 ）との差分（誤差成分）（ 0.106 ）を所定の重み付けで配分した配分値（ $0.046 = 0.106 \times 7 / 16$ ）が、第 1 補正データの補正データ成分（1、2）に加算された値（ $1.052 = 1.0058 + 0.046$ ）と閾値とを比較する（ $1.052 > 1.012$ ）。この結果より、誤差拡散処理後の補正データ成分（1

10

20

30

40

50

、2)を、上記離散値である切上値(1.130)に置き換える。そして、補正データ成分(1、2)の2値化データを“1”とすることで補正データ成分(1、2)を量子化する。次に、ビット削減部122は、補正データ成分(1、2)における処理前データ(1.0058)と処理後データ(1.130)との差分(-0.124)を所定の重み付けで配分した配分値(-0.054 = -0.124 × 7 / 16)が、第1補正データの補正データ成分(1、3)に加算された値(0.9714)と閾値とを比較する(0.9714 < 1.012)。この結果より、誤差拡散処理後の補正データ成分(1、3)を、上記離散値である切下値(0.893)に置き換え、その2値化データを“0”とすることで補正データ成分(1、3)を量子化する。以下、図5の誤差拡散中の補正データには、補正データ成分(1、2)を周辺画素の補正データ成分(2、1)、(2、2)、および(2、3)に拡散させた段階までのデータが表されている。以下、同様にして、全ての補正データ成分について誤差拡散処理を行うことにより、図5に表されたような2値化(量子化)された第2補正データが生成される。なお、図5の誤差拡散処理中の補正データでは、補正データ成分(1、4)、(2、4)、および(3、1)～(4、4)は、拡散処理前の値が表されている。

【0056】

以上のように、ビット削減部122は、誤差拡散処理を適用することにより、閾値決定部121で決定された閾値に基づいて、第1補正データを構成する各画素の補正データ成分(1、1)～(4、4)を量子化し、その際の誤差成分を当該各画素の周辺画素へ伝搬させて第1補正データを構成する各画素の補正データ成分を再構成し、当該再構成された第1補正データの補正データ成分をビット削減して第2補正データを生成する。上記例では、ビット削減部122は、上記閾値に基づいて、第1補正データを構成する各画素の補正データ成分を、2値化によりビット削減している。

【0057】

次に、データ展開部132は、2値化(量子化)された第2補正データを読み出して第1メモリに一時保存し、当該第2補正データを、閾値(=1.012)ならびに切下値(=0.893)および切上値(=1.130)を用いて、第2補正データのビット数よりも大きいビット数を有する補正データ(離散値)へと展開する。より具体的には、図5の第2補正データ(展開後)に示されたように、データ展開部132は、第2補正データ成分(1、1)である“0”を、閾値(=1.012)および切下値(=0.893)を用いて、切下値(=0.893)へと展開する。また、第2補正データ成分(1、2)である“1”を、閾値(=1.012)および切上値(=1.130)を用いて、切上値(=1.130)へと展開する。

【0058】

なお、本実施の形態では、第2補正データを1ビット(“0”または“1”)にビット削減する例を示したが、これに限られない。第2補正データを2ビット以上にビット削減する場合には、データ展開部132は、閾値データまたは第1補正データの補正データ成分が量子化された離散値のいずれかのみを用いて、第2補正データのビット数よりも大きいビット数を有する補正データ(離散値)へと展開してもよい。

【0059】

例えば、第2補正データが3ビットの場合、閾値が0.910、0.944、0.978、1.012、1.045、1.079、および1.113であり、第1補正データが量子化された離散値(2ビットの場合の切上値および切下値に対応)が、0.893(“0”)、0.927(“1”)、0.961(“2”)、0.995(“3”)、1.028(“4”)、1.062(“5”)、1.096(“6”)、1.130(“7”)であるとする。この場合、データ展開部132は、“0”～“7”へ量子化された第2補正データの各補正データ成分を読み出して第1メモリに一時保存し、当該第2補正データの各補正データ成分を、上記7つの閾値のみを用いて、第2補正データのビット数よりも大きいビット数(4ビット以上)を有する補正データ成分(離散値)へと展開することが可能である。例えば、第2補正データの補正データ成分(1、1)が“2”の場合、展開

10

20

30

40

50

された補正データ成分(1、1)は、閾値0.944と閾値0.978との間の離散値と判断され、0.961(“2”)が算出される。また、第2補正データの補正データ成分(1、2)が“0”の場合、展開された補正データ成分(1、2)は、閾値0.910よりも小さい離散値を取り、 $0.910 - (0.944 - 0.910) / 2$ (0.910から閾値間隔の半分を減算する)により、0.893(“0”)が算出される。

【0060】

また、データ展開部132は、“0”~“7”へ量子化された第2補正データの各補正データ成分を読み出して第1メモリに一時保存し、当該第2補正データの各補正データ成分を、上記7つの離散値のみを用いて、第2補正データのビット数よりも大きいビット数(4ビット以上)を有する補正データ成分(離散値)へと展開することが可能である。例えば、第2補正データの補正データ成分(1、1)が“1”の場合、展開された補正データ成分(1、1)は、2番目に大きい0.927(“1”)と算出される。また、第2補正データの補正データ成分(1、2)が“5”の場合、展開された補正データ成分(1、2)は、6番目に大きい1.062(“5”)と算出される。

【0061】

また、データ展開部132は、“0”~“7”へ量子化された第2補正データの各補正データ成分を読み出して第1メモリに一時保存し、当該第2補正データの各補正データ成分を、上記7つの離散値のうちの最大値および最小値のみを用いて、第2補正データのビット数よりも大きいビット数(4ビット以上)を有する補正データ(離散値)へと展開することが可能である。例えば、上記最大値および上記最小値と第2補正データのビット数(3ビット)とを用いて、上記7つの離散値を算出することが可能である。これにより、例えば、第2補正データの補正データ成分(1、1)が“1”の場合、展開された補正データ成分(1、1)は、2番目に大きい0.927(“1”)と算出される。また、第2補正データの補正データ成分(1、2)が“5”の場合、展開された補正データ成分(1、2)は、6番目に大きい1.062(“5”)と算出される。なお、上記最大値および上記最小値と第2補正データのビット数(3ビット)とを用いて、上記7つの離散値を算出する場合、7つの離散値を均等割で算出するほか、重み付けを施した配列やランダム配列などとすることも可能となる。

【0062】

図5より、本実施の形態の制御部10および従来の制御部500により補正された輝度信号により表示された表示画像は、いずれも、補正無しの輝度信号による表示画像と比較して、輝度ムラが大幅に低減されていることが判る。ただし、本実施の形態の制御部10による表示画像と従来の制御部500による表示画像とは、補正データのビット数が異なっている。つまり、本実施の形態の制御部10によりビット削減された第2補正データの方が、従来の制御部500で用いられる第1補正データよりもデータ容量が小さい。よって、本実施の形態に係る表示装置1によれば、表示部の画素数が増加しても、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

【0063】

なお、本実施の形態に係る表示装置1において、変換部12および補正部13は、集積回路であるIC、LSI(Large Scale Integration)として実現されてもよい。また、集積回路化の手法は、専用回路または汎用プロセッサで実現してもよい。LSI製造後に、プログラムすることが可能なFPGA(Field Programmable Gate Array)や、LSI内部の回路セルの接続や設定を再構成可能なりコンフィギュラブル・プロセッサを利用しても良い。さらには、半導体技術の進歩または派生する別技術によりLSIに置き換わる集積回路化の技術が登場すれば、当然、その技術を用いて機能ブロックの集積化を行ってもよい。また、変換部12および補正部13は、上記エンコード処理およびデコード処理を実行させるプログラムとして実現したり、当該プログラムが記録されたコンピュータ読み取り可能な非一時的な記録媒体、例えば、フレキシブルディスク、ハードディスク、CD-ROM、MO、DVD、DVD-ROM、DVD-RAM、BD(Blu-ray(登録商標) Disc)、半導体

10

20

30

40

50

メモリとして実現したりすることもできる。そして、そのようなプログラムは、ＣＤ－ＲＯＭ等の記録媒体およびインターネット等の伝送媒体を介して流通させることができるのは言うまでもない。

【００６４】

[１．３ 表示装置の補正方法]

次に、本実施の形態に係る表示装置１の補正方法について説明する。

【００６５】

図６は、実施の形態１に係る表示装置１の補正方法を説明する動作フローチャートである。図６には、表示装置１の有する制御部１０が、第２補正データにより輝度信号を補正するまでの工程が示されている。以下、図６に従って、補正工程を説明していく。

10

【００６６】

まず、制御部１０は、有機ＥＬ素子４０１を所定の輝度で発光させるための輝度信号を補正するための第１補正データ（処理前の補正データ）を予め取得する（Ｓ１０：取得ステップ）。第１補正データ（処理前の補正データ）は、既に説明したように、例えば、画素４００に対応したゲイン補正值およびオフセット補正值という２つの補正パラメータで構成されている。

【００６７】

ここで、第１補正パラメータの取得方法について、例示する。

【００６８】

図７は、第１補正データを取得するための測定システムのブロック図である。同図に示された測定システムは、情報処理装置２と、撮像装置３と、表示部４０と、制御部１０とを備える。

20

【００６９】

情報処理装置２は、演算部２０１と、記憶部２０２と、通信部２０３とを備え、第１補正パラメータを生成するまでの工程を制御する機能を有する。情報処理装置２としては、例えば、パーソナルコンピュータが適用される。

【００７０】

撮像装置３は、通信部２０３からの制御信号により、表示部４０を撮像し、撮像された画像データを通信部２０３へ出力する。撮像装置３としては、例えば、ＣＣＤカメラや輝度計が適用される。

30

【００７１】

情報処理装置２は、表示装置１の制御部１０および撮像装置３へ通信部２０３を介して制御信号を出力し、制御部１０および撮像装置３から測定データを取得して当該測定データを記憶部２０２に格納し、格納された測定データをもとに演算部２０１で演算して各種特性値やパラメータを算出する。なお、制御部１０は、表示装置１に内蔵されない制御回路を使用してもよい。

【００７２】

具体的には、情報処理装置２は、測定画素へ与える電圧値の制御を行う。制御部１０は、上記電圧値を測定画素に印加し、当該測定画素を発光させる。撮像装置３は、発光した測定画素の輝度値を測定する。情報処理装置２は、電圧値と測定輝度値とを受信する。情報処理装置２は、測定画素へ与える電圧値を変化させて、同様の制御を行い、異なる電圧値と当該電圧値に対する測定輝度値とを受信する。情報処理装置２がこれを繰り返すことにより、演算部２０１は、測定画素ごとの電圧－輝度特性を算出し、当該電圧－輝度特性と基準となる電圧－輝度特性とを比較して、測定画素ごとの補正パラメータ（ゲイン補正值およびオフセット補正值）を算出する。

40

【００７３】

制御部１０は、演算部２０１で算出された上記補正パラメータを第１補正データとして、通信部２０３を介して受信する。

【００７４】

以上の工程により、制御部１０は、輝度信号を補正するための第１補正データを予め取

50

得する。

【0075】

次に、制御部10は、第1補正データについて各画素に対応した補正データ成分を量子化し、その際の誤差成分を当該各画素の周辺画素へ伝搬させて再構成する(S20)。

【0076】

次に、制御部10は、再構成された各画素の補正データ成分をビット削減することにより第2補正データへと変換する(S30)。ステップS20およびS30は、制御部10の変換部12が行う変換ステップである。

【0077】

次に、制御部10は、第2補正データを、表示装置1が有するメモリ11に予め保存する(S40：保存ステップ)。

10

【0078】

次に、制御部10は、メモリ11から第2補正データを読み出し、ステップS30でビット削減の基準値とした閾値を用いて、第2補正データのビット数よりも大きいビット数を有する補正データへと展開する(S50)。

【0079】

なお、ステップS50における上記展開処理は、必須の工程ではない。ただし、ステップS30における第1補正データのビット削減率が高いほど、第2補正データの補正精度は低下するため、当該ビット削減率が高い場合には、上記展開処理を行うことが好ましい。

20

【0080】

次に、制御部10は、上記第2補正データを用いて、輝度信号を補正する(S60：補正ステップ)。

【0081】

以上の本実施の形態に係る表示装置1の補正方法によれば、第1補正データ(処理前の補正データ)により輝度信号が補正されるのではなく、上記ステップS20およびS30での処理がなされた第2補正データにより輝度信号が補正される。また、メモリ11には、第1補正データが変換されて生成された第2補正データが保存される。第2補正データは、第1補正データがビット削減されたものであるため、第1補正データに比べて容量が小さい。これにより、表示部40の解像度が上がるにつれ、軽量化された第2補正データを格納するメモリ11の容量低減化の効果が顕著となる。よって、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

30

【0082】

なお、ステップS20において、第1補正データについて各画素に対応した補正データ成分を当該各画素の周辺画素へ伝搬させて再構成する手法として、誤差拡散法を用いてもよい。誤差拡散法を用いることにより、輝度信号の補正精度を確保することが可能となる。なお、誤差拡散法のほか、例えば、ランダムディザ法およびパタンディザ法などに代表されるディザ法などを適用してもよい。

【0083】

また、第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成する際に、第1補正データを構成する補正データ成分の分布状態により決定された閾値に基づいて、補正データ成分を量子化し、その際の誤差成分により補正データ成分を再構成してもよい。

40

【0084】

また、ステップS30において、第1補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を、2値化処理によりビット削減してもよい。この場合には、第2補正データを最軽量化することが可能となる。

【0085】

(実施の形態2)

50

実施の形態 1 では、第 1 補正データを取得し、当該第 1 補正データから第 2 補正データを生成し、当該第 2 補正データで輝度信号を補正するまでの表示装置 1 の補正方法について説明した。これに対して、本実施の形態では、上記第 1 補正データから第 2 補正データを生成し、当該第 2 補正データを表示装置 1 のメモリ 11 に格納するまでの表示装置 1 の製造方法について説明する。つまり、本実施の形態に係る表示装置 1 の製造方法は、実施の形態 1 に係る表示装置 1 の補正方法が、輝度信号を第 2 補正データで補正するまでの工程を含むのに対して、第 2 補正データをメモリ 11 に格納するまでの工程を含む点が異なる。以下、実施の形態 1 に係る表示装置 1 およびその補正方法と同じ構成については説明を省略し、異なる点を中心に説明をする。

【0086】

10

[2 . 1 製造工程における情報処理装置の構成]

図 8 は、製造工程において第 2 補正データを取得する情報処理装置 2 A の構成を示すブロック図である。同図に示された情報処理装置 2 A は、表示装置 1 の製造工程において使用されるものであり、変換部 12 A を備える。

【0087】

変換部 12 A は、閾値決定部 121 A と、ビット削減部 122 A とを備え、第 1 補正データを構成する各画素の補正データ成分の誤差成分を、当該各画素の周辺画素へ伝搬させて第 1 補正データを構成する各画素の補正データ成分を再構成し、当該再構成された第 1 補正データの補正データ成分をビット削減して第 2 補正データへと変換する。

【0088】

20

閾値決定部 121 A は、第 1 補正データを構成する複数の補正データ成分の分布に基づいて、後続するビット削減部 122 A でビット削減する際に使用される閾値を決定する。

【0089】

ビット削減部 122 A は、閾値決定部 121 A で決定された閾値に基づいて、第 1 補正データを構成する各画素の補正データ成分を量子化し、その際の誤差成分を、当該各画素の周辺画素へ伝搬させて第 1 補正データを構成する各画素の補正データ成分を再構成し、当該再構成された第 1 補正データの補正データ成分をビット削減して第 2 補正データを生成する。より具体的には、ビット削減部 122 A は、上記閾値に基づいて、第 1 補正データを構成する各画素の補正データ成分を、当該補正データ成分のビット数よりも小さなビット数を有する補正データ成分へとビット削減する。

30

【0090】

なお、ビット削減部 122 A は、閾値決定部 121 A で決定された閾値に基づいて、上記再構成された第 1 補正データの補正データ成分を 2 値化（“ 0 ” または “ 1 ” と）してもよい。この場合には、補正データを最軽量化することが可能となる。

【0091】

第 1 補正データを構成する各画素の補正データ成分の誤差成分を、当該各画素の周辺画素へ伝搬させて第 1 補正データを構成する各画素の補正データ成分を再構成する量子化手法としては、例えば、誤差拡散法が用いられる。その他、上記手法として、ランダムディザ法およびパタンディザ法などに代表されるディザ法などが適用される。ビット削減部 122 における処理として誤差拡散法を用いることにより、輝度信号の補正精度を確保することが可能となる。

40

【0092】

なお、第 1 補正データは、実施の形態 1 の図 7 に示された情報処理装置 2 により取得されてもよい。このとき、実施の形態 1 に係る情報処理装置 2 と、本実施の形態に係る情報処理装置 2 A とが、同じ装置であって双方の機能を兼ね備えていてもよい。つまり、本実施の形態に係る情報処理装置 2 A は、変換部 12 A のほか、演算部 201 と、記憶部 202 と、通信部 203 とを備えていてもよい。また、第 1 補正データは、予め情報処理装置 2 A に与えられていてもよい。

【0093】

[2 . 2 表示装置の製造方法]

50

図 9 は、実施の形態 2 に係る表示装置 1 の製造方法を説明する動作フローチャートである。図 9 には、表示装置 1 の有する表示パネルを形成する工程から、第 2 補正データをメモリに格納する工程までが示されている。以下、図 9 に従って、製造工程を説明していく。

【0094】

まず、表示装置 1 を構成する表示パネルを形成する（S 1 0 0：表示パネル形成ステップ）。以下、表示パネルの形成工程を例示する。例えば、T F T などの回路素子を含む基板上に、絶縁性の有機材料からなる平坦化膜を形成し、その後、当該平坦化膜上に陽極を形成する。次に、陽極上に、例えば、正孔注入層を形成する。次に、正孔注入層の上に、発光層を形成する。次に、発光層の上に、電子注入層を形成する。続いて、電子注入層が形成された基板上に、陰極を形成する。これらの工程により、発光素子としての機能をもつ有機 E L 素子が形成される。さらに、陰極の上に、薄膜封止層を形成する。次に、薄膜封止層の表面に、封止用樹脂層を塗布する。その後、塗布された封止用樹脂層上に、カラーフィルタを形成する。次に、カラーフィルタの上に、接着層及び透明基板を配置する。なお、薄膜封止層、封止用樹脂層、接着層及び透明基板は、保護層に相当する。最後に、透明基板を上側から下方に加圧しつつ熱またはエネルギー線を付加して封止用樹脂層を硬化し、透明基板、接着層及びカラーフィルタと薄膜封止層とを接着する。上記形成工程により、表示パネルが形成される。

10

【0095】

次に、情報処理装置 2 A は、有機 E L 素子 4 0 1 を所定の輝度で発光させるための輝度信号を補正するための第 1 補正データ（処理前の補正データ）を予め取得する（S 1 1 0：取得ステップ）。第 1 補正データ（処理前の補正データ）は、既に説明したように、例えば、画素 4 0 0 に対応したゲイン補正值およびオフセット補正值という 2 つの補正パラメータで構成されている。第 1 補正パラメータの取得方法については、実施の形態 1 の図 7 で説明した情報処理装置 2 により取得されてもよいし、また、例えば、同一バッチで製造された表示パネルの第 1 補正パラメータを流用してもよい。

20

【0096】

次に、情報処理装置 2 A は、第 1 補正データについて各画素に対応した補正データ成分を量子化し、その際の誤差成分を当該各画素の周辺画素へ伝搬させて再構成する（S 1 2 0）。

30

【0097】

次に、情報処理装置 2 A は、再構成された各画素の補正データ成分をビット削減することにより第 2 補正データへと変換する（S 1 3 0）。ステップ S 1 2 0 および S 1 3 0 は、情報処理装置 2 A の変換部 1 2 A が行う変換ステップである。

【0098】

次に、情報処理装置 2 A は、第 2 補正データを、表示装置 1 が有するメモリ 1 1 に予め保存する（S 1 4 0：保存ステップ）。

【0099】

以上の本実施の形態に係る表示装置 1 の補正方法によれば、第 1 補正データ（処理前の補正データ）がメモリ 1 1 に保存されるのではなく、上記ステップ S 1 2 0 および S 1 3 0 での処理がなされた第 2 補正データがメモリ 1 1 に保存される。第 2 補正データは、第 1 補正データがビット削減されたものであるため、第 1 補正データに比べて容量が小さい。これにより、表示部 4 0 の解像度が上がるにつれ、軽量化された第 2 補正データを格納するメモリ 1 1 の容量低減化の効果が顕著となる。よって、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

40

【0100】

なお、ステップ S 1 2 0 において、第 1 補正データについて各画素に対応した補正データ成分を当該各画素の周辺画素へ伝搬させて再構成する手法として、誤差拡散法を用いてもよい。誤差拡散法を用いることにより、輝度信号の補正精度を確保することが可能となる。なお、誤差拡散法のほか、例えば、ランダムディザ法およびバタンディザ法などに代

50

表されるディザ法などを適用してもよい。

【 0 1 0 1 】

また、第 1 補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成する際に、第 1 補正データを構成する補正データ成分の分布状態により決定された閾値に基づいて、補正データ成分を量子化し、その際の誤差成分により補正データ成分を再構成してもよい。

【 0 1 0 2 】

また、ステップ S 1 3 0 において、第 1 補正データについて各画素に対応した補正データ成分の誤差成分を当該各画素の周辺画素へ伝搬させて再構成された各画素の補正データ成分を、2 値化処理によりビット削減してもよい。この場合には、第 2 補正データを最軽

10

【 0 1 0 3 】

また、情報処理装置 2 A は、表示装置 1 を構成する制御部 1 0 が内蔵していてもよく、製造工程において、制御部 1 0 が第 2 補正データを取得しメモリ 1 1 に格納してもよい。

【 0 1 0 4 】

(実施の形態 3)

実施の形態 1 では、第 1 補正データを取得し、当該第 1 補正データから第 2 補正データを生成し、当該第 2 補正データで輝度信号を補正するまでの表示装置 1 の補正方法について説明した。これに対して、本実施の形態では、上記第 2 補正データを読み出し、当該第 2 補正データにより輝度信号を補正し、当該補正された輝度信号により画素表示させるまでの表示装置 1 の表示方法について説明する。つまり、本実施の形態に係る表示装置 1 の製造方法は、実施の形態 2 に係る表示装置 1 の製造方法が、第 2 補正データをメモリ 1 1 に格納するまでの工程を含むのに対して、格納された第 2 補正データを読み出す工程から画素表示する工程までを含む点異なる。以下、実施の形態 1 に係る表示装置 1 およびその補正方法と同じ構成については説明を省略し、異なる点を中心に説明をする。

20

【 0 1 0 5 】

[3 . 1 制御部の構成]

図 1 0 は、第 2 補正データを用いて表示装置 1 を表示する制御部 1 0 の構成を示すブロック図である。同図に示された制御部 1 0 は、メモリ 1 1 と、補正部 1 3 とを備える。

【 0 1 0 6 】

補正部 1 3 は、上記第 2 補正データを用いて、輝度信号を補正する。輝度信号とは、画素の有する発光素子を発光させるために、当該画素に印加される電気信号である。より具体的には、本実施の形態では、輝度信号とは、画素 4 0 0 が有する有機 E L 素子 4 0 1 を発光させるために、データ線駆動回路 2 0 から駆動トランジスタ 4 0 2 のゲートに印加されるデータ電圧のことである。

30

【 0 1 0 7 】

ここで、本実施の形態に係る表示方法では、上述した第 1 補正データ（処理前の補正データ）により輝度信号が補正されるのではなく、処理前の補正データ（第 1 補正データ）を軽量処理することで取得された処理後の補正データ（第 2 補正データ）により輝度信号が補正される。第 2 補正データは、第 1 補正データがビット削減されたものであるため、第 1 補正データに比べて容量が小さい。

40

【 0 1 0 8 】

これにより、表示部 4 0 の解像度が上がるにつれ、第 1 補正データよりも軽量化された第 2 補正データを格納するメモリ 1 1 の容量低減化の効果が顕著となる。記録媒体として過度な大容量および長寿命を必要としないという観点から、メモリ 1 1 としては、例えば、フラッシュメモリなどの不揮発性メモリを適用することが可能である。

【 0 1 0 9 】

補正部 1 3 は、データ展開部 1 3 2 と、輝度信号補正部 1 3 1 とを備える。

【 0 1 1 0 】

データ展開部 1 3 2 は、例えば、D R A M などの揮発性の第 1 メモリと演算回路とで構

50

成される。データ展開部 132 は、メモリ 11 から第 2 補正データを読み出して第 1 メモリに一時保存する。ここで、第 1 メモリ内（または外部）に設けられた、SRAM に例示される第 2 メモリには、閾値決定部 121 で決定された閾値データおよび第 1 補正データが量子化された離散値の少なくとも一方が保存されている。演算回路は、第 1 メモリに確保された第 2 補正データを、第 2 メモリに保存された閾値データおよび上記離散値の少なくとも一方を用いて、メモリ 11 に保存された第 2 補正データのビット数よりも大きいビット数を有する補正データ（離散値）へと展開してもよい。つまり、補正部 13 は、第 2 補正データを、上記閾値データおよび上記離散値の少なくとも一方を用いて、第 2 補正データよりも高ビットのデータへと展開し、第 1 補正データに対してビット圧縮された補正データを用いて輝度信号を補正する。なお、本実施の形態に係る制御部 10 では、データ展開部 132 は、必須の構成要素ではない。

【0111】

ただし、第 1 補正データのビット削減率が高いほど、第 2 補正データの補正精度は低下するため、当該ビット削減率が高い場合には、データ展開部 132 が設けられることが好ましい。

【0112】

輝度信号補正部 131 は、データ展開部 132 で展開された第 2 補正データを用いて、画素 400 に対応した輝度信号を補正する。以下、輝度信号補正部 131 における輝度信号の補正処理の一例を示す。

【0113】

輝度信号補正部 131 は、第 2 補正データ（ゲイン補正值、オフセット補正值）のうち、補正前輝度信号に対応するデータ電圧にゲイン補正值を乗算（または除算）し、当該乗算値にオフセット補正值を加算（または減算）して、データ線駆動回路 20 に出力する。これにより、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

【0114】

[3.2 表示装置の表示方法]

図 11 は、実施の形態 3 に係る表示装置 1 の表示方法を説明する動作フローチャートである。図 11 には、表示装置 1 の有する制御部 10 が、第 2 補正データを読み出す工程から輝度信号を補正して画素表示する工程までが示されている。以下、図 11 に従って、補正工程を説明していく。

【0115】

まず、制御部 10 は、メモリ 11 から第 2 補正データを読み出し、ビット削減の基準値とした閾値および第 1 補正データが量子化された離散値の少なくとも一方を用いて、第 2 補正データのビット数よりも大きいビット数を有する補正データへと展開する（S250）。

【0116】

なお、ステップ S250 における上記展開処理は、必須の工程ではない。ただし、第 1 補正データのビット削減率が高いほど、第 2 補正データの補正精度は低下するため、当該ビット削減率が高い場合には、上記展開処理を行うことが好ましい。

【0117】

次に、制御部 10 は、上記第 2 補正データを用いて、輝度信号を補正する（S260：補正ステップ）。

【0118】

最後に、制御部 10 は、上記補正ステップで補正された輝度信号を各画素 400 に供給し、当該輝度信号に応じて有機 EL 素子 401 を発光させることにより表示装置 1 を表示する（S270：表示ステップ）。

【0119】

以上の本実施の形態に係る表示装置 1 の表示方法によれば、第 1 補正データ（処理前の補正データ）により輝度信号が補正されるのではなく、ビット削減された第 2 補正データ

10

20

30

40

50

により輝度信号が補正される。また、メモリ 11 には、第 1 補正データが変換されて生成された第 2 補正データが保存されている。第 2 補正データは、第 1 補正データがビット削減されたものであるため、第 1 補正データに比べて容量が小さい。これにより、表示部 40 の解像度が上がるにつれ、軽量化された第 2 補正データを格納するメモリ 11 の容量低減化の効果が顕著となる。よって、輝度補正の精度を確保しつつ補正データ容量および転送レートを低減することが可能となる。

【0120】

(その他の実施の形態)

以上、実施の形態 1～3 について述べてきたが、上記実施の形態に係る表示装置 1、表示装置 1 の補正方法、表示装置 1 の製造方法、および表示装置の表示方法は、上記実施の形態に限定されるものではない。上述した実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置 1 を内蔵した各種機器も本発明に含まれる。

10

【0121】

例えば、実施の形態 1～3 に係る表示装置 1、表示装置 1 の補正方法、表示装置 1 の製造方法、および表示装置の表示方法は、図 12 に示されたようなタブレット端末に適用される。本発明に係る表示装置、表示装置 1 の補正方法、表示装置 1 の製造方法、および表示装置の表示方法により、輝度ムラが抑制されたディスプレイを備えた低コストの小型高精細なタブレット端末が実現される。

20

【0122】

なお、上記実施の形態では、外部映像信号に基づいて生成された輝度信号により、表示部 40 に画像が表示される場合を例示したが、これに限られない。画素を発光させるための輝度信号は、外部映像信号により生成されるだけでなく、静止画または動画を表示するための各種信号により生成される。

【0123】

また、第 1 補正データは、表示装置 1 の製造時に生成されることに限定されない。また、第 2 補正データは、表示装置 1 の製造時にメモリ 11 に保存されることに限定されない。表示装置 1 の製造後であって、表示動作中または非表示動作中であっても、第 1 補正データを更新し、当該更新された第 1 補正データに基づいて第 2 補正データが更新保存されてもよい。

30

【0124】

また、各画素が有する発光素子は、有機 EL 素子に限られず、電流駆動型または電圧駆動型の無機材料からなる発光素子であってもよい。

【産業上の利用可能性】

【0125】

本発明は、特に有機 EL 素子を用いた表示装置を内蔵する有機 EL フラットパネルディスプレイに有用であり、画質の均一性が要求される小型高精細なディスプレイの表示装置およびその補正方法として用いるのに最適である。

【符号の説明】

40

【0126】

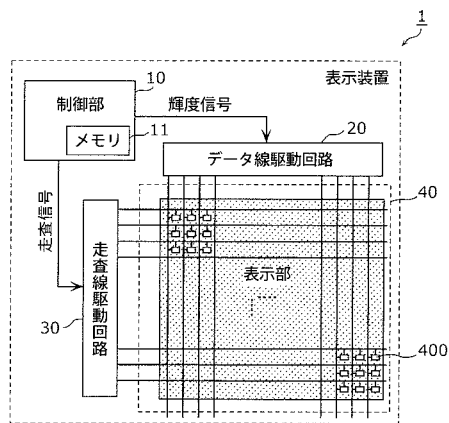
- 1 表示装置
- 2、2A 情報処理装置
- 3 撮像装置
- 10、500 制御部
- 11、512 メモリ
- 12、12A 変換部
- 13 補正部
- 20 データ線駆動回路
- 30 走査線駆動回路
- 40 表示部

50

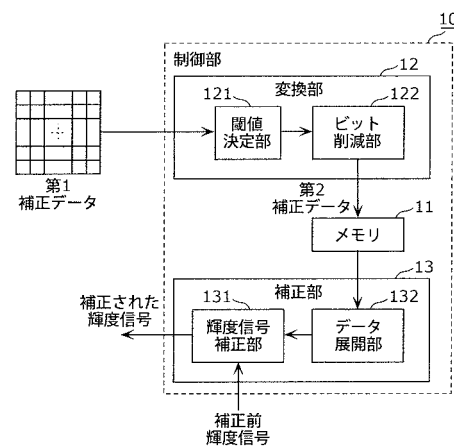
- 1 2 1、1 2 1 A 閾値決定部
 1 2 2、1 2 2 A ビット削減部
 1 3 1、5 3 1 輝度信号補正部
 1 3 2 データ展開部
 2 0 1 演算部
 2 0 2 記憶部
 2 0 3 通信部
 4 0 0 画素
 4 0 1 有機 E L 素子
 4 0 2 駆動トランジスタ
 4 0 3 選択トランジスタ
 4 0 4 保持容量素子
 4 1 1 データ線
 4 1 2 走査線
 4 2 1 電源線
 4 2 2 共通電極

10

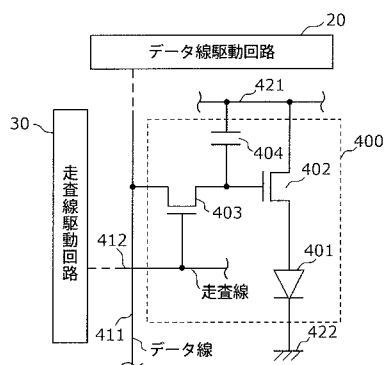
【図 1】



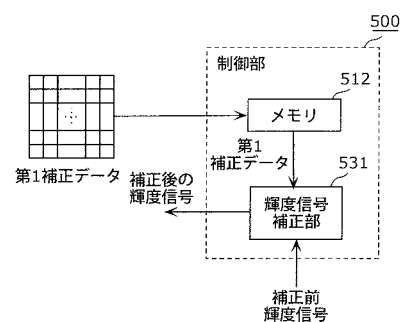
【図 3】



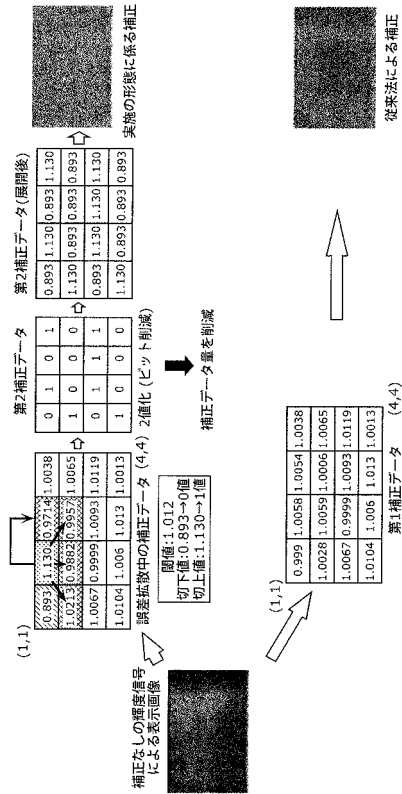
【図 2】



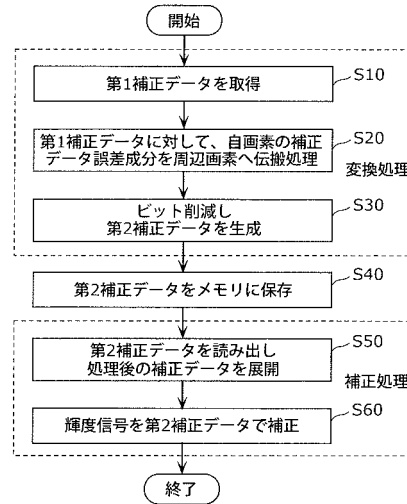
【図 4】



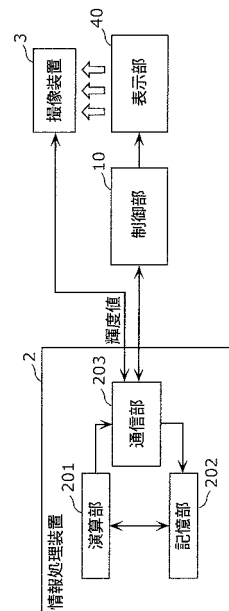
【図 5】



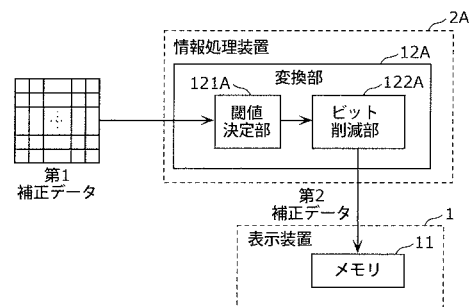
【図 6】



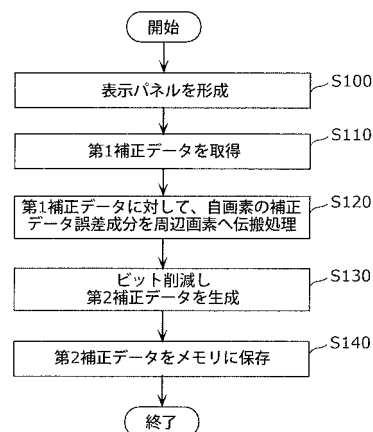
【図 7】



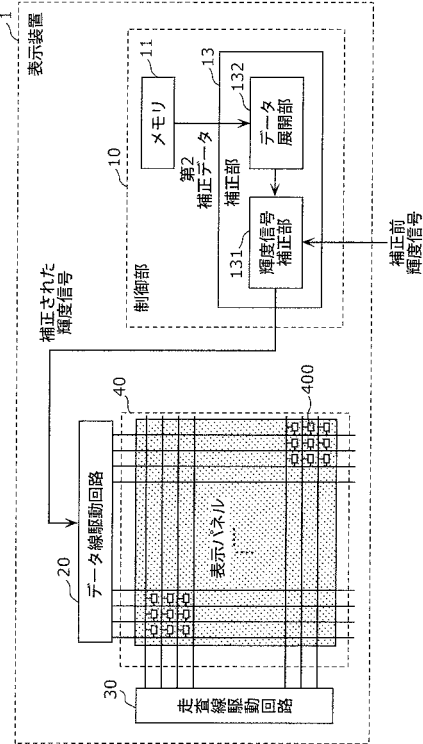
【図 8】



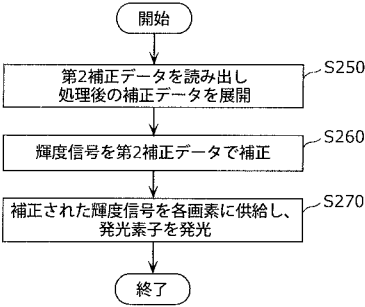
【図 9】



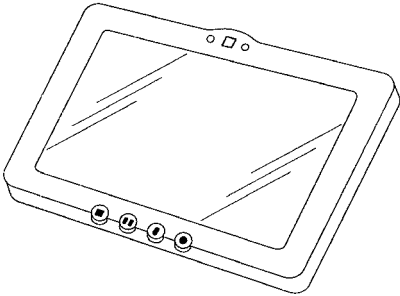
【図 1 0】



【図 1 1】



【図 1 2】



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 3 1 R
	G 0 9 G 3/20	6 1 1 H
	H 0 5 B 33/10	
	H 0 5 B 33/14	A

F ターム(参考)	5C080	AA06	BB05	DD05	DD22	DD27	EE29	FF11	GG12	GG15	GG17
		JJ02	JJ03	JJ06	JJ07	KK07					
	5C380	AA01	AA02	AB06	AC05	AC08	AC12	BA06	BA15	BA28	BA36
		BA39	BB03	BB04	BD04	CA12	CC02	CC09	CC26	CC33	CC62
		CD012	CF13	CF68	DA02	DA06	DA12	DA13	EA02	EA11	FA05

专利名称(译)	显示设备，校正显示设备的方法		
公开(公告)号	JP2017090893A	公开(公告)日	2017-05-25
申请号	JP2016174069	申请日	2016-09-06
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司 株式会社日本显示器		
申请(专利权)人(译)	株式会社JOLED 有限公司日本显示器		
[标]发明人	土田臣弥		
发明人	土田 臣弥		
IPC分类号	G09G3/3233 G09G3/20 H05B33/10 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0285 G09G2320/029 G09G2320/0295 G09G2320/043 G09G2360/145 G09G2360/147 G09G2320/0233		
FI分类号	G09G3/3233 G09G3/20.642.A G09G3/20.641.P G09G3/20.641.H G09G3/20.641.D G09G3/20.631.R G09G3/20.611.H H05B33/10 H05B33/14.A G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/EE03 3K107/GG28 3K107/HH04 5C080 /AA06 5C080/BB05 5C080/DD05 5C080/DD22 5C080/DD27 5C080/EE29 5C080/FF11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C080/JJ07 5C080/KK07 5C380 /AA01 5C380/AA02 5C380/AB06 5C380/AC05 5C380/AC08 5C380/AC12 5C380/BA06 5C380/BA15 5C380/BA28 5C380/BA36 5C380/BA39 5C380/BB03 5C380/BB04 5C380/BD04 5C380/CA12 5C380 /CC02 5C380/CC09 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CF13 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA12 5C380/DA13 5C380/EA02 5C380/EA11 5C380/FA05		
代理人(译)	吉川修 Sobashima正雄		
优先权	2015221341 2015-11-11 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：为显示装置提供校正方法，其中校正数据容量和传输速率降低，同时确保校正的准确性。一种显示装置的校正方法，其中具有根据亮度信号发光的有机EL元件的像素以矩阵排列，包括：对应于像素的多个校正数据分量，预先获取用于校正亮度信号的第一校正数据的获取步骤（S10），将对应于第一校正数据的每个像素的校正数据分量的误差分量传播到每个像素的周围像素的误差步骤，通过减少比特将每个重建像素的校正数据分量转换为第二校正数据（S30），并使用第二校正数据校正亮度信号并且校正步骤（S60）。点域6

