

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-70708

(P2009-70708A)

(43) 公開日 平成21年4月2日(2009.4.2)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
G09F 9/30 (2006.01)	G09F 9/30 349Z	5C094
H01L 27/32 (2006.01)	G09F 9/30 365Z	
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/12 (2006.01)	H05B 33/12 B	
審査請求 未請求 請求項の数 7 O L (全 16 頁) 最終頁に続く		

(21) 出願番号 特願2007-238578 (P2007-238578)
 (22) 出願日 平成19年9月13日 (2007.9.13)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100095407
 弁理士 木村 満
 (72) 発明者 熊谷 稔
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会社八王子技術センター
 内
 Fターム(参考) 3K107 AA01 BB01 CC31 CC45 DD37
 DD44Z DD89 EE03 GG13 GG24
 5C094 AA55 BA27 DA13 GB10

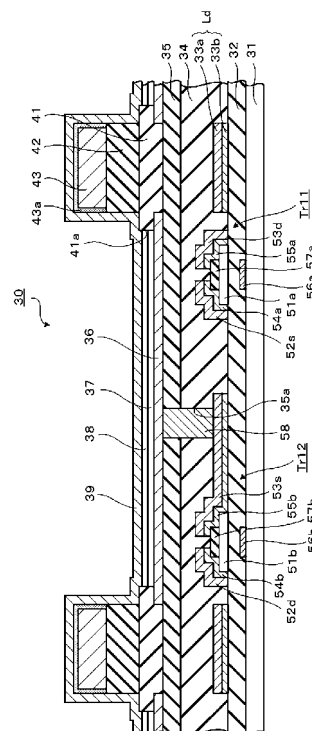
(54) 【発明の名称】 表示装置及び表示装置の製造方法

(57) 【要約】

【課題】良好な膜厚プロファイルを有する表示装置及び表示装置の製造方法を提供する。

【解決手段】表示装置10は、画素基板31上に形成された画素電極36と、画素電極間に設けられ画素電極36間を絶縁する第1絶縁層41と、前記第1絶縁層41上に形成された第2絶縁層42と、前記第2絶縁層上に形成されたメタルバンク（金属層）43と、を備える。第2絶縁層42は、メタルバンク43をマスクとして活性化酸素が存在する雰囲気、又は紫外線に曝露することによって形成される。この際、画素電極36の表面を親液化する。更にメタルバンク43表面に撥液性溶液を塗布することにより、メタルバンク43表面を撥液化する。更に画素電極36上に有機化合物含有液を塗布することにより、正孔注入層37及び発光層38を成膜する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

基板上面に配列された複数の画素電極と、前記画素電極間に設けられた第 1 絶縁層と、前記第 1 絶縁層上に形成された第 2 絶縁層と、を親液化する親液処理工程と、前記第 2 絶縁層上に設けられた金属層を撥液化する撥液処理工程と、前記画素電極上に有機化合物含有液を塗布することにより、有機化合物層を成膜する有機化合物層成膜工程と、
を有することを特徴とする表示装置の製造方法。

【請求項 2】

前記第 2 絶縁層は、予めパターン加工された前記金属層をマスクとしたドライエッチングによってパターニングされることを特徴とする請求項 1 に記載の表示装置の製造方法。

10

【請求項 3】

前記親液処理工程は、前記金属層をマスクとして用いた前記第 2 絶縁層のドライエッチングと同時に進行されることを特徴とする請求項 2 に記載の表示装置の製造方法。

【請求項 4】

前記第 2 絶縁層は、前記金属層をマスクとして露光した後、現像することによりパターニングされることを特徴とする請求項 1 に記載の表示装置の製造方法。

【請求項 5】

前記金属層の金属として、金、銀、銅、又はそれらを主成分とする合金を用いることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の表示装置の製造方法。

20

【請求項 6】

前記撥液処理工程は、前記金属層にトリアジンジチオール誘導体を被膜する工程であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 7】

請求項 1 乃至 6 のいずれか 1 項に記載の表示装置の製造方法によって製造されたことを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L (electroluminescence) 素子を用いた表示装置と表示装置の製造方法に関する。

30

【背景技術】

【0002】

近年、液晶表示装置 (LCD) に続く次世代の表示デバイスとして、有機エレクトロルミネッセンス素子 (以下、「有機 E L 素子」と略記する) 等の自発光素子を 2 次元配列した発光素子型の表示パネルを備えた表示装置の本格的な実用化、普及に向けた研究開発が盛んに行われている。

【0003】

有機 E L 素子は、アノード電極と、カソード電極と、これらの電極間に形成された電子注入層、発光層、正孔注入層、等を備える。有機 E L 素子では、発光層において正孔注入層から供給された正孔と電子注入層から供給された電子とが再結合することによって発生するエネルギーによって発光する。

40

【0004】

高分子型の有機 E L 素子を用いた表示装置において、基板上に配列される各表示画素の形成領域 (画素形成領域) を画定するとともに、高分子系有機材料からなる液状材料を塗布する際に、隣接する画素形成領域に異なる色の発光材料が混入して表示画素間で発光色の混合 (混色) 等が生じる現象を防止するために、各画素形成領域間に基板上に突出し、連続的に形成された隔壁を設けたパネル構造を有するものが知られている。このような隔壁を備えた有機 E L 表示パネルについては、例えば、特許文献 1 等に詳しく説明されている。

50

【特許文献1】特開2001-76881号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、上述したような高分子系の有機EL素子EL表示パネルにおいては、インクジェット法等の湿式成膜法を適用して例えば正孔注入層等の有機EL層を製造する際に、各表示画素（画素形成領域）間の境界領域に突出して設けられた隔壁表面の特性（撥水性）や、有機材料からなる液状材料（塗布液）の溶媒成分に起因する表面張力や凝集力、液状材料を塗布した後の乾燥方法等により、画素形成領域内（特にアノード電極上）に形成される有機EL層の膜厚が不均一になるという問題を有していた。

10

【0006】

本発明は上述した実情に鑑みてなされたものであって、比較的均一な膜厚の膜を有する表示装置及び表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記目的を達成するため、本発明の第1の観点に係る表示装置の製造方法は、
基板上面に配列された複数の画素電極と、前記画素電極間に設けられた第1絶縁層と、
前記第1絶縁層上に形成された第2絶縁層と、を親液化する親液処理工程と、
前記第2絶縁層上に設けられた金属層を撥液化する撥液処理工程と、
前記画素電極上に有機化合物含有液を塗布することにより、有機化合物層を成膜する有機化合物層成膜工程と、
を有することを特徴とする。

20

【0008】

前記第2絶縁層は、予めパターン加工された前記金属層をマスクとしたドライエッチングによってパターニングされてもよい。

【0009】

前記親液処理工程は、前記金属層をマスクとして用いた前記第2絶縁層のドライエッチングと同時にも行われてもよい。

【0010】

前記第2絶縁層は、前記金属層をマスクとして露光した後、現像することによりパターニングされてもよい。

30

【0011】

前記金属層の金属として、金、銀、銅、又はそれらを主成分とする合金を用いてもよい。

【0012】

前記撥液処理工程は、前記金属層にトリアジンジチオール誘導体を被膜する工程であってもよい。

【0013】

上述した製造方法によって表示装置を製造することによって、良好な表示の表示装置を提供することができる。

40

【発明の効果】

【0014】

本発明によれば、比較的均一な膜厚の有機化合物層を形成することができる。

【発明を実施するための最良の形態】

【0015】

本発明の実施形態に係る表示装置の製造方法について図を用いて説明する。本実施形態では、トップエミッション型の有機EL（electroluminescence）素子を用いたアクティブ駆動方式の表示装置を例に挙げて説明する。図1は本実施形態の表示装置の構成例を示す平面図である。また、図2は表示装置の有機EL素子OLEDの等価回路図である。また、図3は有機EL素子OLEDの平面図であり、図4は、図3に示すIV-IV線断面図で

50

ある。

【0016】

なお、本明細書において「撥液性」という表現を用いるが、撥液性とは、正孔輸送層となる正孔輸送材料を含有する有機化合物含有液、もしくはこれらの溶液に用いる有機溶媒を絶縁性基板上等に滴下して接触角を測定した場合に当該接触角が 50° 以上になる状態と規定する。また、撥液性とは対となる親液性とは、液になじむ性質を示し、接触角が 40° 以下、好ましくは 10° 以下となる状態と規定する。

【0017】

本実施形態の表示装置10は、図1及び図4に示すように有機ELパネル11を有する。有機ELパネル11は、有機ELパネル11を外部から駆動する図示しない駆動回路によって制御され、複数の表示画素30を2次元配列した表示パネルである。

各表示画素30の駆動回路の構成例を示す等価回路を図2に示す。各表示画素30は有機EL素子OLEDと、有機EL素子OLEDをアクティブ動作する画素回路7とを備えており、画素回路7は、トランジスタ（選択トランジスタ）Tr11と、トランジスタ（発光駆動トランジスタ）Tr12と、キャパシタCsと、を備える。図2に示すトランジスタTr11及びトランジスタTr12は、いずれもnチャネル型アモルファスシリコン薄膜トランジスタであるが、これに限らず、少なくとも一方がpチャネル型でもよく、ポリシリコン薄膜トランジスタであってもよい。

有機ELパネル11には、それぞれ所定行に配列された複数の画素回路7に接続された複数のアノードラインLaと、複数の有機EL素子OLEDのカソード電極に接続されるとともに、カソード電極を介して互いに導通し、列方向に延在する複数のカソードラインLcと、それぞれ所定列に配列された複数の画素回路7に接続されたデータラインLdと、それぞれ所定行に配列された複数の画素回路7のトランジスタTr11を選択する複数の走査ラインLselと、が形成されている。なお、詳細に後述するように本実施形態ではカソードラインLcは各有機EL素子OLEDを隔てるバンク（隔壁）の一部としても機能する。

【0018】

また、本実施形態の有機ELパネル11では、図1に示すように、赤（R）、緑（G）、青（B）の3色の画素30を一組として、この組が行方向（図1の左右方向）に繰り返し複数配列されるとともに、列方向（図1の上下方向）に同一色の画素が複数配列されている。

【0019】

図2に示すように選択トランジスタTr11のゲート端子は走査ラインLsに、ドレイン端子が有機ELパネル11の列方向に配設されたデータラインLdに、ソース端子が接点N11にそれぞれ接続される。また、発光駆動トランジスタTr12のゲート端子は接点N11に接続されており、ドレイン端子は供給電圧ラインLaに、ソース端子は接点N12にそれぞれ接続されている。キャパシタCsは、トランジスタTr12のゲート端子及びソース端子に接続されている。なお、キャパシタCsは、トランジスタTr12のゲート-ソース間に付加的に設けられた補助容量、もしくはこれらの寄生容量と補助容量からなる容量成分である。また、有機EL素子OLEDは、アノード端子（アノード電極）が接点N12に接続され、カソード端子（カソード電極）がカソードラインLc（共通電圧ライン）に接続されている。

【0020】

なお、トランジスタTr11及びトランジスタTr12がpチャネル型の電界効果型トランジスタの場合は、それぞれソース端子及びドレイン端子が図2とは逆に接続される。

【0021】

走査ラインLsは、有機ELパネル11の周縁部に配置された走査ドライバ（図示せず）に接続されており、所定タイミングで有機ELパネル11の行方向に配列された複数の表示画素を選択状態に設定するための選択電圧信号（走査信号）Sselが印加される。また、データラインLdは、有機ELパネル11の周縁部に配置されたデータドライバ（図

示せず)に接続され、上記表示画素の選択状態に同期するタイミングで表示データに応じたデータ電圧(階調信号) V_{pix} が印加される。走査ドライバ及びデータドライバは別個のICチップであってもよく、同一のICチップでもよい。

【0022】

各行ごとに配列された複数のトランジスタ T_{r12} が、当該トランジスタ T_{r12} に接続された有機EL素子OLEDの画素電極(例えばアノード電極)に表示データに応じた発光駆動電流を流す状態に設定するように、複数のアノードラインLa(供給電圧ライン)は、いずれも所定の高電位電源に直接又は間接的に接続されている。つまり、アノードラインLaは、有機EL素子OLEDの対向電極(カソード電極)に印加される基準電圧 V_{ss} より十分電位の高い所定の高電位(供給電圧 V_{dd})が印加される。また、複数のカソードライン(共通電圧ライン) L_c は、例えば、所定の低電位電源に直接又は間接的に接続され、絶縁性基板11上に2次元配列された全ての表示画素に対して単一の電極層により形成された対向電極(カソード電極)を介して、所定の低電圧(基準電圧 V_{ss} , 例えば接地電位 GND)が共通に印加されるように設定されている。

10

【0023】

すなわち、各画素において、直列に接続されたトランジスタ T_{r12} と有機EL素子OLEDの組の両端(トランジスタ T_{r12} のドレイン端子と有機EL素子OLEDのカソード端子)にそれぞれ、供給電圧 V_{dd} と基準電圧 V_{ss} を印加して有機EL素子OLEDに順バイアスを付与して有機EL素子OLEDが発光できる状態にし、更に階調信号 V_{pix} に応じて流れる発光駆動電流の電流値を画素駆動回路により制御している。

20

【0024】

次に、上述したような回路構成を有する画素30の平面図及び断面図を図3及び4に示す。本実施形態では有機EL層で発光した光を絶縁性基板を介して視野側(絶縁性基板の他面側)に出射するトップエミッション型の発光構造を有する表示パネルを示す。

【0025】

画素基板31は、絶縁性を有する材料から形成され、例えばガラス基板である。また、画素基板31上にはゲート電極56a、56b及び絶縁膜32が形成される。

【0026】

絶縁膜32は、絶縁性材料、例えばシリコン酸化膜、シリコン窒化膜等から構成されており、ゲート電極を覆うように画素基板31上に形成される。また、絶縁膜32はゲート電極が形成された領域においてトランジスタ T_{r11} 及び T_{r12} のゲート絶縁膜として機能する。

30

【0027】

データライン L_d は、絶縁膜32上に形成され、行方向(図3に示す上下方向)に延びるように形成される。また、図4に示すようにデータライン L_d は上層33a及び下層33bとの2層を備える。詳細に後述するようにデータライン L_d の上層33aは、トランジスタ T_{r11} 及び T_{r12} のソース電極52s、53s、ドレイン電極53d、52dと同じソースドレインメタル層をパターンニングすることによってこれらと同時に形成される。また、データライン L_d の下層33bは、トランジスタ T_{r11} 及び T_{r12} のオーミックコンタクト層54a、55a、54b、55bとなるアモルファスシリコンに不純物イオンが含まれた不純物層をパターンニングすることによってこれらと同時に形成される。

40

【0028】

層間絶縁膜34は、絶縁性材料、例えばシリコン酸化膜、シリコン窒化膜等から構成され、絶縁膜32上にデータライン、トランジスタ T_{r11} 及び T_{r12} を覆うように形成される。また、層間絶縁膜34上に形成される絶縁層35は、表面が平坦になる平坦化膜として機能し、熱硬化性樹脂であってもよい。

【0029】

トランジスタ T_{r11} 及び T_{r12} は、それぞれnチャネル型の薄膜トランジスタ(FT ; Thin Film Transistor)である。トランジスタ T_{r11} 及び T_{r12} は、それぞれ

50

画素基板 3 1 上に形成される。また、トランジスタ T r 1 1 は半導体層 5 1 a と、ソース電極 5 2 s と、ドレイン電極 5 3 d と、オーミックコンタクト層 5 4 a, 5 5 a と、ゲート電極 5 6 a と、保護膜 5 7 a と、を備える。トランジスタ T r 1 2 は、トランジスタ T r 1 2 と同様に半導体層 5 1 b と、ドレイン電極 5 2 d と、ソース電極 5 3 s と、オーミックコンタクト層 5 4 b, 5 5 b と、ゲート電極 5 6 b と、保護膜 5 7 b と、を備える。また、T r 1 2 のソース電極 5 3 s はコンタクト電極 5 8 を介して画素電極 3 6 に接続される。

【0030】

トランジスタ T r 1 1、T r 1 2 において、ゲート電極 5 6 a, 5 6 b は、例えば、アルミニウム－ネオジウム－チタン (A l N d T i) またはクロム (C r) から形成される。また、ソース電極 5 2 s, 5 3 s、ドレイン電極 5 3 d, 5 2 d はそれぞれ例えばアルミニウム－チタン (A l T i) / C r の 2 層構造、A l N d T i / C r の 2 層構造または C r から形成されている。また、それぞれのソース電極 5 2 s, 5 3 s 及びドレイン電極 5 2 d, 5 3 d と半導体層 5 1 a, 5 1 b との間には低抵抗性接触のため、オーミックコンタクト層 5 4 a, 5 5 a, 5 4 b, 5 5 b が形成される。

【0031】

画素電極 (アノード電極) 3 6 は、絶縁層 3 5 上に形成され、下層として A l 等の光反射性金属層と、上層として I T O (Indium Tin Oxide) 等の透明導電層と、積層構造となっており、上面から入射された光を反射する。画素電極 3 6 は、後述する画素領域に塗布される有機化合物含有液に対して親液性を有するように、プラズマ表面処理が施されている。また、各画素電極 3 6 は隣接する他の画素の画素電極と第 1 絶縁層によって絶縁されている。

【0032】

正孔注入層 3 7 は、画素電極 3 6 上に形成され、発光層 3 8 に正孔を供給する。正孔注入層 3 7 は正孔 (ホール) 注入、輸送が可能な有機高分子系の材料から構成される。また、本実施形態では有機高分子系のホール注入・輸送材料を含む有機化合物含有液として、導電性ポリマーであるポリエチレンジオキシチオフェン (P E D O T) とドーパントであるポリスチレンスルホン酸 (P S S) を水系溶媒に分散させた分散液である P E D O T / P S S 水溶液を用いている。

【0033】

本実施の形態では、画素電極 3 6 の周縁に沿って設けられた下地層となる第 1 絶縁層 4 1 と、第 1 絶縁層 4 1 上に形成された第 2 絶縁層 4 2 と、第 2 絶縁層 4 2 上に形成されたメタルバンク 4 3 と、が設けられている。詳細に後述するように活性な酸素が存在する雰囲気、又は紫外線に画素電極の表面処理を行った上でメタルバンク 4 3 に、撥液性を示す導通層 4 3 a となる材料を含む導通層材料含有液を塗布してメタルバンク 4 3 の表面処理を行って、撥液性を有し、厚さ方向に電氣的に導通する導通層 4 3 a を形成することによって、正孔注入層 3 7 の膜厚プロファイルを良好に形成することが可能である。

【0034】

発光層 3 8 は、正孔注入層 3 7 上に形成されている。発光層 3 8 は、画素電極とカソード電極との間に所定の電圧を印加することにより光を発生する機能を有する。発光層 1 7 は、蛍光あるいは燐光を発光することが可能な公知の高分子発光材料、例えばポリパラフェニレンビニレン系やポリフルオレン系等の共役二重結合ポリマーを含む赤 (R)、緑 (G)、青 (B) 色の発光材料から構成される。また、これらの発光材料は、適宜水系溶媒あるいはテトラリン、テトラメチルベンゼン、メシチレン、キシレン等の有機溶媒に溶解 (又は分散) した溶液 (分散液) をノズルコート法やインクジェット法等により塗布し、溶媒を揮発させることによって形成する。

【0035】

対向電極 (カソード電極) 3 9 は、導電材料、例えば M g、L i、B a、C a 等から形成される。本実施形態では、対向電極 3 9 は G N D に接続されている。なお、本実施形態は対向電極 3 9 側、つまり図 4 における上側から光を取り出す構成であるため、対向電極

10

20

30

40

50

39は所定程度の透光性を備える材料、及び／又は厚みに形成される。

【0036】

第1絶縁層41は、絶縁材料、例えばSiN等から形成され、発光領域に対応する領域に開口41aが形成されているので、画素電極36の周縁を囲むようにマトリクス状に形成され、隣接する画素電極36、36間を絶縁する。

【0037】

第1絶縁層41上で列方向に沿って複数の第2絶縁層42が配列されている。第2絶縁層42は、アクリル系、ポリイミド系の樹脂等から形成されており、第1絶縁層41より幅狭である。また、第2絶縁層42上に列方向に沿って複数のメタルバンク43（カソードラインLc）が形成されている。詳細に後述するように第2絶縁層はカソードラインLcをマスクとしてドライエッチングによって形成される。このため、第2絶縁層42はカソードラインLcと面一に形成される。また、第2絶縁層42の表面は、酸素プラズマ等によるエッチングによって形成され、この際第2絶縁層42の表面は親水化される。

【0038】

メタルバンク43は、表面に酸化膜が形成されにくい金、銀、銅、又はそれらを主成分とする合金から構成され、図4に示すように第2絶縁層41上に形成される。また、メタルバンク43は正孔注入層37、発光層38等を形成する際に、画素内膜厚を均一に形成するため、隣接する画素間で混色が生じないようにするための隔壁（バンク）として機能するとともに、図2に示すカソードラインLcとしても機能する。このようにカソードラインを膜厚に形成し低抵抗にすることにより、配線の信号遅延の防止を図ることが可能である。

【0039】

また、メタルバンク43の表面には、例えば図5に示すフッ素系トリアジンジチオールのようなフッ素系トリアジンチオール誘導体が塗布された導通層43aが形成されており、これによってメタルバンク43の表面は、正孔注入層37等を形成する際に液をはじく撥液性となっている。更にメタルバンク43は第2絶縁層41を形成する際のマスクとしても機能する。

【0040】

次に、本発明の実施形態に係る表示装置の製造方法について図6乃至図8を用いて説明する。

【0041】

まず、ガラス基板からなる画素基板31を用意する。次にこの画素基板31上に、スパッタ法、真空蒸着法等により金属膜を形成し、これをゲート電極56a、56bの形状にパターニングする。続いて、CVD（Chemical Vapor Deposition）法等によりゲート電極56a及び56b上に絶縁膜32を形成する。次に絶縁膜32上に半導体層51a、51bを形成し、更に半導体層51a、51bの上面に保護膜57a、57bを形成する。

【0042】

次に、CVD法等によりn+オーミックコンタクト層54a、54b、55a、55bを形成し、同時にデータラインの下層33bを形成する。同様にスパッタ法、真空蒸着法等により、ソース電極52s、53s及びドレイン電極53d、52dを形成し、同時にデータラインLdの上層33aを形成する。

【0043】

続いて、データラインLd、トランジスタTr11、Tr12等を覆うように層間絶縁膜34をCVD法等により形成する。次に、この層間絶縁膜34を覆うように絶縁膜35を形成する。次に、層間絶縁膜34及び絶縁膜35を貫通する開口35aを形成してトランジスタTr12のソース電極53sを露出させ、この中に金属を充填しコンタクト電極58を形成する。

【0044】

次に、このように画素基板31上トランジスタTr11、Tr12等が形成した後、図6(a)に示すように絶縁膜35上に、スパッタ法、真空蒸着法等によって金属膜を形成

10

20

30

40

50

した後、パターニングすることにより画素電極 36 を形成する。

【0045】

続いて、画素電極 36 上に CVD 法等により、例えば SiN からなる第 1 絶縁層 41 を形成する。次にフォトリソグラフィ、エッチング等によって第 1 絶縁層 41 に開口 41a を形成する。この開口を介して画素電極 36 が露出し、この開口 41a を介して露出する領域が発光領域となる。

【0046】

次に、図 6 (b) のように、アクリル系、ポリイミド系等の樹脂層 81 を画素電極 36 及び第 1 絶縁層 41 を覆うように形成する。樹脂層は、塗布型の熱硬化性材料を用い、スピンコートやダイコート等の方法で成膜した後、熱硬化を行う。塗布する材料は非感光性の材料で良く、また誘電率の低い材料を選択することが望ましく、フッ素系樹脂が好適である。また、硬化した樹脂層 81 の厚みは、第 1 絶縁層 41 の十倍以上の厚さであることが好ましく、0.5 μm ~ 3 μm 程度でよい。

【0047】

図 7 (a) のように、樹脂層 81 の上に金属層 82 をスパッタや真空蒸着等の方法で全面に成膜する。金属層 82 は、金、銀、銅、又はそれらを主成分とする合金を用いて形成するのが好適である。金属層 82 の厚みは 0.2 ~ 0.3 μm 以上あればよい。なお、金属層 82 の成膜前に酸素プラズマ、あるいはアルゴンプラズマ等の表面処理を行い、金属層 82 と樹脂層 81 との密着性を向上させても良い。

【0048】

図 7 (b) のように、金属層 82 を所望の隔壁形状にパターニングして隔壁 43 を形成する。具体的には金属層 82 上に、フォトレジストによるマスクを形成した後、ウェットエッチングをする。金属層 82 として、銅や銅合金を用いる場合には、第二塩化鉄系等のエッチング液を用い、金の場合にはヨウ素系のエッチング液を用いて、金属層 82 のエッチングを行い隔壁 43 を形成する。

【0049】

次に、図 8 (a) のように、隔壁 (メタルバンク) 43 をマスクとして、下層の樹脂層 81 を酸素プラズマによりドライエッチングし、第 2 絶縁層 42 を形成する。ドライエッチングによって形成することにより、第 2 絶縁層 42 とメタルバンク 43 とを同形状にパターニングすることが可能となる。

【0050】

また、本実施形態では酸素プラズマを用いてドライエッチングするため、樹脂層 81 のドライエッチングが完了した時点で画素電極 36 表面を洗浄し、親水化することができる。また、酸素プラズマ処理により ITO の欠陥をケアすることが可能である。画素電極 36 の表面と同様にエッチングされた樹脂層側面も同時に親液化される。

【0051】

次に、金属層の撥液化処理を下記手順にて行う。この際の撥液処理用の溶液としては図 5 に示すフッ素系トリアジンチオール誘導体を水に溶解して作成する。フッ素系トリアジンチオール誘導体は、単体では水に不溶であるが、同モル量の NaOH や KOH と一緒であれば水に可溶である。溶液の濃度は $1 \times 10^{-4} \sim 10^{-2}$ (mol/L) の範囲で作製する。

【0052】

まず、画素基板 31 を酸系の水溶液に浸漬することによりメタルバンク表面をソフトエッチングし、表面に付着している酸化物等の不純物を除去する。次に、画素基板 31 を水洗及び乾燥する。

【0053】

続いて、画素基板 31 をフッ素系トリアジンチオール誘導体水溶液に浸す。溶液の温度は 20 $^{\circ}\text{C}$ ~ 30 $^{\circ}\text{C}$ 、浸漬時間は 1 ~ 10 分が好適である。

次に、画素基板 31 を取り出し、アルコールですすぐことにより、余分なフッ素系トリアジンチオール誘導体を洗い流す。更に画素基板を更に水で 2 次洗浄した後、N₂プロ

10

20

30

40

50

で乾燥させる。

【0054】

なお、フッ素系トリアジンチオール（図5参照）のチオール基のHが外れ、チオール基はメタルバンク43の表面の金属と結合する。従って、フッ素系トリアジンチオールは、表面が金属であるメタルバンク43のみに選択的に結合され、金属酸化物である画素電極36、非金属である第1絶縁層41及び第2絶縁層42とは撥液性を十分に発現するほど結合しないため、メタルバンク43のみが選択的にフッ素系トリアジンチオールによって撥液化される。

【0055】

メタルバンク43の撥液処理後、正孔注入材料（導電性高分子であるPEDOT及びドーパントとなるPSS）を含有した含有液（以下、PEDOT含有液）を、インクジェット等の印刷方法で画素基板31に塗布する。

【0056】

上述したように画素電極36及びその周辺の第1絶縁層41と、第2絶縁層42側面は親液性であり、隔壁（メタルバンク）表面は撥液性である。従って、塗布されたPEDOT含有液は、例えば図9（a）に模式的に示すようにメタルバンク43間に十分広がるものの、メタルバンク43の表面では接触角が大きく、はじかれるのでメタルバンク43を越えることはない。一方で樹脂からなる第2絶縁層42側面は親液性であるため、PEDOT含有液は毛細管現象により第2絶縁層42側面に吸い上げられる。

【0057】

このため、PEDOT含有液が乾燥する過程において、撥液処理された金属層のみの場合の様に、含有液が画素中央に凝集することではなく、図9（b）に示すように第2絶縁層（樹脂層）側面に含有液が引っ張られる形で乾燥が進み、発光領域つまり開口41aによって画定される領域のPEDOT/PSS層の膜厚プロファイルを均一にすることが可能となる。

【0058】

なお、樹脂層の厚みが厚くなると、吸い上げられる含有液の量が増え、膜厚プロファイルを悪くする方向となる。このため、含有液が吸い上げられる程度の段差であり、また樹脂層として形成可能な範囲である必要があり、好適な膜厚は0.5～1μm程度である。

【0059】

次に、PEDOTの塗布後、100℃以上の温度にて画素基板31を乾燥させる。

【0060】

次に、赤、緑、青色の発光材料（ポリフルオレン系）をテトラリン、テトラメチルベンゼン、メシチレン等の有機溶剤に溶かしたEL含有液を、インクジェット等の印刷方法により、正孔注入層上にそれぞれ成膜する。画素電極36間のメタルバンク43が撥液性となっているため、隣接した画素との混色が防止され、赤、緑、青色の塗り分けが可能となる。発光材料を成膜後、窒素雰囲気中でのホットプレートによる加熱、あるいは真空中でのシーズヒータによる乾燥を行い、残留溶媒の除去を行う。

【0061】

発光層38まで形成した画素基板に、図8（b）に示すように、真空蒸着やスパッタリングで1nm程度のCa、Ba等の低仕事関数の透明な電子注入金属層及び電子注入金属層を覆い、シート抵抗を低くする高仕事関数の透明なITO等の給電電極からなる透明な対向電極39を形成する。最後にメタルキャップやガラス等の封止基板にUV硬化又は熱硬化接着剤を塗布した物と、画素基板とを貼り合わせした後、硬化させ、表示装置を完成させる。

【0062】

上述したように、本実施形態では画素電極36、第2樹脂層42等を酸素プラズマ処理によって親液化し、さらにフッ素系トリアジンチオールを塗布することにより、メタルバンク43の表面を撥液化する。このように選択的にメタルバンク43の表面を撥液化することにより画素電極36上に形成される正孔注入層37及び発光層38の膜厚プロファイ

10

20

30

40

50

ルを良好とすることができる。

【0063】

例えば、図9(a)に示すように有機化合物含有液の一例として、PEDOT/ PSS 溶液をメタルバンク間に塗布する。塗布した直後は、PEDOT/ PSS 溶液はメタルバンク間に大きく広がる。しかし、隔壁(メタルバンク)表面は撥液性であるためメタルバンク43の表面では接触角が大きく、塗布されたPEDOT含有液は、はじかれる。一方で樹脂からなる第2絶縁層42側面は親液性であるため、PEDOT含有液は毛細管現象により第2絶縁層42側面に吸い上げられる。このため、PEDOT含有液が乾燥する過程において、撥液処理された金属層のみの場合の様に、含有液が画素中央に凝集することではなく、図9(b)に示すように第2絶縁層(樹脂層)側面に含有液が引っ張られる形で乾燥が進み、発光領域つまり開口41aによって画定される領域のPEDOT/ PSS 層の膜厚プロファイルを均一にすることが可能となる。

10

【0064】

これに対し、第2絶縁層42を省略しメタルバンクにフッ素系トリアジンチオールを塗布したのみの図10(a)に示す構成では、メタルバンク間に塗布されたPEDOT/ PSS 溶液は、図9(b)に示す本願発明の構成とは異なり、吸い上げられる第2絶縁層42がないため、画素電極の中心に向かって図10(b)に示すように凝集する。これにより、図10(a)及び(b)に示すように、画素電極の中心に上に凸の膜が形成される。

【0065】

次に、図10(a)及び(b)のように、本願発明とは異なり第2絶縁層42を形成せず画素電極を親水化させ、メタルバンクのみを撥液化させた具体例を図11及び12に示す。図11はテスト基板の平面図であり、図12はテスト基板のPEDOT/ PSS 溶液未塗布の膜厚プロファイル、PEDOT/ PSS 溶液を塗布、乾燥させ成膜した後のI-I線の膜厚プロファイル、II-II線の膜厚プロファイルを示す図である。図11及び図12における、画素電極は上述した本願発明の実施形態における画素電極36に相当し、PEDOT/ PSS 層は正孔注入層37に相当する。また、データラインはデータラインLd、層間絶縁膜は第1絶縁層41に相当し、メタルバンクはメタルバンク43にそれぞれ相当する。なお、図12では、本願発明の構成とは異なりトランジスタTr11、トランジスタTr12、層間絶縁膜34及び絶縁層35を設けずに、画素電極36上に直接データラインLdを形成した構造となっている。

20

30

【0066】

まず、図11及び図12では、SiNからなる層間絶縁膜に設ける開口の幅は56 μmであり、隣接するメタルバンク間の距離は96 μm、画素ピッチは170 μmである。また、画素電極は本実施形態と同様に酸素プラズマ処理等で親液化した後、メタルバンクラインの撥液化を行った。更に、PEDOT/ PSS 溶液を塗布し、乾燥させたものである。

【0067】

図12から画素電極中央にPEDOT/ PSS 層が形成されていることが分かる。また、図12からは、I-I線、II-II線のいずれの領域でも図10(a)及び(b)に示すように、PEDOT/ PSS 層が上に凸になるようなプロファイルに形成されていることが分かる。

40

【0068】

これに対し本発明では、第1絶縁層41より十分厚く、親液処理された第2絶縁層42がPEDOT/ PSS 溶液が吸い上がるため、金属層のみの場合と比較し、画素中央への含有液の凝集を防止し、画素電極36上で膜厚をほぼ均一にすることが出来ると言える。このように本実施形態のように樹脂層、画素電極を親水性に、メタルバンク43のみを撥液性とすることが可能であり、このようにそれぞれの表面を処理することにより、有機化合物含有液を用いて形成される、有機EL素子OLEDの正孔注入層、発光層等の膜厚を均一に形成することが可能である。正孔注入層、発光層等の膜厚が厚い領域は、正孔と電子の再結合が起こりにくく、発光しにくい、本実施形態では、画素電極36からの正孔

50

の注入及び対向電極 39 からの電子の注入が均等になり、正孔及び電子の再結合によって有機 EL 素子 OLED の発光面積が増え、良好な表示が可能となる。

【0069】

また、本実施形態では、図に示すように、樹脂層 81 をメタルバンク 43 をマスクとして、O₂ プラズマ処理等によるドライエッチングによって形成する。この際、画素電極 36 表面を親液化させることができ、第 2 絶縁層 42 を形成する工程と兼ねることができ、工程数を減少させることができる。

【0070】

また、金属層のエッチングマスクと樹脂層を別々にパターニングする場合、金属層が樹脂層上に確実に収まるためには、金属層と樹脂層の重ね合わせ精度を考慮し、加工マージン分だけ樹脂層を金属層よりも広げる必要がある、図 13 (a) に示すように別々にパターニングする場合に位置合わせずれ等を考慮して必要とされたメタルバンク 43 の側壁位置と第 2 絶縁層 42 の側壁位置との間の長さに相当するマージンが必要となる。これに対して本実施形態では、図 13 (b) に示すように、樹脂層をメタルバンクをマスクとしてエッチングによって形成するので、メタルバンク 43 の側壁位置と第 2 絶縁層 42 の側壁位置との間の長さに相当するマージンが不要となるため、画素ピッチをさらに狭くし、開口率を向上することができる。

【0071】

本発明は上述した実施形態に限られず、様々な変形及び応用が可能である。

例えば、上述した実施形態では、メタルバンク 43 をマスクとして、ドライエッチングによって樹脂層をエッチングしたが、樹脂層にポジ型の感光性材料を用い、メタルバンク 43 をマスクとして露光を行い、現像により樹脂層を金属層と同形状にパターニングしても良い。樹脂層のパターニング後、画素電極表面及び樹脂層側面の親液化を行うために、酸素プラズマもしくは UV 洗浄を行う。

【0072】

また、上述した実施形態ではカソードラインをメタルバンクラインとする構成を例に挙げて説明したが、アノードラインをメタルバンクラインとすることも可能である。

【0073】

また、上述した実施形態ではトップエミッション型の有機 EL 素子を例に挙げて説明したが、これに限られずボトムエミッション型であってもよい。この場合、画素電極 36 が光透過性電極となり、対向電極 39 が光反射性電極となる。

【0074】

また、上述した実施形態では画素回路 7 が 2 個のトランジスタを有して構成されるものとしたが、一例を示したに過ぎず、3 個以上のトランジスタを有して構成されるものであってもよく、1 個のトランジスタを有して構成されるものであってもよい。

【図面の簡単な説明】

【0075】

【図 1】 本発明の実施形態に係る表示装置の構成例を示す平面図である。

【図 2】 表示装置の画素の等価回路図である。

【図 3】 画素の配列を示す平面図である。

【図 4】 図 3 に示す IV-IV 線断面図である。

【図 5】 フッ素系トリアジン誘導体を示す図である。

【図 6】 本発明の実施形態に係る表示装置の製造方法を示す図である。

【図 7】 本発明の実施形態に係る表示装置の製造方法を示す図である。

【図 8】 本発明の実施形態に係る表示装置の製造方法を示す図である。

【図 9】 (a) 及び (b) は正孔注入層の製造時の溶液の乾燥の状態を示す図である。

【図 10】 (a) 及び (b) テスト基板上での溶液の乾燥の状態を示す図である。

【図 11】 テスト基板を示す平面図である。

【図 12】 テスト基板上に形成した正孔注入層の膜厚を示す図である。

【図 13】 (a) は第 2 絶縁層とメタルバンクとを別にパターニングする構成を説明する

10

20

30

40

50

図である。(b)はメタルバンクをマスクとして第2絶縁層をパターニングする構成を説明する図である。

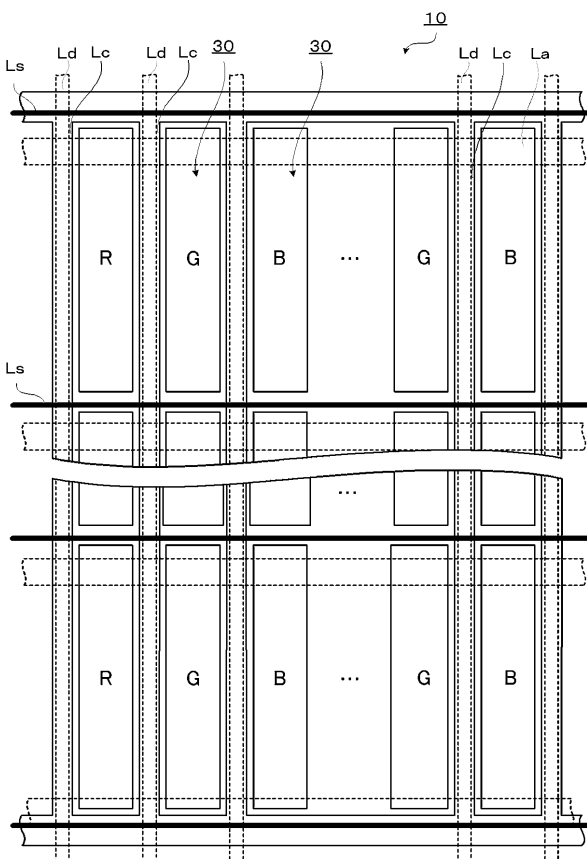
【符号の説明】

【0076】

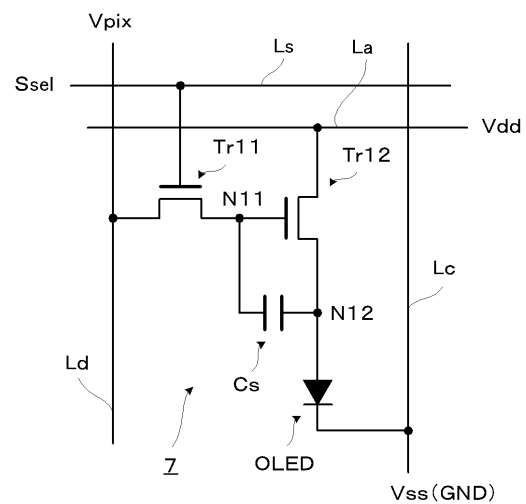
10・・・表示装置、30・・・画素、31・・・画素基板、32・・・、33・・・、34・・・、35・・・、36・・・画素電極、37・・・正孔注入層、38・・・発光層、39・・・対向電極、41・・・第1絶縁層、42・・・第2絶縁層、43・・・メタルバンク、Cs・・・キャパシタ、La・・・アノードライン、Lc・・・カソードライン、Ld・・・データライン、Lsel・・・セレクトライン、Tr11, Tr12・・・トランジスタ

10

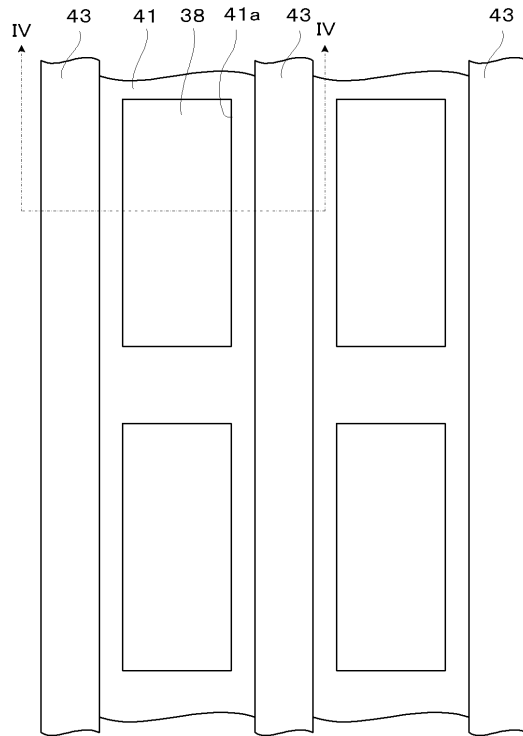
【図1】



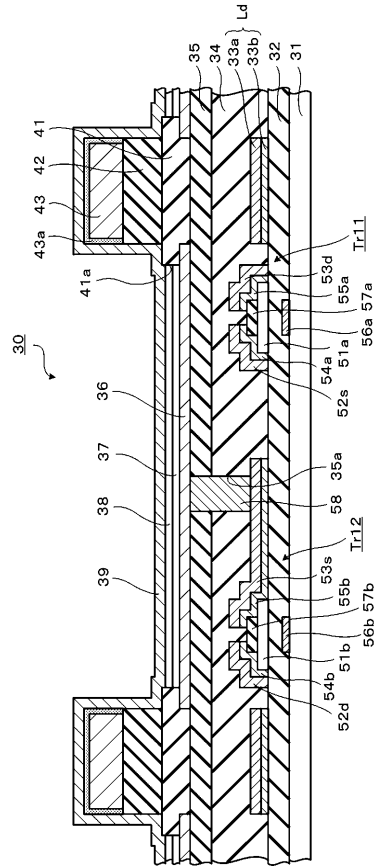
【図2】



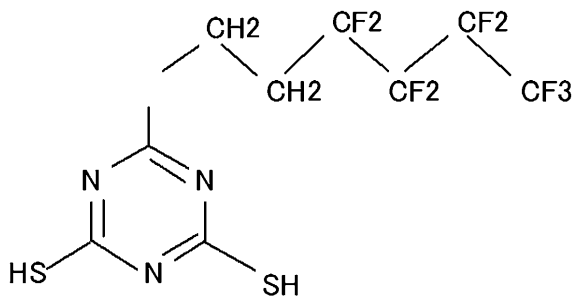
【図 3】



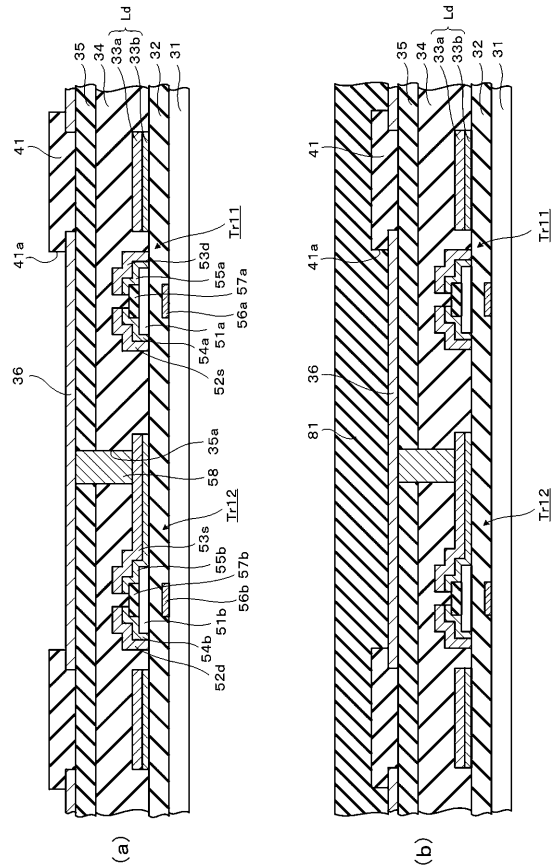
【図 4】



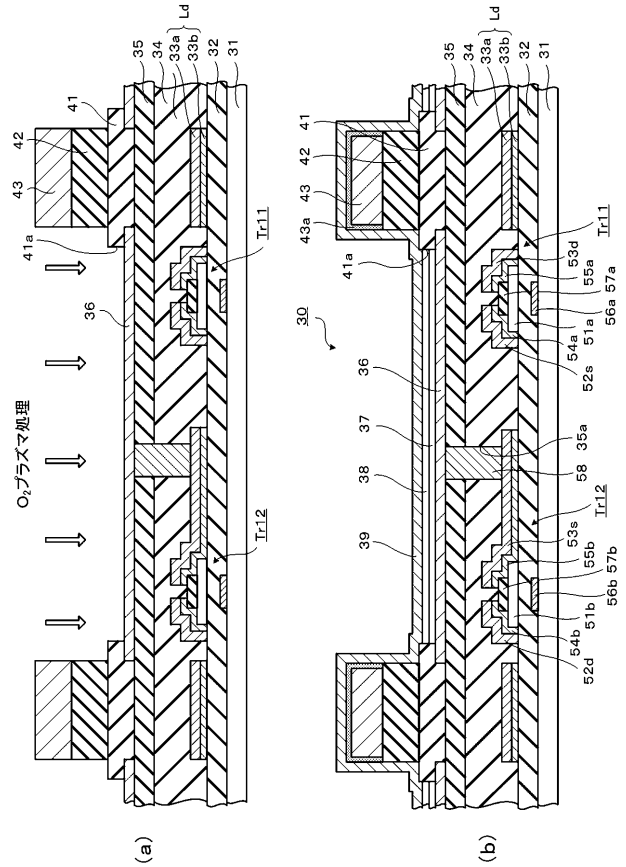
【図 5】



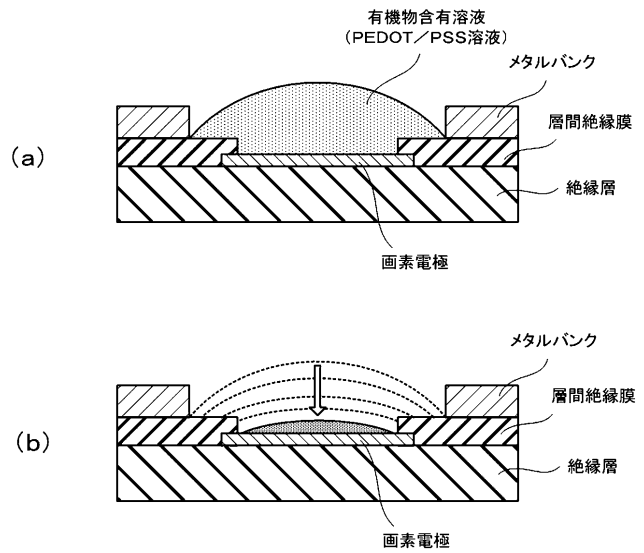
【図 6】



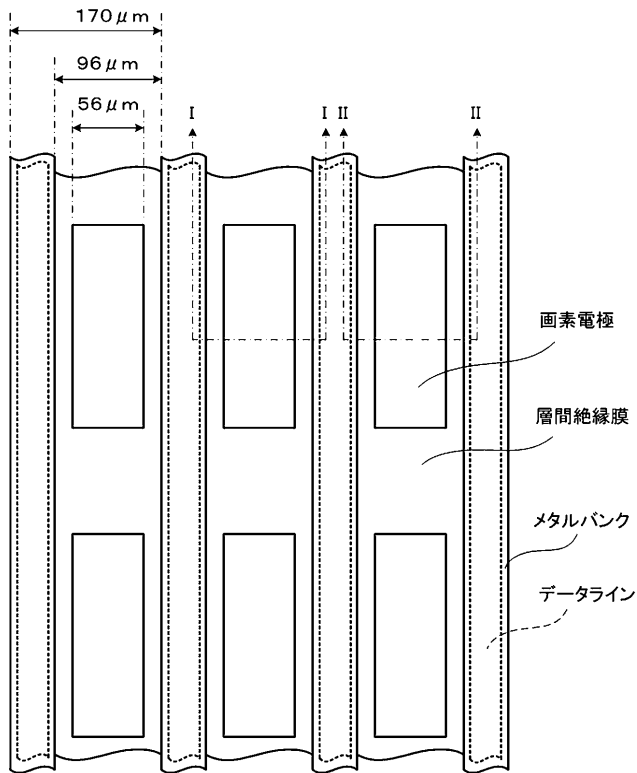
【图 8】



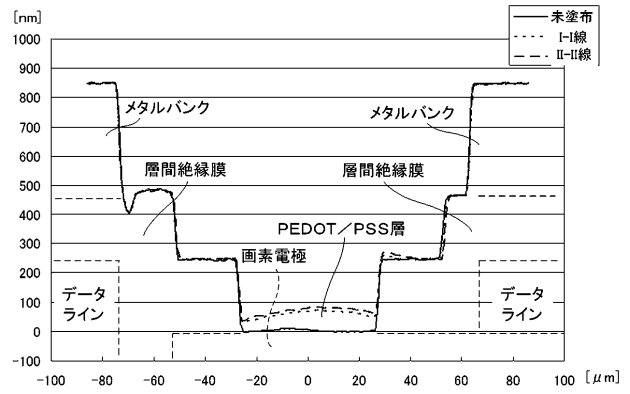
【 図 1 0 】



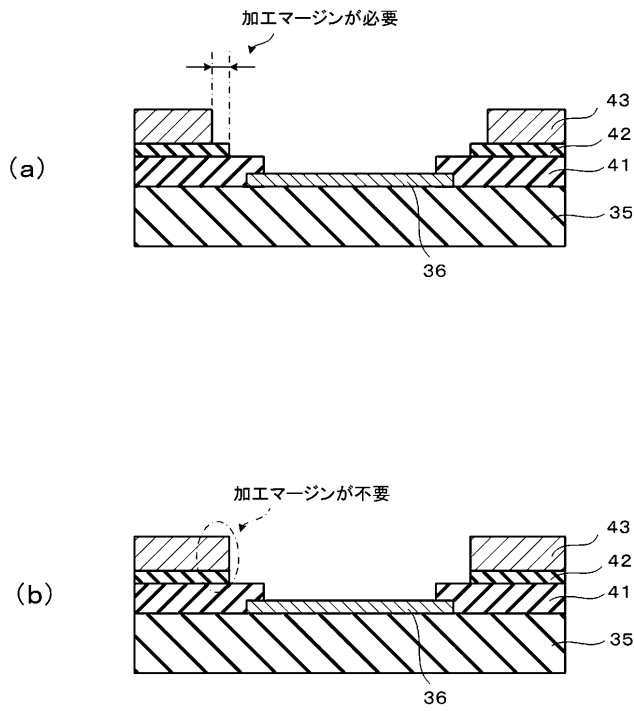
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
<i>H 0 5 B</i>	<i>33/22</i>	<i>(2006.01)</i>	H 0 5 B 33/22	Z
<i>H 0 5 B</i>	<i>33/26</i>	<i>(2006.01)</i>	H 0 5 B 33/26	Z

专利名称(译)	显示装置和显示装置的制造方法		
公开(公告)号	JP2009070708A	公开(公告)日	2009-04-02
申请号	JP2007238578	申请日	2007-09-13
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	熊谷 稔		
发明人	熊谷 稔		
IPC分类号	H05B33/10 G09F9/30 H01L27/32 H01L51/50 H05B33/12 H05B33/22 H05B33/26		
FI分类号	H05B33/10 G09F9/30.349.Z G09F9/30.365.Z H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/26.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC45 3K107/DD37 3K107/DD44Z 3K107/DD89 3K107/EE03 3K107/GG13 3K107/GG24 5C094/AA55 5C094/BA27 5C094/DA13 5C094/GB10		
代理人(译)	木村 充		
外部链接	Espacenet		

摘要(译)

提供了一种具有良好膜厚度分布的显示装置和制造显示装置的方法。一种显示装置，包括：像素电极，形成在像素基板上；第一绝缘层，设置在所述像素电极之间，用于在所述像素电极之间绝缘；以及第二绝缘层，设置在所述第一绝缘层上，形成第二绝缘层42，并在第二绝缘层上形成金属堤（金属层）43。第二绝缘层42通过使用金属堤43作为掩模将其暴露于其中存在活性氧的气氛或紫外线而形成。此时，像素电极36的表面是亲液的。此外，通过将液体排斥剂溶液施加到金属堤43的表面，使金属堤43的表面具有液体排斥性。此外，将含有有机化合物的液体涂覆到像素电极36上，从而形成空穴注入层37和发光层38。点域4

