

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-242205

(P2008-242205A)

(43) 公開日 平成20年10月9日(2008.10.9)

(51) Int. Cl.		F I			テーマコード (参考)	
G09G	3/30	(2006.01)	G09G	3/30	J	5C080
G09G	3/20	(2006.01)	G09G	3/20	6 2 4 B	
			G09G	3/20	6 1 1 H	
			G09G	3/20	6 4 2 A	
			G09G	3/20	6 7 0 J	
審査請求 未請求 請求項の数 6 O L (全 20 頁) 最終頁に続く						

(21) 出願番号	特願2007-84303 (P2007-84303)	(71) 出願人	000002185
(22) 出願日	平成19年3月28日 (2007. 3. 28)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	谷 亀 貴央
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	飯田 幸人
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	三並 徹雄
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
最終頁に続く			

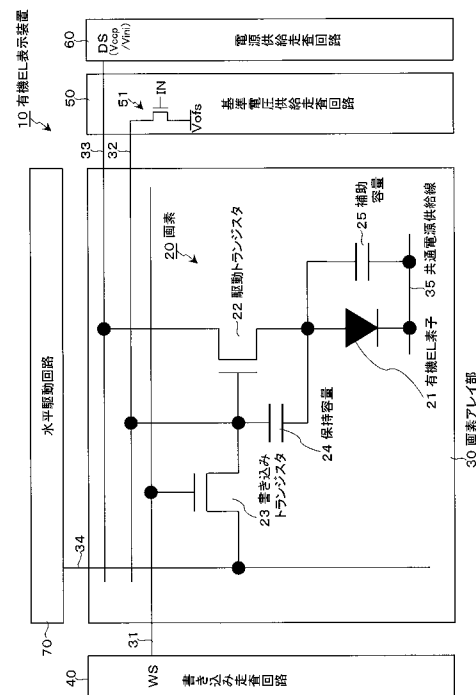
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】 信号線から書き込みトランジスタを通して基準電圧を書き込まなくても、駆動トランジスタのゲート電位を基準電圧に設定できるようにする。

【解決手段】 駆動トランジスタ22と書き込みトランジスタ23の必要最小限の2つを有する画素構成を採る有機EL表示装置10において、画素アレイ部30の画素行ごとに基準電圧供給線32(32-1~32-m)を配線するとともに、当該基準電圧供給線32を駆動トランジスタ22のゲート電極と画素行単位で電氣的に接続し、基準電圧供給線32に基準電圧であるオフセット電圧Vofsを選択的に供給する基準電圧供給走査50を設け、当該基準電圧供給走査50から基準電圧供給線32を通して駆動トランジスタ22のゲート電位Vgをオフセット電圧Vofsに設定するようにする。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記画素アレイ部の各画素を行単位で走査して前記書き込みトランジスタによる書き込み駆動を行う第 1 走査手段と、

前記画素アレイ部の画素行ごとに配線されかつ前記駆動トランジスタのゲート電極と電氣的に接続された基準電圧供給線に対して、前記映像信号の基準となる基準電圧を選択的に供給する第 2 走査手段と、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して、第 1 電位と当該第 1 電位よりも低い第 2 電位とを選択的に供給する第 3 走査手段と

を備えたことを特徴とする表示装置。

【請求項 2】

前記第 3 走査手段は、前記第 2 走査手段から前記基準電圧供給線に前記基準電圧が供給されている期間において、前記電源供給線の電位を前記第 2 電位から前記第 1 電位に切り替える

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記第 2 走査手段は、前記基準電圧供給線に対して前記基準電圧を供給しない期間では前記基準電圧供給線をフローティング状態にする

ことを特徴とする請求項 2 記載の表示装置。

【請求項 4】

前記第 2 走査手段は、前記基準電圧供給線と前記基準電圧の電源ラインとの間に、前記基準電圧供給線に対して前記基準電圧を供給する期間でオンし、それ以外の期間でオフするスイッチ素子を有する

ことを特徴とする請求項 3 記載の表示装置。

【請求項 5】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部を有する表示装置の駆動方法であって、

前記画素アレイ部の各画素を行単位で走査して前記書き込みトランジスタによる書き込み駆動を行う第 1 走査ステップと、

前記画素アレイ部の画素行ごとに配線されかつ前記駆動トランジスタのゲート電極と電氣的に接続された基準電圧供給線に対して、前記映像信号の基準となる基準電圧を選択的に供給する第 2 走査ステップと、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して、第 1 電位と当該第 1 電位よりも低い第 2 電位とを選択的に供給する第 3 走査ステップと

を有することを特徴とする表示装置の駆動方法。

【請求項 6】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記画素アレイ部の各画素を行単位で走査して前記書き込みトランジスタによる書き込み駆動を行う第 1 走査手段と、

10

20

30

40

50

前記画素アレイ部の画素行ごとに配線されかつ前記駆動トランジスタのゲート電極と電氣的に接続された基準電圧供給線に対して、前記映像信号の基準となる基準電圧を選択的に供給する第2走査手段と、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して、第1電位と当該第1電位よりも低い第2電位とを選択的に供給する第3走査手段と

を備えた表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度に変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機EL (Electro Luminescence) 素子を用いた有機EL表示装置が開発され、商品化が進められている。

【0003】

有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子が10V以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFT (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFTを用いた画素回路では、駆動トランジスタのソース側に有機EL素子が接続されることとなるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

【0007】

10

20

30

40

50

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

また、ポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面の一様性（ユニフォームティ）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

【0011】

【特許文献1】特開2006-133542号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

特許文献1記載の従来技術では、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができるが、その反面、画素回路を構成する素子数が多く、画素サイズの微細化、ひいては表示装置の高精細化の妨げとなる。

【0013】

これに対して、画素回路を構成する素子数や配線数の削減を図るために、例えば、画素回路の駆動トランジスタに供給する電源電位を切り替え可能な構成とし、当該電源電位の切り替えによって有機EL素子の発光期間／非発光期間を制御する機能を駆動トランジスタに持たせることで、発光期間／非発光期間を制御するトランジスタを省略する手法を採ることが考えられる。

【0014】

かかる手法を採ることにより、必要最小限の素子数、具体的には、映像信号を書き込む書き込みトランジスタと、この書き込みトランジスタによって書き込まれた映像信号を保持する保持容量と、この保持容量に保持された映像信号に基づいて電気光学素子を駆動する駆動トランジスタとによって画素回路を構成できる。すなわち、画素トランジスタとしては書き込みトランジスタと駆動トランジスタの必要最小限の2つで済む。

【0015】

ところで、駆動トランジスタの閾値電圧 V_{th} の画素ごとのばらつきを補正する閾値補正を実行するに当たっては、駆動トランジスタのゲート電位を映像信号の基準となる基準電圧に設定（確定）する初期化動作が必要になる。特許文献 1 記載の従来技術の場合は、駆動トランジスタのゲート電位を基準電圧に設定する作用をなすスイッチングトランジスタが設けられていた。

【0016】

これに対して、画素トランジスタを書き込みトランジスタと駆動トランジスタの 2 つに削減した回路構成を採る場合は、駆動トランジスタのゲート電位を基準電圧に設定する作用をなすスイッチングトランジスタを持たないことになる。そのため、駆動トランジスタのゲート電位を基準電圧に設定するには、各画素に映像信号を供給する信号線を通して基準電圧を選択的に供給し、当該基準電圧を書き込みトランジスタによってサンプリングして書き込む構成を採ることが考えられる。

10

【0017】

かかる構成を採る場合は、映像信号を信号線に供給する水平駆動系において、映像信号と基準電圧とを切り替えて信号線に供給する切り替えスイッチを信号線ごとに配することになる。信号線には 1 画素列分の多数の画素が繋がるとともに、信号線の寄生容量等によって信号線を駆動する際の負荷容量が大きくなるために、信号線を駆動する切り替えスイッチとして駆動能力の大きなトランジスタを用いる必要がある。

【0018】

ところが、駆動能力の大きなトランジスタはサイズが大きい。したがって、サイズの大きなトランジスタからなる切り替えスイッチを信号線の本数、即ち水平方向の画素数だけ配置すると、切り替えスイッチ群を含む水平駆動系の回路規模が大きくなるために、その分だけ画素アレイ部の周辺回路を配置するいわゆる額縁と称されるパネル周縁部の面積を大きくしなければならず、表示パネルの小型化の妨げとなる。

20

【0019】

そこで、本発明は、駆動トランジスタのゲート電位を基準電圧に設定する作用をなすスイッチングトランジスタを持たない画素構成を採る場合において、信号線から書き込みトランジスタを通して基準電圧を書き込まなくても、駆動トランジスタのゲート電位を基準電圧に設定できるようにした表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

30

【課題を解決するための手段】

【0020】

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた映像信号を保持する保持容量と、前記保持容量に保持された映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部を有する表示装置において、前記画素アレイ部の各画素を行単位で走査して前記書き込みトランジスタによる書き込み駆動を行う第 1 走査手段と、前記画素アレイ部の画素行ごとに配線されかつ前記駆動トランジスタのゲート電極と電気的に接続された基準電圧供給線に対して、前記映像信号の基準となる基準電圧を選択的に供給する第 2 走査手段と、前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して、第 1 電位と当該第 1 電位よりも低い第 2 電位とを選択的に供給する第 3 走査手段とを設けた構成を採っている。

40

【0021】

上記構成の表示装置および当該表示装置を有する電子機器において、画素アレイ部の画素行ごとに基準電圧供給線を配線するとともに、当該基準電圧供給線を駆動トランジスタのゲート電極と画素行単位で電気的に接続する。そして、書き込みトランジスタによる書き込み駆動を行う走査手段と、電源供給線に対して第 1 電位と第 2 電位とを選択的に供給する走査手段に加えて、基準電圧供給線に対して基準電圧を選択的に供給する走査手段を設けたことで、駆動トランジスタのゲート電位を基準電圧に設定する作用をなすスイッチ

50

ングトランジスタを持たない画素構成において、基準電圧供給線を通して駆動トランジスタのゲート電位を基準電圧に設定できる。

【発明の効果】

【0022】

本発明によれば、基準電圧供給線を通して駆動トランジスタのゲート電位を基準電圧に設定できるために、表示パネルの小型化の妨げとなる、信号線から書き込みトランジスタを通して基準電圧を書き込む構成を採らなくて済む。

【発明を実施するための最良の形態】

【0023】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

10

【0024】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子、例えば有機EL素子を画素の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明する。

【0025】

図1に示すように、本実施形態に係る有機EL表示装置10は、画素(PXLC)20が行列状(マトリクス状)に2次元配置されてなる画素アレイ部30と、当該画素アレイ部30の周辺に配置され、各画素20を駆動する駆動部、例えば書き込み走査回路(第1走査手段)40、基準電圧供給走査回路(第2走査手段)50、電源供給走査回路(第3走査手段)60および水平駆動回路(水平駆動系)70とを有する構成となっている。

20

【0026】

画素アレイ部30には、m行n列の画素配列に対して、画素行ごとに走査線31-1~31-m、基準電圧供給線32-1~32-mおよび電源供給線33-1~33-mが配線され、画素列ごとに信号線34-1~34-nが配線されている。

【0027】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型(フラット型)のパネル構造となっている。画素アレイ部30の各画素20は、アモルファスシリコンTFT(Thin Film Transistor; 薄膜トランジスタ)または低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、走査回路40、基準電圧供給走査回路50、電源供給走査回路60および水平駆動回路70についても、画素アレイ部30を形成する表示パネル(基板)80上に実装することができる。

30

【0028】

書き込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト(転送)するシフトレジスタ等によって構成され、画素アレイ部30の各画素20への映像信号の信号電圧(以下、「入力信号電圧」、または単に「信号電圧」と記述する場合もある)Vsигの書き込みに際して、走査線31-1~31-mに順次走査信号WS1~WSmを供給して画素20を行単位で順番に走査(線順次走査)する。

【0029】

基準電圧供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成され、書き込み走査回路40による線順次走査に同期して、映像信号の信号電圧Vsигの基準となる基準電圧(以下、「オフセット電圧」と記述する)Vofsを基準電圧供給線32-1~32-mに対して選択的に供給する。

40

【0030】

図2に示すように、基準電圧供給走査回路50はその出力段に、基準電圧供給線32-1~32-mの各々とオフセット電圧Vofsの電源ラインとの間に接続された、例えばNチャネルMOSトランジスタからなるスイッチ素子51を有している。このスイッチ素子51は、前段から与えられる制御パルスINが高電位のときはオン(閉)状態になることによってオフセット電圧Vofsを基準電圧供給線32-1~32-mに供給し、制御

50

パルス I Nが低電位のときはオフ（開）状態になることによって基準電圧供給線 3 2 - 1 ~ 3 2 - mをフローティング状態にする。

【0031】

電源供給走査回路 6 0は、クロックパルス c kに同期してスタートパルス s pを順にシフトするシフトレジスタ等によって構成され、書き込み走査回路 4 0による線順次走査に同期して、第 1 電位 V c c pと当該第 1 電位 V c c pよりも低い第 2 電位 V i n iで切り替わる電源供給線電位 D S 1 ~ D S mを電源供給線 3 3 - 1 ~ 3 3 - mに対して適宜供給する。ここで、第 2 電位 V i n iは、オフセット電圧 V o f sよりも十分に低い電位である。

【0032】

水平駆動回路 7 0は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧 V s i gを、信号線 3 4 - 1 ~ 3 4 - nを介して画素アレイ部 3 0の各画素 2 0に対して例えば行単位で一斉に書き込む。すなわち、水平駆動回路 7 0は、映像信号の信号電圧 V s i gを行（ライン）単位で一斉に書き込む線順次書き込みの駆動形態を採っている。

【0033】

（画素回路）

図 2は、画素（画素回路） 2 0の具体的な構成例を示す回路図である。図 2に示すように、画素 2 0は、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子、例えば有機 E L 素子 2 1を発光素子として有し、当該有機 E L 素子 2 1に加えて、駆動トランジスタ 2 2、書き込みトランジスタ 2 3、保持容量 2 4および補助容量 2 5を有する構成となっている。

【0034】

ここで、駆動トランジスタ 2 2および書き込みトランジスタ 2 3として N チャネル型の T F T が用いられている。ただし、ここでの駆動トランジスタ 2 2および書き込みトランジスタ 2 3の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0035】

有機 E L 素子 2 1は、全ての画素 2 0に対して共通に配線された共通電源供給線 3 5にカソード電極が接続されている。駆動トランジスタ 2 2は、ソース電極が有機 E L 素子 2 1のアノード電極に接続され、ドレイン電極が電源供給線 3 3（3 3 - 1 ~ 3 3 - m）に接続され、ゲート電極が基準電圧供給線（3 2 - 1 ~ 3 2 - m）に接続されている。

【0036】

書き込みトランジスタ 2 3は、ゲート電極が走査線 3 1（3 1 - 1 ~ 3 1 - m）に接続され、一方の電極（ソース電極／ドレイン電極）が信号線 3 4（3 4 - 1 ~ 3 4 - n）に接続され、他方の電極（ドレイン電極／ソース電極）が駆動トランジスタ 2 2のゲート電極に接続されている。保持容量 2 4は、一端が駆動トランジスタ 2 2のゲート電極に接続され、他端が駆動トランジスタ 2 2のソース電極（有機 E L 素子 2 1のアノード電極）に接続されている。

【0037】

補助容量 2 5は、一端が駆動トランジスタ 2 2のソース電極に接続され、他端が有機 E L 素子 2 1のカソード電極（共通電源供給線 3 5）に接続されている。この補助容量 2 5は、有機 E L 素子 2 1に対して並列に接続されることで、当該有機 E L 素子 2 1の容量不足を補う作用をなす。したがって、補助容量 2 5は必須の構成要素ではなく、有機 E L 素子 2 1の容量が十分である場合は補助容量 2 5を省略することが可能である。

【0038】

かかる構成の画素 2 0において、書き込みトランジスタ 2 3は、書き込み走査回路 4 0から走査線 3 1を通してゲート電極に印加される走査信号 W S に応答して導通状態となることにより、信号線 3 4を通して水平駆動回路 7 0から供給される輝度情報に応じた映像信号の信号電圧 V s i gをサンプリングして画素 2 0内に書き込む。この書き込まれた信

10

20

30

40

50

号電圧 V_{sig} は保持容量 24 に保持される。

【0039】

駆動トランジスタ 22 は、電源供給線 33 (33-1 ~ 33-m) の電位 D_S が第 1 電位 V_{ccp} にあるときに、電源供給線 33 から電流の供給を受けて、保持容量 24 に保持された入力信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給することによって当該有機 EL 素子 21 を電流駆動する。

【0040】

(画素構造)

図 3 に、画素 20 の断面構造の一例を示す。図 3 に示すように、画素 20 は、駆動トランジスタ 22、書き込みトランジスタ 23 等の画素回路が形成されたガラス基板 201 上に絶縁膜 202 およびウインド絶縁膜 203 が形成され、当該ウインド絶縁膜 203 の凹部 203A に有機 EL 素子 21 が設けられた構成となっている。

【0041】

有機 EL 素子 21 は、上記ウインド絶縁膜 203 の凹部 203A の底部に形成された金属等からなるアノード電極 204 と、当該アノード電極 204 上に形成された有機層 (電子輸送層、発光層、ホール輸送層/ホール注入層) 205 と、当該有機層 205 上に全画素共通に形成された透明導電膜等からなるカソード電極 206 とから構成されている。

【0042】

この有機 EL 素子 21 において、有機層 208 は、アノード電極 204 上にホール輸送層/ホール注入層 2051、発光層 2052、電子輸送層 2053 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 204 を通して有機層 205 に電流が流れることで、当該有機層 205 内の発光層 2052 において電子と正孔が再結合する際に発光するようになっている。

【0043】

図 3 に示すように、画素回路が形成されたガラス基板 201 上に、絶縁膜 202 およびウインド絶縁膜 203 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 207 を介して封止基板 208 が接着剤 209 によって接合され、当該封止基板 208 によって有機 EL 素子 21 が封止されることにより、表示パネル 70 が形成される。

【0044】

(閾値補正機能)

ここで、電源供給走査回路 60 は、基準電圧供給走査回路 50 から基準電圧供給線 32 (32-1 ~ 32-m) を通してオフセット電圧 V_{ofs} が駆動トランジスタ 22 のゲート電極に印加されている間に、電源供給線 33 の電位 D_S を第 2 電位 V_{ini} から第 1 電位 V_{ccp} に切り替える。この電源供給線 33 の電位 D_S の切り替えにより、駆動トランジスタ 22 の閾値電圧 V_{th} に相当する電圧が保持容量 24 に保持される。

【0045】

保持容量 24 に駆動トランジスタ 22 の閾値電圧 V_{th} に相当する電圧を保持するのは次の理由による。駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、各画素ごとに駆動トランジスタ 22 の閾値電圧 V_{th} や移動度 μ などのトランジスタ特性の変動がある。

【0046】

このトランジスタ特性の変動により、駆動トランジスタ 22 に同一のゲート電位を与えても、画素ごとにドレイン・ソース間電流 (駆動電流) I_{ds} が変動し、有機 EL 素子 21 の発光輝度のばらつきとなって現れる。この閾値電圧 V_{th} の画素ごとのばらつきの影響をキャンセル (補正) するために、閾値電圧 V_{th} に相当する電圧を保持容量 24 に保持するのである。

【0047】

駆動トランジスタ 22 の閾値電圧 V_{th} の補正は次のようにして行われる。すなわち、

10

20

30

40

50

保持容量 24 にあらかじめ閾値電圧 V_{th} を保持しておくことで、入力信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われる。

【0048】

これが閾値補正機能である。この閾値補正機能により、画素ごとに閾値電圧 V_{th} にばらつきや経時変化があったとしても、それらの影響を受けることなく、有機 EL 素子 21 の発光輝度を一定に保つことができることになる。閾値補正の原理については後で詳細に説明する。

【0049】

(移動度補正機能)

図 2 に示した画素 20 は、上述した閾値補正機能に加えて、移動度補正機能を備えている。すなわち、水平駆動回路 70 が映像信号の信号電圧 V_{sig} を信号線 34 (34-1 ~ 34-n) に供給している期間で、かつ、書き込み走査回路 40 から出力される走査信号 WS ($WS_1 \sim WS_m$) に応答して書き込みトランジスタ 23 が導通する期間、即ち移動度補正期間において、保持容量 24 に入力信号電圧 V_{sig} を保持する際に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す移動度補正が行われる。この移動度補正の具体的な原理および動作については後述する。

【0050】

(ブートストラップ機能)

図 2 に示した画素 20 はさらにブートストラップ機能も備えている。すなわち、書き込み走査回路 40 は、保持容量 24 に入力信号電圧 V_{sig} が保持された段階で走査線 31 (31-1 ~ 31-m) に対する走査信号 WS ($WS_1 \sim WS_m$) の供給を解除し、書き込みトランジスタ 23 を非導通状態にして駆動トランジスタ 22 のゲートを信号線 34 (34-1 ~ 34-n) から電氣的に切り離してフローティング状態にする。

【0051】

駆動トランジスタ 22 のゲートがフローティング状態になると、駆動トランジスタ 22 のゲートソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して(追従して)駆動トランジスタ 22 のゲート電位 V_g も変動するために、駆動トランジスタ 22 のゲートソース間電圧 V_{gs} が一定に維持される。

【0052】

このように、駆動トランジスタ 22 のゲート電位 V_g をソース電位 V_s に追従させ、ゲートソース間電圧 V_{gs} を一定に維持する動作がブートストラップ動作である。このブートストラップ動作により、有機 EL 素子 21 の $I-V$ 特性が経時変化しても、当該有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0053】

すなわち、有機 EL 素子 21 の $I-V$ 特性が経時変化し、これに伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、ブートストラップ動作により駆動トランジスタ 22 のゲートソース間電位 V_{gs} が一定に維持されるために、有機 EL 素子 21 に流れる電流は変わらず、したがって当該有機 EL 素子 21 の発光輝度も一定に保たれる。その結果、有機 EL 素子 21 の $I-V$ 特性が経時変化しても、それに伴う輝度劣化のない画像表示を実現できる。

【0054】

(回路動作)

次に、本実施形態に係る有機 EL 表示装置 10 の回路動作について、図 4 のタイミングチャートを基に、図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書き込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 は寄生容量を持っており、当該寄生容量と補助容量 25 を合成容量 C_{sub} として図示している。

10

20

30

40

50

【0055】

図4のタイミングチャートでは、時間軸を共通にして、走査線31（31-1～31-m）の電位（走査信号）WSの変化、電源供給線33（33-1～33-m）の電位DSの変化、信号線34（34-1～34-m）の電位変化、制御パルスINの論理変化、基準電圧供給線32（32-1～32-m）の電位変化、駆動トランジスタ22のゲート電位Vgおよびソース電位Vsの変化を表している。

【0056】

<発光期間>

図4のタイミングチャートにおいて、時刻t1以前は、電源供給線33の電位DSが高電位（第1電位）Vccpにあり、駆動トランジスタ22には電源供給線33から電流が供給される。このとき、駆動トランジスタ22は飽和領域で動作するように設定されているために、図5（A）に示すように、電源供給線33から駆動トランジスタ22を通して当該駆動トランジスタ22のゲート-ソース間電圧Vgsに応じた駆動電流（ドレイン-ソース間電流）Idsが有機EL素子21に供給される。

【0057】

このように、駆動トランジスタ22による電流駆動によって有機EL素子21に駆動電流Idsが供給されることにより、当該駆動電流Idsの電流値に応じた輝度で有機EL素子21が発光する（発光期間）。この発光期間では、書き込みトランジスタ23は非導通状態にある。

【0058】

<閾値補正準備期間>

そして、時刻t1になると、線順次走査の新しいフィールドに入り、図5（B）に示すように、電源供給線33の電位DSが高電位Vccpから信号線34のオフセット電圧Vofsよりも十分に低い電位（第2電位）Viniに切り替わる。

【0059】

ここで、有機EL素子21の閾値電圧をV_{el}、共通電源供給線35の電位をV_{cat}hとすると、低電位ViniをVini < V_{el} + V_{cat}hとすると、駆動トランジスタ22のソース電位Vsが低電位Viniにほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光する。

【0060】

次に、時刻t2になると、図2に示す基準電圧供給走査回路50において、制御パルスINに応答してスイッチ素子51がオンし、図5（C）に示すように、オフセット電圧Vofsを基準電圧供給線32に供給することで、駆動トランジスタ22のゲート電位Vgがオフセット電圧Vofsになる。また、駆動トランジスタ22のソース電位Vsは、オフセット電圧Vofsよりも十分に低い電位Viniにある。

【0061】

このとき、駆動トランジスタ22のゲート-ソース間電圧VgsはVofs - Viniとなる。このVofs - Viniが駆動トランジスタ22の閾値電圧V_{th}よりも大きくなないと、先述した閾値補正動作を行うことができないために、Vofs - V_{cat}h > V_{th}と設定する必要がある。このように、駆動トランジスタ22のゲート電位Vgをオフセット電圧Vofsに、ソース電位Vsを低電位Viniにそれぞれ設定（確定）して初期化する動作が閾値補正準備の動作である。

【0062】

<閾値補正期間>

次に、時刻t3で、図5（D）に示すように、電源供給線33の電位DSが低電位Viniから高電位Vccpに切り替わると、駆動トランジスタ22のソース電位Vsが上昇を開始する。やがて、駆動トランジスタ22のゲート-ソース間電圧Vgsが当該駆動トランジスタ22の閾値電圧V_{th}になり、当該閾値電圧V_{th}に相当する電圧が保持容量24に書き込まれる。

【0063】

10

20

30

40

50

ここでは、便宜上、閾値電圧 V_{th} に相当する電圧を保持容量 24 に書き込む期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量 24 側に流れ、有機 EL 素子 21 側には流れないようにするために、有機 EL 素子 21 がカットオフ状態となるように共通電源供給線 35 の電位 V_{cat} を設定しておくこととする。

【0064】

次に、時刻 t_4 になると、制御パルス I_N が消滅してスイッチ素子 51 がオフし、図 6 (A) に示すように、基準電圧供給線 32 がフローティング状態になることで、駆動トランジスタ 22 のゲートもフローティング状態になる。このとき、保持容量 24 の保持電圧 (ゲート-ソース間電圧 V_{gs}) が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレイン-ソース間電流 I_{ds} が流れない。

10

【0065】

<書き込み期間／移動度補正期間>

次に、時刻 t_5 で、図 6 (B) に示すように、水平駆動回路 70 から信号線 34 に映像信号の信号電圧 (入力信号電圧) V_{sig} が供給される。続いて、時刻 t_6 で、走査線 31 の電位 W_S が高電位側に遷移することで、図 6 (C) に示すように、書き込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 20 内に書き込む。

【0066】

この書き込みトランジスタ 23 による入力信号電圧 V_{sig} の書き込みにより、駆動トランジスタ 22 のゲート電位 V_g が入力信号電圧 V_{sig} となる。そして、入力信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

20

【0067】

このとき、有機 EL 素子 21 は始めカットオフ状態 (ハイインピーダンス状態) にあるために、入力信号電圧 V_{sig} に応じて電源供給線 33 から駆動トランジスタ 22 に流れる電流 (ドレイン-ソース間電流 I_{ds}) は有機 EL 素子 21 に並列に接続された合成容量 C_{sub} に流れ込み、よって当該合成容量 C_{sub} の充電が開始される。

【0068】

この合成容量 C_{sub} の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ 22 のドレイン-ソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

30

【0069】

やがて、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇すると、駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。すなわち、ソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧 ($V_{sig} - V_{ofs} + V_{th}$) から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

40

【0070】

このように、駆動トランジスタ 22 に流れるドレイン-ソース間電流 I_{ds} を当該駆動トランジスタ 22 のゲート入力に、即ちゲート-ソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ 22 のドレイン-ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0071】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレイン-ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 (補正量) ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig}

50

を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。移動度補正の原理については後述する。

【0072】

< 発光期間 >

次に、時刻 t_7 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態になる。これにより、駆動トランジスタ 22 のゲートは信号線 34 から切り離される。これと同時に、ドレインソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位はドレインソース間電流 I_{ds} に応じて上昇する。

10

【0073】

有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0074】

このとき、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。そして、時刻 t_8 で信号線 34 に対する映像信号の信号電圧 V_{sig} の供給が終了する。

20

【0075】

(閾値補正の原理)

ここで、駆動トランジスタ 22 の閾値補正の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレインソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 22 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0076】

30

図 7 に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} 対ゲートソース間電圧 V_{gs} の特性を示す。この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds1} になるのに対し、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲートソース間電圧 V_{gs} が一定であってもドレインソース間電流 I_{ds} が変動する。

【0077】

これに対して、上記構成の画素 (画素回路) 20 では、先述したように、発光時の駆動トランジスタ 22 のゲートソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - \Delta V$ であるために、これを式 (1) に代入すると、ドレインソース間電流 I_{ds} は、

40

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots \dots (2)$$

で表される。

【0078】

すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレインソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、各画素ごとに駆動トランジスタ 22 の閾値

50

電圧 V_{th} が変動しても、ドレイン・ソース間電流 I_{ds} が変動しないために、有機 EL 素子 21 の発光輝度も変動しない。

【0079】

(移動度補正の原理)

次に、駆動トランジスタ 22 の移動度補正の原理について説明する。図 8 に、駆動トランジスタ 22 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【0080】

画素 A と画素 B で移動度 μ にばらつきがある状態で、例えば両画素 A, B に同レベルの入力信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレイン・ソース間電流 I_{ds1}' と移動度 μ の小さい画素 B に流れるドレイン・ソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ のばらつきに起因してドレイン・ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォーミティが損なわれることになる。

【0081】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン・ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 ΔV_1 は、移動度の小さな画素 B の帰還量 ΔV_2 に比べて大きい。そこで、移動度補正動作によって駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ が大きいほど負帰還が大きくなることになるために、移動度 μ のばらつきを抑制することができる。

【0082】

具体的には、移動度 μ の大きな画素 A で帰還量 ΔV_1 の補正をかけると、ドレイン・ソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 ΔV_2 は小さいために、ドレイン・ソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン・ソース間電流 I_{ds1} と画素 B のドレイン・ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ のばらつきが補正される。

【0083】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があった場合、移動度 μ の大きい画素 A の帰還量 ΔV_1 は移動度 μ の小さい画素 B の帰還量 ΔV_2 に比べて小さくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン・ソース間電流 I_{ds} の減少量が大きくなる。したがって、駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ の異なる画素のドレイン・ソース間電流 I_{ds} の電流値が均一化され、その結果、移動度 μ のばらつきを補正することができる。

【0084】

ここで、図 2 に示した画素 (画素回路) 20 において、閾値補正、移動度補正の有無による映像信号の信号電位 (サンプリング電位) V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0085】

図 9 において、(A) は閾値補正および移動度補正を共に行わない場合、(B) は移動度補正を行わず、閾値補正のみを行った場合、(C) は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図 9 (A) に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A, B ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素 A, B 間で大きな差が生じることになる。

【0086】

10

20

30

40

50

これに対して、閾値補正のみを行った場合は、図9（B）に示すように、当該閾値補正によってドレインソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレインソース間電流 I_{ds} の差は残る。そして、閾値補正および移動度補正を共に行うことで、図9（C）に示すように、閾値電圧 V_{th} および移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレインソース間電流 I_{ds} の差をほぼ無くすることができるために、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0087】

（本実施形態の作用効果）

10

上述したように、画素トランジスタとして、駆動トランジスタ22と書き込みトランジスタ23の必要最小限の2つを有する画素構成を採る有機EL表示装置10において、画素アレイ部30の画素行ごとに基準電圧供給線32（32-1～32-m）を配線するとともに、当該基準電圧供給線32を駆動トランジスタ22のゲート電極と画素行単位で電氣的に接続し、基準電圧供給線32に基準電圧であるオフセット電圧 V_{ofs} を選択的に供給する基準電圧供給走査50を設けたことで、当該基準電圧供給走査50から基準電圧供給線32を通して駆動トランジスタ22のゲート電位 V_g をオフセット電圧 V_{ofs} に設定できる。

【0088】

これにより、駆動トランジスタ22のゲート電位 V_g をオフセット電圧 V_{ofs} に設定する作用をなすスイッチングトランジスタを持たない画素構成を採る有機EL表示装置10において、表示パネル80の小型化の妨げとなる、信号線34（34-1～34-n）から書き込みトランジスタ23を通してオフセット電圧 V_{ofs} を書き込む構成を採らなくて済むことになる。

20

【0089】

ここで、信号線34から書き込みトランジスタ23を通してオフセット電圧 V_{ofs} を書き込む構成を採る場合を考えると、先述したように、水平駆動回路70において、映像信号の信号電圧 V_{sig} とオフセット電圧 V_{ofs} とを切り替えて信号線34に供給する切り替えスイッチを信号線34ごとに配することになり、しかも、当該切り替えスイッチとして駆動能力の大きなトランジスタを用いる必要があることから、水平駆動回路70の回路規模が大きくなる。

30

【0090】

表示パネル80の水平駆動回路70が配置される側には、表示パネル80の外部に配置された信号源から映像信号を入力する端子が配置されたり、入力された映像信号を伝送する多数の信号伝送線が配線されたりすることから、画素アレイ部30の左右両側に比べてスペース的な制約がある。このような制約の下に、水平駆動回路70の回路規模が大きくなると、表示パネル80のサイズを大きくしなくとも、表示パネル80の小型化の妨げとなる。

【0091】

これに対して、基準電圧供給走査50を追加して当該基準電圧供給走査50から基準電圧供給線32を通して駆動トランジスタ22のゲート電位 V_g にオフセット電圧 V_{ofs} を与える構成を採ることにより、基準電圧供給走査50を追加する分だけ、画素アレイ部30の横側の回路規模が増えたとしても、画素アレイ部30の横側には上側よりもスペース的に余裕があるために、表示パネル80のサイズを大きくしなくて済むことになる。

40

【0092】

なお、上記実施形態では、画素回路20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0093】

50

〔適用例〕

以上説明した本発明による表示装置は、一例として、図１０～図１４に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。以下に、本発明が適用される電子機器の一例について説明する。

【００９４】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部３０に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やＦＰＣ（フレキシブルプリントサーキット）等が設けられていてもよい。

【００９５】

図１０は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル１０２やフィルターガラス１０３等から構成される映像表示画面部１０１を含み、その映像表示画面部１０１として本発明による表示装置を用いることにより作成される。

【００９６】

図１１は、本発明が適用されるデジタルカメラを示す斜視図であり、（Ａ）は表側から見た斜視図、（Ｂ）は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部１１１、表示部１１２、メニュースイッチ１１３、シャッターボタン１１４等を含み、その表示部１１２として本発明による表示装置を用いることにより作製される。

【００９７】

図１２は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体１２１に、文字等を入力するとき操作されるキーボード１２２、画像を表示する表示部１２３等を含み、その表示部１２３として本発明による表示装置を用いることにより作製される。

【００９８】

図１３は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部１３１、前方を向いた側面に被写体撮影用のレンズ１３２、撮影時のスタート／ストップスイッチ１３３、表示部１３４等を含み、その表示部１３４として本発明による表示装置を用いることにより作製される。

【００９９】

図１４は、本発明が適用される携帯端末装置、例えば携帯電話機を示す斜視図であり、（Ａ）は開いた状態での正面図、（Ｂ）はその側面図、（Ｃ）は閉じた状態での正面図、（Ｄ）は左側面図、（Ｅ）は右側面図、（Ｆ）は上面図、（Ｇ）は下面図である。本適用例に係る携帯電話機は、上側筐体１４１、下側筐体１４２、連結部（ここではヒンジ部）１４３、ディスプレイ１４４、サブディスプレイ１４５、ピクチャーライト１４６、カメラ１４７等を含み、そのディスプレイ１４４やサブディスプレイ１４５として本発明による表示装置を用いることにより作製される。

【図面の簡単な説明】

【０１００】

【図１】 本発明の一実施形態に係る有機ＥＬ表示装置の構成の概略を示すシステム構成図である。

【図２】 画素（画素回路）の具体的な構成例を示す回路図である。

【図３】 画素の断面構造の一例を示す断面図である。

【図４】 本発明の一実施形態に係る有機ＥＬ表示装置の動作説明に供するタイミングチャ

10

20

30

40

50

ートである。

【図 5】本発明の一実施形態に係る有機 EL 表示装置の回路動作の説明図（その 1）である。

【図 6】本発明の一実施形態に係る有機 EL 表示装置の回路動作の説明図（その 2）である。

【図 7】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図 8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図 9】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】本発明が適用されるテレビを示す斜視図である。

【図 11】本発明が適用されるデジタルカメラを示す斜視図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。

【図 12】本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。

【図 13】本発明が適用されるビデオカメラを示す斜視図である。

【図 14】本発明が適用される携帯電話機を示す斜視図であり、（A）は開いた状態での正面図、（B）はその側面図、（C）は閉じた状態での正面図、（D）は左側面図、（E）は右側面図、（F）は上面図、（G）は下面図である。

【符号の説明】

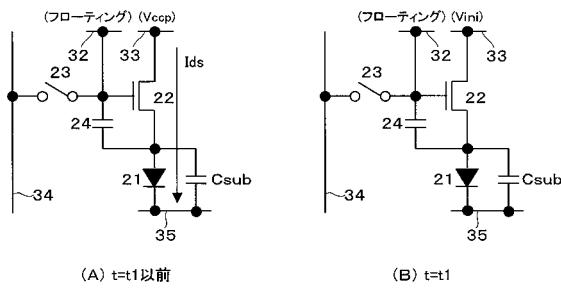
【0101】

10…有機 EL 表示装置、20…画素（画素回路）、21…有機 EL 素子、22…駆動トランジスタ、23…書き込みトランジスタ、24…保持容量、25…補助容量、30…画素アレイ部、31（31-1～31-m）…走査線、32（32-1～32-m）…基準電圧供給線、33（33-1～33-n）…電源供給線、34（34-1～34-n）…信号線、35…共通電源供給線、40…書き込み走査回路、50…基準電圧供給走査回路、51…スイッチ素子、60…電源供給走査回路、70…水平駆動回路、80…表示パネル

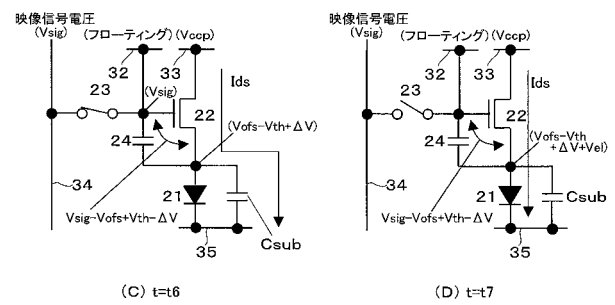
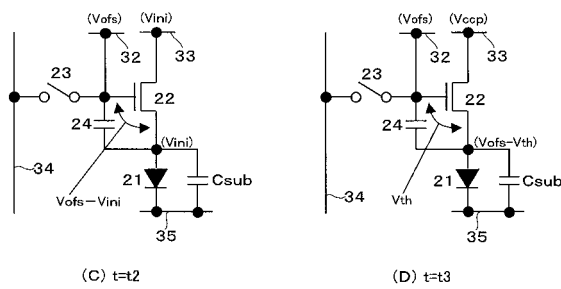
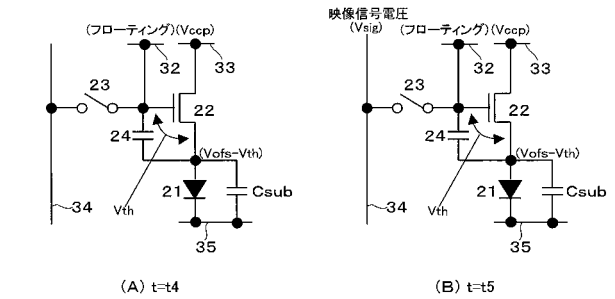
10

20

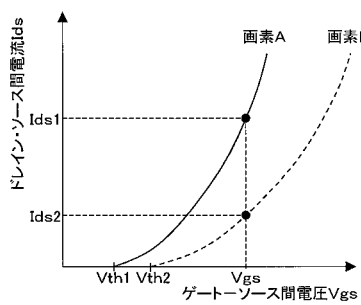
【図 5】



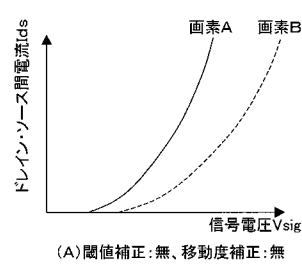
【図 6】



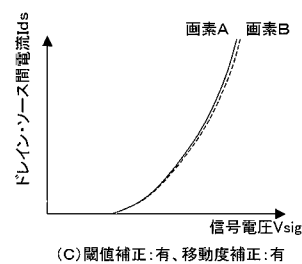
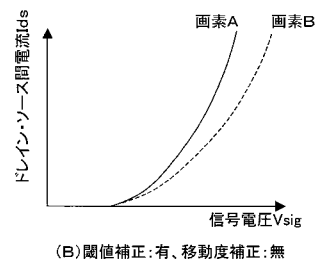
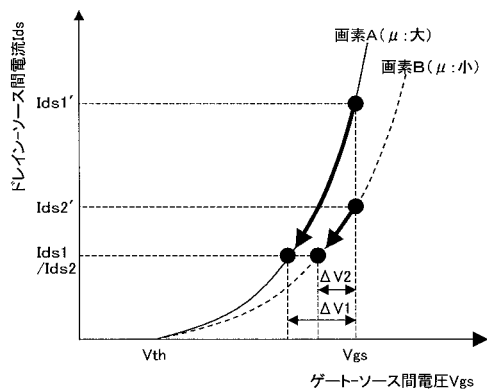
【図 7】



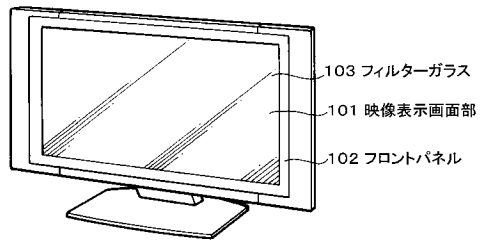
【図 9】



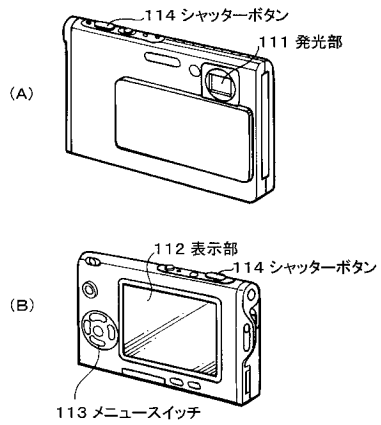
【図 8】



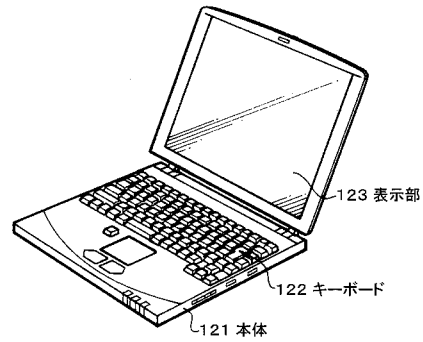
【図 10】



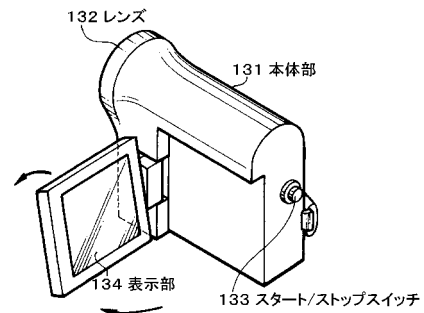
【図 11】



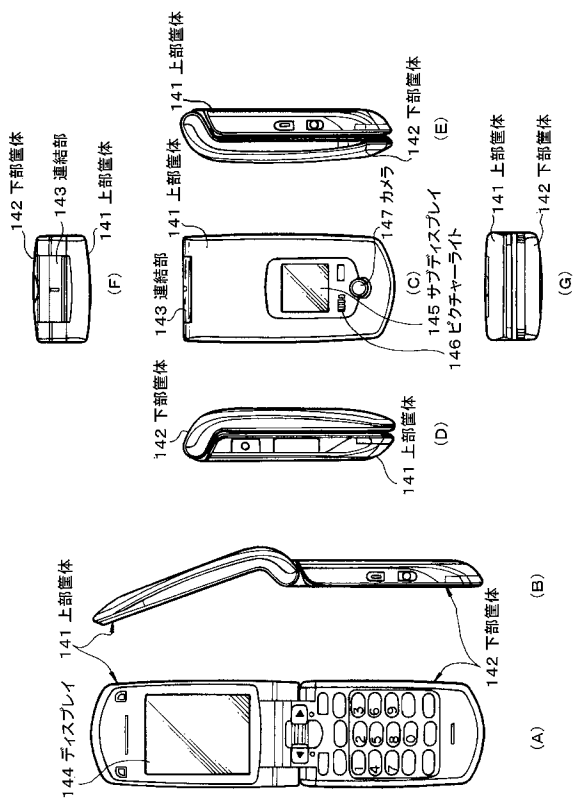
【図 12】



【図 13】



【図 14】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20 6 2 2 A	
	G 0 9 G 3/20 6 2 2 G	

(72)発明者 内野 勝秀

東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

F ターム(参考) 5C080 AA06 BB05 DD05 DD29 EE29 JJ02 JJ03 JJ04 JJ05 JJ06
KK02 KK07 KK43

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2008242205A	公开(公告)日	2008-10-09
申请号	JP2007084303	申请日	2007-03-28
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	谷亀貴央 飯田幸人 三並徹雄 内野勝秀		
发明人	谷亀 貴央 飯田 幸人 三並 徹雄 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A G09G3/20.670.J G09G3/20.622.A G09G3/20.622.G G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB23 5C380/AB24 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA11 5C380/BA13 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC57 5C380/CC63 5C380/CD012 5C380/CD022 5C380/CE04 5C380/CE09 5C380/CF07 5C380/DA06 5C380/DA35 5C380/DA47		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

要解决的问题：将驱动晶体管的栅极电位设置为参考电压，而不通过写入晶体管从信号线写入参考电压。ZSOLUTION：在采用具有两个不可减少的必需晶体管的像素配置的有机EL显示装置10中，所述晶体管是驱动晶体管22和写入晶体管23，参考电压供应线32（32-1至32-m）通过像素行布线。像素阵列部分30以像素为单位电连接到驱动晶体管22的栅极，并且提供参考电压供应扫描电路50，其选择性地将偏移电压Vofs作为参考电压提供给参考电压供应线32。通过参考电压供应线32将驱动晶体管22的栅极电位Vg设置为来自参考电压供应电路50的偏移电压Vofs。

