

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-96554

(P2008-96554A)

(43) 公開日 平成20年4月24日(2008.4.24)

|                                      |                |             |
|--------------------------------------|----------------|-------------|
| (51) Int.Cl.                         | F I            | テーマコード (参考) |
| <b>G09G 3/30 (2006.01)</b>           | G09G 3/30 J    | 2H093       |
| <b>G09G 3/20 (2006.01)</b>           | G09G 3/20 611J | 3K107       |
| <b>G09G 3/36 (2006.01)</b>           | G09G 3/20 642A | 5C006       |
| <b>G02F 1/133 (2006.01)</b>          | G09G 3/20 622A | 5C080       |
| <b>H01L 51/50 (2006.01)</b>          | G09G 3/20 622C |             |
| 審査請求 未請求 請求項の数 4 O L (全 14 頁) 最終頁に続く |                |             |

(21) 出願番号 特願2006-276072 (P2006-276072)  
 (22) 出願日 平成18年10月10日 (2006.10.10)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100086298  
 弁理士 船橋 國則  
 (72) 発明者 肥後 智之  
 東京都品川区北品川6丁目7番35号 ソ  
 ニー株式会社内  
 (72) 発明者 内野 勝秀  
 東京都品川区北品川6丁目7番35号 ソ  
 ニー株式会社内  
 (72) 発明者 安倍 浩信  
 東京都品川区北品川6丁目7番35号 ソ  
 ニー株式会社内

最終頁に続く

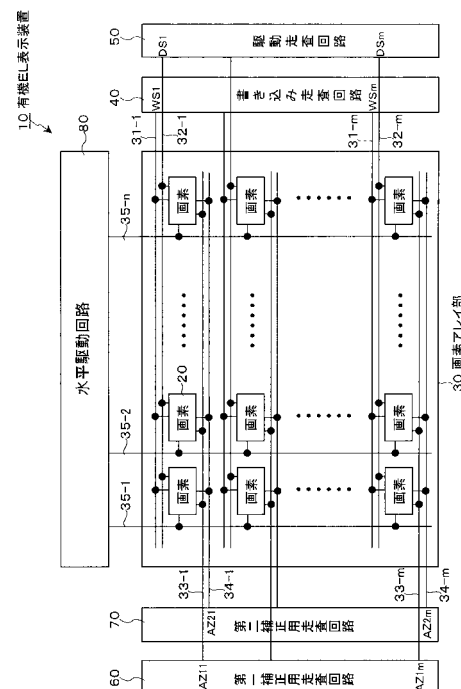
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】駆動制御線の配線抵抗と寄生容量で決まる時定数に起因するシェーディングを解消し、画面全体に亘って均一な輝度を得ることを可能にする。

【解決手段】電流駆動型の電気光学素子である有機EL素子21を含む画素20が行列状に配置されてなるアクティブマトリクス型表示装置10において、行書き込み走査回路40から出力される書き込み信号WS1～WSmとして、走査線31-1～31-mの書き込み走査回路40側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号、具体的には、正弦波の信号、台形波の信号、方形波をなまらせた信号などの基本波からなる信号を用いる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

電気光学素子を含む画素が行列状に配置され、当該行列状の画素配列に対して画素行ごとに駆動制御線が、画素列ごとに信号線がそれぞれ配線されてなる画素アレイ部と、

前記駆動制御線を通して駆動信号を供給することによって前記画素を行単位で選択走査する行走査回路と、

前記行走査回路によって選択された行の各画素に対して前記信号線を通して映像信号を供給する信号供給回路とを備え、

前記行走査回路は、前記駆動信号として、前記駆動制御線の当該行走査回路側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号を出力する

10

ことを特徴とする表示装置。

## 【請求項 2】

前記駆動信号は、正弦波の信号である

ことを特徴とする請求項 1 記載の表示装置。

## 【請求項 3】

前記駆動信号は、方形の信号を C R 回路を通して得られる信号である

ことを特徴とする請求項 1 記載の表示装置。

## 【請求項 4】

前記画素は、前記信号線によって供給される入力信号をサンプリングして画素内に書き込む書き込みトランジスタを有し、

20

前記駆動信号は、前記書き込みトランジスタを駆動する信号である

ことを特徴とする請求項 1 記載の表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、表示装置に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなるパネル型（平面型）の表示装置に関する。

## 【背景技術】

## 【0002】

30

近年、画表示を行う表示装置の分野では、画素の発光素子として、有機 E L (electro luminescence) 素子を用いた有機 E L 表示装置や、液晶セルを用いた液晶表示装置などのパネル型の表示装置が開発され、商品化が進められている。

## 【0003】

パネル型の表示装置は、基板上に電気光学素子を含む画素が行列状に配置され、この行列状の画素配列に対して画素行ごとに走査線等の駆動制御線が、画素列ごとに信号線がそれぞれ配線されることによって表示パネルを構成し、行走査回路から駆動制御線を通して駆動パルスを提供することによって各画素を行単位で選択走査する一方、選択した行に対して信号線を介して映像信号を書き込むようになっている（例えば、特許文献 1 参照）。

## 【0004】

40

【特許文献 1】特開 2005-345722 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

この種の表示装置では、表示画像のより高精細化（高解像度化）を図るべく、多画素化が進められている。しかしながら、多画素化に伴って表示パネルが大型化すると、駆動制御線の配線長が長くなることによって当該駆動制御線の配線抵抗や寄生容量が増加する。これにより、行走査回路から駆動制御線を通して画素アレイ部に入力される駆動パルスのパルス波形が、駆動制御線の配線抵抗と寄生容量で決まる時定数により、行走査回路から遠くなるにしたがってなまってしまう。

50

## 【0006】

ここで、例えば、行走査回路を画素アレイ部の一方側に配した場合を考えると、画素アレイ部の行走査回路側の端部では、行走査回路からの距離が短く、駆動制御線の配線抵抗と寄生容量で決まる時定数によるパルス波形のなまりが少ないために、画素を駆動する時間を十分に確保することができる。これに対して、画素アレイ部の行走査回路と反対側の端部では、行走査回路からの距離が長く、駆動制御線の配線抵抗と寄生容量で決まる時定数によるパルス波形のなまりが大きいため、画素を駆動する時間を十分に確保することができない。

## 【0007】

これにより、画素アレイ部の行走査回路側の端部では、所望の信号レベルを書き込むことができるが、反対側の端部では、所望の信号レベルを書き込むことができないことになるために、同じ信号レベルを書き込んだとしても、両端部で書き込みレベルが異なり、シェーディング（表示画面上の大域的な輝度ムラ）が生じてしまうという問題がある。

## 【0008】

そこで、本発明は、駆動制御線の配線抵抗と寄生容量で決まる時定数に起因するシェーディングを解消し、画面全体に亘って均一な輝度を得ることが可能な表示装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【0009】

本発明による表示装置は、電気光学素子を含む画素が行列状に配置され、当該行列状の画素配列に対して画素行ごとに駆動制御線が、画素列ごとに信号線がそれぞれ配線される画素アレイ部と、前記駆動制御線を通して駆動信号を供給することによって前記画素を行単位で選択走査する行走査回路と、前記行走査回路によって選択された行の各画素に対して前記信号線を通して映像信号を供給する信号供給回路とを備え、前記行走査回路が、前記駆動信号として、前記駆動制御線の当該行走査回路側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号を出力することを特徴としている。

## 【0010】

上記構成の表示装置において、行走査回路から出力される駆動信号が、駆動制御線の行走査回路側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号であることで、駆動制御線に配線抵抗や寄生容量が存在したとしても、当該駆動制御線上の画素の位置に関係なく、各画素に対して同じ波形の駆動信号が与えられることになる。したがって、駆動信号によって画素を駆動する時間を、駆動制御線上の画素の位置に関係なく十分に確保できる。

## 【0011】

ここで、行走査回路が画素アレイ部の一方側に配置されているときは、駆動制御線の始端部が画素アレイ部の行走査回路側の端部となり、終端部が画素アレイ部の行走査回路と反対側の端部となる。また、行走査回路が画素アレイ部の両側に配置されているときは、駆動制御線の始端部が画素アレイ部の両側の端部となり、終端部が画素アレイ部の中央部となる。

## 【発明の効果】

## 【0012】

本発明によれば、駆動信号によって画素を駆動する時間を、駆動制御線上の画素の位置に関係なく十分に確保できるために、駆動制御線の配線抵抗と寄生容量で決まる時定数に起因するシェーディングを解消し、画面全体に亘って均一な輝度を得ることができる。

## 【発明を実施するための最良の形態】

## 【0013】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

## 【0014】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置、例えば有機EL

10

20

30

40

50

表示装置の構成の概略を示すシステム構成図である。

#### 【0015】

図1に示すように、本実施形態に係る有機EL表示装置10は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子21（図2参照）を発光素子として含む画素20が行列状（マトリクス状）に2次元配置されてなる画素アレイ部30を有する。

#### 【0016】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部30には、m行n列の画素配列に対し、画素行ごとに走査線31-1～31-m、駆動線32-1～32-mおよび第一、第二補正用走査線33-1～33-m、34-1～34-mがそれぞれ配線され、また画素列ごとに信号線（データ線）35-1～35-nが配線されている。

#### 【0017】

画素アレイ部30の周囲には、走査線31-1～31-mを走査駆動する書き込み走査回路40と、駆動線32-1～32-mを走査駆動する駆動走査回路50と、第一、第二補正用走査線33-1～33-m、34-1～34-mを走査駆動する第一、第二補正用走査回路60、70と、輝度情報に応じた映像信号（データ信号）を信号線35-1～35-nに供給する水平駆動回路80とが配置されている。

#### 【0018】

書き込み走査回路40、駆動走査回路50および第一、第二補正用走査回路60、70は、走査線31-1～31-m、駆動線32-1～32-mおよび第一、第二補正用走査線33-1～33-m、34-1～34-mを走査駆動するに当たって、書き込み信号WS1～WSm、駆動信号DS1～DSmおよび第一、第二補正用走査信号AZ11～AZ1m、AZ21～AZ2mを適宜出力する。

#### 【0019】

画素アレイ部30の各画素20は、アモルファスシリコンTF T（薄膜トランジスタ）または低温ポリシリコンTF Tを用いて形成することができる。本実施形態では、画素20を低温ポリシリコンTF Tで形成する場合を例に挙げて説明するものとする。低温ポリシリコンTF Tを用いる場合には、書き込み走査回路40、駆動走査回路50、第一、第二補正用走査回路60、70および水平駆動回路80についても、画素アレイ部30を形成するパネル上に一体的に形成することができる。画素20の回路構成の詳細については後述する。

#### 【0020】

##### （画素回路）

図2は、画素（画素回路）20の回路構成の一例を示す回路図である。図2に示すように、画素20は、電流駆動型の電気光学素子である有機EL素子21に加えて、駆動トランジスタ22、書き込み（サンプリング）トランジスタ23、スイッチングトランジスタ24～26および保持容量27を構成素子として有する回路構成となっている。

#### 【0021】

かかる構成の画素20では、駆動トランジスタ22、書き込みトランジスタ23およびスイッチングトランジスタ25、26としてNチャネル型のTF Tが用いられ、スイッチングトランジスタ24としてPチャネル型のTF Tが用いられている。ただし、ここでの駆動トランジスタ22、書き込みトランジスタ23およびスイッチングトランジスタ24～26の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

#### 【0022】

有機EL素子21は、カソード電極が第1の電源電位VSS（ここでは、接地電位GND）に接続されている。駆動トランジスタ22は、有機EL素子21を電流駆動するためのものであり、ソースが有機EL素子21のアノード電極に接続されてソースフォロア回路を形成している。書き込みトランジスタ23は、ソースが信号線35（35-1～35

10

20

30

40

50

－n)に接続され、ドレインが駆動トランジスタ22のゲートに接続され、ゲートが走査線31(31-1～31-m)に接続されている。

#### 【0023】

スイッチングトランジスタ24は、ソースが第2の電源電位VDD(ここでは、正の電源電位)に接続され、ドレインが駆動トランジスタ22のドレインに接続され、ゲートが駆動線32(32-1～32-m)に接続されている。スイッチングトランジスタ25は、ドレインが第3の電源電位Vofsに接続され、ソースが書き込みトランジスタ23のドレイン(駆動トランジスタ22のゲート)に接続され、ゲートが第一補正用走査線33(33-1～33-m)に接続されている。

#### 【0024】

スイッチングトランジスタ26は、ドレインが駆動トランジスタ22のソースと有機EL素子21のアノード電極との接続ノードN11に接続され、ソースが第4の電源電位Vin(ここでは、負の電源電位)に接続され、ゲートが第二補正用走査線34(34-1～34-m)に接続されている。保持容量27は、一端が駆動トランジスタ22のゲートと書き込みトランジスタ23のドレインとの接続ノードN12に接続され、他端が駆動トランジスタ22のソースと有機EL素子21のアノード電極との接続ノードN11に接続されている。

#### 【0025】

上述した接続関係にて各構成素子が接続されてなる画素20において、各構成素子は次のような作用をなす。すなわち、書き込みトランジスタ23は、導通状態となることにより、信号線35を通して供給される入力信号電圧Vsigをサンプリングして画素20内に書き込む。書き込まれた信号電圧Vsigは保持容量27に保持される。スイッチングトランジスタ24は、導通状態になることにより、電源電位VDDから駆動トランジスタ22に電流を供給する。

#### 【0026】

駆動トランジスタ22は、スイッチングトランジスタ24が導通状態にあるときに、保持容量27に保持された信号電圧Vsigに応じた電流値を有機EL素子21に供給することによって当該有機EL素子21を駆動する(電流駆動)。スイッチングトランジスタ25, 26は、適宜導通状態になることで、有機EL素子21の電流駆動に先立って駆動トランジスタ22の閾値電圧Vthを検知し、あらかじめその影響をキャンセルするために当該検知した閾値電圧Vthを保持容量27に保持する。保持容量27は、表示期間に亘って駆動トランジスタ22のゲート・ソース間電圧Vgsを保持する。

#### 【0027】

画素20では、正常な動作を保証するための条件として、第4の電源電位Vinは、第3の電源電位Vofsから駆動トランジスタ22の閾値電圧Vthを差し引いた電位よりも低くなるように設定されている。すなわち、 $V_{in} < V_{ofs} - V_{th22}$ のレベル関係となっている。また、有機EL素子21のカソード電位Vcat(ここでは、接地電位GND)に有機EL素子21の閾値電圧Vthelを加えたレベルは、第3の電源電位Vofsから駆動トランジスタ22の閾値電圧Vthを差し引いたレベルよりも高くなるように設定されている。すなわち、 $V_{cat} + V_{thel} > V_{ofs} - V_{th22}$ ( $> V_{in}$ )のレベル関係となっている。

#### 【0028】

##### [回路動作の説明]

続いて、上記構成の画素20をマトリクス状に2次元配置してなるアクティブマトリクス型有機EL表示装置10の回路動作について、図3のタイミング波形図を用いて説明する。

#### 【0029】

図3には、ある行の画素20を駆動する際に、書き込み走査回路40から画素20に与えられる書き込み信号WS(WS1～WSm)、駆動走査回路50から画素20に与えられる駆動信号DS(DS1～DSm)および第一、第二補正用走査回路60, 70から画

10

20

30

40

50

素 20 に与えられる第一、第二補正用走査信号  $AZ1$  ( $AZ11 \sim AZ1m$ )、 $AZ2$  ( $AZ21 \sim AZ2m$ ) のタイミング関係、ならびに駆動トランジスタ 22 のゲート電位  $V_g$  およびソース電位  $V_s$  の変化をそれぞれ示している。

#### 【0030】

ここで、書き込みトランジスタ 23 およびスイッチングトランジスタ 25、26 が N チャンネル型であるために、書き込み信号  $WS$  および第一、第二補正用走査信号  $AZ1$ 、 $AZ2$  については、高レベル（本例では、電源電位  $V_{DD}$ ；以下、「“H”レベル」と記述する）の状態をアクティブ状態とし、低レベル（本例では、電源電位  $V_{SS}$  ( $GND$ )；以下、「“L”レベル」と記述する）の状態を非アクティブ状態とする。また、スイッチングトランジスタ 24 が P チャンネル型であるために、駆動信号  $DS$  については、“L”レベルの状態をアクティブ状態とし、“H”レベルの状態を非アクティブ状態とする。

10

#### 【0031】

時刻  $t_1$  で駆動信号  $DS$  が “L” レベルから “H” レベルに遷移し、スイッチングトランジスタ 24 が非導通になった状態で、時刻  $t_2$  で第二補正用走査信号  $AZ2$  が “L” レベルから “H” レベルに遷移し、スイッチングトランジスタ 26 が導通状態となることにより、駆動トランジスタ 22 のソースにはスイッチングトランジスタ 26 を介して電源電位  $V_{ini2}$  が印加される。

#### 【0032】

このとき、先述したように、 $V_{ini2} < V_{cat} + V_{thel}$  のレベル関係にあるために、有機 EL 素子 21 は逆バイアス状態となる。したがって、有機 EL 素子 21 には電流が流れず、非発光状態にある。

20

#### 【0033】

次に、時刻  $t_3$  で第一補正用走査信号  $AZ1$  が “L” レベルから “H” レベルに遷移し、スイッチングトランジスタ 25 が導通状態となることにより、駆動トランジスタ 22 のゲートにはスイッチングトランジスタ 25 を介して電源電位  $V_{ini1}$  が印加される。このとき、駆動トランジスタ 22 のゲート・ソース間電圧  $V_{gs}$  は、 $V_{ini1} - V_{ini2}$  という値をとる。ここで、先述したように、 $V_{ofs} - V_{ini1} > V_{th}$  のレベル関係を満たしている。

#### 【0034】

( $V_{th}$  補正期間)

30

次に、時刻  $t_4$  で第二補正用走査信号  $AZ2$  が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 26 が非導通状態となり、その後、時刻  $t_5$  で駆動信号  $DS$  が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 24 が導通状態となることにより、駆動トランジスタ 22 にはそのゲート・ソース間の電位差  $V_{gs}$  に応じた電流が流れる。

#### 【0035】

このとき、駆動トランジスタ 22 のソース電位  $V_s$  よりも有機 EL 素子 21 のカソード電位  $V_{cat}$  (電源電位  $V_{SS}$ ) が高く、有機 EL 素子 21 が逆バイアス状態にあり、駆動トランジスタ 22 から流れる電流がノード  $N11 \rightarrow$  保持容量 27  $\rightarrow$  ノード  $N12 \rightarrow$  スwitchングトランジスタ 25  $\rightarrow$  電源電位  $V_{ini1}$  の経路で流れるために、当該電流に応じた電荷が保持容量 27 に充電され、またこの充電に伴って駆動トランジスタ 22 のソース電位  $V_s$  が電源電位  $V_{ini1}$  から時間の経過とともに徐々に上昇する。

40

#### 【0036】

そして、一定時間が経過し、駆動トランジスタ 22 のゲート・ソース間 ( $N11 - N12$  間) の電位差  $V_{gs}$  が当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  と等しくなったところで、駆動トランジスタ 22 がカットオフし、駆動トランジスタ 22 に電流が流れなくなるために、駆動トランジスタ 22 のゲート・ソース間 ( $N11 - N12$  間) の電位差  $V_{gs}$ 、即ち閾値電圧  $V_{th}$  が閾値補正用の電位として保持容量 27 に保持される。

#### 【0037】

その後、時刻  $t_6$  で駆動信号  $DS$  が “L” レベルから “H” レベルに遷移し、スイッチ

50

ングトランジスタ 24 が非導通状態となる。この時刻  $t_5$  から時刻  $t_6$  までの期間が駆動トランジスタ 22 の閾値電圧  $V_{th}$  を検出して保持容量 27 に保持する期間である。ここでは、便宜上、この一定期間  $t_5 - t_6$  を  $V_{th}$  補正期間と呼ぶこととする。次いで、時刻  $t_7$  で第一補正用走査信号  $AZ_1$  が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 25 が非導通状態になる。

#### 【0038】

(書き込み期間)

その後、時刻  $t_8$  で書き込み信号  $WS$  が “L” レベルから “H” レベルに遷移することで、書き込みトランジスタ 23 によって入力信号電圧  $V_{sig}$  がサンプリングされ、画素内に書き込まれるために、駆動トランジスタ 22 のゲート電位  $V_g$  が入力信号電圧  $V_{sig}$  になる。この入力信号電圧  $V_{sig}$  は保持容量 27 に保持される。

10

#### 【0039】

このとき、駆動トランジスタ 22 のソース電位  $V_s$  は、書き込みトランジスタ 23 の導通時のゲート電位  $V_g$  の振幅に対して保持容量 27 と有機 EL 素子 21 の容量カップリングによって上昇する。ここで、保持容量 27 の容量値を  $C_{cs}$ 、有機 EL 素子 21 の容量値を  $C_{oled}$ 、駆動トランジスタ 22 のゲート電位  $V_g$  の上昇分を  $\Delta V_g$  とすると、駆動トランジスタ 22 のソース電位  $V_s$  の上昇分  $\Delta V_s$  は、次式 (1) で表される。

$$\Delta V_s = \Delta V_g \times \{C_{cs} / (C_{oled} + C_{cs})\} \quad \dots\dots (1)$$

#### 【0040】

また、書き込みトランジスタ 23 によって書き込まれた入力信号電圧  $V_{sig}$  は、保持容量 27 に保持されている閾値電圧  $V_{th}$  に足し込まれる形で当該保持容量 27 に保持される。このとき、保持容量 27 の保持電圧は、 $V_{sig} - V_{inil} + V_{th}$  となる。ここで、理解を容易にするために、 $V_{inil} = 0V$  とすると、ゲート・ソース間電圧  $V_{gs}$  は、 $V_{sig} + V_{th}$  となる。

20

#### 【0041】

このように、保持容量 38 にあらかじめ閾値電圧  $V_{th}$  を保持しておくことで、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の画素ごとのバラツキや経時変化を補正することが可能になる。すなわち、信号電圧  $V_{sig}$  による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  が保持容量 27 に保持した閾値電圧  $V_{th}$  と相殺される、換言すれば、閾値電圧  $V_{th}$  の補正が行われるために、画素ごとに閾値電圧  $V_{th}$  にバラツキや経時変化があったとしても、駆動トランジスタ 22 による有機 EL 素子 21 の駆動に対する閾値電圧  $V_{th}$  の影響をキャンセルすることができる。その結果、閾値電圧  $V_{th}$  にバラツキや経時変化の影響を受けることなく、有機 EL 素子 21 の発光輝度を一定に保つことができる。

30

#### 【0042】

(移動度補正期間)

その後、書き込みトランジスタ 23 が導通したまま、時刻  $t_9$  で駆動信号  $DS$  が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 24 が導通状態になることで、電源電位  $V_{DD}$  から駆動トランジスタ 22 への電流供給が開始される。なお、時刻  $t_8$  から時刻  $t_9$  までの期間が 1 水平期間 (1H) となる。ここで、 $V_{inil} - V_{th} < V_{thel}$  と設定しておくことにより、有機 EL 素子 21 が逆バイアス状態におかれる。

40

#### 【0043】

有機 EL 素子 21 が逆バイアス状態にあることで、当該有機 EL 素子 21 はダイオード特性ではなく単純な容量特性を示すようになる。したがって、駆動トランジスタ 22 に流れるドレイン・ソース間電流  $I_{ds}$  は、保持容量 27 の容量値  $C_s$  と有機 EL 素子 21 の容量成分の容量値  $C_{oled}$  とを合成した容量  $C (= C_s + C_{oled})$  に書き込まれていく。この書き込みにより、駆動トランジスタ 22 のソース電位  $V_s$  が上昇する。

#### 【0044】

ソース電位  $V_s$  の上昇分  $\Delta V_s$  は、保持容量 27 に保持された駆動トランジスタ 22 のゲート・ソース間の電位差  $V_{gs}$  から差し引かれるように、換言すれば、保持容量 27 の

50

充電電荷を放電するように作用することになるので、負帰還をかけられたことになる。すなわち、ソース電位  $V_s$  の上昇分  $\Delta V_s$  は負帰還の帰還量となる。このとき、ゲートーソース間の電位差  $V_{gs}$  は、 $V_{sig} - \Delta V_s + V_{th}$  となる。

#### 【0045】

このように、駆動トランジスタ 22 に流れる電流（ドレイン・ソース間電流  $I_{ds}$ ）を当該駆動トランジスタ 22 のゲート入力（ゲートーソース間の電位差）に負帰還することで、各画素 20 における駆動トランジスタ 22 のドレイン・ソース間電流  $I_{ds}$  の移動度  $\mu$  に対する依存性を打ち消す、即ち駆動トランジスタ 22 の移動度  $\mu$  のバラツキを補正することが可能になる。

#### 【0046】

書き込み信号  $WS$  のアクティブ期間（“H”レベル期間）と駆動信号  $DS$  のアクティブ期間（“L”レベル期間）とがオーバーラップする期間  $T$ （ $t_9 - t_{10}$ ）、即ち書き込みトランジスタ 23 とスイッチングトランジスタ 24 が共に導通状態となるオーバーラップ期間を移動度補正期間とする。

#### 【0047】

ここで、移動度  $\mu$  が高い駆動トランジスタと移動度  $\mu$  が低い駆動トランジスタとを考えた場合、この移動度補正期間  $T$  に移動度  $\mu$  が高い駆動トランジスタは、移動度  $\mu$  が低い駆動トランジスタに対してソース電位  $V_s$  が大きく上昇する。また、ソース電位  $V_s$  が大きく上昇するほど、駆動トランジスタ 22 のゲートーソース間の電位差が小さくなり、電流が流れにくくなる。

#### 【0048】

つまり、移動度補正期間  $T$  を調整することにより、移動度  $\mu$  の違う駆動トランジスタ 22 で同じドレイン・ソース間電流  $I_{ds}$  を流すことができる。この移動度補正期間  $T$  で決めた駆動トランジスタ 22 のゲートーソース間電位差  $V_{gs}$  を保持容量 27 で維持して、当該ゲートーソース間電位差  $V_{gs}$  に応じた電流（ドレイン・ソース間電流  $I_{ds}$ ）を駆動トランジスタ 22 が有機 EL 素子 21 に流すことによって当該有機 EL 素子 21 が発光する。

#### 【0049】

（発光期間）

時刻  $t_{10}$  で書き込み信号  $WS$  が“L”レベルになり、書き込みトランジスタ 23 が非導通状態になることで、移動度補正期間  $T$  が終了し、発光期間に入る。この発光期間では駆動トランジスタ 22 のソース電位  $V_s$  は、有機 EL 素子 21 の駆動電圧まで上昇する。ソース電位  $V_s$  の上昇により、駆動トランジスタ 22 のゲートがデータ線 17 から切り離されてフローティング状態にあるために、保持容量 27 を介してゲート電位  $V_g$  も上昇する。

#### 【0050】

このとき、駆動トランジスタ 22 のゲートの寄生容量を  $C_g$  とすると、ゲート電位  $V_g$  の上昇分  $\Delta V_g$  は次式（2）で表される。

$$\Delta V_g = \Delta V_s \times \{C_{cs} / (C_{cs} + C_g)\} \quad \dots\dots (2)$$

その間、保持容量 27 に保持されたゲートーソース間電位差  $V_{gs}$  は、 $V_{sig} - \Delta V_s + V_{th}$  の値を維持する。

#### 【0051】

そして、駆動トランジスタ 22 のソース電位  $V_s$  の上昇に伴い、有機 EL 素子 21 の逆バイアス状態が解消され、駆動トランジスタ 22 から有機 EL 素子 21 に対して次式（3）で与えられる一定のドレイン・ソース間電流  $I_{ds}$  が供給されるために、有機 EL 素子 21 は実際に発光を開始する。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots\dots (3)$$

ここで、 $\mu$  は駆動トランジスタ 22 のキャリアの移動度、 $W$  はチャネル幅、 $L$  はチャネル長、 $C_{ox}$  は単位面積当たりのゲート容量である。

#### 【0052】

10

20

30

40

50



このときのドレイン・ソース間電流  $I_{ds}$  対ゲート・ソース間電位差  $V_{gs}$  の関係は、上記の式 (3) の  $V_{gs}$  に  $V_{sig} - \Delta V_s + V_{th}$  を代入することで、次式 (4) で与えられる。

$$\begin{aligned} I_{ds} &= k \mu (V_{gs} - V_{th})^2 \\ &= k \mu (V_{sig} - \Delta V)^2 \end{aligned} \quad \dots\dots (4)$$

上記の式 (4) において、 $k = (1/2) (W/L) C_{ox}$  である。

#### 【0053】

この式 (4) から明らかなように、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン・ソース間電流  $I_{ds}$  は、駆動トランジスタ 22 の閾値電圧  $V_{th}$  に依存しないことが分かる。基本的に、ドレイン・ソース間電流  $I_{ds}$  は入力信号電圧  $V_{sig}$  によって決まる。換言すると、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧  $V_{th}$  のバラツキや経時変化の影響を受けることなく、入力信号電圧  $V_{sig}$  に応じた輝度で発光する。

10

#### 【0054】

また、上記の式 (4) から明らかなように、入力信号電圧  $V_{sig}$  は、ドレイン・ソース間電流  $I_{ds}$  の駆動トランジスタ 22 のゲート入力への負帰還によって帰還量  $\Delta V_s$  で補正されている。この帰還量  $\Delta V_s$  は、式 (4) の係数部に位置する移動度  $\mu$  の効果を打ち消すように作用する。したがって、ドレイン・ソース間電流  $I_{ds}$  は、実質的に、入力信号電圧  $V_{sig}$  のみに依存することになる。すなわち、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧  $V_{th}$  のみならず、駆動トランジスタ 22 の移動度  $\mu$  のバラツキや経時変化の影響を受けることなく、入力信号電圧  $V_{sig}$  に応じた輝度で発光する。その結果、スジや輝度ムラのない均一な画質を得ることができる。

20

#### 【0055】

ここで、電流駆動型の電気光学素子である有機 EL 素子 21 を含む画素 20 が行列状に配置されてなるアクティブマトリクス型表示装置においては、有機 EL 素子 21 の発光時間が長くなると、当該有機 EL 素子 21 の  $I-V$  特性が変化してしまう。それがために、有機 EL 素子 21 のアノード電極と駆動トランジスタ 22 のソースとの接続ノード N11 の電位も変化する。

#### 【0056】

これに対して、上記構成のアクティブマトリクス型有機 EL 表示装置 10 では、駆動トランジスタ 22 のゲート・ソース間電位差  $V_{gs}$  が一定値に保たれているために、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の  $I-V$  特性が劣化したとしても、一定のドレイン・ソース間電流  $I_{ds}$  が有機 EL 素子 21 に流れ続けるために、有機 EL 素子 21 の発光輝度が変化することはない（有機 EL 素子 21 の特性変動に対する補償機能）。

30

#### 【0057】

また、入力信号電圧  $V_{sig}$  が書き込まれる前に駆動トランジスタ 22 の閾値電圧  $V_{th}$  をあらかじめ保持容量 27 に保持しておくことで、駆動トランジスタ 22 の閾値電圧  $V_{th}$  をキャンセル（補正）し、当該閾値電圧  $V_{th}$  のバラツキや経時変化の影響を受けない一定のドレイン・ソース間電流  $I_{ds}$  を有機 EL 素子 21 に流すことができるために、高画質の表示画像を得ることができる（駆動トランジスタ 22 の  $V_{th}$  変動に対する補償機能）。

40

#### 【0058】

さらに、移動度補正期間  $t_9 - t_{10}$  において、ドレイン・ソース間電流  $I_{ds}$  を駆動トランジスタ 22 のゲート入力へ負帰還し、その帰還量  $\Delta V_s$  によって入力信号電圧  $V_{sig}$  を補正することで、駆動トランジスタ 22 のドレイン・ソース間電流  $I_{ds}$  の移動度  $\mu$  に対する依存性を打ち消し、入力信号電圧  $V_{sig}$  のみに依存するドレイン・ソース間電流  $I_{ds}$  を有機 EL 素子 21 に流すことができるため、駆動トランジスタ 22 の移動度  $\mu$  のバラツキや経時変化に起因するスジや輝度ムラのない均一な画質の表示画像を得ることができる（駆動トランジスタ 22 の移動度  $\mu$  に対する補償機能）。

50

## 【0059】

上述したアクティブマトリクス型有機EL表示装置10において、本実施形態では、画素20を駆動する各種の駆動制御信号、具体的には、書き込み信号WS1～WSm、駆動信号DS1～DSmおよび第一、第二補正用走査信号AZ11～AZ1m、AZ21～AZ2mのうち、例えば書き込み信号WS1～WSmとして、方形波であるパルス信号を用いるのではなく、走査線31-1～31-mの書き込み走査回路40側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号を用いることを特徴とする。

## 【0060】

ここで、本実施形態に係る有機EL表示装置10では、書き込み走査回路40を画素アレイ部30の一方側にのみ配置した構成を採っていることから、走査線31-1～31-mの始端部が画素アレイ部30の書き込み走査回路40側の端部となり、終端部が画素アレイ部30の書き込み走査回路40と反対側の端部となる。

## 【0061】

また、走査線31-1～31-mの配線抵抗や寄生容量に起因する書き込み信号WS1～WSmの伝搬遅延を防ぐ目的で、書き込み走査回路40を画素アレイ部30の両側に配置する構成を採ることもある。この場合には、走査線31-1～31-mの始端部が画素アレイ部30の両側の端部となり、終端部が画素アレイ部30の中央部となる。

## 【0062】

走査線31-1～31-mの書き込み走査回路40側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号としては、図4に示すように、正弦波の信号(A)、台形波の信号(B)、方形波の信号を例えばCR回路を通すことによって得られる、いわゆる方形波をなまらせた信号(C)などが考えられる。

## 【0063】

ここで、書き込み信号WS1～WSmとして、方形波であるパルス信号を用いないのは次の理由による。すなわち、書き込み信号WS1～WSmがパルス信号であると、先述したように、多画素化に伴う表示パネルの大型化によって走査線31-1～31-mの配線長が長くなり、これら走査線31-1～31-mの配線抵抗や寄生容量が増加すると、書き込み走査回路40から走査線31-1～31-mを通して画素アレイ部30に入力される書き込み信号WS1～WSmが、走査線31-1～31-mの配線抵抗と寄生容量で決まる時定数により、書き込み走査回路40から遠くなるにしたがってなまってしまう。

## 【0064】

すなわち、方形波であるパルス信号は、繰り返し周波数(基本波)のほかに、3次、5次、7次、…という具合に奇数次の多くの高調波成分(基本波の奇数倍の成分)を含むことから、走査線31-1～31-mの配線抵抗と寄生容量からなる分布定数回路を通ることによって信号遅延に伴う波形のなまりが生じる。

## 【0065】

図5に、走査線31-1～31-mの等価回路を示す。この分布定数回路にパルス信号を入力したとき、走査線31-1～31-mの配線抵抗をR、寄生容量をCとすると、近似的な信号遅延量 $\tau 1$ は、

$$\tau 1 = \{ R C n (n + 1) \} / 2$$

となる。ここで、nは区間数である。

## 【0066】

そして、走査線31-1～31-mの配線長Lが長くなると、近似的な信号遅延量 $\tau 2$ は、

$$\tau 2 = ( r c L^2 ) / 2$$

と表すことができる。ここで、rは単位長さ当たりの抵抗、cは単位長さ当たりの容量である。

## 【0067】

このことから、画素アレイ部30の書き込み走査回路40側の端部では、書き込み走査

10

20

30

40

50

回路40からの距離が短く、走査線31-1~31-mの配線抵抗Rと寄生容量Cで決まる時定数によるパルス波形のなまりが少ないために、画素を駆動する時間を十分に確保することができるのに対して、画素アレイ部30の書き込み走査回路40と反対側の端部では、書き込み走査回路40からの距離が長く、走査線31-1~31-mの配線抵抗Rと寄生容量Cで決まる時定数によるパルス波形のなまりが大きいため、画素20に入力信号電圧Vsigを書き込むための時間を十分に確保することができない。

#### 【0068】

その結果、画素アレイ部30の行書き込み走査回路40側の端部（始端部）側では、所望の信号レベルを書き込むことができるが、反対側の端部（終端部）側では、所望の信号レベルを書き込むことができないことになるために、同じ信号レベルを書き込んだとしても、両端部で書き込みレベルが異なり、シェーディングが生じることになる。

10

#### 【0069】

そこで、書き込み信号WS1~WSmとして、方形波であるパルス信号ではなく、例えば図4に示すような、正弦波の信号（A）、台形波の信号（B）、方形波をなまらせた信号（C）などを用いる。ここで、正弦波の信号（A）の場合を考えると、ひずみの無い正弦波のスペクトラムは、繰り返し周波数成分（基本波）だけである。故に、分布定数回路を通っても、基本波と多くの高調波が合成された方形波の場合のような波形のなまりが生じることがない。

#### 【0070】

したがって、書き込み信号WS1~WSmについては、書き込みトランジスタ23の閾値電圧を考慮して、図3の書き込み期間+移動度補正期間（時刻t8から時刻t10までの期間）で書き込みトランジスタ23が導通状態となるような波高値の正弦波を選択することで、走査線31-1~31-m上の位置（水平方向の画素位置）に関係なく、画素20に入力信号電圧Vsigを書き込むための時間を十分に確保することができることになる。

20

#### 【0071】

書き込み信号WS1~WSmとして、台形波の信号（B）や、方形波をなまらせた信号（C）など、基本波（繰り返し周波数成分）からなる信号を用いた場合にも、基本的に、正弦波の信号（A）を用いた場合と同様のことが言える。

#### 【0072】

特に、書き込み信号WS1~WSmとして、方形波をなまらせた信号（C）を用いる構成を採る場合には、行書き込み走査回路40の構成において、従来の方形波からなる書き込み信号WS1~WSmを入力する入力部分と走査線31-1~31-mの各始端部との間にCR回路を挿入するだけの簡単な構成で実現できる。しかも、当該CR回路については、書き込み信号WS1~WSmの入力部分と走査線31-1~31-mの各始端部との間の配線抵抗と配線容量によって実現することも可能であることから、新たにCR回路を追加しなくても済む場合もある。

30

#### 【0073】

上述したように、電流駆動型の電気光学素子である有機EL素子21を含む画素20が行列状に配置されてなるアクティブマトリクス型表示装置10において、行書き込み走査回路40から出力される書き込み信号WS1~WSmとして、走査線31-1~31-mの書き込み走査回路40側の始端部とその反対側の終端部とで立ち上がり波形および立ち下がり波形が同じになる信号、具体的には、正弦波の信号、台形波の信号、方形波をなまらせた信号などの基本波からなる信号を用いることで、走査線31-1~31-mの始端部と終端部とで入力信号電圧Vsigの書き込み時間の差を減らすことができるために、走査線31-1~31-mの配線抵抗と寄生容量で決まる時定数に起因するシェーディングを解消し、画面全体に亘って均一な輝度を得ることができる。

40

#### 【0074】

なお、上記実施形態では、書き込み走査回路40から画素20に与えられる書き込み信号WS1~WSmとして、正弦波の信号、台形波の信号、方形波をなまらせた信号などの

50

基本波からなる信号を用いる場合を例に挙げて説明したが、本発明は書き込み信号  $WS_1 \sim WS_m$  への適用に限られるものではなく、駆動走査回路 50 から画素 20 に与えられる駆動信号  $DS_1 \sim DS_m$  や、第一、第二補正用走査回路 60, 70 から画素 20 に与えられる第一、第二補正用走査信号  $AZ_{11} \sim AZ_{1m}$ ,  $AZ_{21} \sim AZ_{2m}$  として、正弦波の信号、台形波の信号、方形波をなまらせた信号などの基本波からなる信号を用いることも可能である。

#### 【0075】

また、本発明が適用される有機 EL 表示装置の画素（画素回路）としては、図 2 に示した画素回路 20 の回路例に限られるものではなく、有機 EL 素子 21 に加えて、少なくとも、有機 EL 素子 21 を駆動する駆動トランジスタ 22 と、入力信号電圧  $V_{sig}$  をサンプリングして書き込む書き込みトランジスタ 23 と、書き込みトランジスタ 23 によって書き込まれる入力信号電圧  $V_{sig}$  を保持する保持容量 27 とを含む回路構成の画素回路であれば良い。

10

#### 【0076】

さらに、上記実施形態では、画素 20 の電気光学素子として、有機 EL 素子 21 を用いた有機 EL 表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、液晶セルを用いた液晶表示装置など、駆動制御線を通して駆動信号を供給することによって各画素を行単位で選択走査する構成のパネル型の表示装置全般に対して適用可能である。

20

#### 【図面の簡単な説明】

#### 【0077】

【図 1】本発明の一実施形態に係るアクティブマトリクス型有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 2】画素回路の一例を示す回路図である。

【図 3】本実施形態に係るアクティブマトリクス型有機 EL 表示装置の回路動作を説明するためのタイミング波形図である。

【図 4】書き込み信号の波形例を示す波形図である。

【図 5】走査線の等価回路図である。

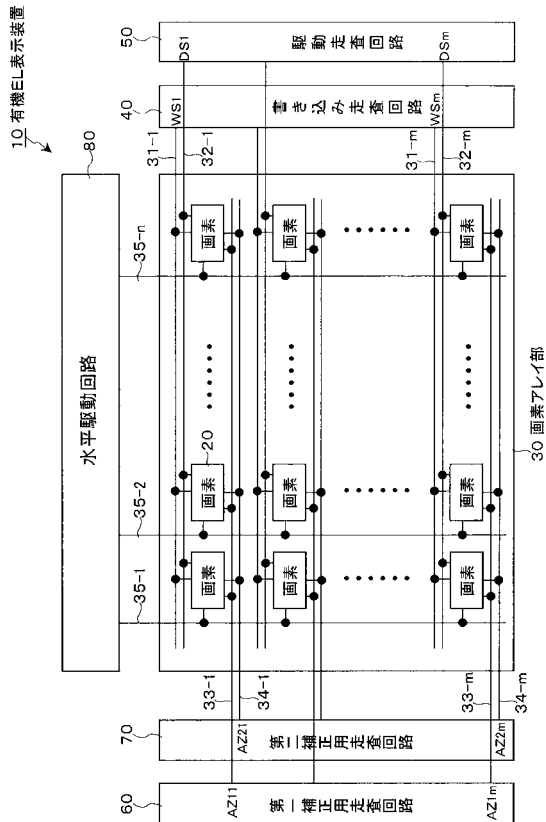
#### 【符号の説明】

#### 【0078】

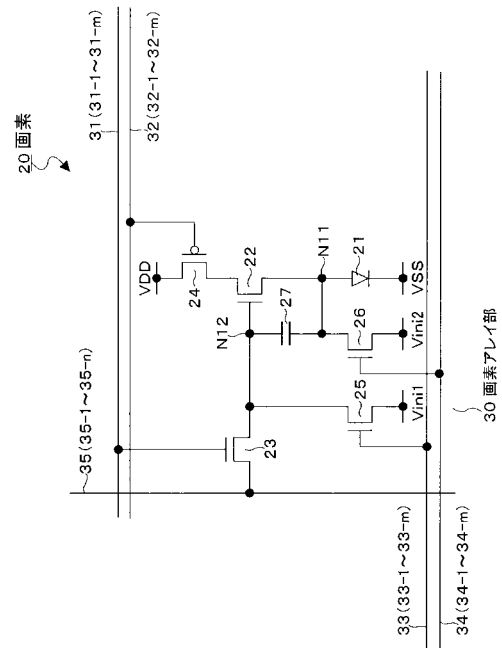
30

10 … 本実施形態に係る有機 EL 表示装置、20 … 画素、21 … 有機 EL 素子、22 … 駆動トランジスタ、23 … 書き込みトランジスタ、24 ~ 26 … スイッチングトランジスタ、27 … 保持容量、30 … 画素アレイ部、30 (31-1 ~ 31-m) … 走査線、32 (32-1 ~ 32-m) … 駆動線、33 (33-1 ~ 33-m) … 第一補正用走査線、34 (34-1 ~ 34-m) … 第二補正用走査線、35 (35-1 ~ 35-n) … 信号線、40 … 書き込み走査回路、50 … 駆動走査回路、60 … 第一補正用走査線、70 … 第二補正用走査線、80 … 水平駆動回路

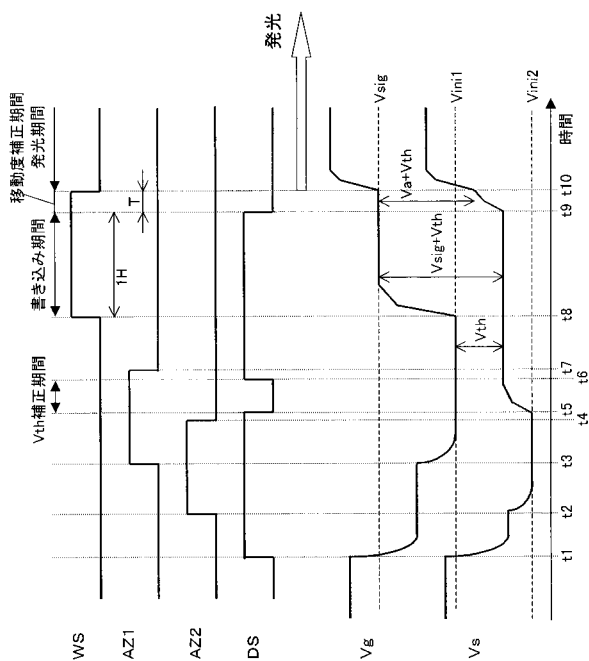
【図 1】



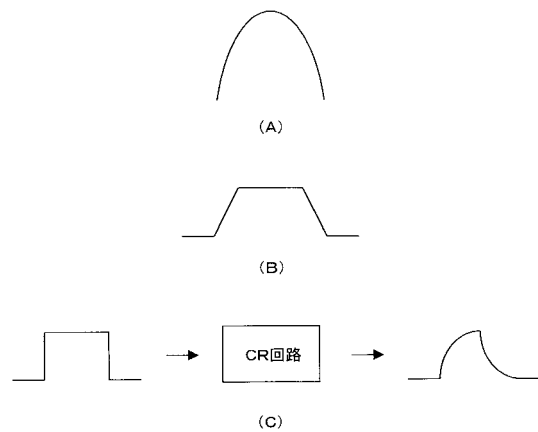
【図 2】



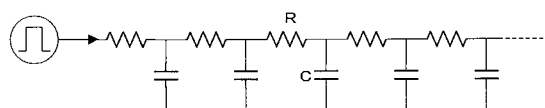
【図 3】



【 図 4 】



【図 5】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 2 G  
G 0 9 G 3/36  
G 0 2 F 1/133 5 5 0  
H 0 5 B 33/14 A

F ターム(参考) 2H093 NA16 NA43 NC10 NC12 NC34 NC35 NC36 NC40 NC49 NC65  
ND05 ND09 ND15 ND36 ND58 NH18  
3K107 AA01 BB01 CC33 CC35 CC42 EE03 HH04 HH05  
5C006 AC11 AC22 AF42 AF52 BB16 BC06 FA37  
5C080 AA06 AA10 BB05 DD05 JJ02 JJ03 JJ04

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |         |            |
| 公开(公告)号        | <a href="#">JP2008096554A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | 公开(公告)日 | 2008-04-24 |
| 申请号            | JP2006276072                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     | 申请日     | 2006-10-10 |
| [标]申请(专利权)人(译) | 索尼公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 申请(专利权)人(译)    | 索尼公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| [标]发明人         | 肥後智之<br>内野勝秀<br>安倍浩信                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 发明人            | 肥後 智之<br>内野 勝秀<br>安倍 浩信                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |         |            |
| IPC分类号         | G09G3/30 G09G3/20 G09G3/36 G02F1/133 H01L51/50                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| FI分类号          | G09G3/30.J G09G3/20.611.J G09G3/20.642.A G09G3/20.622.A G09G3/20.622.C G09G3/20.622.G G09G3/36 G02F1/133.550 H05B33/14.A G09G3/20.624.B G09G3/3233 G09G3/3266 G09G3/3291                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA43 2H093/NC10 2H093/NC12 2H093/NC34 2H093/NC35 2H093/NC36 2H093/NC40 2H093/NC49 2H093/NC65 2H093/ND05 2H093/ND09 2H093/ND15 2H093/ND36 2H093/ND58 2H093/NH18 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC35 3K107/CC42 3K107/EE03 3K107/HH04 3K107/HH05 5C006/AC11 5C006/AC22 5C006/AF42 5C006/AF52 5C006/BB16 5C006/BC06 5C006/FA37 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD05 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZA08 2H193/ZD32 2H193/ZD34 2H193/ZF22 2H193/ZF36 2H193/ZH40 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AC04 5C380/BA19 5C380/BA20 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB21 5C380/BD03 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC65 5C380/CD015 5C380/CF41 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA05 |         |            |
| 代理人(译)         | 船桥 国则                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |

#### 摘要(译)

要解决的问题：通过消除由于驱动器布线电阻和寄生电容决定的时间常数而产生的阴影，在整个显示器表面上获得均匀的亮度。解决方案：在有源矩阵显示器10中，有源矩阵显示器10是包括有机EL元件21的像素矩阵，即电流驱动的电光元件。对于从行写入扫描电路40输出的写入信号WS1-WSm，它使用在扫描线31-1至31-m的行写入扫描电路40的顶部和末端具有相同上升和尾波形式的信号。更具体地说，它使用由通过舍入正弦波，梯形波和方波获得的信号的基波组成的信号。Z

