

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-216746

(P2005-216746A)

(43) 公開日 平成17年8月11日(2005.8.11)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
H05B 33/04	H05B 33/04	3K007
H05B 33/06	H05B 33/06	
H05B 33/10	H05B 33/10	
H05B 33/14	H05B 33/14	A

審査請求 未請求 請求項の数 5 O L (全 15 頁)

(21) 出願番号	特願2004-23927 (P2004-23927)	(71) 出願人	000002369
(22) 出願日	平成16年1月30日 (2004.1.30)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107076
			弁理士 藤綱 英吉
		(74) 代理人	100107261
			弁理士 須澤 修
		(72) 発明者	平 準一
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	野澤 陵一
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
			最終頁に続く

(54) 【発明の名称】 有機EL表示装置及びその製造方法、並びに電子機器

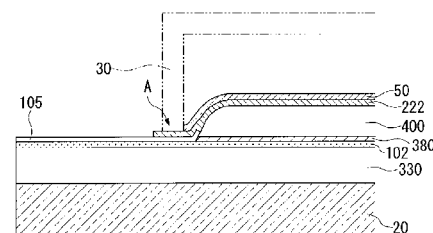
(57) 【要約】

【課題】 ITOウェットエッチング処理時の金属配線腐食を防止し、高歩留まりの製造方法を提供する。

【解決手段】 複数の有機EL素子を有する表示領域と、上記有機EL素子を基板間において封止するための封止部材30、40が配置される封止部材配置領域Aとを所定の基板20上に備え、上記有機EL素子に所定の電位あるいは信号を供給する導電部102が上記封止部材配置領域外から上記表示領域に亘って配置される有機EL表示装置であって、上記有機EL素子の配置領域を平坦化しかつ上記表示領域内に形成される平坦化膜400と、上記平坦化膜の端部と接触されかつ少なくとも上記封止部材配置領域及び上記封止部材配置領域外における上記導電部上に配置される接続層105とを備え、上記封止部材が上記接続層上に配置される。

【選択図】

図7



【特許請求の範囲】

【請求項 1】

複数の有機 E L 素子を有する表示領域と、前記有機 E L 素子を基板間において封止するための封止部材が配置される封止部材配置領域とを所定の基板上に備え、前記有機 E L 素子に所定の電位あるいは信号を供給する導電部が前記封止部材配置領域外から前記表示領域に亘って配置される有機 E L 表示装置であって、

前記有機 E L 素子の配置領域を平坦化しかつ前記表示領域内に形成される平坦化膜と、前記平坦化膜の端部と接触されかつ少なくとも前記封止部材配置領域及び前記封止部材配置領域外における前記導電部上に配置される接続層とを備え、

前記封止部材が前記接続層上に配置されることを特徴とする有機 E L 表示装置。

10

【請求項 2】

前記接続層は I T O からなることを特徴とする請求項 1 記載の有機 E L 表示装置。

【請求項 3】

前記接続層上に無機材料からなる絶縁層を備えることを特徴とする請求項 1 または 2 記載の有機 E L 表示装置。

【請求項 4】

複数の有機 E L 素子を有する表示領域と、前記有機 E L 素子を基板間において封止するための封止部材が配置される封止部材配置領域とを所定の基板上に備え、前記有機 E L 素子に所定の電位あるいは信号を供給する導電部が前記封止部材配置領域外から前記表示領域に亘って配置される有機 E L 表示装置の製造方法であって、

20

前記有機 E L 素子の配置領域を平坦化するための平坦化膜を前記表示領域内に形成する工程と、

前記平坦化膜と接触されて配置される接続層を少なくとも前記封止部材配置領域及び前記封止部材配置領域外における前記導電部上に形成する工程と

を有することを特徴とする有機 E L 表示装置の製造方法。

【請求項 5】

請求項 1 ～ 3 いずれかに記載の有機 E L 表示装置を表示部として備えることを特徴とする電子機器。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 表示装置及びその製造方法、並びに電子機器に関するものである。

【背景技術】

【0002】

近年、ノートパソコン、携帯電話機、電子手帳等の電子機器において、情報を表示する手段として有機エレクトロルミネッセンス（以下有機 E L と称す）素子を画素に対応させて複数備える有機 E L 表示装置等といった表示装置が提案されている。このような有機 E L 表示装置は、複数の有機 E L 素子を有する表示領域と、有機 E L 素子を基板間において封止するための封止部材が配置される封止部材配置領域とを所定の基板上に備え、有機 E L 素子に所定の電位あるいは信号を供給する導電部が封止部材配置領域外から上記表示領域に亘って配置されている。

40

【0003】

そして、このような有機 E L 表示装置においては、上述の封止部材配置領域において、導電部の表面が露出されており、この露出された導電部の表面上に封止部材を配置している。

【特許文献 1】特開平 2 0 0 3 - 1 8 6 4 2 0 号公報

【特許文献 2】特開平 2 0 0 2 - 3 2 3 7 0 5 号公報

【発明の開示】

50

【発明が解決しようとする課題】

【0004】

しかしながら、一般的に有機EL表示装置の製造工程では、上述の封止部材を配置する工程を最後の方に行う。このため、製造工程の途中において、導電部が露出されたままとなり、製造工程中に導電部が劣化し、有機EL表示装置の寿命が短くなったり、発光特性が劣化する等の問題が生じる。例えば、有機EL表示装置の製造工程においては、各画素に対応する画素電極を形成する際に、ウェットエッチング法を用いて画素電極をパターニングすることがある。このウェットエッチング法では、導電部を腐食させる機能液が使用されており、この機能液によって露出された導電部が腐食される場合があった。

【0005】

10

本発明は、上述する問題点に鑑みてなされたもので、導電部の劣化を防止することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために、本発明に係る有機EL表示装置は、複数の有機EL素子を有する表示領域と、上記有機EL素子を基板間において封止するための封止部材が配置される封止部材配置領域とを所定の基板上に備え、上記有機EL素子に所定の電位あるいは信号を供給する導電部が上記封止部材配置領域外から上記表示領域に亘って配置される有機EL表示装置であって、上記有機EL素子の配置領域を平坦化しかつ上記表示領域内に形成される平坦化膜と、上記平坦化膜の端部と接触されかつ少なくとも上記封止部材配置領域及び上記封止部材配置領域外における上記導電部上に配置される接続層とを備え、上記封止部材が上記接続層上に配置されることを特徴とする。

20

【0007】

また、本発明に係る有機EL表示装置の製造方法は、複数の有機EL素子を有する表示領域と、上記有機EL素子を基板間において封止するための封止部材が配置される封止部材配置領域とを所定の基板上に備え、上記有機EL素子に所定の電位あるいは信号を供給する導電部が上記封止部材配置領域外から上記表示領域に亘って配置される有機EL表示装置の製造方法であって、上記有機EL素子の配置領域を平坦化するための平坦化膜を上記表示領域内に形成する工程と、上記平坦化膜と接触されて配置される接続層を少なくとも上記封止部材配置領域及び上記封止部材配置領域外における上記導電部上に形成する工程とを有することを特徴とする。

30

【0008】

このような特徴を有する本発明に係る有機EL表示装置及びその製造方法によれば、少なくとも上記封止部材配置領域及び上記封止部材配置領域外における上記導電部上に接続層が形成され、さらにこの接続層が平坦化膜の端部と接触して配置されている。このため、導電部が接続層によって非露出状態とされるため、例えば、ウェットエッチング法を用いて画素電極をパターニングした場合における機能液と導電部との接触を防止することができる。したがって、本発明に係る有機EL表示装置及びその製造方法によれば、導電部の劣化を防止することが可能となる。

【0009】

40

また、本発明に係る有機EL表示装置においては、上記接続層がITO (Indium Tin Oxide: インジウム錫酸化物) からなるという構成を採用することができる。このように接続層が仕事関数の高いITOからなることによって、有機EL素子に所定の電位あるいは信号を供給することが容易となる。また、ITO等の酸化導電膜により接続層を形成することにより、有機EL表示装置としての封止性能をすることができる。

【0010】

また、本発明に係る有機EL表示装置においては、上記接続層上に無機材料からなる絶縁層を備えることが好ましい。このように接続層上に無機材料からなる絶縁層を備えることによって、封止部材側に配置される共通電極と平坦化膜との接触を防止することができる。

50

【 0 0 1 1 】

次に、本発明に係る電子機器は、本発明に係る有機 E L 表示装置を表示部として備えることを特徴とする。

本発明に係る有機 E L 表示装置は、上述のように、導電部の劣化が防止されることによって高寿命化されると共に優れた発光特性を有する。したがって、このような特徴を有する本発明に係る電子機器によれば、高寿命化されると共に優れた発光特性を有する電子機器とされる。

【 発明を実施するための最良の形態 】

【 0 0 1 2 】

以下、図面を参照して、本発明に係る有機 E L 表示装置及びその製造方法、並びに電子機器の一実施形態について説明する。なお、以下の図面において、各部材及び各層を認識可能な大きさとするために、各部材及び各層の縮尺を適宜変更している。

【 0 0 1 3 】

図 1 は、本実施形態に係る有機 E L 表示装置の配線構造を示す模式図である。

有機 E L 表示装置 1 は、スイッチング素子として薄膜トランジスタ (Thin Film Transistor、以下では、T F T と略記する) を有するアクティブマトリクス方式の有機 E L 表示装置である。

【 0 0 1 4 】

図 1 に示すように、有機 E L 表示装置 1 は、複数の走査線 1 0 1 (導電部) と、各走査線 1 0 1 に対して直角に交差する方向に延びる複数の信号線 1 0 2 (導電部) と、各信号線 1 0 2 に並列に延びる複数の電源線 1 0 3 (導電部) とがそれぞれ配線された構成を有するとともに、走査線 1 0 1 と信号線 1 0 2 の各交点付近に、画素領域 X が設けられている。

【 0 0 1 5 】

信号線 1 0 2 には、シフトレジスタ、レベルシフタ、ビデオライン及びアナログスイッチを備えるデータ線駆動回路 1 0 0 が接続されている。また、走査線 1 0 1 には、シフトレジスタ及びレベルシフタを備える走査線駆動回路 8 0 が接続されている。

【 0 0 1 6 】

更に、画素領域 X の各々には、走査線 1 0 1 を介して走査信号がゲート電極に供給されるスイッチング用 T F T 1 1 2 (T F T 素子) と、このスイッチング用 T F T 1 1 2 を介して信号線 1 0 2 から共有される画素信号を保持する保持容量 1 1 3 と、該保持容量 1 1 3 によって保持された画素信号がゲート電極に供給される駆動用 T F T 1 2 3 (T F T 素子) と、この駆動用 T F T 1 2 3 を介して電源線 1 0 3 に電氣的に接続したときに該電源線 1 0 3 から駆動電流が流れ込む陽極 (電極) 2 3 と、この陽極 2 3 と陰極 5 0 との間に挟み込まれた機能層 1 1 1 とが設けられている。陽極 2 3 と陰極 5 0 と機能層 1 1 1 により、発光素子 (有機 E L 素子) が構成されている。

【 0 0 1 7 】

この有機 E L 表示装置 1 によれば、走査線 1 0 1 が駆動されてスイッチング用 T F T 1 1 2 がオン状態になると、そのときの信号線 1 0 2 の電位が保持容量 1 1 3 に保持され、該保持容量 1 1 3 の状態に応じて、駆動用 T F T 1 2 3 のオン・オフ状態が決まる。そして、駆動用 T F T 1 2 3 のチャンネルを介して、電源線 1 0 3 から陽極 2 3 に電流が流れ、更に機能層 1 1 1 を介して陰極 5 0 に電流が流れる。機能層 1 1 1 は、これを通る電流量に応じて発光する。そこで、発光はそれぞれ陽極 2 3 ごとにオン・オフを制御されるから、陽極 2 3 は画素電極となっている。

【 0 0 1 8 】

次に、本実施形態の有機 E L 表示装置 1 の具体的な態様を、図 2 ~ 4 を参照して説明する。図 2 は有機 E L 表示装置 1 の構成を模式的に示す平面図である。図 3 は図 2 の A - B 線に沿う断面図、図 4 は図 2 の C - D 線に沿う断面図である。

【 0 0 1 9 】

図 2 に示すように、本実施形態の有機 E L 表示装置 1 は、電気絶縁性を備える基板 2 0

と、図示略のスイッチング用 T F T に接続された画素電極が基板 20 上にマトリックス状に配置されてなる図示略の画素電極域（表示領域）と、画素電極域の周囲に配置されるとともに各画素電極に接続される電源線 103（図 1 参照）と、少なくとも画素電極域上に位置する平面視ほぼ矩形の画素部 3（図中一点鎖線枠内）とを具備して構成されている。また、画素部 3 は、中央部分の実表示領域 4（図中二点鎖線枠内）と、実表示領域 4 の周囲に配置されたダミー領域 5（一点鎖線及び二点鎖線の間の領域）とに区画されている。

【0020】

実表示領域 4 には、それぞれ画素電極を有する表示領域 R、G、B が A - B 方向及び C - D 方向に離間して配置されている。

また、実表示領域 4 の図中両側には、走査線駆動回路 80 が配置されている。この走査線駆動回路 80 はダミー領域 5 の下側に位置して設けられている。 10

【0021】

更に、実表示領域 4 の図中上側には、検査回路 90 が配置されている。この検査回路 90 はダミー領域 5 の下側に位置して設けられている。この検査回路 90 は、有機 E L 表示装置 1 の作動状況を検査するための回路であって、例えば検査結果を外部に出力する不図示の検査情報出力手段を備え、製造途中や出荷時の表示装置の品質、欠陥の検査を行うことができるように構成されている。

【0022】

走査線駆動回路 80 及び検査回路 90 の駆動電圧は、所定の電源部から駆動電圧導通部及び駆動電圧導通部を介して印加されている。また、これら走査線駆動回路 80 及び検査回路 90 への駆動制御信号及び駆動電圧は、この有機 E L 表示装置 1 の作動制御を司る所定のメインドライバなどから駆動制御信号導通部及び駆動電圧導通部を介して送信及び印加されるようになっている。なお、この場合の駆動制御信号とは、走査線駆動回路 80 及び検査回路 90 が信号を出力する際の制御に関連するメインドライバなどからの指令信号である。 20

【0023】

また、データ線駆動回路 100 は、基板 20 とは別体のフレキシブル基板 200 上に配置されており、当該フレキシブル基板 200 と基板 20 と接続することによって、データ線駆動回路 100 と信号線 102 を電氣的に接続している。

【0024】

有機 E L 表示装置 1 は、図 3 及び図 4 に示すように、基板 20 と封止基板 30 とが封止樹脂 40 を介して貼り合わされている。基板 20、封止基板 30 及び封止樹脂 40 とで囲まれた領域には、乾燥剤 45 が挿入されるとともに、例えば窒素ガスなどの不活性ガスが充填された不活性ガス充填層 46 が形成されている。なお、本発明における封止部材は、本実施形態における封止基板 30 及び封止樹脂 40 から構成されている。 30

【0025】

基板 20 は、透明基板及び不透明基板のいずれも用いることができる。不透明基板としては、例えば、アルミナ等のセラミック、ステンレススチール等の金属シートに表面酸化などの絶縁処理を施したものの他に、熱硬化性樹脂、熱可塑性樹脂などが挙げられる。また、透明基板あるいは半透明基板としては、例えば、ガラス、石英、樹脂（プラスチック、プラスチックフィルム）等が挙げられ、特に、安価なソーダガラス基板が好適に用いられる。 40

【0026】

封止基板 30 は、例えば、電気絶縁性を有する板状部材を採用することができる。また、封止樹脂 40 は、例えば、熱硬化樹脂あるいは紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。そして、この封止基板 30 は、基板 20 の画素電極領域の周りに形成された封止基板配置領域 A 上に封止樹脂 40 を介して配置されている。

【0027】

また、基板 20 上には、陽極 23 を駆動するための駆動用 T F T 123 などを含む回路 50

部 1 1 が形成され、回路部 1 1 の上部には、駆動用 T F T 1 2 3 に接続されたそれぞれの陽極 2 3 が図 2 の表示領域 R、G、B の位置に対応して形成されている。実表示領域 4 内の陽極 2 3 の上層には、機能層 1 1 1 が形成され、その上層には、陰極 5 0 が形成されている。なお、回路部 1 1 には、走査線駆動回路 8 0、検査回路 9 0、及びそれらを接続して駆動するための駆動電圧動通部、駆動制御信号導通部などが含まれている。

【0028】

次に、機能層 1 1 1 の概略構成について、図 5 を参照して説明する。

図 5 は本実施形態の機能層 1 1 1 の概略構成を説明するための概念図である。機能層 1 1 1 は、陽極 2 3 と陰極 5 0 に挟まれる多層構造を備えており、陽極 2 3 側から順に、正孔輸送 / 注入層 7 1 と、有機 E L 層 6 0 と、電子輸送層 5 2 とが形成されたものである。

10

【0029】

陽極 2 3 は、反射金属層 2 3 a と I T O 2 3 b とが積層されて構成され、印加された電圧によって、正孔を有機 E L 層 6 0 に向けて注入するものである。I T O 2 3 b の材料としては I T O (Indium Tin Oxide: インジウム錫酸化物) が好適とされるが、これ以外にも、例えば酸化インジウム・酸化亜鉛系アモルファス透明導電膜 (Indium Zinc Oxide: I Z O / アイ・ゼット・オー) (登録商標) 等を用いることができる。なお、本実施形態では I T O を用いるものとする。正孔を有機 E L 層 6 0 に向けて注入するため、仕事関数が 4 . 5 e V (エレクトロンボルト) 以上となっていることが好ましい。このように、陽極 2 3 を反射金属層 2 3 a と I T O 2 3 b とによって構成することによって、2 3 a により優れた反射性を有し、I T O 2 3 b によって高い仕事関数を有する電極とすることがで

20

【0030】

正孔輸送 / 注入層 7 1 は、導電性高分子材料の一つであり、陽極 2 3 の正孔を有機 E L 層 6 0 に注入するための正孔注入層を構成するものであり、その膜厚は、3 0 n m に形成されている。

このような正孔注入層を形成する材料の例として種々の導電性高分子材料が好適に用いられ、例えば、ポリチオフェン、ポリアニリン、ポリピロール等を採用することができる。具体的には、3, 4 - ポリエチレンジオシチオフェン / ポリスチレンスルホン酸 (P E D O T / P S S) の分散液、すなわち、分散媒としてのポリスチレンスルホン酸に 3, 4 - ポリエチレンジオシチオフェンを分散させ、さらにこれを水に分散させた分散液な

30

【0031】

有機 E L 層 6 0 は、陽極 2 3 から正孔輸送 / 注入層 7 1 を経て注入された正孔と、陰極 5 0 からの注入された電子とが結合して蛍光を発生させるようになっている。有機 E L 層 6 0 を形成するための材料としては、蛍光あるいは燐光を発光することが可能な公知の発光材料を用いることができる。具体的には、ポリフルオレン誘導体 (P F)、(ポリ) パラフェニレンビニレン誘導体 (P P V)、ポリフェニレン誘導体 (P P)、ポリパラフェニレン誘導体 (P P P)、ポリビニルカルバゾール (P V K)、ポリチオフェン誘導体、ポリメチルフェニルシラン (P M P S) などのポリシラン系などが好適に用いられる。また、これらの高分子材料に、ペリレン系色素、クマリン系色素、ローダミン系色素などの

40

高分子系材料、例えば、ルブレン、ペリレン、9, 10 - ジフェニルアントラセン、テトラフェニルブタジエン、ナイルレッド、クマリン 6、キナクリドン等の材料をドーピングして用いることもできる。

【0032】

電子輸送層 5 2 は、有機 E L 層 6 0 に電子を注入する役割を果たすものであり、この形成材料としては、特に限定されることなく、オキサジアゾール誘導体、アントラキノジメタン及びその誘導体、ベンゾキノン及びその誘導体、ナフトキノン及びその誘導体、アントラキノン及びその誘導体、テトラシアノアンスラキノジメタン及びその誘導体、フルオレノン誘導体、ジフェニルジシアノエチレン及びその誘導体、ジフェノキノン誘導体、8 - ヒドロキシキノリン及びその誘導体の金属錯体等が例示される。具体的には、先の正孔

50

輸送層の形成材料と同様に、特開昭 63 - 70257 号、同 63 - 175860 号公報、特開平 2 - 135359 号、同 2 - 135361 号、同 2 - 209988 号、同 3 - 37992 号、同 3 - 152184 号公報に記載されているもの等が例示され、特に 2 - (4 - ビフェニル) - 5 - (4 - t - プチルフェニル) - 1, 3, 4 - オキサジアゾール、ベンゾキノ、アントラキノ、トリス(8 - キノリノール)アルミニウムが好適とされる。また、電子輸送層 52 は、アルミニウム、マグネシウム、リチウムまたはカルシウムといった各種の単体材料や、これらの材料を主成分として含む合金など各種の導電性材料によって形成されてもよい。また、電子輸送層 52 は有機 EL 層 60 への電子注入を行うために、仕事関数が 3 eV (エレクトロンボルト) 以下の材料であることが望ましい。

【0033】

10

また、陰極 50 は、透光性を有する金属材料によって形成されており、ITO、もしくは、金属酸化物に亜鉛 (Zn) を含有した材料、例えば、酸化インジウム・酸化亜鉛系アモルファス透明導電膜 (Indium Zinc Oxide: IZO / アイ・ゼット・オー) (登録商標) (出光興産社製) 等の酸化導電膜を用いることができる。電子輸送層 52 と酸化導電膜との反応を防止するため、電子輸送層 52 の少なくとも陰極 50 側の層はアルミニウム等の反応性が比較的低いものを用いることが好ましい。

【0034】

次に、図 6 を参照して、駆動用 TFT 123 の構成について説明する。なお、図 6 は、駆動用 TFT 123 の概略構成を示す断面図である。

図 6 に示す駆動用トランジスタ 123 は、n チャネル型の多結晶シリコン TFT であって、基板 20 上に下地保護膜 110 を介して多結晶シリコン膜 (半導体層) 220 を具備しており、該多結晶シリコン膜 220 は高濃度ソース領域 220d、低濃度ソース領域 220b、チャネル領域 220a、低濃度ドレイン領域 220c、高濃度ドレイン領域 220e を含んで構成されている。

20

【0035】

多結晶シリコン膜 220 のチャネル領域 220a 上には、ゲート絶縁膜 310 を介してゲート電極 320 が所定パターンにて形成されており、さらにゲート電極 320 を含む多結晶シリコン膜 220 上 (具体的にはゲート絶縁膜 310 上) には酸化シリコン (酸化珪素) からなる層間絶縁膜 330 が形成されている。そして、この層間絶縁膜 330 上にはソース電極 360 及びドレイン電極 370 が所定パターンにて形成され、ソース電極 360 は層間絶縁膜 330 に形成されたコンタクトホール 340 を介して多結晶シリコン膜 220 の高濃度ソース領域 220d に接続され、ドレイン電極 370 は層間絶縁膜 330 に形成されたコンタクトホール 350 を介して多結晶シリコン膜 220 の高濃度ドレイン領域 220e に接続されている。このような層間絶縁膜 330 には、多結晶シリコン膜 220 の欠陥低減のため水素イオンが注入されている。そして、この層間絶縁膜 330 に注入された水素イオンの脱離を防止するため、ソース電極 360 及びドレイン電極 370 を覆うように、層間絶縁膜 330 上に窒化珪素からなる絶縁層 380 が配置されている。また、この絶縁層 380 上には、実表示領域 4 上の平坦性を確保するためのアクリル層 400 (平坦化膜) が配されており、アクリル層 400 及び絶縁層 380 を貫通して形成されたコンタクトホール 390 を介して陽極 23 がドレイン電極 370 と接続されている。

30

40

【0036】

そして、図 3 及び図 4 に示すように、陽極 23 が形成されたアクリル層 400 の表面は、陽極 23 と、酸化シリコンなどの親液性材料を主体とする親液性制御層 222 と、アクリルやポリイミドなどからなる有機バンク層 221 とによって覆われている。この有機バンク層 221 は、陽極 23 の間にその回りを取り囲むように 2 次元的に配置されており、機能層 111 から上側に発光された光が、有機バンク層 221 によって仕切られる構成とされている。

【0037】

次に、図 7 を参照して、基板 20 とフレキシブル基板 200 とが接続されている部位の構造について説明する。なお、図 7 は、基板 20 とフレキシブル基板 200 とが接続され

50

ている部位の一部（図2におけるB）における基板20の概略構成を示した断面図である。

【0038】

この図に示すように、基板20には、信号線102が露出されており、信号線102上には、透明接続端子105（接続層）が配置されている。この透明接続端子105は、ITOによって形成されており、アクリル層400の端部と接触されかつ封止部材配置領域A及びその外領域における信号線102上に配置されている。そして、この透明接続端子105を介してフレキシブル基板200が基板20と接続されている。このように、透明接続端子105を配置することによって、接続端子の仕事関数が高くなり、電流を良好に流すことができる。

10

【0039】

また、この図に示すように、封止部材配置領域Aにおいては、透明接続端子105上にアクリル層400上から延在する親液性制御層222（絶縁層）が配置されている。すなわち、封止基板30は、親液性制御層222を介して基板20上に配置されている。このように、絶縁性を有する親液性制御層222を封止部材配置領域Aまで延在させることによって、陰極50とアクリル層400とが接触することを防止できると共に、陰極50と透明接続端子105が接触することを防止することができる。

【0040】

次に、このような本実施形態に係る有機EL表示装置1の製造方法について、図8～図11を参照して説明する。

20

【0041】

まず、図8(a)に示すように、超音波洗浄等により清浄化した基板20を用意した後、基板温度が150～450となる条件下で、基板20の全面に、酸化シリコンからなる下地保護膜110を成膜する。具体的には、プラズマCVD法等により10μm未満（例えば500nm程度）の厚さに成膜する。この工程において用いる原料ガスとしては、モノシランと一酸化二窒素との混合ガスや、TEOS（テトラエトキシシラン、 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）と酸素、ジシランとアンモニア等が好適である。

【0042】

次に、図8(b)に示すように、基板温度が150～450となる条件下で、下地保護膜110を形成した基板20の全面に、非晶質シリコン膜（非晶質半導体膜）210をプラズマCVD法等により例えば30～100nmの厚さに成膜する。この工程において用いる原料ガスとしては、ジシランやモノシランが好適である。

30

【0043】

次に、この非晶質シリコン膜210に対して、図8(c)に示すようにエキシマレーザー光L（XeClエキシマレーザーの場合は波長308nm、KrFエキシマレーザーの場合は波長249nm）を照射してレーザーアニールを行い、多結晶シリコン膜220を生成する。

【0044】

次に、図8(d)に示すように、多結晶シリコン膜220をフォトリソグラフィ法により、形成する能動層の形状にパターニングする。すなわち、多結晶シリコン膜220上にフォトレジストを塗布した後、フォトレジストの露光、現像、多結晶シリコン膜220のエッチング、フォトレジストの除去を行うことにより、多結晶シリコン膜220のパターニングを行う。なお、非晶質シリコン膜210をパターニングしてから、レーザーアニールを行って多結晶シリコン膜220を形成しても良い。

40

【0045】

次に、図9(e)に示すように、350以下の温度条件下で、多結晶シリコン膜220を形成した基板20の全面に、酸化シリコン膜及び/又は窒化シリコン膜等からなるゲート絶縁膜310を例えば50～150nmの厚さ（本実施形態では50nm）に成膜する。この工程において用いる原料ガスとしては、TEOSと酸素ガスとの混合ガス等が好適である。

50

【 0 0 4 6 】

次に、図 9 (f) に示すように、ゲート絶縁膜 3 1 0 を形成した基板 2 0 の全面に、スパッタリング法等により、アルミニウム、タンタル、モリブデン等の金属、又はこれらの金属のいずれかを主成分とする合金等の導電性材料を成膜した後、フォトリソグラフィ法によりパターニングし、300 ~ 800 nm の厚さのゲート電極 3 2 0 を形成する。すなわち、導電性材料を成膜した基板 2 0 上にフォトレジストを塗布した後、フォトレジストの露光、現像、導電性材料のエッチング、フォトレジストの除去を行うことにより、導電性材料をパターニングし、ゲート電極 3 2 0 を形成する。

【 0 0 4 7 】

次に、図 9 (g) に示すように、ゲート電極 3 2 0 をマスクとして、約 $0.1 \times 10^{13} \sim 10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度の不純物イオン（リンイオン）を打ち込み、ゲート電極 3 2 0 に対して自己整合的に低濃度ソース領域 2 2 0 b、低濃度ドレイン領域 2 2 0 c を形成する。ここで、ゲート電極 3 2 0 の直下に位置し、不純物イオンが導入されなかった部分はチャンネル領域 2 2 0 a となる。なお、この図 9 (g) において示した工程と同時にゲート電極 3 2 0 に接続されるゲート配線も形成される。

【 0 0 4 8 】

また、図 9 (h) に示すように、ゲート電極 3 2 0 より幅広のレジストマスク（図示略）を形成して高濃度の不純物イオン（リンイオン）を約 $0.1 \times 10^{15} \sim 10 \times 10^{15} / \text{cm}^2$ のドーズ量で打ち込み、高濃度ソース領域 2 2 0 d、及び高濃度ドレイン領域 2 2 0 e を形成する。

【 0 0 4 9 】

次に、図 9 (h) に示したような多結晶シリコン膜 2 2 0 を備えた基板 2 0 に対して、図 1 0 (i) に示すようにランプ光 S L を照射してアニールを行う。具体的には、減圧雰囲気下、窒素雰囲気中で、エキシマレーザアニールを行うことにより、ソース領域 2 2 0 b、2 2 0 d 及びドレイン領域 2 2 0 c、2 2 0 e に注入された不純物の活性化を行う。

【 0 0 5 0 】

次に、図 1 0 (j) に示すように、ゲート電極 3 2 0 の表面側（基板 2 0 とは異なる側）に C V D 法等により、酸化シリコンからなる層間絶縁膜 3 3 0 を例えば 800 ~ 1000 nm の厚さに成膜する。成膜後、所定のパターンのレジストマスク（図示略）を形成し、該レジストマスクを介して層間絶縁膜 3 3 0 のドライエッチングを行い、層間絶縁膜 3 3 0 において高濃度ソース領域 2 2 0 d 及び高濃度ドレイン領域 2 2 0 e に対応する部分にコンタクトホール 3 4 0、3 5 0 をそれぞれ形成する。

【 0 0 5 1 】

次に、図 1 0 (k) に示すように、層間絶縁膜 3 3 0 を介して基板 2 0 の全面に、アルミニウム、チタン、窒化チタン、タンタル、モリブデン、又はこれらの金属のいずれかを主成分とする合金等の導電性材料を、スパッタリング法等により成膜した後、フォトリソグラフィ法によりパターニングし、例えば 400 ~ 800 nm の厚さのソース電極 3 6 0 及びドレイン電極 3 7 0 を形成する。すなわち、導電性材料を成膜した基板 2 0 上にフォトレジストを塗布した後、フォトレジストの露光、現像、導電性材料のドライエッチング、フォトレジストの除去を行うことにより、導電性材料をパターニングし、ソース電極 3 6 0 及びドレイン電極 3 7 0 を形成する。

【 0 0 5 2 】

ここで、図 1 0 (l) に示すように、信号線 1 0 2 を図 1 0 (k) に示した工程と同時に形成する。具体的には、基板 2 0 上に配置された導電材料をフォトリソグラフィ法によりパターニングすることによって、信号線 1 0 2 を形成する。なお、これら図 1 0 (k)、(l) において示した工程と同時にソース電極 3 6 0 及びドレイン電極 3 7 0 に接続されるソース配線及びドレイン配線も形成される。

【 0 0 5 3 】

その後、図 1 1 (m) に示すように、水素プラズマ処理 P T にて多結晶シリコン膜 2 2

10

20

30

40

50

0に水素イオンを注入し、該多結晶シリコン膜220に対して終端処理を行う。これにより多結晶シリコン膜220での欠陥が修復されるとともに、ソース電極360及びドレイン電極370においてはドライエッチングした際に生じた多結晶シリコン膜220、多結晶シリコン膜220とゲート絶縁膜310との界面、あるいは、ゲート絶縁膜310に対するダメージも修復される。

【0054】

水素イオン注入処理を行った後、図11(n)に示すように、窒化シリコン膜からなる絶縁膜380をソース電極360及びドレイン電極370を覆う形にて形成するとともに、該絶縁膜380上にアクリル層400を形成する。その後コンタクトホール390を形成し、該コンタクトホール390を介してドレイン電極370に接続される形にて陽極23の反射金属層23aを形成する。具体的には、アクリル層400上に反射金属材料をスパッタリング法等によって配置し、この反射金属材料を各画素に対応させてパターンニングすることによって反射金属層23aを形成する。

10

【0055】

次に、図11(o)に示すように、反射金属層23a上にITO23bを形成する。具体的には、反射金属層23a及びアクリル層400を介してITOを基板20の全面に配置し、その後、ウエットエッチング法によりITOをパターンニングすることで、反射金属層23a上にITO23bを配置する。

【0056】

ここで、図12(p)に示すように、図11(o)で示した工程と同時に透明接続端子105を形成する。具体的には、基板20上に配置されたITOを封止部材配置領域Aに開口が形成されるようにウエットエッチング法によりITOをパターンニングすることで透明接続端子105を形成する。この際、封止部材配置領域A及びその外領域における信号線102あるいは反射金属層23a上のITOは、透明電極105として用いられるため、エッチングされない。したがって、ウエットエッチング法に用いられる機能液と信号線102あるいは反射金属層23aとが接触することがないため、信号線102あるいは反射金属層23aが腐食されることが防止される。このため、本実施形態に係る有機EL表示装置の製造方法によれば信号線102あるいは反射金属層23aの劣化が防止され、高寿命化されると共に優れた発光特性を有する有機EL表示装置を製造することができる。

20

【0057】

そして、アクリル層400上に親液性制御層222と、有機バンク層221とを形成し、陽極23上に機能層111を形成する。その後、封止基板30を封止樹脂40を介して基板20上の封止部材配置領域Aに配置し、さらにフレキシブル基板300やその他の所定の配線等を接続することによって、本実施形態に係る有機EL表示装置1が製造される。なお、アクリル層400上に親液性制御層222を形成する際に、親液性制御層222を封止部材配置領域Aまで延在させることによって、陰極50とアクリル層400との接触が防止されると共に、陰極50と透明接続端子105との接触が防止される。

30

【0058】

図13は、本実施形態に係る有機EL装置1を表示部として備えた電子機器の具体例を示した図である。

40

図13(a)は、携帯電話の一例を示した斜視図である。図13(a)において、符号1000は携帯電話本体を示し、符号1001は上記の有機EL装置を用いた表示部を示している。

図13(b)は、腕時計型電子機器の一例を示した斜視図である。図13(b)において、符号1100は時計本体を示し、符号1101は上記の有機EL装置を用いた表示部を示している。

図13(c)は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図13(c)において、符号1200は情報処理装置、符号1201はキーボードなどの入力部、符号1202は上記の有機EL装置を用いた表示部、符号1203は情報処理装置本体を示している。

50

【 0 0 5 9 】

本発明に係る有機 E L 表示装置は、上述のように、信号線 1 0 2 の劣化が防止されることによって高寿命化されると共に優れた発光特性を有する。したがって、本実施形態に係る電子機器によれば、高寿命化されると共に優れた発光特性を有する電子機器とされる。

【 0 0 6 0 】

以上、添付図面を参照しながら本発明に係る有機 E L 表示装置及びその製造方法、並びに電子機器の好適な実施形態について説明したが、本発明は上記実施形態に限定されないことは言うまでもない。上述した実施形態において示した各構成部材の諸形状や組み合わせ等は一例であって、本発明の主旨から逸脱しない範囲において設計要求等に基づき種々変更可能である。

10

【 0 0 6 1 】

例えば、上記実施形態において、本発明に係る有機 E L 表示装置をいわゆるトップエミッション型の有機 E L 表示装置として説明した。しかしながら、本発明はこれに限定されるものではなく、いわゆるボトムエミッション型の有機 E L 表示装置に応用することもできる。なお、この場合には、反射金属層 2 3 a は設けられず、また、基板 2 0 は透明あるいは半透明基板が用いられる。

【 図面の簡単な説明 】

【 0 0 6 2 】

【 図 1 】 本発明の一実施形態に係る有機 E L 表示装置の配線構造を示す模式図である。

【 図 2 】 本発明の一実施形態に係る有機 E L 表示装置の構成を模式的に示す平面図である

20

。

【 図 3 】 図 2 の A - B 線に沿う断面図である。

【 図 4 】 図 2 の C - D 線に沿う断面図である。

【 図 5 】 機能層の概略構成図である。

【 図 6 】 駆動用 T F T の概略構成図である。

【 図 7 】 基板とフレキシブル基板との接続部位の断面図である。

【 図 8 】 本発明の一実施形態に係る有機 E L 表示装置の製造方法を説明するための図である。

【 図 9 】 本発明の一実施形態に係る有機 E L 表示装置の製造方法を説明するための図である。

30

【 図 1 0 】 本発明の一実施形態に係る有機 E L 表示装置の製造方法を説明するための図である。

【 図 1 1 】 本発明の一実施形態に係る有機 E L 表示装置の製造方法を説明するための図である。

【 図 1 2 】 本発明の一実施形態に係る有機 E L 表示装置の製造方法を説明するための図である。

【 図 1 3 】 本発明の一実施形態に係る電子機器の具体例を示す図である。

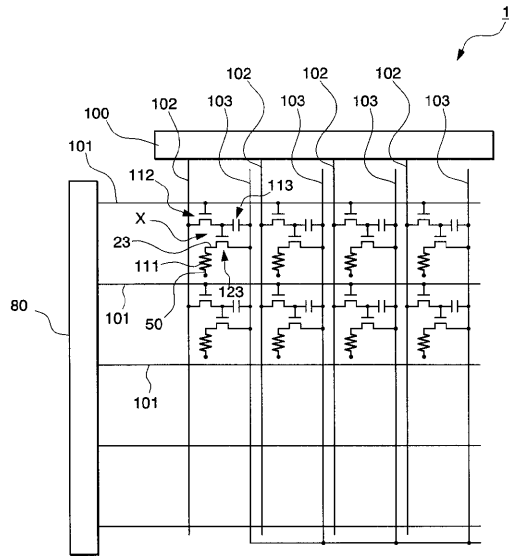
【 符号の説明 】

【 0 0 6 3 】

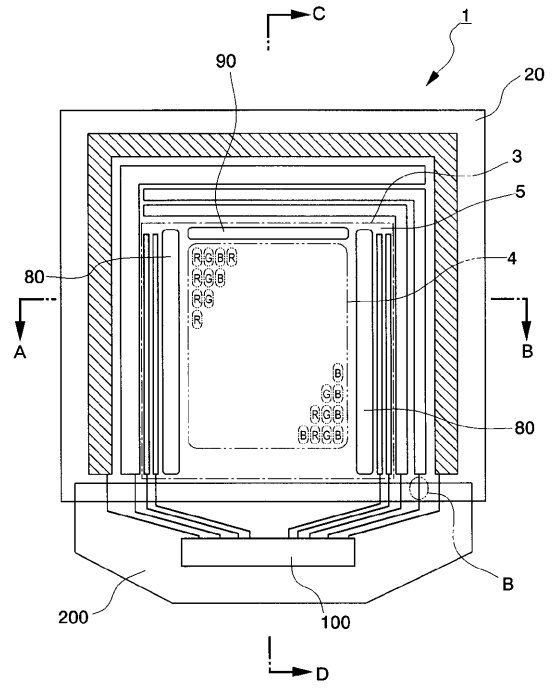
1 ... 有機 E L 表示装置、 1 0 2 ... 信号線（導電部）、 1 0 5 ... 透明接続端子（接続端子）、 4 0 0 ... アクリル層（平坦化膜）、 A ... 封止部材配置領域

40

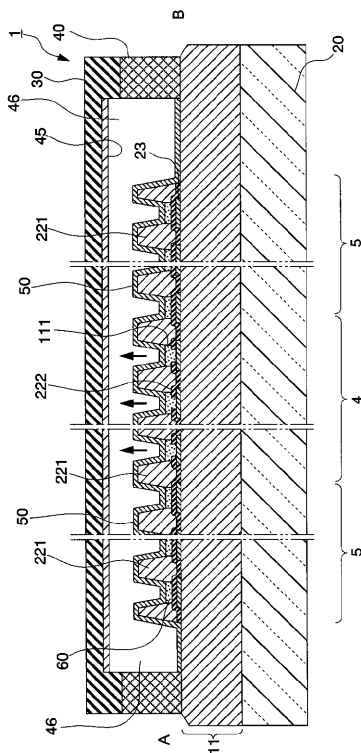
【図 1】



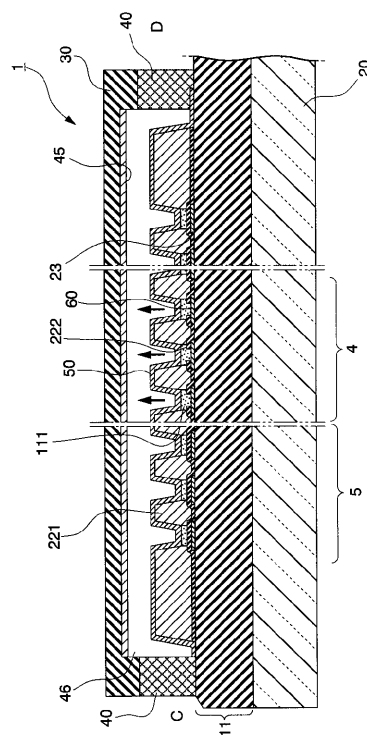
【図 2】



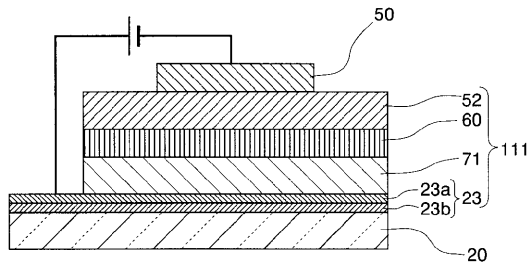
【図 3】



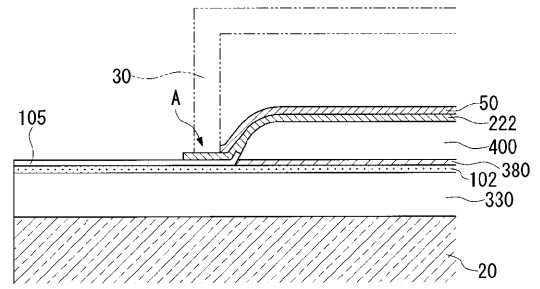
【図 4】



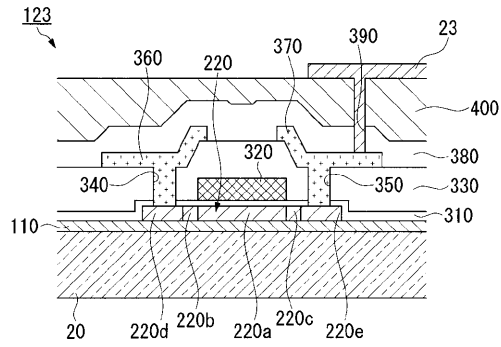
【図 5】



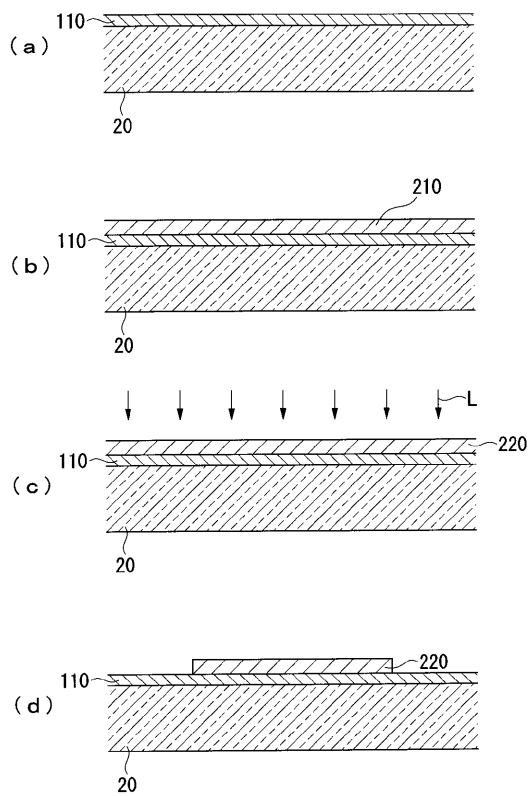
【図 7】



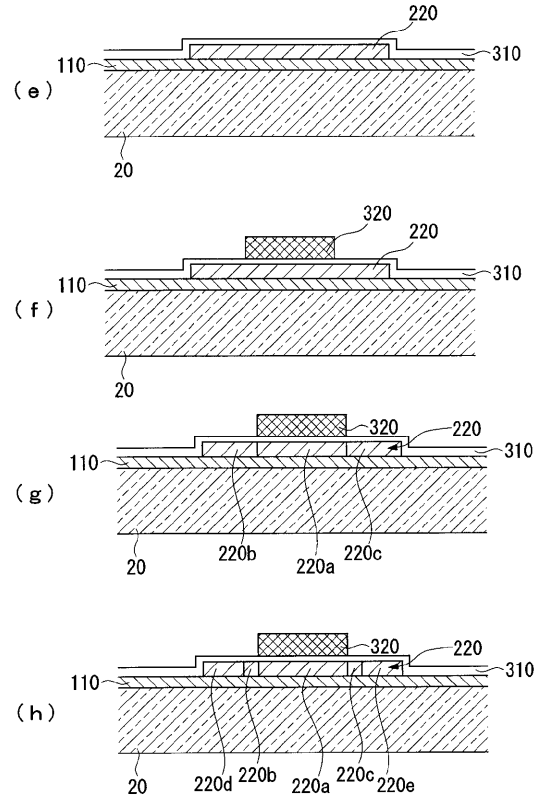
【図 6】



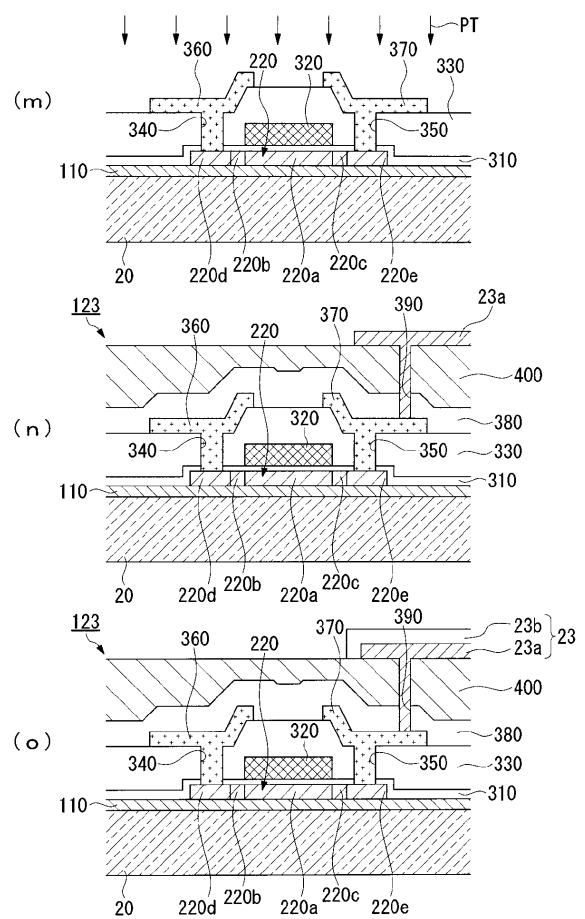
【図 8】



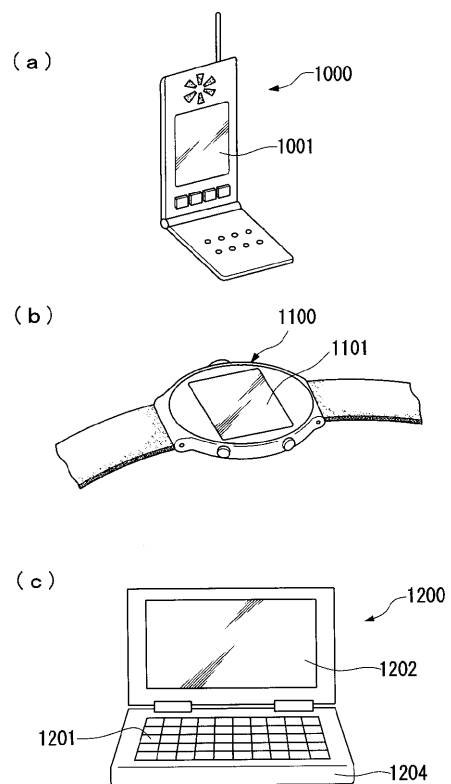
【図 9】



【 図 1 1 】



【 図 1 3 】



フロントページの続き

F ターム(参考) 3K007 AB11 AB18 BA06 BB01 CC05 DB03 EA00 FA02

专利名称(译)	有机EL显示装置，其制造方法以及电子设备		
公开(公告)号	JP2005216746A	公开(公告)日	2005-08-11
申请号	JP2004023927	申请日	2004-01-30
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	平準一 野澤陵一		
发明人	平 準一 野澤 陵一		
IPC分类号	H05B33/04 H01L51/50 H05B33/06 H05B33/10 H05B33/14		
FI分类号	H05B33/04 H05B33/06 H05B33/10 H05B33/14.A G09F9/30.365 G09F9/30.365.Z H01L27/32		
F-TERM分类号	3K007/AB11 3K007/AB18 3K007/BA06 3K007/BB01 3K007/CC05 3K007/DB03 3K007/EA00 3K007/FA02 3K107/AA01 3K107/CC22 3K107/CC45 3K107/DD38 3K107/DD39 3K107/DD46 3K107/DD46Z 3K107/DD92 3K107/DD93 3K107/EE42 3K107/GG00 5C094/AA37 5C094/BA27 5C094/DA07 5C094/FA02 5C094/FB01 5C094/FB02 5C094/FB12 5C094/FB15 5C094/GB10 5C094/HA03 5C094/HA08		
代理人(译)	须泽 修		
其他公开文献	JP4899286B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种高产量的制造方法，该方法可以防止在ITO湿法蚀刻处理期间金属布线腐蚀。具有多个有机EL元件和密封构件布置区域A的显示基板，其中用于在基板之间密封有机EL元件的密封构件30和40布置在预定基板20中。设置在导电部分102上的用于向有机EL元件提供预定电势或信号的有机EL显示装置，该有机EL显示装置从密封构件布置区域的外部布置在显示区域上方，其中，有机EL元件在平坦化膜400中形成在显示区域中并且平坦化平坦化膜的放置区域，并且使平坦化膜的端部与至少密封构件放置区域和密封构件放置区域外部的导电性接触。并且，在连接层上布置有连接层105，并且在连接层上布置有密封构件。[选择图]图7

