

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4998412号
(P4998412)

(45) 発行日 平成24年8月15日(2012.8.15)

(24) 登録日 平成24年5月25日(2012.5.25)

(51) Int.Cl.

F I

H05B 33/26 (2006.01)

H05B 33/26 Z

H01L 51/50 (2006.01)

H05B 33/14 A

H05B 33/10 (2006.01)

H05B 33/10

請求項の数 2 (全 10 頁)

(21) 出願番号 特願2008-225703 (P2008-225703)
 (22) 出願日 平成20年9月3日(2008.9.3)
 (65) 公開番号 特開2010-61951 (P2010-61951A)
 (43) 公開日 平成22年3月18日(2010.3.18)
 審査請求日 平成23年3月23日(2011.3.23)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 熊谷 稔
 東京都八王子市石川町2951番地5 カ
 シオ計算機株式会社 八王子技術センター
 内

審査官 濱野 隆

最終頁に続く

(54) 【発明の名称】 エレクトロルミネッセンスパネルの製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に第1電極と担体輸送層と第2電極が積層されてなるエレクトロルミネッセンス
 パネルの製造方法において、

前記第1電極は、密着層となる第1透明導電膜を成膜し、

次に、前記第1透明導電膜上に、外周部が前記密着層の形成パターン領域の外周部並び
 にバリア層の形成パターン領域の外周部より内側になるように、反射層をインクジェット
 印刷により形成し、

次に、前記第1透明導電膜及び前記反射層上に前記反射層全体を覆うように前記バリア
 層となる第2透明導電膜を成膜し、

次に、前記反射層の前記外周部よりも外側部分で前記第1透明導電膜及び前記第2導電
 膜をウェットエッチングし、前記第1透明導電膜が前記密着層の形成パターン領域にパタ
 ーニングされ、前記第2導電膜が前記バリア層の形成パターン領域にパターンニングされる
 ことによって前記密着層及び前記バリア層を形成する工程からなることを特徴とするエレ
 クトロルミネッセンスパネルの製造方法。

【請求項2】

前記反射層は、前記第1透明導電膜及び前記第2透明導電膜よりもエッチング速度が速
 いことを特徴とする請求項1に記載のエレクトロルミネッセンスパネルの製造方法。

【発明の詳細な説明】

【技術分野】

10

20

【 0 0 0 1 】

本発明は、エレクトロルミネッセンスパネルの製造方法に関する。

【 背景技術 】

【 0 0 0 2 】

有機エレクトロルミネッセンス素子はアノードとカソードとの間に例えば電子注入層、有機化合物層、正孔注入層が介在した積層構造を為している。アノードとカソードの間に順バイアス電圧が印加されると、電子注入層から有機化合物層に電子が注入され、正孔注入層から有機化合物層に正孔が注入され、有機化合物層内で電子と正孔が再結合を引き起こして有機化合物層が発光する。

【 0 0 0 3 】

それぞれ赤、緑、青に発光する複数の有機エレクトロルミネッセンス素子を画素として基板上にマトリクス状に配列し、画像表示を行うエレクトロルミネッセンスディスプレイパネルが実現化されている。

【 0 0 0 4 】

有機化合物層が発光が有機エレクトロルミネッセンス素子の設けられている基板を光透過して表示するように設計したエレクトロルミネッセンス素子をボトムエミッション型といい、一方、有機エレクトロルミネッセンス素子が設けられている基板と反対側から外部に出射するように設計したエレクトロルミネッセンス素子をトップエミッション型という。

【 0 0 0 5 】

トップエミッション型のエレクトロルミネッセンスディスプレイパネルにおいては、基板側の電極に、有機化合物層から基板側への発光を反射する反射層が設けられる。例えば、特許文献1では、ITOからなる密着層と、密着層の上部に設けられた銀からなる反射層と、反射層の上部に設けられITOからなるバリア層とからなる電極が用いられている。

【特許文献1】特開2004-355918号公報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

ところで、このような密着層、反射層、バリア層を積層した構造をパターンニングして電極を形成する場合、ドライエッチングでは装置が高価であり、また、一度に大量の基板を処理できないという問題がある。

【 0 0 0 7 】

一方、ウェットエッチングでは、密着層及びバリア層よりも反射層のほうのエッチング速度が速いため、反射層のサイドエッチングが大きくなるという問題がある。

【 0 0 0 8 】

本発明の課題は、反射層のエッチング液によるダメージを防止することである。

【 課題を解決するための手段 】

【 0 0 1 2 】

請求項1に記載の発明は、基板上に第1電極と担体輸送層と第2電極が積層されてなるエレクトロルミネッセンスパネルの製造方法において、前記第1電極は、密着層となる第1透明導電膜を成膜し、次に、前記第1透明導電膜上に、外周部が前記密着層の形成パターン領域の外周部並びにバリア層の形成パターン領域の外周部より内側になるように、反射層をインクジェット印刷により形成し、次に、前記第1透明導電膜及び前記反射層上に前記反射層全体を覆うように前記バリア層となる第2透明導電膜を成膜し、次に、前記反射層の前記外周部よりも外側部分で前記第1透明導電膜及び前記第2導電膜をウェットエッチングし、前記第1透明導電膜が前記密着層の形成パターン領域にパターンニングされ、前記第2導電膜が前記バリア層の形成パターン領域にパターンニングされることによって前記密着層及び前記バリア層を形成する工程からなることを特徴とする。

【 0 0 1 3 】

請求項 2 に記載の発明は、請求項 1 に記載のエレクトロルミネッセンスパネルの製造方法であって、前記反射層は、前記第 1 透明導電膜及び前記第 2 透明導電膜よりもエッチング速度が速いことを特徴とする。

【発明の効果】

【0015】

本発明によれば、反射層のエッチング液によるダメージを防止することができる。

【発明を実施するための最良の形態】

【0016】

以下に、本発明を実施するための最良の形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。なお、以下の説明において、エレクトロルミネッセンス (Electro Luminescence) という用語を E L と略称する。

【0017】

〔第 1 実施形態〕

本発明の第 1 実施形態に係るエレクトロルミネッセンスパネルとして、E L ディスプレイパネルを挙げて説明する。図 1 は、E L ディスプレイパネル 10 における 1 つの画素 P X の回路図である。この E L ディスプレイパネル 10 においては、赤、青及び緑の画素 P X によって 1 ドットの画素が構成され、このような画素が表示領域全域にマトリクス状に配列されている。図 1 の水平方向の配列に着目すると赤の画素 P X、青の画素 P X、緑の画素 P X の順に繰り返し配列され、図 1 の上下方向の配列に着目すると同じ色が一行に配列されている。

【0018】

この E L ディスプレイパネル 10 においては、画素 P X に各種の信号を出力するために、複数の走査線 25、信号線 24 及び供給線 26 が設けられている。走査線 25 と信号線 24 とは互いに直交する方向に延在している。

【0019】

画素 P X は、2 つの n チャンネル型トランジスタ 21、22 と、キャパシタ 27 と、を有する画素回路 P C 及び有機 E L 素子 40 を有する。2 つの n チャンネル型トランジスタ 21、22 及びキャパシタ 27 は、走査線 25、信号線 24 及び供給線 26 の入力信号に応じて有機 E L 素子 40 に電圧を印加する。

【0020】

図 2 は画素 P X の断面図である。図 2 に示すように、トランジスタアレイ基板 50 は、透明な絶縁ベース 2、ゲート絶縁膜 31、画素回路 P C を被覆する保護絶縁膜 32、平坦化膜 33 を積層してなり、これらの間にキャパシタ 27、走査線 25、信号線 24 及び供給線 26 が形成されている。ゲート絶縁膜 31、保護絶縁膜 32 は S i N_x 又は S i O₂ 等を有している。

【0021】

トランジスタアレイ基板 50 の上には、透明な導電体からなる画素電極 41 がマトリクス状に形成されている。画素電極 41 は、密着層 41a と、反射層 41b と、バリア層 41c とが積層されてなる。

【0022】

密着層 41a は、錫ドープ酸化インジウム (Indium Tin Oxide; I T O) や酸化インジウムと酸化亜鉛の酸化物 (Indium Zinc Oxide)、タングステンドープ酸化インジウム (Indium Tungsten Oxide; I W O)、タングステン - 亜鉛ドープ酸化インジウム (Indium Tungsten Zinc Oxide; I W Z O) 等の透明電極材料で形成される。密着層 41a は、トランジスタアレイ基板 50 に設けられたコンタクトホール 51 により n チャンネル型トランジスタ 21 のソース電極 21S と導通している。密着層 41a は、透明電極材料の表面をウェット洗浄や UV 洗浄によりクリーニングした後、大気中にて 1 時間程度放置して表面の純水接触角を約 50° とし、後に反射層 41b の外周部よりも外側部分でエッチングする

ことで形成される。

平坦化膜 33 に直接反射層 41b をパターンニングすると、反射層 41b が剥離しやすくなってしまうが、密着層 41a を平坦化膜 33 と反射層 41b の間に設けることで、密着層 41a は平坦化膜 33 に比べて密着性が良いため、反射層 41b が剥離することを防止することができる。

【0023】

反射層 41b は、Ag や Ag 合金等の金属からなり、インクジェット印刷により Ag や Ag 合金等のメタルインク材料を密着層 41a 上の所定の位置にパターンニングし、メタルインク材料中の溶媒、分散剤を蒸発させることで形成される。

【0024】

バリア層 41c は、密着層 41a と同様に、錫ドープ酸化インジウム (Indium Tin Oxide; ITO) や酸化インジウムと酸化亜鉛の酸化物 (Indium Zinc Oxide)、タングステンドープ酸化インジウム (Indium Tungsten Oxide; IWO)、タングステン - 亜鉛ドープ酸化インジウム (Indium Tungsten Zinc Oxide; IWZO) 等の透明電極材料で形成される。バリア層 41c は、反射層 41b 全体を覆うように成膜された透明電極材料を反射層 41b の外周部よりも外側部分でエッチングすることで形成される。

バリア層 41c は、反射層 41b を構成する Ag あるいは Ag 合金が空気中の酸素あるいは硫黄成分と反応することを防止すると共に、反射層 41b を形成した後の製造工程において反射層 41b が外部からダメージを受けることを防止するバリアとしての機能を有している。

【0025】

画素電極 41 の外周部には、格子状に絶縁膜 5 が形成されている。絶縁膜 5 としては、例えば SiN_x 、又は SiO_2 等の無機絶縁膜を用いることができる。

【0026】

絶縁膜 5 は隔壁 6 の下地となる絶縁膜である。絶縁膜 5 の上部には、同色の画素 PX の配列方向に隔壁 6 が形成されている。隔壁 6 は、例えばポリイミド等の感光性樹脂により形成されたものであり、トランジスタ 21, 22 の各電極、走査線 25、信号線 24 及び供給線 26 よりも十分に厚い。隔壁 6 は、画素電極 40 を形成する際に異なる色の発光層 43 となる溶液が混合するのを防止する。また、隔壁 6 は、上部に形成される共通電極 44 と、下部に配置されるトランジスタ 21, 22 の各電極、走査線 25、信号線 24 及び供給線 26 との容量結合を軽減する役割も果たす。

【0027】

画素電極 41 の上部には、担体 (キャリア) を輸送する第 1 担体輸送層として正孔注入層 42 が形成されている。正孔注入層 42 には、例えば PEDOT 等の導電性高分子及びドーパントとなる PSS からなる正孔注入材料を用いることができ、湿式塗布法 (例えば、発光層となる材料を含む液を個々の液滴を複数吐出するインクジェット法や、連続した液流として流すノズルコーティング法やその他印刷法) によって成膜できる。

また、画素電極 41 が形成されたトランジスタアレイ基板 50 上に対して、全画素 PX 領域に対応する部位が開口しているハードマスクを設け、真空蒸着法、マグネツトスパッタリング法等の気相堆積法により、遷移金属酸化物からなる正孔注入層 42 を全画素 PX の全領域に形成することができる。正孔注入層 42 の厚さは 150 nm 以下であることが好ましい。

【0028】

正孔注入層 42 の上部には、第 2 担体輸送層として発光層 43 が形成されている。発光層 43 は、ポリフェニレンビニレン系発光材料やポリフルオレン系発光材料等の共役ポリマーからなる。なお、発光層 43 の上にさらに電子輸送層を設けてもよい。また、これらの層構造において適切な層間にインタレイヤ層が介在した積層構造であってもよいし、その他の積層構造であってもよい。

【0029】

発光層 43 は、湿式塗布法 (例えば、発光層となる材料を含む液を個々の液滴を複数吐

10

20

30

40

50

出するインクジェット法や、連続した液流として流すノズルコーティング法やその他印刷法)によって成膜される。この場合、発光層43となる共役ポリマー発光材料を含有する有機化合物含有液を塗布して成膜するが、厚膜の隔壁6が設けられているので、隣り合う画素電極41に塗布された有機化合物含有液が隔壁6を越えて混ざり合うことを防止することができる。

【0030】

なお、画素PXが赤の場合には発光層43が赤色に発光し、画素PXが緑の場合には発光層43が緑色に発光し、画素PXが青の場合には発光層43が青色に発光するように、それぞれの発光材料(例えば、ポリフルオレン系)を設定する。

【0031】

発光層43及び隔壁6の上には、画素電極40のカソードを構成する共通電極44が成膜されている。共通電極44は、全ての画素PXに共通して形成される。共通電極44は、図示しないが、画素電極41よりも仕事関数の低い材料(例えば、Mg、Ca、Li、Ba、希土類金属のうちの少なくとも一種を含む単体又は合金)の単層または複数層により1~10nmの厚さに形成された電子注入層と、その上方に積層された、錫ドープ酸化インジウム(Indium Tin Oxide; ITO)や酸化インジウムと酸化亜鉛の酸化物(Indium Zinc Oxide)、タングステンドープ酸化インジウム(Indium Tungsten Oxide; IWO)、タングステン-亜鉛ドープ酸化インジウム(Indium Tungsten Zinc Oxide; IWZO)等の透明電極材料で形成された透明導電膜と、を有している。

各画素毎に画素電極41、正孔注入層42、発光層43、対向電極44の順に積層されたものが有機EL素子40である。

【0032】

なお、図示しないが、対向電極44の上には、封止層が堆積されている。封止層は画素電極40が外気に露出されることを防ぐ役割を果たす。封止層は、絶縁性を有し、例えば、エポキシ樹脂、アクリル樹脂等の熱硬化性樹脂、熱可塑性樹脂又は光硬化性樹脂等からなり、これらの樹脂にシリカ充填材等の添加剤を加えたものでもよい。

また、これらの樹脂上にガラス基板を貼り合わせても良いし、これらの樹脂上に、プラズマCVD法、真空蒸着法、マグネツトスパッタリング法等の気相堆積法により、例えばSiNx、又はSiO₂等の無機絶縁膜をガスバリア層として形成しても良い。

【0033】

次に、ELディスプレイパネル10の製造工程について図3~図7を用いて説明する。

まず、図3に示すように、トランジスタアレイ基板50の上面からnチャネル型トランジスタ21のソース電極21Sまで通じるコンタクトホール51を形成する。次に、トランジスタアレイ基板50の上面に密着層41aとなる第1透明導電膜45を成膜する。このとき、第1透明導電膜45はコンタクトホール51内にも入りこみ、ソース電極21Sと導通する。

【0034】

次に、第1透明導電膜45の表面をウェット洗浄やUV洗浄によりクリーニングした後、大気中にて1時間程度放置する。これにより、第1透明導電膜45の表面は、純水接触角で約50°となる。

【0035】

次に、第1透明導電膜45上の反射層41bを形成する所定の位置に、インクジェット印刷によりメタルインク材料を塗布する。このとき、第1透明導電膜45の表面が、純水接触角で約50°となっているため、塗布したインク液滴が大きく広がらず、かつインク液滴の密着性も損なわれない。このため、精度よくメタルインク材料を塗布することができる。

Agまたは、Ag合金等の金属微粒子が水系の溶媒又は有機溶媒に分散されたメタルインク材料(例えば、アルバックマテリアル株式会社製L-Ag1TeH等)を用いて反射層41bを形成すると、反射率が高くなり好適である。

【0036】

その後、ホットプレートやクリーンオープンによりトランジスタアレイ基板 50 の熱処理を行い、メタルインク材料中の溶媒、分散剤を蒸発させる。これにより、図 4 に示すように、反射層 41b が形成される。反射層 41b は、第 1 透明導電膜及び第 2 透明導電膜よりもエッチング速度が速い。

【0037】

次に、図 5 に示すように、第 1 透明導電膜 45 及び反射層 41b 上に反射層 41b 全体を覆うようにバリア層 41c となる第 2 透明導電膜 46 を成膜する。

【0038】

次に、反射層 41b の外周部よりも外側部分で第 1 透明導電膜 45 及び第 2 導電膜 46 をウェットエッチングし、図 6 に示すように、密着層 41a 及びバリア層 41c を形成する。エッチャントとしては、例えば、塩酸 15 ~ 25 % / 硝酸 1 ~ 5 % / 水 75 ~ 85 % の混合液を用いる。

10

以上により、画素電極 41 が形成される。

【0039】

次に、トランジスタアレイ基板 50 上の全面に、プラズマ CVD により窒化シリコン又は酸化シリコン等の絶縁膜を形成し、ドライエッチング法によりエッチングし、画素電極 41 の部分を除去することで、絶縁膜 5 を形成する。

【0040】

次に、トランジスタアレイ基板 50 上の全面にポリイミド等の感光性樹脂を塗布し、フォトリソグラフィにより絶縁膜 5 の上部の感光性樹脂を硬化させる。これにより、図 7 に示すように、隔壁 6 を形成する。

20

【0041】

次に、画素電極 41 上に、水等の溶媒に正孔注入層 42 となる正孔注入材料を分散したインクを、インクジェット法、ノズルプリント法、有版印刷法等を用いて塗布する。その後、ホットプレートやクリーンオープンによりトランジスタアレイ基板 50 の熱処理を行い、インク中の溶媒、分散剤を蒸発させることで正孔注入層 42 が形成される。

【0042】

次に、発光材料を有機溶媒（例えば、テトラリン、テトラメチルベンゼン、メシチレン等）に溶かしたインクを、インクジェット法、ノズルプリント法、有版印刷法等により、正孔注入層 42 上に塗布する。その後、その後、ホットプレートやクリーンオープンによりトランジスタアレイ基板 50 の熱処理を行い、インク中の溶媒、分散剤を蒸発させることで発光層 43 が形成される。

30

【0043】

次に、真空蒸着やスパッタリングにより電子注入層及び透明導電膜からなる対向電極 44 を複数の画素に跨るように表示領域全域に形成する。以上により、図 2 に示すように、有機 EL 素子 40 が形成される。

その後、対向電極 44 を覆うように図示しない封止層を形成する。以上により、EL ディスプレイパネル 10 が完成する。

【0044】

このような EL ディスプレイパネル 10 の製造工程によれば、密着層 41a となる第 1 透明導電膜 45 と、バリア層 41c となる第 2 導電膜 46 との間に反射層 41b を形成し、その後、第 1 透明導電膜 45 及び第 2 導電膜 46 を反射層 41b の外周部よりも外側部分でウェットエッチングすることで密着層 41a 及びバリア層 41c を形成するので、反射層 41b の側面が露出せず、エッチング液によるダメージを受けることがない。

40

【0045】

なお、本発明は、EL ディスプレイパネルに限られず、例えば、露光装置、光アドレス装置、照明装置等の発光パネルに適用してもよい。

また上記実施形態では、隔壁 6 は、図 10 (a) に示すように、異なる色の画素 PX 間に配置されるストライプ形状でもよく、また図 10 (b) に示すように、各画素 PX 毎に周囲を包囲するように行方向及び列方向に格子状に形成されてもよい。

50

【図面の簡単な説明】

【 0 0 4 6 】

【図 1】本発明の実施形態に係る E L ディスプレイパネル 1 0 における 1 つの画素 P X の回路図である。

【図 2】1 つの画素 P X の断面図である。

【図 3】E L ディスプレイパネル 1 0 の製造工程を示す断面図である。

【図 4】E L ディスプレイパネル 1 0 の製造工程を示す断面図である。

【図 5】E L ディスプレイパネル 1 0 の製造工程を示す断面図である。

【図 6】E L ディスプレイパネル 1 0 の製造工程を示す断面図である。

【図 7】E L ディスプレイパネル 1 0 の製造工程を示す断面図である。

10

【符号の説明】

【 0 0 4 7 】

1 0 E L ディスプレイパネル

4 0 有機 E L 素子

4 1 画素電極 (第 1 電極)

4 1 a 密着層

4 1 b 反射層

4 1 c バリア層

4 2 正孔注入層 (担体輸送層)

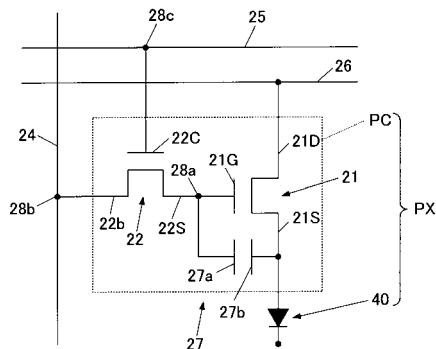
4 3 発光層 (担体輸送層)

4 4 対向電極 (第 2 電極)

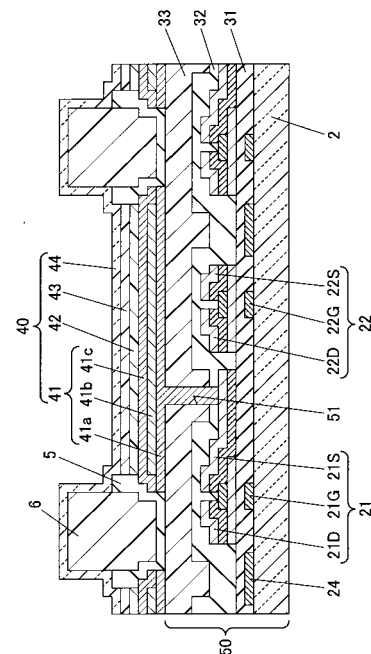
5 0 トランジスタアレイ基板 (基板)

20

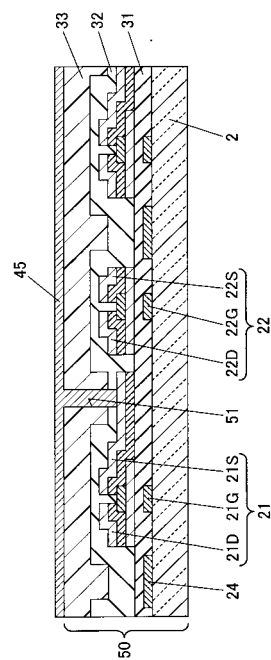
【図 1】



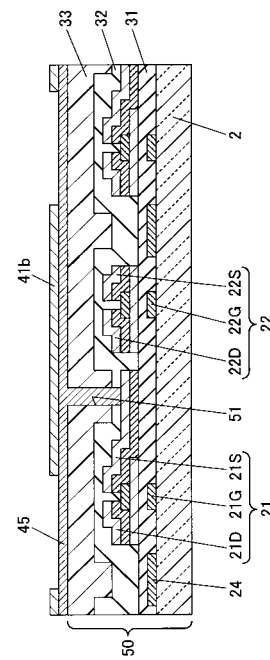
【図 2】



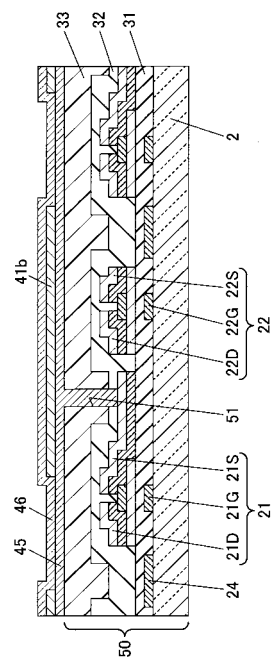
【図 3】



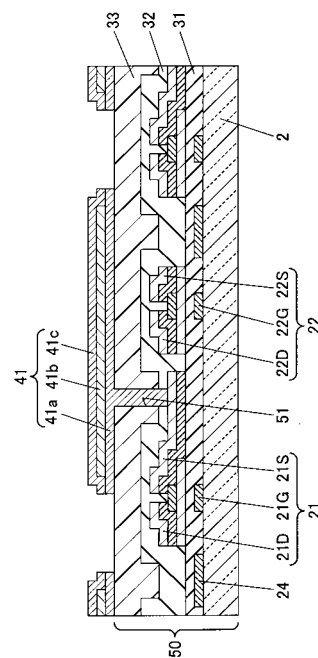
【図 4】



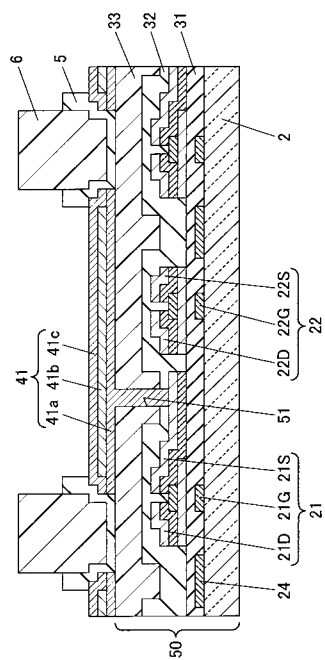
【図 5】



【図 6】



【図 7】



フロントページの続き

(56)参考文献 特開2007-317606(JP,A)
特開2006-164961(JP,A)
再公表特許第2002/099478(JP,A1)
国際公開第2002/099478(WO,A1)
特開2006-140151(JP,A)

(58)調査した分野(Int.Cl., DB名)
H05B 33/26
H01L 51/50
H05B 33/10

专利名称(译)	制造电致发光面板的方法		
公开(公告)号	JP4998412B2	公开(公告)日	2012-08-15
申请号	JP2008225703	申请日	2008-09-03
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	熊谷稔		
发明人	熊谷 稔		
IPC分类号	H05B33/26 H01L51/50 H05B33/10		
FI分类号	H05B33/26.Z H05B33/14.A H05B33/10		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/DD03 3K107/DD22 3K107/DD23 3K107/DD24 3K107/DD44X 3K107/GG08 3K107/GG12		
审查员(译)	滨野隆		
其他公开文献	JP2010061951A		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止蚀刻剂损坏反射层。 解决方案：形成在基板50上的第一电极41，形成在第一电极41上的载流子传输层42,43，形成在载流子传输层42,43上的第二电极44，第一电极41包括形成在基板50上的粘合层41a，形成在除粘合层41a的外周之外的上部上的反射层41b，透明电极材料和粘合层41a并且，阻挡层41c形成在外周部分的上部和反射层41b的上部。 .The

