

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-61172

(P2010-61172A)

(43) 公開日 平成22年3月18日(2010.3.18)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	5C380
	G09G 3/20 642A	
	G09G 3/20 622G	
審査請求 有 請求項の数 8 O L (全 26 頁) 最終頁に続く		

(21) 出願番号	特願2009-284942 (P2009-284942)	(71) 出願人	000002185
(22) 出願日	平成21年12月16日 (2009.12.16)		ソニー株式会社
(62) 分割の表示	特願2007-278291 (P2007-278291) の分割	(74) 代理人	100120640 弁理士 森 幸一
原出願日	平成19年10月26日 (2007.10.26)	(74) 代理人	100118290 弁理士 吉井 正明
		(74) 代理人	100094363 弁理士 山本 孝久
		(72) 発明者	山下 淳一 東京都港区港南1丁目7番1号 ソニー株 式会社内
		(72) 発明者	内野 勝秀 東京都港区港南1丁目7番1号 ソニー株 式会社内
		最終頁に続く	

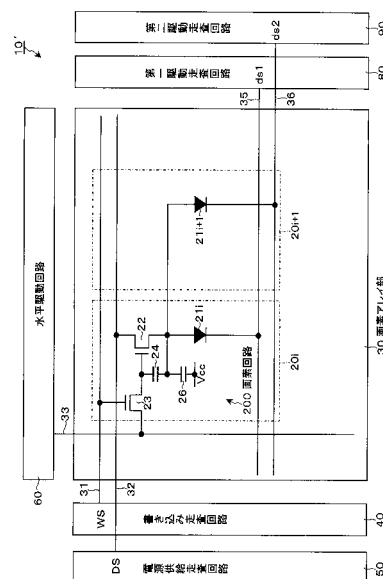
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】表示装置の高精細化に伴って画素サイズの微細化が進められても、各補正時間、特に移動度補正の補正時間として十分な時間を確保できるようにする。

【解決手段】画素アレイ部30の同一画素行における例えば2つの画素20i, 20i+1を単位とし、この単位となる2つの画素20i, 20i+1に対して有機EL素子21i, 21i+1以外の1画素分の画素回路200を共通に設けるとともに、2つの有機EL素子21i, 21i+1を選択的に順バイアス状態にするようにして、有機EL素子21i, 21i+1を時分割にて選択的に駆動する。また、移動度の補正期間では、有機EL素子21i, 21i+1の各々を逆バイアス状態にする。

【選択図】 図11



【特許請求の範囲】

【請求項 1】

電気光学素子を含む画素が行列状に配置されてなる画素アレイ部、

映像信号を書き込む書き込みトランジスタと、書き込みトランジスタによって書き込まれた映像信号を保持する保持容量と、保持容量に保持された映像信号に基づいて電気光学素子を駆動する駆動トランジスタとを有し、画素アレイ部の同一画素行の複数の画素に対して共通に設けられた画素回路、及び、

複数の画素に含まれる電気光学素子の各々を時分割にて選択的に順バイアス状態にする複数の走査回路、
を備え、

画素回路は、駆動トランジスタの移動度の画素ごとのばらつきを補正する補正機能を有し、

複数の走査回路は、移動度の補正期間では電気光学素子の各々を逆バイアス状態にする表示装置。

【請求項 2】

移動度の補正期間は、保持容量及び電気光学素子の容量成分の各容量値で決められる請求項 1 に記載の表示装置。

【請求項 3】

複数の画素に含まれる電気光学素子の各々は、移動度の補正期間では逆バイアス状態になることによって容量性を示し、互いに並列に接続される請求項 2 に記載の表示装置。

【請求項 4】

画素回路は、駆動トランジスタのソース電極と固定電位との間に接続された補助容量を有する請求項 1 に記載の表示装置。

【請求項 5】

移動度の補正期間は、保持容量、補助容量及び電気光学素子の容量成分の各容量値で決められる請求項 4 に記載の表示装置。

【請求項 6】

複数の走査回路は、複数の画素に含まれる電気光学素子の各々のカソード電位を制御することによって電気光学素子の各々を順バイアス状態にする請求項 1 に記載の表示装置。

【請求項 7】

電気光学素子を含む画素が行列状に配置されてなる画素アレイ部、

映像信号を書き込む書き込みトランジスタと、書き込みトランジスタによって書き込まれた映像信号を保持する保持容量と、保持容量に保持された映像信号に基づいて電気光学素子を駆動する駆動トランジスタとを有し、駆動トランジスタの移動度の画素ごとのばらつきを補正する補正機能を持ち、画素アレイ部の同一画素行の複数の画素に対して共通に設けられた画素回路、及び、

複数の画素に含まれる電気光学素子の各々を時分割にて選択的に順バイアス状態にする複数の走査回路、
を備えた表示装置の駆動方法であって、

複数の画素に含まれる電気光学素子の各々を時分割にて選択的に順バイアス状態にし、
移動度の補正期間では電気光学素子の各々を逆バイアス状態にする表示装置の駆動方法。

【請求項 8】

電気光学素子を含む画素が行列状に配置されてなる画素アレイ部、

映像信号を書き込む書き込みトランジスタと、書き込みトランジスタによって書き込まれた映像信号を保持する保持容量と、保持容量に保持された映像信号に基づいて電気光学素子を駆動する駆動トランジスタとを有し、画素アレイ部の同一画素行の複数の画素に対して共通に設けられた画素回路、及び、

複数の画素に含まれる電気光学素子の各々を時分割にて選択的に順バイアス状態にする複数の走査回路、

10

20

30

40

50

を備え、

画素回路は、駆動トランジスタの移動度の画素ごとのばらつきを補正する補正機能を有し、

複数の走査回路は、移動度の補正期間では電気光学素子の各々を逆バイアス状態にする表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

10

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機EL (Electro Luminescence) 素子を用いた有機EL表示装置が開発され、商品化が進められている。

【0003】

20

有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子が10V以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

30

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFT (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

40

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFTを用いた画素回路では、駆動トランジスタのソース側に有機EL素子が接続されることになるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣

50

化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソースゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化することになる。

【0008】

また、ポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

10

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面の一様性（ユニフォーミティ）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

20

【0011】

このように、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。

30

【先行技術文献】

【特許文献】

【0012】

【特許文献1】特開2006-133542号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

上述した各補正、特に移動度補正において、画素に書き込まれる映像信号の信号電圧を V_{sig} 、画素容量（画素内の容量）の容量値を C とすると、移動度補正の最適補正時間 t は、 $t = C / (k \mu V_{sig})$ なる式で与えられ、画素容量の容量値 C で決められる。ここで、 k は定数である。また、画素容量の容量値 C は、信号電圧 V_{sig} を保持する保持容量や有機EL素子の容量成分（以下、「EL容量」と記述する）の各容量値の合成である。なお、場合によっては、EL容量の容量不足分を補うために補助容量を設けることもある。この場合は、補助容量の容量値も画素容量の容量値 C に含まれる。

40

【0014】

ところで、表示装置の高精細化が進み、それに伴って画素サイズが微細化していくと、1つの画素（サブピクセル）内に保持容量や補助容量を形成するに当たって、これら容量の面積を十分に確保できなくなる。保持容量や補助容量の面積を十分に確保できないということはこれら容量の容量値が小さくならざるを得ないことを意味する。そして、保持容量や補助容量の各容量値が小さくなると、これら容量値で決まる移動度補正時間として十

50

分な時間を確保できなくなる。

【0015】

そこで、本発明は、表示装置の高精細化に伴って画素サイズの微細化が進められても、各補正時間、特に移動度補正の補正時間として十分な時間を確保できるようにした表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【0016】

上記目的を達成するために、本発明では、電気光学素子を含む画素が行列状に配置されてなる画素アレイ部を有する表示装置において、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを有する画素回路を、前記画素アレイ部の同一画素行の複数の画素に対して共通に設け、前記複数の画素に含まれる前記電気光学素子の各々を選択的に順バイアス状態にして前記電気光学素子の各々を前記画素回路によって時分割にて駆動することを特徴としている。

【0017】

上記構成の表示装置および当該表示装置を有する電子機器において、同一画素行における複数の、例えば2つの画素を単位とし、この単位となる2つの画素に対して電気光学素子以外の1画素分の画素回路を共通に設けることで、保持容量のレイアウト面積を、画素ごとに画素回路を配置する場合に比べて2倍以上に拡大できるために、保持容量の容量値を2倍以上に増やすことができる。閾値補正や移動度補正の各補正期間、特に移動度補正の最適補正時間は、この保持容量の容量値によって決まる。したがって、表示装置の高精細化に伴って画素サイズの微細化が進められても、保持容量の容量値を増やすことができることで、移動度補正の最適補正時間として十分な時間を確保できる。

【発明の効果】

【0018】

本発明によれば、各補正時間、特に移動度補正の最適補正時間として十分な時間を確保できることにより、移動度補正動作を確実に行うことができるために、表示画面の高画質化を図ることができる。

【図面の簡単な説明】

【0019】

【図1】参考例に係る有機EL表示装置の構成の概略を示すシステム構成図である。

【図2】参考例に係る有機EL表示装置における画素（画素回路）の具体的な構成例を示す回路図である。

【図3】画素の断面構造の一例を示す断面図である。

【図4】参考例に係る有機EL表示装置の基本的な動作説明に供するタイミング波形図である。

【図5】参考例に係る有機EL表示装置の回路動作の説明図（その1）である。

【図6】参考例に係る有機EL表示装置の回路動作の説明図（その2）である。

【図7】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図9】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図10】移動度補正の最適補正時間が短くなることで発生するスジ状の輝度ムラの様子を示す図である。

【図11】本発明の一実施形態に係る有機EL表示装置の構成の概略を示すシステム構成図である。

10

20

30

40

50

【図 1 2】本実施形態に係る有機 E L 表示装置の動作説明に供するタイミング波形図である。

【図 1 3】本実施形態の変形例に係る有機 E L 表示装置の動作説明に供するタイミング波形図である。

【図 1 4】他の画素構成を示す回路図である。

【図 1 5】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 1 6】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 1 7】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

10

【図 1 8】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 1 9】本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【発明を実施するための形態】

【0020】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0021】

[参考例]

先ず、本発明の理解を容易にするために、本発明の前提となるアクティブマトリクス型表示装置について参考例として説明する。この参考例に係るアクティブマトリクス型表示装置は、本願出願人によって特願 2006-141836 号明細書にて提案された表示装置である。

20

【0022】

図 1 は、参考例に係るアクティブマトリクス型表示装置の基本的な構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子、例えば有機 E L 素子（有機電界発光素子）を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機 E L 表示装置の場合を例に挙げて説明するものとする。

【0023】

30

図 1 に示すように、参考例に係る有機 E L 表示装置 10 は、R（赤）G（緑）B（青）を単位として 1 画素（1 ピクセル）を構成するサブピクセル（以下、便宜上「画素」と記述する）20 が行列状（マトリクス状）に 2 次元配置されてなる画素アレイ部 30 と、当該画素アレイ部 30 の周辺に配置され、各画素 20 を駆動する駆動部とを有する構成となっている。画素 20 を駆動する駆動部としては、例えば、書き込み走査回路 40、電源供給走査回路 50 および水平駆動回路 60 が設けられている。

【0024】

画素アレイ部 30 には、m 行 n 列の画素配列に対して、画素行ごとに走査線 31-1 ~ 31-m と電源供給線 32-1 ~ 32-m とが配線され、画素列ごとに信号線 33-1 ~ 33-n が配線されている。

40

【0025】

画素アレイ部 30 は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 30 の各画素 20 は、アモルファスシリコン T F T (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコン T F T を用いて形成することができる。低温ポリシリコン T F T を用いる場合には、書き込み走査回路 40、電源供給走査回路 50 および水平駆動回路 60 についても、画素アレイ部 30 を形成する表示パネル（基板）70 上に実装することができる。

【0026】

書き込み走査回路 40 は、クロックパルス c k に同期してスタートパルス s p を順にシフト（転送）するシフトレジスタ等によって構成され、画素アレイ部 30 の各画素 20 へ

50

の映像信号の書き込みに際して、走査線 31-1 ~ 31-m に順次書き込みパルス（走査信号）WS1 ~ WSm を供給することによって画素アレイ部 30 の各画素 20 を行単位で順番に走査（線順次走査）する。

【0027】

電源供給走査回路 50 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成され、書き込み走査回路 40 による線順次走査に同期して、第 1 電位 Vccp と当該第 1 電位 Vccp よりも低い第 2 電位 Vin i で切り替わる電源供給線電位 DS1 ~ DS m を電源供給線 32-1 ~ 32-m に供給することにより、画素 20 の発光／非発光の制御を行なう。

【0028】

水平駆動回路 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある）Vsig とオフセット電圧 Vofs のいずれか一方を適宜選択し、信号線 33-1 ~ 33-n を介して画素アレイ部 30 の各画素 20 に対して例えば行単位で書き込む。すなわち、水平駆動回路 60 は、映像信号の信号電圧 Vsig を行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

【0029】

ここで、オフセット電圧 Vofs は、映像信号の信号電圧 Vsig の基準となる基準電圧（例えば、黒レベルに相当する電圧）である。また、第 2 電位 Vin i は、オフセット電圧 Vofs よりも低い電位、例えば、駆動トランジスタ 22 の閾値電圧を Vth とするとき Vofs - Vth よりも低い電位、好ましくは Vofs - Vth よりも十分に低い電位に設定される。

【0030】

（画素回路）

図 2 は、参考例に係る有機 EL 表示装置 10 における画素（画素回路）20 の具体的な構成例を示す回路図である。

【0031】

図 2 に示すように、画素 20 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 21 を発光素子として有し、当該有機 EL 素子 21 に加えて、駆動トランジスタ 22、書き込みトランジスタ 23 および保持容量 24 を有する画素構成となっている。

【0032】

ここで、駆動トランジスタ 22 および書き込みトランジスタ 23 として N チャネル型の TFT を用いている。ただし、ここでの駆動トランジスタ 22 および書き込みトランジスタ 23 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0033】

有機 EL 素子 21 は、全ての画素 20 に対して共通に配線された共通電源供給線 34 にカソード電極が接続されている。駆動トランジスタ 22 は、ソース電極が有機 EL 素子 21 のアノード電極に接続され、ドレイン電極が電源供給線 32（32-1 ~ 32-m）に接続されている。

【0034】

書き込みトランジスタ 23 は、ゲート電極が走査線 31（31-1 ~ 31-m）に接続され、一方の電極（ソース電極／ドレイン電極）が信号線 33（33-1 ~ 33-n）に接続され、他方の電極（ドレイン電極／ソース電極）が駆動トランジスタ 22 のゲート電極に接続されている。

【0035】

保持容量 24 は、一方の電極が駆動トランジスタ 22 のゲート電極に接続され、他方の電極が駆動トランジスタ 22 のソース電極（有機 EL 素子 21 のアノード電極）に接続されている。なお、有機 EL 素子 21 のアノード電極と固定電位の間に補助容量を接続して

10

20

30

40

50

有機EL素子21のEL容量の容量不足分を補う構成を採る場合もある。

【0036】

上記構成の画素20において、書き込みトランジスタ23は、書き込み走査回路40から走査線31を通してゲート電極に印加される走査信号WSに応答して導通状態となることにより、信号線33を通して水平駆動回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたはオフセット電圧Vofsをサンプリングして画素20内に書き込む。

【0037】

この書き込まれた信号電圧Vsigまたはオフセット電圧Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。駆動トランジスタ22は、電源供給線32(32-1~32-m)の電位DSが第1電位Vccpにあるときに、電源供給線32から電流の供給を受けて、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

【0038】

(画素構造)

図3は、画素20の断面構造の一例を示す断面図である。図3に示すように、画素20は、駆動トランジスタ22、書き込みトランジスタ23等の画素回路が形成されたガラス基板201上に絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204が順に形成され、当該ウインド絶縁膜204の凹部204Aに有機EL素子21が設けられた構成となっている。

【0039】

有機EL素子21は、上記ウインド絶縁膜204の凹部204Aの底部に形成された金属等からなるアノード電極205と、当該アノード電極205上に形成された有機層(電子輸送層、発光層、ホール輸送層/ホール注入層)206と、当該有機層206上に全画素共通に形成された透明導電膜等からなるカソード電極207とから構成されている。

【0040】

この有機EL素子21において、有機層206は、アノード電極205上にホール輸送層/ホール注入層2061、発光層2062、電子輸送層2063および電子注入層(図示せず)が順次堆積されることによって形成される。そして、図2の駆動トランジスタ22による電流駆動の下に、駆動トランジスタ22からアノード電極205を通して有機層206に電流が流れることで、当該有機層206内の発光層2062において電子と正孔が再結合する際に発光するようになっている。

【0041】

図3に示すように、画素回路が形成されたガラス基板201上に、絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204を介して有機EL素子21が画素単位で形成された後は、パッシベーション膜208を介して封止基板209が接着剤210によって接合され、当該封止基板209によって有機EL素子21が封止されることにより、表示パネル70が形成される。

【0042】

(参考例に係る有機EL表示装置の回路動作)

次に、参考例に係る有機EL表示装置10の基本的な回路動作について、図4のタイミング波形図を基に、図5および図6の動作説明図を用いて説明する。なお、図5および図6の動作説明図では、図面の簡略化のために、書き込みトランジスタ23をスイッチのシンボルで図示している。有機EL素子21のEL容量25についても図示している。

【0043】

図4のタイミング波形図においては、時間軸を共通にして、1H(Hは水平期間)における走査線31(31-1~31-m)の電位(走査信号/書き込み信号)WSの変化、電源供給線32(32-1~32-m)の電位DSの変化、信号線33(33-1~33-n)の電位(Vofs/Vsig)の変化、駆動トランジスタ22のゲート電位Vgおよ

10

20

30

40

50

びソース電位 V_s の変化を表している。

【0044】

<発光期間>

図4のタイミングチャートにおいて、時刻 t_1 以前は有機EL素子21が発光状態にある（発光期間）。この発光期間では、電源供給線32の電位 D_S が第1電位 V_{ccp} にあり、また、書き込みトランジスタ23が非導通状態にある。このとき、駆動トランジスタ22は飽和領域で動作するように設定されているために、図5（A）に示すように、電源供給線32から駆動トランジスタ22を通して当該駆動トランジスタ22のゲートソース間電圧 V_{gs} に応じた駆動電流（ドレインソース間電流） I_{ds} が有機EL素子21に供給される。よって、有機EL素子21が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

10

【0045】

<閾値補正準備期間>

そして、時刻 t_1 になると、線順次走査の新しいフィールドに入り、図5（B）に示すように、電源供給線32の電位 D_S が第1電位（以下、「高電位」と記述する） V_{ccp} から、信号線33のオフセット電圧 $V_{ofs} - V_{th}$ よりも十分に低い第2電位（以下、「低電位」と記述する） V_{ini} に切り替わる。

【0046】

ここで、有機EL素子21の閾値電圧を V_{el} 、共通電源供給線34の電位を $V_{cat h}$ とするとき、低電位 V_{ini} を $V_{ini} < V_{el} + V_{cat h}$ とすると、駆動トランジスタ22のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光する。

20

【0047】

次に、時刻 t_2 で走査線31の電位 W_S が低電位側から高電位側に遷移することで、図5（C）に示すように、書き込みトランジスタ23が導通状態となる。このとき、水平駆動回路60から信号線33に対してオフセット電圧 V_{ofs} が供給されているために、駆動トランジスタ22のゲート電位 V_g がオフセット電圧 V_{ofs} になる。また、駆動トランジスタ22のソース電位 V_s は、オフセット電圧 V_{ofs} よりも十分に低い電位 V_{ini} にある。

【0048】

このとき、駆動トランジスタ22のゲートソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ22の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正動作を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。このように、駆動トランジスタ22のゲート電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する動作が閾値補正準備の動作である。

30

【0049】

<閾値補正期間>

次に、時刻 t_3 で、図5（D）に示すように、電源供給線32の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ22のソース電位 V_s が上昇を開始する。やがて、駆動トランジスタ22のゲートソース間電圧 V_{gs} が当該駆動トランジスタ22の閾値電圧 V_{th} に収束し、当該閾値電圧 V_{th} に相当する電圧が保持容量24に保持される。

40

【0050】

ここでは、便宜上、駆動トランジスタ22の閾値電圧 V_{th} に収束したゲートソース間電圧 V_{gs} を検出して当該閾値電圧 V_{th} に相当する電圧を保持容量24に保持する期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 $V_{cat h}$ を設定しておくこととする。

50

【0051】

次に、時刻 t_4 で走査線 31 の電位 $W S$ が低電位側に遷移することで、図 6 (A) に示すように、書き込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のゲート電極がフローティング状態になるが、ゲートソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレインソース間電流 I_{ds} は流れない。

【0052】

<書き込み期間／移動度補正期間>

次に、時刻 t_5 で、図 6 (B) に示すように、信号線 33 の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線 31 の電位 $W S$ が高電位側に遷移することで、図 6 (C) に示すように、書き込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 20 内に書き込む。

【0053】

この書き込みトランジスタ 23 による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

【0054】

このとき、有機 EL 素子 21 は始め逆バイアス状態にあることによってカットオフ状態（ハイインピーダンス状態）にある。有機 EL 素子 21 は逆バイアス状態にあるときは容量性を示す。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレインソース間電流 I_{ds} ）は有機 EL 素子 21 の EL 容量 25 に流れ込み、当該 EL 容量 25 の充電が開始される。

【0055】

この EL 容量 25 の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ 22 のドレインソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

【0056】

やがて、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇すると、駆動トランジスタ 22 のゲートソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。すなわち、ソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0057】

このように、駆動トランジスタ 22 に流れるドレインソース間電流 I_{ds} を当該駆動トランジスタ 22 のゲート入力に、即ちゲートソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ 22 のドレインソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0058】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレインソース間電流 I_{ds} が大きくなるために、負帰還の帰還量（補正量） ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。移動度補正の原理については後述する。

【0059】

<発光期間>

次に、時刻 t_7 で走査線 31 の電位 V_s が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は信号線 33 から切り離されてフローティング状態になる。

【0060】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲートソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して (追従して) 駆動トランジスタ 22 のゲート電位 V_g も変動する。これが保持容量 24 によるブートストラップ動作である。

10

【0061】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位は、駆動トランジスタ 22 のドレインソース間電流 I_{ds} に応じて上昇する。

【0062】

有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

20

【0063】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲートソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。そして、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わる。

【0064】

(閾値補正の原理)

ここで、駆動トランジスタ 22 の閾値補正の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレインソース間電流 (駆動電流) I_{ds} が供給される。

30

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 22 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0065】

図 7 に、駆動トランジスタ 22 のドレインソース間電流 I_{ds} 対ゲートソース間電圧 V_{gs} の特性を示す。

【0066】

40

この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds1} になる。

【0067】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲートソース間電圧 V_{gs} が一定であってもドレインソース間電流 I_{ds} が変動する。

【0068】

一方、上記構成の画素 (画素回路) 20 では、先述したように、発光時の駆動ランジ

50

スタ 22 のゲートソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - \Delta V$ であるために、これを式 (1) に代入すると、ドレインソース間電流 I_{ds} は、

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots (2)$$

で表される。

【0069】

すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレインソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、駆動トランジスタ 22 の閾値電圧 V_{th} が画素ごとに変動しても、ドレインソース間電流 I_{ds} が変動しないために、有機 EL 素子 21 の発光輝度を一定に保つことができる。

10

【0070】

(移動度補正の原理)

次に、駆動トランジスタ 22 の移動度補正の原理について説明する。図 8 に、駆動トランジスタ 22 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【0071】

20

画素 A と画素 B で移動度 μ にばらつきがある状態で、例えば両画素 A, B に同レベルの映像信号の信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレインソース間電流 I_{ds1}' と移動度 μ の小さい画素 B に流れるドレインソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレインソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォーミティが損なわれることになる。

【0072】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレインソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 ΔV_1 は、移動度の小さな画素 B の帰還量 ΔV_2 に比べて大きい。

30

【0073】

そこで、移動度補正動作によって駆動トランジスタ 22 のドレインソース間電流 I_{ds} を映像信号の信号電圧 V_{sig} 側に負帰還させることにより、移動度 μ が大きいほど負帰還が大きくなることになるために、移動度 μ の画素ごとのばらつきを抑制することができる。

【0074】

具体的には、移動度 μ の大きな画素 A で帰還量 ΔV_1 の補正をかけると、ドレインソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 ΔV_2 は小さいために、ドレインソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレインソース間電流 I_{ds1} と画素 B のドレインソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

40

【0075】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があった場合、移動度 μ の大きい画素 A の帰還量 ΔV_1 は移動度 μ の小さい画素 B の帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレインソース間電流 I_{ds} の減少量が大きくなる。

【0076】

したがって、駆動トランジスタ 22 のドレインソース間電流 I_{ds} を映像信号の信号

50

電圧 V_{sig} 側に負帰還させることにより、移動度 μ の異なる画素のドレイン・ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。

【0077】

ここで、図2に示した画素（画素回路）20において、閾値補正、移動度補正の有無による映像信号の信号電位（サンプリング電位） V_{sig} と駆動トランジスタ22のドレイン・ソース間電流 I_{ds} との関係について図9を用いて説明する。

【0078】

図9において、（A）は閾値補正および移動度補正を共に行わない場合、（B）は移動度補正を行わず、閾値補正のみを行った場合、（C）は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図9（A）に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素A、Bごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素A、B間で大きな差が生じることになる。

【0079】

これに対して、閾値補正のみを行った場合は、図9（B）に示すように、当該閾値補正によってドレイン・ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレイン・ソース間電流 I_{ds} の差は残る。

【0080】

そして、閾値補正および移動度補正を共に行うことにより、図9（C）に示すように、閾値電圧 V_{th} および移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレイン・ソース間電流 I_{ds} の差をほぼ無くすることができるために、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0081】

また、図2に示した画素20は、閾値補正および移動度補正の各補正機能に加えて、先述したブートストラップ機能を備えていることで、次のような作用効果を得ることができる。

【0082】

すなわち、有機EL素子21のI-V特性が経時変化し、これに伴って駆動トランジスタ22のソース電位 V_s が変化したとしても、保持容量24によるブートストラップ動作により、駆動トランジスタ22のゲート・ソース間電位 V_{gs} が一定に維持されるため、有機EL素子21に流れる電流は変化しない。したがって、有機EL素子21の発光輝度も一定に保たれるために、有機EL素子21のI-V特性が経時変化しても、それに伴う輝度劣化のない画像表示を実現できる。

【0083】

以上説明したことから明らかなように、参考例に係る有機EL表示装置10は、サブピクセルとなる画素20が、駆動トランジスタ22および書き込みトランジスタ23の2つのトランジスタを有する画素構成にて、これらトランジスタに加えて数個のトランジスタを有する画素構成の特許文献1記載の有機EL表示装置と同等に、有機EL素子21の特性変動に対する補償機能や、閾値補正および移動度補正の各補正機能を実現できるとともに、画素20の構成素子が少ない分だけ画素サイズを微細化でき、表示装置の高精細化を図ることができる。

【0084】

〔高精細化に伴う問題点〕

このように、駆動トランジスタ22および書き込みトランジスタ23の2つのトランジスタを含む画素構成の画素20は、構成素子数が少ないために表示装置の高精細化に有利である。しかし、表示装置の高精細化がさらに進み、パネル精細度が300ppi (pixel per inch) などの超高精細に対応した微細な画素になると、駆動トランジスタ22、書き込みトランジスタ23および保持容量24（EL容量の容量不足分を補う補助容量を含む

10

20

30

40

50

場合もある)の少ない構成素子であっても、これら構成素子を画素20内にレイアウトすることが難しくなってくる。

【0085】

また、先述したように、移動度補正の最適補正時間 t は、 $t = C / (k \mu V s i g)$ なる式で与えられ、画素容量の容量値 C で決められるので、画素サイズの微細化が進み、画素容量の容量値 C を十分にとることができなくなると、移動度補正の最適補正時間 t が短くなる。そして、最適補正時間 t が短くなるにつれて、移動度補正期間(図4の $t_6 - t_7$)を決めるパルスのばらつきに起因する補正時間のばらつきの影響を強く受けるようになる。その結果、図10に示すように、表示画面(発光有効領域)上に横方向に延びるスジ状の輝度ムラ等が発生する。

10

【0086】

[本実施形態の特徴部分]

そこで、本発明の一実施形態に係る有機EL表示装置は、画素アレイ部30の同一画素行における複数の画素(サブピクセル)を単位とし、この単位となる複数の画素に対して有機EL素子21以外の1画素分の画素回路、具体的には駆動トランジスタ22、書き込みトランジスタ23および保持容量24(補助容量を含む場合もある)を有し、有機EL素子21を駆動する画素回路を共通に設け、当該画素回路によって複数画素分の複数の有機EL素子21の各々を選択的に順バイアス状態にして複数の有機EL素子21の各々を時分割にて駆動する構成を採っている。

20

【0087】

図11は、本発明の一実施形態に係る表示装置の構成の概略を示すシステム構成図であり、図中、図1および図2と同等部分には、理解を容易にするために同一符号を付して示している。

【0088】

本実施形態においても、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子(有機電界発光素子)を画素(画素回路)の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0089】

本実施形態に係る有機EL表示装置10'では、画素アレイ部30の同一画素行における複数の画素(例えば、2つの画素)を単位とし、この単位となる複数の画素に対して有機EL素子21以外の1画素分の画素回路を共通に設ける場合を例に挙げている。また、図11では、図面の簡略化のために、ある1つの画素行における隣り合う2つの画素20 i 、20 $i+1$ の画素回路についてその構成を概略的に示している。

30

【0090】

(画素回路)

有機EL素子21 i 、21 $i+1$ は、画素20 i 、20 $i+1$ 個々に設けられている。一方、有機EL素子21 i 、21 $i+1$ を駆動する画素回路、具体的には駆動トランジスタ22、書き込みトランジスタ23および保持容量24を有し、有機EL素子21 i 、21 $i+1$ を駆動する画素回路200は、2つの画素20 i 、20 $i+1$ に対して1つ共通に設けられている。

40

【0091】

本例に係る画素回路200は、駆動トランジスタ22、書き込みトランジスタ23および保持容量24に加えて、有機EL素子21 i 、21 $i+1$ の容量不足分を補う補助容量26を有している。補助容量26は、一端(一方の電極)が駆動トランジスタ22のソース電極に接続され、他端(他方の電極)が固定電位 V_{cc} に接続されている。この補助容量26は、後述する動作説明から明らかなように、有機EL素子21 i 、21 $i+1$ の容量不足分を補うことによって映像信号の書き込みゲイン(入力ゲイン) G の不足分を補う機能を持っている。

【0092】

50

画素回路 200 によって有機 EL 素子 21i, 21i+1 を時分割にて選択的に駆動するために、先述した参考例では、有機 EL 素子 21 のアノード電極に対して全画素共通に共通電源供給線 34 (図 2 参照) を配線しているのに対して、本実施形態では、有機 EL 素子 21i と有機 EL 素子 21i+1 の各カソード電極に対して別々に第一、第二駆動線 35, 36 を配線し、これら駆動線 35, 36 を介して有機 EL 素子 21i, 21i+1 の各カソード電位を第一、第二駆動走査回路 80, 90 によって制御する構成を採っている。

【0093】

なお、図 11 では、駆動線 35, 36 に対する有機 EL 素子 21i, 21i+1 の各カソード電極の接続関係のみを示しているが、実際には、有機 EL 素子 21i, 21i+1 と同一の画素行において、有機 EL 素子 21i を含む 1 画素おきの有機 EL 素子からなるグループの各カソード電極が第一駆動線 35 に対して共通に接続され、有機 EL 素子 21i+1 を含む 1 画素おきの有機 EL 素子からなるグループの各カソード電極が第二駆動線 36 に対して共通に接続されることになる。他の画素行においても同じである。

【0094】

第一、第二駆動走査回路 80, 90 は、書き込み走査回路 40 や電源供給走査回路 50 と同様に、シフトレジスタ等によって構成され、有機 EL 素子 21i, 21i+1 の選択的な駆動に際して、第一、第二駆動信号 ds1, ds2 を画素行ごとに 1 フィールド (1 フレーム) 期間において適宜出力し、第一、第二駆動線 35, 36 を介して有機 EL 素子 21i, 21i+1 の各カソード電極に与える。

【0095】

ここで、第一、第二駆動信号 ds1, ds2 はパルス信号であり、電源供給線 32 の電位 DS の低電位 Vini を例えばグラウンドレベル (0V) とするとき、高電位側がグラウンドレベルに対して有機 EL 素子 21i, 21i+1 の閾値電圧 Vel よりも高い電圧、例えば 10V 程度の電圧に設定される。低電位側については、電源供給線 32 の電位 DS が高電位 Vccp のときに、有機 EL 素子 21i, 21i+1 が順バイアス状態になる電位、例えば 0V に設定される。

【0096】

電源供給線電位 DS の低電位 Vini に対する第一、第二駆動信号 ds1, ds2 の高電位の上記の電位関係においては、先述した参考例における回路動作の説明から明らかなように、閾値補正、信号書き込みおよび移動度補正の一連の動作期間では、第一、第二駆動走査回路 80, 90 が第一、第二駆動信号 ds1, ds2 として高電位を出力し、当該第一、第二駆動信号 ds1, ds2 を有機 EL 素子 21i, 21i+1 に与えることで、これら有機 EL 素子 21i, 21i+1 は逆バイアス状態となって容量性を示す。第一、第二駆動信号 ds1, ds2 のタイミング関係の詳細については後述する。

【0097】

(画素構造)

画素 20i, 20i+1 の画素構造については、基本的に、図 3 に示した画素 20 の画素構造と同じである。図 3 の画素構造から明らかなように、駆動トランジスタ 22、書き込みトランジスタ 23、保持容量 24 および補助容量 26 を有する画素回路 200 がガラス基板 201 上の TFT レイヤに形成されるのに対して、有機 EL 素子 21 はウインド絶縁膜 204 の凹部 204A に形成される。

【0098】

このように、画素回路 200 が形成されるレイヤと有機 EL 素子 21 が形成されるレイヤが異なることにより、画素回路 200 を 2 つの画素 20i, 20i+1 に対して共通に設けたとしても、有機 EL 素子 21i, 21i+1 については、一定のピッチで行列状に配置される画素 20i, 20i+1 ごとに形成することができる。

【0099】

一方、1 つの画素回路 200 当たりのレイアウト面積としては、画素 20i と画素 20i+1 の 2 画素分の面積を確保できる。また、一方の画素 20i / 20i+1 については

画素回路 200 が存在しないことになるために、その分を含めると、保持容量 24 および補助容量 26 のレイアウト面積としては、画素回路 200 を画素ごとに配置する場合に比べて 2 倍以上確保することができる。

【0100】

ここで、保持容量 24 および補助容量 26 のレイアウト面積を 2 倍以上にできるということは、これら容量 24, 26 を形成する平行平板の面積を 2 倍以上に拡大できることを意味する。そして、平行平板間に形成される容量の容量値は、平行平板の面積に比例することから、保持容量 24 および補助容量 26 のレイアウト面積を 2 倍以上確保できることにより、保持容量 24 および補助容量 26 の各容量値を、画素回路 200 を画素ごとに配置する場合に比べて 2 倍以上に設定することができる。

10

【0101】

また、有機 EL 素子 21i, 21i+1 の各カソード電極に対して第一、第二駆動信号 ds1, ds2 を与える第一、第二駆動線 35, 36 は、図 3 の画素構造において、カソード電極 207 に相当する。すなわち、図 3 の画素構造から明らかなように、駆動トランジスタ 22、書き込みトランジスタ 23、保持容量 24 および補助容量 26 を有する画素回路 200 がガラス基板 201 上の TFT レイヤに形成されるのに対して、第一、第二駆動線 35, 36 は、ウインド絶縁膜 204 上に形成される。

【0102】

このように、画素回路 200 が形成される TFT レイヤと異なるレイヤに第一、第二駆動線 35, 36 が形成されていることにより、第一、第二駆動信号 ds1, ds2 がパルス信号として電位が変化し、それに伴って第一、第二駆動線 35, 36 の電位が揺れたとしても、その電位の揺れによって画素回路 200 がその回路動作に影響を受ける心配はない。

20

【0103】

(有機 EL 表示装置の回路動作)

続いて、本実施形態に係る有機 EL 表示装置 10' の回路動作について、図 12 のタイミング波形図を用いて説明する。

【0104】

図 12 には、1F (F はフィールド／フレーム期間) における信号線 33 の電位 (Vofs/Vsig) の変化、走査線 31 の電位 (走査信号) WS の変化、電源供給線 32 の電位 DS の変化、第一、第二駆動線 35, 36 の電位 (第一、第二駆動信号) ds1, ds2 の変化、駆動トランジスタ 22 のゲート電位 Vg およびソース電位 Vs の変化を表している。

30

【0105】

なお、画素 20i, 20i+1 個々における閾値補正準備、閾値補正、信号書き込み & 移動度補正および発光の各具体的な動作については、先述した参考例に係る有機 EL 表示装置 10 の回路動作の場合と基本的に同じである。

【0106】

非発光の状態において、時刻 t11 で走査線 31 の電位 WS が低電位側から高電位側に遷移し、同時に、第一、第二駆動線 35, 36 の電位 ds1, ds2 が低電位側から高電位側に遷移する。時刻 t11 は、図 4 のタイミング波形図における時刻 t2 に相当する。

40

【0107】

このとき、信号線 33 の電位がオフセット電圧 Vofs の状態にあり、当該オフセット電圧 Vofs が書き込みトランジスタ 23 によって駆動トランジスタ 22 のゲート電極に書き込まれる。また、第一、第二駆動線 35, 36 の電位 ds1, ds2 が共に高電位であり、電源供給線 32 の電位 DS が低電位 Vini であることにより、有機 EL 素子 21i, 21i+1 は共に逆バイアス状態にあって容量性 (EL 容量) を示す。

【0108】

次に、時刻 t12 で電源供給線 32 の電位 DS が低電位 Vini から高電位 Vccp に切り替わることで、閾値補正動作が開始される。時刻 t12 は、図 4 のタイミング波形図

50

における時刻 t_3 に相当する。閾値補正動作は、時刻 t_{12} から走査線 31 の電位 W_S が高電位側から低電位側に遷移する時刻 t_{13} までの期間（閾値補正期間）で行われる。

【0109】

ここで、有機 EL 素子 $21i$ の EL 容量の容量を C_{eli} 、有機 EL 素子 $21i+1$ の EL 容量の容量を C_{eli+1} とすると、閾値補正動作における画素容量の容量値 C としては、保持容量 26 の容量値 C_s と補助容量 26 の容量値 C_{sub} に加えて、有機 EL 素子 $21i$ 、 $21i+1$ の各 EL 容量の容量値 C_{eli} 、 C_{eli+1} が用いられる。

【0110】

次に、時刻 t_{14} で水平駆動回路 60 から信号線 33 に対して映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{15} で走査線 31 の電位 W_S が再び低電位側から高電位側に遷移することにより、書き込みトランジスタ 23 によって映像信号の信号電圧 V_{sig} が駆動トランジスタ 22 のゲート電極に書き込まれる。時刻 t_{14} 、 t_{15} は、図 4 のタイミング波形図における時刻 t_5 、 t_6 に相当する。

【0111】

この書き込まれた信号電圧 V_{sig} は、保持容量 24 に保持される。このとき、駆動トランジスタ 22 のソース電極に有機 EL 素子 $21i$ 、 $21i+1$ が共に接続された状態にあることから、保持容量 24 に実際に保持される電圧 V_{gs} は、

$$V_{gs} = V_{sig} \times \{1 - C_s / (C_s + C_{sub} + C_{eli} + C_{eli+1})\} \quad \dots (3)$$

なる式で表わされる。

【0112】

したがって、信号電圧 V_{sig} に対する電圧 V_{gs} の比率、即ち映像信号の信号電圧 V_{sig} を書き込むときの書き込みゲイン（入力ゲイン） $G (= V_{gs} / V_{sig})$ は、

$$G = 1 - C_s / (C_s + C_{sub} + C_{eli} + C_{eli+1}) \quad \dots (4)$$

なる式で与えられる。

【0113】

この式 (4) から明らかなように、保持容量 24 の容量値 C_s および補助容量 26 の容量値 C_{sub} を、画素回路 200 を画素ごとに配置する場合に比べて 2 倍以上にすることができ、しかも、1 つの駆動トランジスタ 22 に対して 2 画素分の有機 EL 素子 $21i$ 、 $21i+1$ が並列に接続されているために EL 容量についても倍にすることができることにより、画素回路 200 を画素ごとに配置する場合よりも書き込みゲイン G を大きく設定できる。

【0114】

さらに、信号書き込みと同時に移動度補正が行われることになるが、この移動度補正動作における画素容量の容量値 C としては、 $(C_s + C_{sub} + C_{eli} + C_{eli+1})$ が用いられる。すなわち、画素容量の合計容量値 C を、画素ごとに画素回路 200 を配置する場合の約 2 倍にすることができる。

【0115】

先述したように、移動度補正において、その最適補正時間 t が $t = C / (k \mu V_{sig})$ なる式で与えられることから、画素容量（保持容量 24、EL 容量 25 および補助容量 26）の合成容量値 C が約 2 倍になることで、移動度補正の最適補正時間 t を約 2 倍に設定できるために、最適補正時間 t として十分な時間を確保できる。これにより、高精細画素においても十分な移動度補正ばらつきマージンを得ることができるために、移動度補正動作を確実に行うことができ、よって高画質化を図ることができる。

【0116】

次に、時刻 t_{16} で走査線 31 の電位 W_S が高電位側から低電位側に遷移し、同時に、第一駆動線 35 の電位 d_{s1} が高電位から低電位に遷移することにより、発光させたい画素 $20i$ 側の有機 EL 素子 $21i$ が順バイアス状態となって発光期間に入る。このとき、逆の非発光画素 $20i+1$ 側の第二駆動線 36 の電位 d_{s2} については高電位のままにしておくことで、有機 EL 素子 $21i+1$ が逆バイアス状態のままとなる。

【0117】

これら発光／非発光の切り替えの動作にかかわらず、画素回路200の保持容量24には、閾値補正および移動度補正が行われた駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が保持されているので、設計通りの電流値を発光側画素20iの有機EL素子21iに流し、当該有機EL素子21iを発光させることができる。

【0118】

以上により、画素20iに対する一連の動作、即ち閾値補正、信号書き込み&移動度補正および発光の各動作が終了する。そして、その1/2F期間後に、画素20iに対する一連の動作と同様の動作を画素20i+1に対して行うことにより、発光画素20i+1側の有機EL素子20i+1が発光状態となり、非発光画素20i側の有機EL素子20iが非発光状態となる。

10

【0119】

すなわち、時刻 t_{21} で走査線31の電位 W_S が低電位側から高電位側に遷移し、同時に、第一駆動線35の電位 d_{s1} が低電位側から高電位側に遷移する。このとき、第二駆動線36の電位 d_{s2} は、時刻 t_{11} で遷移した高電位のままである。

【0120】

時刻 t_{21} では、信号線33の電位がオフセット電圧 V_{ofs} の状態にあり、当該オフセット電圧 V_{ofs} が書き込みトランジスタ23によって駆動トランジスタ22のゲート電極に書き込まれる。また、第一、第二駆動線35、36の電位 d_{s1} 、 d_{s2} が共に高電位であり、電源供給線32の電位 D_S が低電位 V_{ini} であることにより、有機EL素子21i、21i+1は共に逆バイアス状態にあって容量性を示す。

20

【0121】

次に、時刻 t_{22} で電源供給線32の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わることによって閾値補正動作が開始される。この閾値補正動作では、先述したように、画素容量の容量値 C として、保持容量26の容量値 C_s と補助容量26の容量値 C_{sub} に加えて、有機EL素子21i、21i+1の各EL容量の容量値 C_{eli} 、 C_{eli+1} が用いられる。

【0122】

次に、時刻 t_{24} で水平駆動回路60から信号線33に対して映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{25} で走査線31の電位 W_S が再び低電位側から高電位側に遷移することにより、書き込みトランジスタ23によって映像信号の信号電圧 V_{sig} が駆動トランジスタ22のゲート電極に書き込まれる。

30

【0123】

次に、時刻 t_{26} で走査線31の電位 W_S が高電位側から低電位側に遷移し、同時に、第二駆動線36の電位 d_{s2} が高電位から低電位に遷移することで、発光させたい画素20i+1側の有機EL素子21i+1が順バイアス状態となって発光期間に入る。このとき、逆の非発光画素20i側の第一駆動線35の電位 d_{s1} については高電位のままにしておくことで、有機EL素子21iが逆バイアス状態のままとする。

【0124】

(本実施形態の作用効果)

40

上述したように、画素アレイ部30の同一画素行における複数、例えば2つの画素20i、20i+1を単位とし、この単位となる2つの画素20i、20i+1に対して有機EL素子21i、21i+1以外の1画素分の画素回路200を共通に設けて、当該画素回路200によって有機EL素子21i、21i+1を1フィールド(1フレーム)期間において時分割にて選択的に駆動する構成を採ることにより、保持容量24および補助容量26のレイアウト面積を、画素ごとに画素回路200を配置する場合に比べて2倍以上に拡大できるために、保持容量24の容量値 C_s および補助容量26の容量値 C_{sub} を2倍以上に増やすことができる。

【0125】

しかも、閾値補正や移動度補正の各補正動作時には、1つの駆動トランジスタ22に対

50

して有機EL素子 $21i$ 、 $21i+1$ が並列に接続されることになるために、EL容量 C_{el} についても倍($C_{el} = C_{eli} + C_{eli+1}$)にすることができる。

【0126】

このように、画素ごとに画素回路200を配置する場合に比べて、保持容量24および補助容量26の各容量値 C_s 、 C_{sub} が2倍以上になり、補正動作時にEL容量 C_{el} が倍になることで、これら容量値 C_s 、 C_{sub} 、 C_{el} で決まる閾値補正や移動度補正の各補正時間、特に移動度補正の最適補正時間 t として十分な時間を確保し、移動度補正動作を確実に行うことができるために、表示画面の高画質化(高ユニフォームリティ画質)を図ることができる。

【0127】

トランジスタ数としては、画素回路を共通化する単位画素当たり2トランジスタであるが、本例の場合には、単位画素が2サブピクセルに相当するために、1サブピクセル当たり1トランジスタの画素構成となる。すなわち、本例の場合、参考例に係る1サブピクセル当たり2トランジスタの画素構成に比べて1サブピクセル当たりのトランジスタ数を半減できる。逆に、保持容量24や補助容量26のレイアウト面積を2倍以上まで拡大しなくて済む場合には、その分だけサブピクセル(画素)の微細化を図ることができる。

【0128】

[変形例]

上記実施形態では、画素回路200が補助容量26を有する場合を例に挙げたが、補助容量26は必須の構成要素ではなく、画素回路200が補助容量26を持たない場合にも適用可能である。補助容量26を持たない場合であっても、本発明を適用することによって保持容量24の容量値 C_s を大きくでき、それに伴って移動度補正の最適補正時間 t を十分に確保できる。

【0129】

また、上記実施形態では、電源供給線32の電位 D_S の低電位 V_{ini} が例えば0Vに設定されている場合において、閾値補正および移動度補正を行う期間では、第一、第二駆動線36、36の電位 d_{s1} 、 d_{s2} を共に高電位とすることにより、有機EL素子 $21i$ 、 $21i+1$ を逆バイアス状態(カットオフ状態)にしてこれら有機EL素子 $21i$ 、 $21i+1$ を容量(EL容量)として用いるようにしたが、これは一例に過ぎない。

【0130】

例えば、電源供給線32の電位 D_S の低電位 V_{ini} を0Vよりも一定電圧だけ低い電位、例えば-4V程度の電位に設定しておき、閾値補正および移動度補正を行う期間において、図13のタイミング波形図に示すように、第一、第二駆動線36、36の電位 d_{s1} 、 d_{s2} を共に低電位(例えば、0V)にすることにより、有機EL素子 $21i$ 、 $21i+1$ に逆バイアスをかけてカットオフ状態にしてこれら有機EL素子 $21i$ 、 $21i+1$ を容量として用いることができる。

【0131】

また、上記実施形態では、有機EL素子21を駆動する駆動トランジスタ22と、映像信号の信号電圧 V_{sig} を書き込む書き込みトランジスタ23と、書き込みトランジスタ23によって書き込まれた映像信号の信号電圧 V_{sig} を保持する保持容量24と含む画素構成の画素20を有し、駆動トランジスタ22のドレイン電極に与える電源供給線電位 D_S を高電位 V_{ccp} と低電位 V_{ini} で切り替えるとともに、信号線33から基準電圧 V_{ofs} を選択的に書き込む画素構成の有機EL表示装置10に適用した場合を例に挙げて説明したが、本発明は画素トランジスタとして2つのトランジスタを有する画素構成への適用例に限られるものではない。

【0132】

他の画素構成の一例として、図14に示すように、有機EL素子21の発光/非発光を制御するスイッチングトランジスタ51や、有機EL素子21の電流駆動に先立って、適宜導通状態になることにより、駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s を基準電圧 V_{ofs} および低電位 V_{ini} に初期化し、しかる後駆動トランジスタ2

10

20

30

40

50

2の閾値電圧 V_{th} を検知し、この検知した閾値電圧 V_{th} を保持容量24に保持するための動作をなすスイッチングトランジスタ52、53をさらに有する画素構成の有機EL表示装置に対しても、同様に適用することができる。

【0133】

さらに、上記実施形態では、画素回路20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0134】

[適用例]

以上説明した本発明による表示装置は、一例として、図15～図19に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【0135】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、移動度補正の最適補正時間として十分な時間を確保し、移動度補正動作を確実に行うことができるために、各種の電子機器において、高ユニフォーミティ画質にて画像表示を行うことができる利点がある。

【0136】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部30に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

【0137】

以下に、本発明が適用される電子機器の具体例について説明する。

【0138】

図15は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明による表示装置を用いることにより作成される。

【0139】

図16は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本発明による表示装置を用いることにより作製される。

【0140】

図17は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するとき操作されるキーボード122、画像を表示する表示部123等を含み、その表示部123として本発明による表示装置を用いることにより作製される。

【0141】

図18は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時のスタート／ストップスイッチ133、表示部134等を含み、その表示部134と

10

20

30

40

50

して本発明による表示装置を用いることにより作製される。

【0142】

図19は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。本適用例に係る携帯電話機は、上側筐体141、下側筐体142、連結部(ここではヒンジ部)143、ディスプレイ144、サブディスプレイ145、ピクチャーライト146、カメラ147等を含み、そのディスプレイ144やサブディスプレイ145として本発明による表示装置を用いることにより作製される。

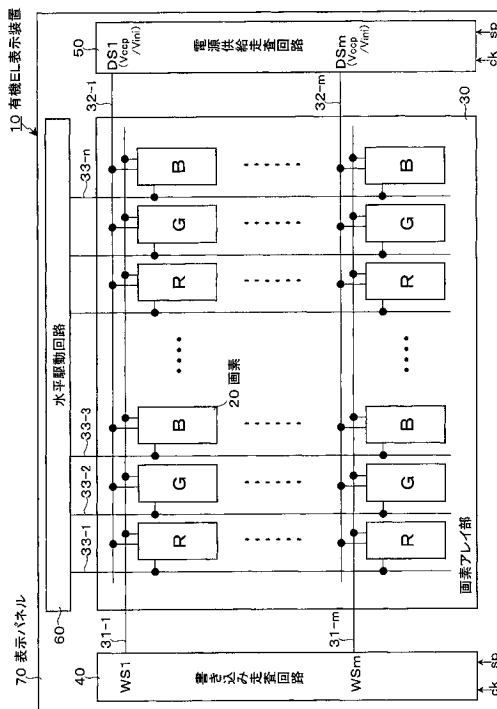
【符号の説明】

【0143】

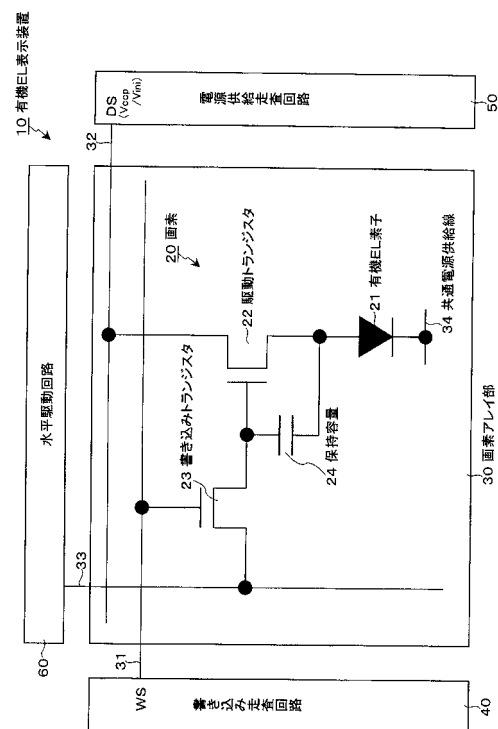
10…有機EL表示装置、20…画素(サブピクセル)、21, 21_i, 21_{i+1}…有機EL素子、22…駆動トランジスタ、23…書き込みトランジスタ、24…保持容量、25…EL容量、26…補助容量、30…画素アレイ部、31(31-1~31-m)…走査線、32(32-1~32-m)…電源供給線、33(33-1~33-n)…信号線、34…共通電源供給線、35…第一駆動線、36…第二駆動線、40…書き込み走査回路、50…電源供給走査回路、60…水平駆動回路、70…表示パネル、80…第一駆動走査回路、90…第二駆動走査回路

10

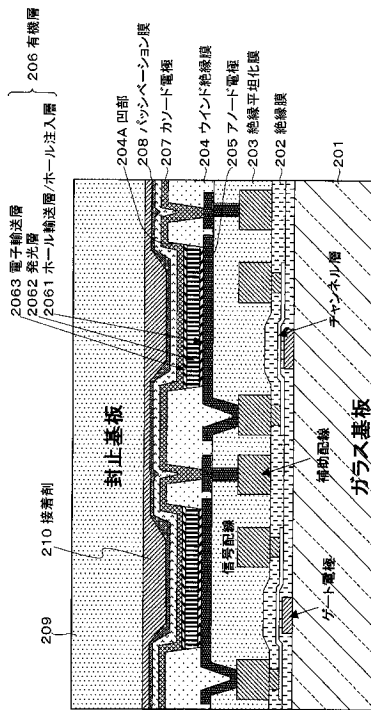
【図1】



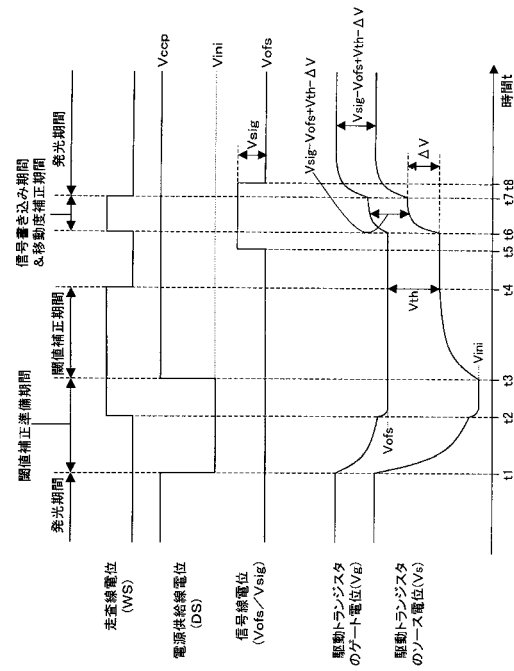
【図2】



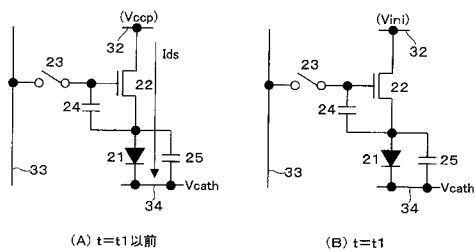
【図 3】



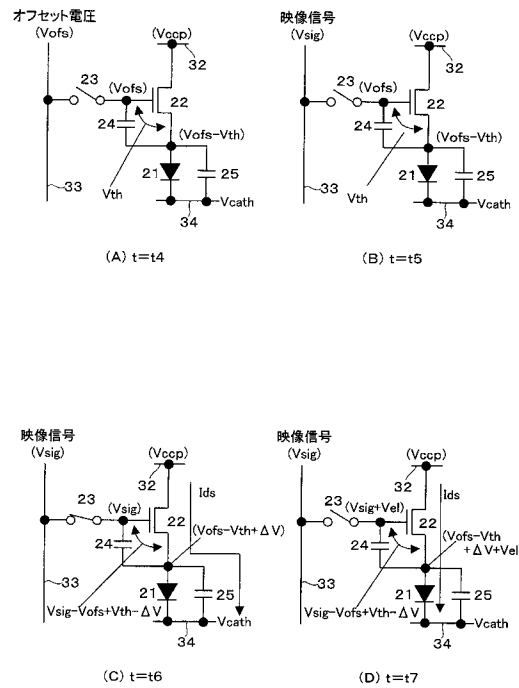
【図 4】



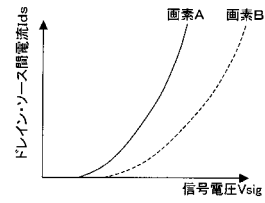
【図 5】



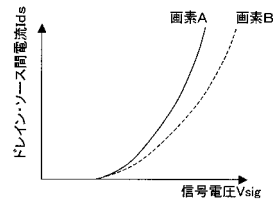
【図 6】



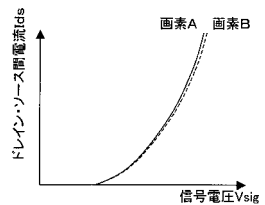
【 図 9 】



(A)閾値補正:無、移動度補正:無

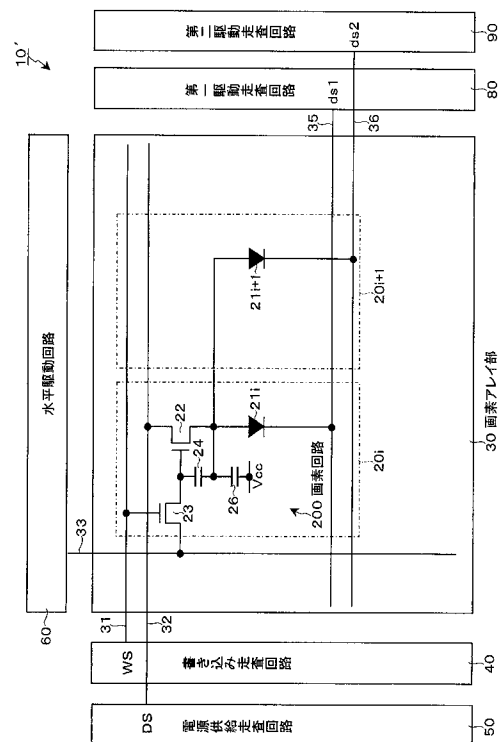


(B)閾値補正:有、移動度補正:無

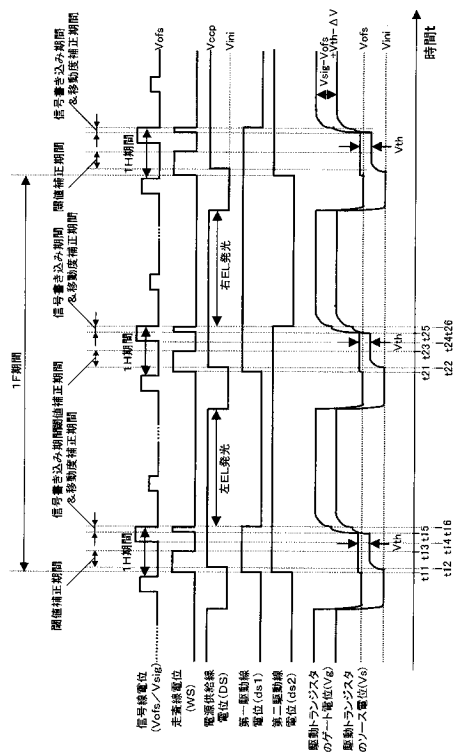


(C) 閾値補正:有、移動度補正:有

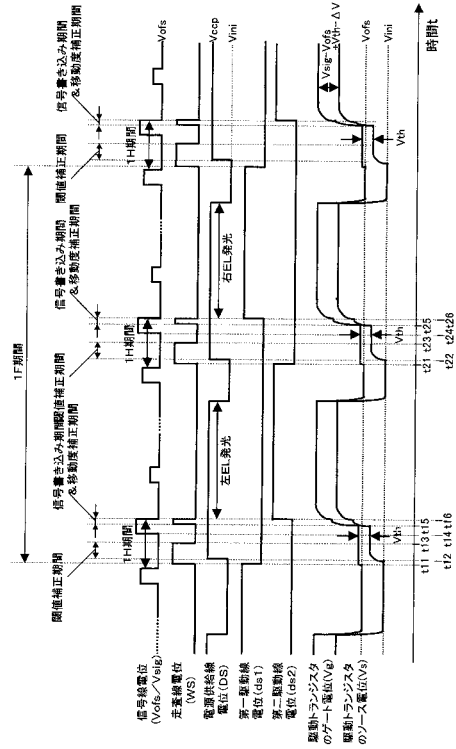
【 図 1 1 】



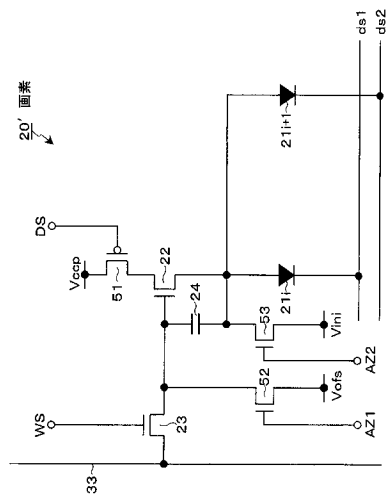
【 図 1 2 】



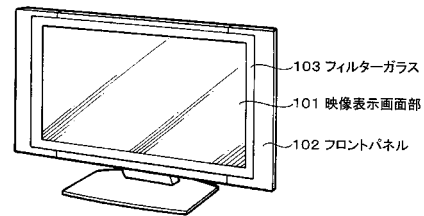
【 図 1 3 】



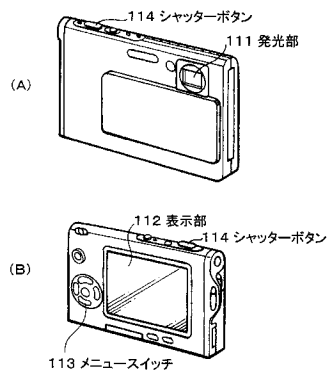
【図 14】



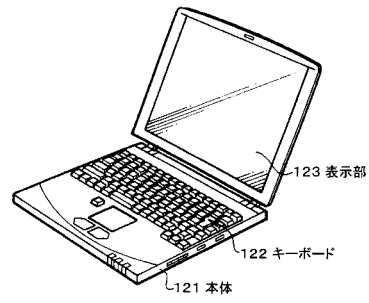
【図 15】



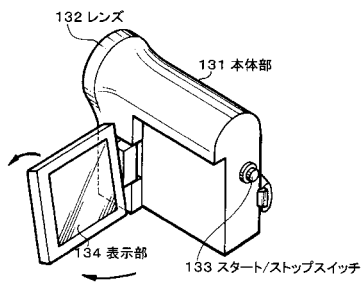
【図 16】



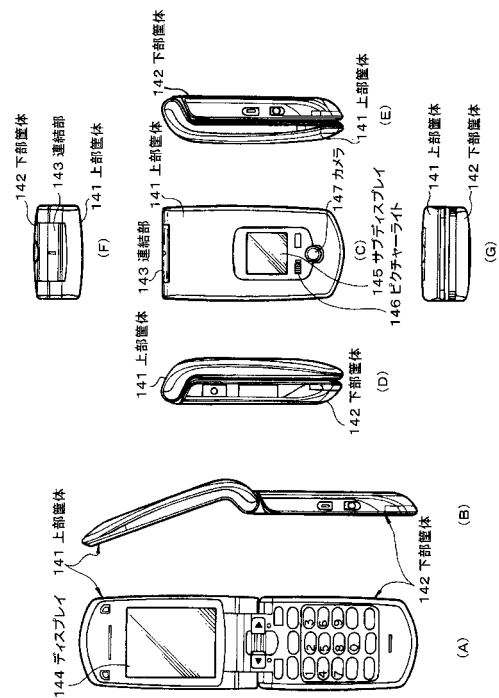
【図 17】



【図 18】



【図 19】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 1 2 G
 G 0 9 G 3/20 6 2 2 C
 G 0 9 G 3/20 6 2 2 D
 H 0 5 B 33/14 A

F ターム(参考) 3K107 AA01 BB01 CC02 CC21 CC33 CC35 CC42 EE03 HH02 HH04
 5C080 AA06 BB05 CC03 DD05 DD22 DD29 EE29 FF11 HH09 JJ02
 JJ03 JJ04 JJ05 JJ06 KK01 KK07 KK43 KK47
 5C380 AA01 AB06 AB18 AB22 AB23 AB24 AB34 AB46 AC07 AC08
 AC09 AC11 AC12 BA34 BA38 BA39 BB02 BD02 BD05 CA08
 CA12 CA54 CB01 CB20 CB26 CB31 CC02 CC03 CC04 CC06
 CC07 CC27 CC30 CC33 CC39 CC41 CC58 CC62 CC71 CD012
 CD015 CD022 CE09 CF07 DA02 DA06 DA35 DA47 HA05

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2010061172A	公开(公告)日	2010-03-18
申请号	JP2009284942	申请日	2009-12-16
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A G09G3/20.622.G G09G3/20.612.G G09G3/20.622.C G09G3/20.622.D H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC21 3K107/CC33 3K107/CC35 3K107/CC42 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD22 5C080/DD29 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB23 5C380/AB24 5C380/AB34 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA34 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC58 5C380/CC62 5C380/CC71 5C380/CD012 5C380/CD015 5C380/CD022 5C380/CE09 5C380/CF07 5C380/DA02 5C380/DA06 5C380/DA35 5C380/DA47 5C380/HA05 5C380/CD02		
代理人(译)	森浩一 吉井正明 山本隆久		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了确保每个校正时间周期，特别是用于校正移动程度的校正时间段，确保足够的时间段，即使在改进显示装置的定义时细化像素尺寸。解决方案：例如，像素阵列单元30的相同像素行上的两个像素 $20i$ ， $20i + 1$ 用作单元。通常为用作单元的两个像素 $20i$ ， $20i + 1$ 提供除有机EL元件 $21i$ ， $21i + 1$ 之外的一个像素的像素电路200。两个有机EL元件 $21i$ ， $21i + 1$ 被选择性地正向偏置，使得有机EL元件 $21i$ ， $21i + 1$ 以分时方式被选择性地驱动。在校正移动程度的过程中，有机EL元件 $21i$ ， $21i + 1$ 各自反向偏置。Z

