

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-294635

(P2009-294635A)

(43) 公開日 平成21年12月17日(2009.12.17)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
HO1L 51/50 (2006.01)	G09G 3/20 642A	
	G09G 3/20 611H	
	G09G 3/20 612A	

審査請求 有 請求項の数 13 O L (全 45 頁) 最終頁に続く

(21) 出願番号	特願2008-275095 (P2008-275095)	(71) 出願人	000002185 ソニー株式会社
(22) 出願日	平成20年10月27日 (2008.10.27)		東京都港区港南1丁目7番1号
(31) 優先権主張番号	特願2008-121998 (P2008-121998)	(74) 代理人	100094363 弁理士 山本 孝久
(32) 優先日	平成20年5月8日 (2008.5.8)	(74) 代理人	100118290 弁理士 吉井 正明
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100120640 弁理士 森 幸一
		(72) 発明者	富田 昌嗣 東京都港区港南1丁目7番1号 ソニー 一エムシーエス株式会社内
		(72) 発明者	浅野 慎 東京都港区港南1丁目7番1号 ソニー株 式会社内

最終頁に続く

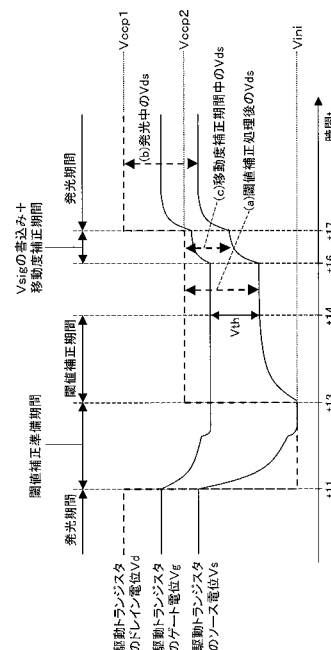
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】 駆動トランジスタのキック現象に起因する有機EL素子の駆動電流のばらつきを抑え、表示画像の画質を改善する。

【解決手段】 画素の駆動トランジスタに電流を供給する電源供給線の電位（駆動トランジスタのドレイン電位 V_d ）として、3値の電位 V_{ccp1} 、 V_{ccp2} 、 V_{ini} を設定可能とする。そして、駆動トランジスタのドレイン電位 V_d を閾値補正期間と発光期間とで異ならせる、具体的には、閾値補正期間で中間電位 V_{ccp2} に設定し、発光期間で高電位 V_{ccp1} に設定する。好ましくは、中間電位 V_{ccp2} を高電位 V_{ccp1} に対して、閾値補正処理後の駆動トランジスタのドレイン-ソース間電圧 V_{ds} と発光中の駆動トランジスタのドレイン-ソース間電圧 V_{ds} とが等しくなるような電位に設定する。

【選択図】 図13



【特許請求の範囲】**【請求項 1】**

電気光学素子と、
映像信号を書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタとを有し、

前記電気光学素子の発光駆動に先立って、前記駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電位を変化させる閾値補正処理の機能を持つ画素が行列状に配置された画素アレイ部と、

前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記電気光学素子の発光期間とで異なる電位を設定する電源供給部と

を備える表示装置。

【請求項 2】

前記電源供給部は、前記閾値補正処理後の前記駆動トランジスタのドレイン - ソース間電圧と、前記電気光学素子の発光中の前記駆動トランジスタのドレイン - ソース間電圧とが等しくなるように、前記発光期間の電源電位に対して前記閾値補正期間の電源電位を設定する

請求項 1 記載の表示装置。

【請求項 3】

前記画素は、前記書込みトランジスタによる前記映像信号の書込み処理と並行して、前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理の機能を持つ

請求項 1 記載の表示装置。

【請求項 4】

前記電源供給部は、前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記移動度補正処理を行う移動度補正期間とで同電位を設定する

請求項 3 記載の表示装置。

【請求項 5】

前記電源供給部は、前記移動度補正処理の期間において前記駆動トランジスタをキック現象が発生する領域で使用しないような電位に前記発光期間の電源電位および前記閾値補正期間の電源電位を設定する

請求項 4 記載の表示装置。

【請求項 6】

前記電源供給部は、前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記移動度補正処理を行う移動度補正期間とで異なる電位を設定する

請求項 3 記載の表示装置。

【請求項 7】

前記電源供給部は、前記閾値補正処理後の前記駆動トランジスタのドレイン - ソース間電圧と、前記移動度補正処理中の前記駆動トランジスタのドレイン - ソース間電圧と、前記電気光学素子の発光中の前記駆動トランジスタのドレイン - ソース間電圧とが等しくなるように、前記閾値補正期間および前記発光期間の各電源電位に対して前記移動度補正期間の電源電位を設定する

請求項 6 記載の表示装置。

【請求項 8】

前記画素は、前記書込みトランジスタによる前記映像信号の書込み処理を行う前に、前

10

20

30

40

50

記初期化電圧と前記映像信号の最大電圧との間の中間階調電圧に基づいて前記移動度補正処理を少なくとも1回行う

請求項3記載の表示装置。

【請求項9】

前記電源供給部は、前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と、前記少なくとも1回の移動度補正処理を行う移動度補正期間と、前記映像信号の書き込み処理と並行して行う移動度補正処理移動度補正期間で異なる電位を設定する

請求項8記載の表示装置。

【請求項10】

前記電源供給部は、前記閾値補正処理後の前記駆動トランジスタのドレイン-ソース間電圧と、前記移動度補正処理中の前記駆動トランジスタのドレイン-ソース間電圧と、前記電気光学素子の発光中の前記駆動トランジスタのドレイン-ソース間電圧とが等しくなるように、前記発光期間の電源電位に対して前記閾値補正期間の電源電位、前記少なくとも1回の移動度補正処理を行う移動度補正期間の電源電位および前記映像信号の書き込み処理と並行して行う移動度補正処理移動度補正期間の電源電位を設定する

請求項9記載の表示装置。

【請求項11】

前記電源供給部は、前記電源供給線の電源電位を切り替えることによって前記電気光学素子の発光/非発光の制御を行なう

請求項1記載の表示装置。

【請求項12】

電気光学素子と、

映像信号を書き込む書き込みトランジスタと、

前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、

前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタとを有し、

前記電気光学素子の発光駆動に先立って、前記駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電位を変化させる閾値補正処理の機能を持つ画素が行列状に配置された表示装置の駆動に当たって、

前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記電気光学素子の発光期間とで異なる電位を設定する

表示装置の駆動方法。

【請求項13】

電気光学素子と、

映像信号を書き込む書き込みトランジスタと、

前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、

前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタとを有し、

前記電気光学素子の発光駆動に先立って、前記駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電位を変化させる閾値補正処理の機能を持つ画素が行列状に配置された画素アレイ部と、

前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記電気光学素子の発光期間とで異なる電位を設定する電源供給部と

を備える表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に、画素が行列状（マトリクス状）に２次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【 背景技術 】

【 0 0 0 2 】

近年、画像表示を行う表示装置の分野では、画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電

10

【 0 0 0 3 】

画素の電気光学素子として有機 E L 素子を用いた有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子は、10 V 以下の印加電圧で駆動できるために低消費電力である。有機 E L 素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機 E L 素子の応答速度が数 μ s e c 程度と非常に高速であるために動画表示時の残像が発生しない。

20

【 0 0 0 4 】

有機 E L 表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【 0 0 0 5 】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、T F T (Thin Film Transistor; 薄膜トランジスタ) が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が 1 フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

30

【 0 0 0 6 】

ところで、一般的に、有機 E L 素子の I - V 特性（電流 - 電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機 E L 素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として特に N チャネル型の T F T を用いた画素回路では、有機 E L 素子の I - V 特性が経時劣化すると、駆動トランジスタのゲート - ソース間電圧 V_{gs} が変化する。その結果、有機 E L 素子の発光輝度が変化する。これは、駆動トランジスタのソース電極側に有機 E L 素子が接続されることに起因

40

【 0 0 0 7 】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、駆動トランジスタと有機 E L 素子の動作点で決まる。そして、有機 E L 素子の I - V 特性が劣化すると、駆動トランジスタと有機 E L 素子の動作点が変わってしまうために、駆動トランジスタのゲート電極に同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース - ゲート間電圧 V_{gs} が変化するために、駆動トランジスタに流れる電流値が変化する。その結果、有機 E L 素子に流れる電流値も変化するために、有機 E L 素子の発光輝度が変化することになる。

【 0 0 0 8 】

50

また、特にポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタのトランジスタ特性が経時的に変化したり、製造プロセスのばらつきによってトランジスタ特性が画素ごとに異なったりする。すなわち、画素個々に駆動トランジスタのトランジスタ特性にばらつきがある。トランジスタ特性としては、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャンネルを構成する半導体薄膜の移動度 μ （以下、単に「駆動トランジスタの移動度 μ 」と記述する）等が挙げられる。

【0009】

駆動トランジスタのトランジスタ特性が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲート電極に画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じる。その結果、画面のユニフォームティ（一様性）が損なわれる。

10

【0010】

そこで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化等の影響を受けることなく、有機EL素子の発光輝度を一定に維持するために、各種の補正（補償）機能を画素回路に持たせている（例えば、特許文献1参照）。

【0011】

補正機能としては、有機EL素子の特性変動に対する補償機能、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正機能、駆動トランジスタの移動度 μ の変動に対する補正機能などが挙げられる。以下、駆動トランジスタの閾値電圧 V_{th} の変動に対する補正を「閾値補正」と呼び、駆動トランジスタの移動度 μ の変動に対する補正を「移動度補正」と呼ぶこととする。

20

【0012】

このように、画素回路の各々に、各種の補正機能を持たせることで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化の影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。その結果、有機EL表示装置の表示品質を向上できる。

【0013】

【特許文献1】特開2006-133542号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0014】

一般的に、トランジスタは、図44に示すように、ドレイン電圧（ドレイン-ソース間電圧）がある電圧に達するまでドレイン電流（ドレイン-ソース間電流）が急激に上昇し、ある電圧を超えるとドレイン電流が飽和する特性を持っている。ただし、ドレイン電流は飽和後もドレイン電圧が高くなるにつれて一定の傾きを持って直線的に上昇する。図44に示すドレイン電圧-ドレイン電流の特性は理想的な特性である。

【0015】

実際には、図45に示すように、飽和領域において直線性が崩れる現象、具体的にはドレイン電流が急激に上昇する、いわゆるキंक現象が起こる。キंक現象は、チャンネルキャリアの衝突電離によって発生したキャリアの一部が浮遊基板に流れ込み、基板電位の変化とそれに伴う閾値電圧の低下により電流が増大する現象である。このキंक現象は、ドレイン電圧-ドレイン電流特性の線形性の低下をもたらし、出力波形にひずみが生じる原因となる。キंक現象には、製造ばらつきによって発生状態にばらつきが生じる。

40

【0016】

先述した駆動トランジスタは、飽和領域で動作するように設計されている。ここで、駆動トランジスタのドレイン-ソース間電圧 V_{ds} に注目とする、閾値補正処理後のドレイン-ソース間電圧 V_{ds} は大きく、有機EL素子の発光中のドレイン-ソース間電圧 V_{ds} は小さくなる。このとき、キंक現象の大きさがばらついてしまうと、ドレイン-ソース間電圧 V_{ds} の変動がキंक現象の領域を跨ぐ場合にそのばらつきの影響を受けてしま

50

う（その詳細については後述する）。その結果、画素間においてドレイン - ソース間電流 I_{ds} 、ひいては有機 EL 素子の駆動電流がばらついてしまうため、画素間で輝度差が発生し、画質の悪化を招く。

【0017】

そこで、本発明は、駆動トランジスタのキック現象に起因する電気光学素子の駆動電流のばらつきを抑え、表示画像の画質を改善できるようにした表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【0018】

上記目的を達成するために、本発明は、

電気光学素子と、

映像信号を書き込む書込みトランジスタと、

前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、

前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタとを有し、

前記電気光学素子の発光駆動に先立って、前記駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電位を変化させる閾値補正処理の機能を持つ画素が行列状に配置された表示装置の駆動に当たって、

前記駆動トランジスタに電流を供給する電源供給線の電源電位として、前記閾値補正処理を行う閾値補正期間と前記電気光学素子の発光期間とで異なる電位を設定する。

【0019】

電源供給線の電源電位が閾値補正処理を行う閾値補正期間と電気光学素子の発光期間とで同じだと、閾値補正処理後と電気光学素子の発光中とで駆動トランジスタのドレイン - ソース間電圧 V_{ds} に違いが生じる。そこで、電源供給線の電源電位を閾値補正期間と発光期間とで異ならせる。これにより、閾値補正処理後のドレイン - ソース間電圧 V_{ds} と電気光学素子の発光中のドレイン - ソース間電圧 V_{ds} との違いを、電源供給線の電源電位が閾値補正期間と発光期間とで同じ場合に比べて小さくできる。その結果、駆動トランジスタにキック現象が発生し、その発生状態に製造ばらつきによってばらつきが生じたとしても、画素間での駆動トランジスタのドレイン - ソース間電流 I_{ds} 、ひいては電気光学素子の駆動電流のばらつきを小さく抑えることができる。

【発明の効果】

【0020】

本発明によれば、駆動トランジスタのキック現象に起因する電気光学素子の駆動電流のばらつきを抑えることができるため表示画像の画質を改善できる。

【発明を実施するための最良の形態】

【0021】

以下、発明を実施するための最良の形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。なお、説明は以下の順序で行う。

1. 本発明が適用される有機 EL 表示装置
2. 第 1 実施形態（移動度補正処理を 1 回実行）
3. 第 2 実施形態（移動度補正処理を 2 回実行）
4. 変形例
5. 適用例（電子機器）

【0022】

< 1. 本発明が適用される有機 EL 表示装置 >

[システム構成]

図 1 は、本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が

10

20

30

40

50

変化する電流駆動型の電気光学素子、例えば有機EL素子を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0023】

図1に示すように、本適用例に係る有機EL表示装置10は、発光素子を含む複数の画素20と、当該画素20が行列状に2次元配置された画素アレイ部30と、当該画素アレイ部30の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部30の各画素20を駆動する。この駆動部として、例えば、書込み走査回路40、電源供給走査回路50および信号出力回路60が設けられている。

【0024】

ここで、有機EL表示装置10がカラー表示対応の場合は、1つの画素は複数の副画素（サブピクセル）から構成され、この副画素が画素20に相当することになる。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光（R）を発光する副画素、緑色光（G）を発光する副画素、青色光（B）を発光する副画素の3つの副画素から構成される。

【0025】

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光（W）を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0026】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向（画素行の画素の配列方向）に沿って走査線31-1～31-mと電源供給線32-1～32-mとが画素行ごとに配線されている。さらに、列方向（画素列の画素の配列方向）に沿って信号線33-1～33-nが画素列ごとに配線されている。

【0027】

走査線31-1～31-mは、書込み走査回路40の対応する行の出力端にそれぞれ接続されている。電源供給線32-1～32-mは、電源供給走査回路50の対応する行の出力端にそれぞれ接続されている。信号線33-1～33-nは、信号出力回路60の対応する列の出力端にそれぞれ接続されている。

【0028】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10は、平面型（フラット型）のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、アモルファスシリコンTFTまたは低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、書込み走査回路40、電源供給走査回路50および信号出力回路60についても、画素アレイ部30を形成する表示パネル（基板）70上に実装することができる。

【0029】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の書込みに際して、走査線31-1～31-mに順次書込み走査信号WS（WS1～WSm）を供給することによって画素アレイ部30の各画素20を行単位で順番に走査（線順次走査）する。

【0030】

電源供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成されている。この電源供給走査回路50は、書込み走査回路40による線順次走査に同期して、第1電源電位Vccpと当該第1電源電位Vccpよりも低い第2電源電位Viniで切り替わる電源電位DS（DS1～DSm）を電源供給線32-1～32-mに供給する。この電源電位DSのVccp/Viniの

10

20

30

40

50

切替えにより、画素 20 の発光 / 非発光の制御が行なわれる。

【0031】

信号出力回路 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある） V_{sig} を選択的に出力する。信号出力回路 60 はさらに、後述する第 1 実施形態に係る表示装置の場合は基準電位 V_{ofs} を選択的に出力し、第 2 実施形態に係る表示装置の場合は基準電位 V_{ofs} と少なくとも 1 種類の間階調電圧 V_{mid} とを選択的に出力する（その詳細については後述する）。

【0032】

信号出力回路 60 から出力される信号電圧 V_{sig} / 基準電位 V_{ofs} （または、信号電圧 V_{sig} / 基準電位 V_{ofs} / 中間階調電圧 V_{mid} ）は、信号線 33 - 1 ~ 33 - n を介して画素アレイ部 30 の各画素 20 に対して行単位で書き込まれる。すなわち、信号出力回路 60 は、信号電圧 V_{sig} を行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

10

【0033】

（画素回路）

図 2 は、画素（画素回路）20 の具体的な回路構成を示す回路図である。

【0034】

図 2 に示すように、画素 20 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 21 と、当該有機 EL 素子 21 を駆動する駆動回路とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線（いわゆる、ベタ配線）された共通電源供給線 34 にカソード電極が接続されている。

20

【0035】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、書込みトランジスタ 23 および保持容量 24 を有する構成となっている。ここでは、駆動トランジスタ 22 および書込みトランジスタ 23 として N チャネル型の TFT を用いている。ただし、駆動トランジスタ 22 および書込みトランジスタ 23 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0036】

なお、駆動トランジスタ 22 および書込みトランジスタ 23 として N チャネル型の TFT を用いると、アモルファスシリコン（a - Si）プロセスを用いることができる。a - Si プロセスを用いることで、TFT を作成する基板の低コスト化、ひいては本有機 EL 表示装置 10 の低コスト化を図ることが可能になる。また、駆動トランジスタ 22 および書込みトランジスタ 23 を同じ導電型の組み合わせにすると、両トランジスタ 22、23 を同じプロセスで作成することができるため低コスト化に寄与できる。

30

【0037】

駆動トランジスタ 22 は、一方の電極（ソース / ドレイン電極）が有機 EL 素子 21 のアノード電極に接続され、他方の電極（ドレイン / ソース電極）が電源供給線 32（32 - 1 ~ 32 - m）に接続されている。

40

【0038】

書込みトランジスタ 23 は、一方の電極（ソース / ドレイン電極）が信号線 33（33 - 1 ~ 33 - n）に接続され、他方の電極（ドレイン / ソース電極）が駆動トランジスタ 22 のゲート電極に接続されている。また、書込みトランジスタ 23 のゲート電極は、走査線 31（31 - 1 ~ 31 - m）に接続されている。

【0039】

駆動トランジスタ 22 および書込みトランジスタ 23 において、一方の電極とは、ソース / ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン / ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がド

50

レイン電極ともなればソース電極ともなる。

【0040】

保持容量24は、一方の電極が駆動トランジスタ22のゲート電極に接続され、他方の電極が駆動トランジスタ22の他方の電極および有機EL素子21のアノード電極に接続されている。

【0041】

なお、有機EL素子21の駆動回路としては、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタと保持容量24の1つの容量素子とからなる回路構成のものに限られるものではない。例えば、一方の電極が有機EL素子21のアノード電極に、他方の電極が固定電位にそれぞれ接続されることで、有機EL素子21の容量不足分を補う補助容量を必要に応じて設けた回路構成を採ることも可能である。

10

【0042】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から走査線31を通してゲート電極に印加されるHighアクティブの書込み走査信号WSに 응답して導通状態となる。これにより、書込みトランジスタ23は、信号線33を通して信号出力回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたは基準電位Vofs（または、Vofs1/Vofs2）をサンプリングして画素20内に書き込む。この書き込まれた信号電圧Vsigまたは基準電位Vofs（または、信号電圧Vsig/基準電位Vofs/中間階調電圧Vmid）は、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。

20

【0043】

駆動トランジスタ22は、電源供給線32（32-1～32-m）の電位DSが第1電源電位Vccpにあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作する。これにより、駆動トランジスタ22は、電源供給線32から電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

【0044】

駆動トランジスタ22はさらに、電源電位DSが第1電源電位Vccpから第2電源電位Viniに切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ22は、有機EL素子21への駆動電流の供給を停止し、有機EL素子21を非発光状態にする。すなわち、駆動トランジスタ22は、有機EL素子21の発光/非発光を制御するトランジスタとしての機能をも併せ持っている。

30

【0045】

この駆動トランジスタ22のスイッチング動作により、有機EL素子21が非発光状態となる期間（非発光期間）を設け、有機EL素子21の発光期間と非発光期間の割合（デューティ）を制御する。このデューティ制御により、1フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

40

【0046】

ここで、信号出力回路60から信号線33を通して選択的に供給される基準電位Vofs（または、信号電圧Vsig/基準電位Vofs/中間階調電圧Vmid）は、輝度情報に応じた映像信号の信号電圧Vsigの基準となる電位（例えば、映像信号の黒レベルに相当する電位）である。

【0047】

電源供給走査回路50から電源供給線32を通して選択的に供給される第1、第2電源電位Vccp、Viniのうち、第1電源電位Vccpは有機EL素子21を発光駆動する駆動電流を駆動トランジスタ22に供給するための電源電位である。また、第2電源電

50

位 V_{ini} は、有機 EL 素子 21 に対して逆バイアスを掛けるための電源電位である。この第 2 電源電位 V_{ini} は、基準電位 V_{ofs} よりも低い電位、例えば、駆動トランジスタ 22 の閾値電圧を V_{th} とするとき $V_{ofs} - V_{th}$ よりも低い電位、好ましくは $V_{ofs} - V_{th}$ よりも十分に低い電位に設定される。

【0048】

(画素構造)

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、ガラス基板 201 上には、駆動トランジスタ 22 等を含む駆動回路が形成されている。そして、画素 20 は、ガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 がその順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ 22 のみを図示し、他の構成素子については省略している。

10

【0049】

有機 EL 素子 21 は、アノード電極 205 と、有機層 (電子輸送層、発光層、ホール輸送層/ホール注入層) 206 と、カソード電極 207 とから構成されている。アノード電極 205 は、ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなる。有機層 206 は、アノード電極 205 上に形成されている。カソード電極 207 は、有機層 206 上に全画素共通に形成された透明導電膜等からなる。

【0050】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

20

【0051】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 の両側に設けられたソース/ドレイン領域 223、224 と、半導体層 222 のゲート電極 221 と対向する部分のチャンネル形成領域 225 とから構成されている。ソース/ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電氣的に接続されている。

30

【0052】

そして、図 3 に示すように、ガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合される。この封止基板 209 によって有機 EL 素子 21 が封止されることにより表示パネル 70 が形成される。

【0053】

< 2. 第 1 実施形態 >

本発明は、以上説明したシステム構成を基本とする有機 EL 表示装置 10 を前提としている。そして、本発明の第 1 実施形態に係る有機 EL 表示装置 10A は、信号出力回路 60 が映像信号の信号電圧 V_{sig} と基準電位 V_{ofs} とを選択的に出力する構成となっている。基準電位 V_{ofs} は、先述したように、映像信号の信号電圧 V_{sig} の基準となる電位である。

40

【0054】

[回路動作]

続いて、第 1 実施形態に係る有機 EL 表示装置 10A の基本的な回路動作について、図 4 のタイミング波形図を基に図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 の等価容量 25 についても図示し

50

ている。

【0055】

図4のタイミング波形図には、走査線31の電位(書込み走査信号)WS、電源供給線32の電位(電源電位)DS、信号線33の電位(Vsig/Vofs)、駆動トランジスタ22のゲート電位Vgおよびソース電位Vsのそれぞれの変化を示している。

【0056】

(前フレームの発光期間)

図4のタイミング波形図において、時刻t11以前は、前のフレーム(フィールド)における有機EL素子21の発光期間となる。この前フレームの発光期間では、電源供給線32の電位DSが第1電源電位(以下、「高電位」と記述する)Vccpにあり、また、書込みトランジスタ23が非導通状態にある。

10

【0057】

このとき、駆動トランジスタ22は飽和領域で動作するように設計されている。これにより、図5(A)に示すように、駆動トランジスタ22のゲート-ソース間電圧Vgsに応じた駆動電流(ドレイン-ソース間電流)Idsが、電源供給線32から駆動トランジスタ22を通して有機EL素子21に供給される。よって、有機EL素子21が駆動電流Idsの電流値に応じた輝度で発光する。

【0058】

(閾値補正準備期間)

時刻t11になると、線順次走査の新しいフレーム(現フレーム)に入る。そして、図5(B)に示すように、電源供給線32の電位DSが高電位Vccpから、信号線33の基準電位Vofsに対してVofs-Vthよりも十分に低い第2電源電位(以下、「低電位」と記述する)Viniに切り替わる。

20

【0059】

ここで、有機EL素子21の閾値電圧をVthel、共通電源供給線34の電位(カソード電位)をVcathとする。このとき、低電位ViniをVini < Vthel + Vcathとすると、駆動トランジスタ22のソース電位Vsが低電位Viniにほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光する。

【0060】

次に、時刻t12で走査線31の電位WSが低電位側から高電位側に遷移することで、図5(C)に示すように、書込みトランジスタ23が導通状態となる。このとき、信号出力回路60から信号線33に対して基準電位Vofsが供給されているために、駆動トランジスタ22のゲート電位Vgが基準電位Vofsになる。また、駆動トランジスタ22のソース電位Vsは、基準電位Vofsよりも十分に低い電位Viniにある。

30

【0061】

このとき、駆動トランジスタ22のゲート-ソース間電圧VgsはVofs-Viniとなる。ここで、Vofs-Viniが駆動トランジスタ22の閾値電圧Vthよりも大きくないと、後述する閾値補正処理を行うことができないために、Vofs-Vini > Vthなる電位関係に設定する必要がある。

【0062】

このように、駆動トランジスタ22のゲート電位Vgを基準電位Vofsに、ソース電位Vsを低電位Viniにそれぞれ固定して(確定させて)初期化する処理が、後述する閾値補正処理を行う前の準備(閾値補正準備)の処理である。したがって、基準電位Vofsおよび低電位Viniが、駆動トランジスタ22のゲート電位Vgおよびソース電位Vsの各初期化電位となる。

40

【0063】

(閾値補正期間)

次に、時刻t13で、図5(D)に示すように、電源供給線32の電位DSが低電位Viniから高電位Vccpに切り替わると、駆動トランジスタ22のゲート電位Vgが保たれた状態で閾値補正処理が開始される。すなわち、ゲート電位Vgから駆動トランジス

50

タ 2 2 の閾値電圧 V_{th} を減じた電位に向けて駆動トランジスタ 2 2 のソース電位 V_s が上昇を開始する。

【 0 0 6 4 】

ここでは、便宜上、駆動トランジスタ 2 2 のゲート電極の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ 2 2 の閾値電圧 V_{th} を減じた電位に向けてソース電位 V_s を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、やがて、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が駆動トランジスタ 2 2 の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量 2 4 に保持される。

【 0 0 6 5 】

なお、閾値補正処理を行う期間（閾値補正期間）において、電流が専ら保持容量 2 4 側に流れ、有機 EL 素子 2 1 側には流れないようにするために、有機 EL 素子 2 1 がカットオフ状態となるように共通電源供給線 3 4 の電位 V_{cath} を設定しておくこととする。

【 0 0 6 6 】

次に、時刻 t_{14} で走査線 3 1 の電位 W_S が低電位側に遷移することで、図 6 (A) に示すように、書込みトランジスタ 2 3 が非導通状態となる。このとき、駆動トランジスタ 2 2 のゲート電極が信号線 3 3 から電氣的に切り離されることによってフローティング状態になる。しかし、ゲート - ソース間電圧 V_{gs} が駆動トランジスタ 2 2 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 2 2 はカットオフ状態にある。したがって、駆動トランジスタ 2 2 にドレイン - ソース間電流 I_{ds} は流れない。

【 0 0 6 7 】

（信号書込み & 移動度補正期間）

次に、時刻 t_{15} で、図 6 (B) に示すように、信号線 3 3 の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_{16} で、走査線 3 1 の電位 W_S が高電位側に遷移することで、図 6 (C) に示すように、書込みトランジスタ 2 3 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 2 0 内に書き込む。

【 0 0 6 8 】

この書込みトランジスタ 2 3 による信号電圧 V_{sig} の書込みにより、駆動トランジスタ 2 2 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 2 2 の駆動の際に、当該駆動トランジスタ 2 2 の閾値電圧 V_{th} が保持容量 2 4 に保持された閾値電圧 V_{th} に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

【 0 0 6 9 】

このとき、有機 EL 素子 2 1 はカットオフ状態（ハイインピーダンス状態）にある。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線 3 2 から駆動トランジスタ 2 2 に流れる電流（ドレイン - ソース間電流 I_{ds} ）は有機 EL 素子 2 1 の等価容量 2 5 に流れ込み、当該等価容量 2 5 の充電が開始される。

【 0 0 7 0 】

有機 EL 素子 2 1 の等価容量 2 5 の充電により、駆動トランジスタ 2 2 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 2 2 の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされており、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} は当該駆動トランジスタ 2 2 の移動度 μ に依存したものとなる。

【 0 0 7 1 】

ここで、映像信号の信号電圧 V_{sig} に対する保持容量 2 4 の保持電圧 V_{gs} の比率、即ち書込みゲイン G が 1（理想値）であると仮定する。すると、駆動トランジスタ 2 2 のソース電位 V_s が $V_{ofs} - V_{th} + V$ の電位まで上昇することで、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ となる。

【 0 0 7 2 】

すなわち、駆動トランジスタ 2 2 のソース電位 V_s の上昇分 V は、保持容量 2 4 に保

10

20

30

40

50

持された電圧 ($V_{sig} - V_{ofs} + V_{th}$) から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 V は負帰還の帰還量となる。

【0073】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} に応じた帰還量 V でゲート - ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきを補正する移動度補正処理である。

【0074】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ が高いほどドレイン - ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 V の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0075】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 V の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。したがって、負帰還の帰還量 V は移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

【0076】

(発光期間)

次に、時刻 t_{17} で走査線 31 の電位 W_s が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0077】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s の変動に連動してゲート電位 V_g も変動する。このように、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作が、保持容量 24 によるブートストラップ動作である。

【0078】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。

【0079】

そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。また、有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0080】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ で一定に保持される。そして、時刻 t_{18} で信号線 33 の電位が映像信号の信号電圧 V_{sig} から基準電位 V_{ofs} に切り替わる。

【0081】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の

10

20

30

40

50

書込み（信号書込み）および移動度補正の各処理動作は、1水平走査期間（1H）において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_6 - t_7$ の期間において並行して実行される。

【0082】

なお、ここでは、閾値補正処理を1回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、閾値補正処理を移動度補正および信号書込み処理と共に1H期間に加えて、当該1H期間に先行する複数の水平走査期間に亘って分割して複数回実行する、いわゆる分割 V_{th} 補正を行う駆動法を採ることも可能である。

【0083】

この分割 V_{th} 補正の駆動法を採用することにより、高精細化に伴う多画素化によって1水平走査期間に割り当てられる時間が短くなったとしても、閾値補正期間として複数の水平走査期間に亘って十分な時間を確保することができるために、閾値補正処理を確実に行うことができる。

【0084】

〔閾値キャンセルの原理〕

ここで、駆動トランジスタ22の閾値キャンセル（即ち、閾値補正）の原理について説明する。駆動トランジスタ22は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機EL素子21には駆動トランジスタ22から、次式（1）で与えられる一定のドレイン・ソース間電流（駆動電流） I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ22のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0085】

図7に、駆動トランジスタ22のドレイン・ソース間電流 I_{ds} 対ゲート・ソース間電圧 V_{gs} の特性を示す。

【0086】

この特性図に示すように、駆動トランジスタ22の閾値電圧 V_{th} の画素ごとのばらつきに対するキャンセル処理を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート・ソース間電圧 V_{gs} に対応するドレイン・ソース間電流 I_{ds} が I_{ds1} になる。

【0087】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート・ソース間電圧 V_{gs} に対応するドレイン・ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ22の閾値電圧 V_{th} が変動すると、ゲート・ソース間電圧 V_{gs} が一定であってもドレイン・ソース間電流 I_{ds} が変動する。

【0088】

一方、上記構成の画素（画素回路）20では、先述したように、発光時の駆動トランジスタ22のゲート・ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ である。したがって、これを式（1）に代入すると、ドレイン・ソース間電流 I_{ds} は、次式（2）で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \quad \dots \dots (2)$$

【0089】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレイン・ソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、駆動トランジスタ22の閾値電圧 V_{th} が画素ごとに変動したとしても、ドレイン・ソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度を一定に保つことができる。

【0090】

10

20

30

40

50

〔移動度補正の原理〕

次に、駆動トランジスタ 22 の移動度補正の原理について説明する。図 8 に、駆動トランジスタ 22 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【0091】

画素 A と画素 B で移動度 μ にばらつきがある状態で、駆動トランジスタ 22 のゲート電極に例えば両画素 A, B に同レベルの信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ を書き込んだ場合を考える。この場合、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレイン - ソース間電流 I_{ds1} と移動度 μ の小さい画素 B に流れるドレイン - ソース間電流 I_{ds2} との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレイン - ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームティが損なわれる。

10

【0092】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 V は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 V_1 は、移動度の小さな画素 B の帰還量 V_2 に比べて大きい。

20

【0093】

そこで、移動度補正処理によって駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} に応じた帰還量 V でゲート - ソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素ごとのばらつきを抑制することができる。

【0094】

具体的には、移動度 μ の大きな画素 A で帰還量 V_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1} から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 V_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2} から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン - ソース間電流 I_{ds1} と画素 B のドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

30

【0095】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があつた場合、移動度 μ の大きい画素 A の帰還量 V_1 は移動度 μ の小さい画素 B の帰還量 V_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 V が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。

【0096】

したがって、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} に応じた帰還量 V で、ゲート - ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ 22 に流れる電流 (ドレイン - ソース間電流 I_{ds}) に応じた帰還量 V で、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に負帰還をかける処理が移動度補正処理となる。

40

【0097】

ここで、図 2 に示した画素 (画素回路) 20 において、閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0098】

図 9 において、(A) は閾値補正および移動度補正を共に行わない場合、(B) は移動度補正を行わず、閾値補正のみを行った場合、(C) は閾値補正および移動度補正を共に

50

行った場合をそれぞれ示している。図9(A)に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素A, Bごとのばらつきに起因してドレイン-ソース間電流 I_{ds} に画素A, B間で大きな差が生じることになる。

【0099】

これに対し、閾値補正のみを行った場合は、図9(B)に示すように、ドレイン-ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン-ソース間電流 I_{ds} の差は残る。そして、閾値補正および移動度補正を共に行うことで、図9(C)に示すように、閾値電圧 V_{th} および移動度 μ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン-ソース間電流 I_{ds} の差をほぼ無くすることができる。したがって、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

10

【0100】

また、図2に示した画素20は、閾値補正および移動度補正の各補正機能に加えて、先述した保持容量24によるブートストラップ動作の機能を備えていることで、次のような作用効果を得ることができる。

【0101】

すなわち、有機EL素子21のI-V特性の経時変化に伴って駆動トランジスタ22のソース電位 V_s が変化したとしても、保持容量24によるブートストラップ動作により、駆動トランジスタ22のゲート-ソース間電位 V_{gs} を一定に維持することができる。したがって、有機EL素子21に流れる電流は変化せず一定となる。その結果、有機EL素子21の発光輝度も一定に保たれるために、有機EL素子21のI-V特性が経時変化したとしても、それに伴う輝度劣化のない画像表示を実現できる。

20

【0102】

[キルク現象に起因する駆動電流のばらつきについて]

ここで、有機EL素子21に駆動電流を流すときに、飽和領域で動作するように設計されている駆動トランジスタ22のドレイン-ソース間電圧 V_{ds} について、図10のタイミング波形図を用いて考える。

【0103】

図10には、図2に示す駆動トランジスタ22のドレイン電位 V_d 、ゲート電位 V_g 、ソース電位 V_s についてその波形を示している。駆動トランジスタ22のドレイン電位 V_d は電源供給線32の電源電位である。

30

【0104】

先述した動作説明から明らかなように、閾値補正処理の終了後、映像信号の信号電圧 V_{sig} が書き込まれると、駆動トランジスタ22のゲート電位 V_g が上昇し、それに伴ってソース電位 V_s も上昇する。その後も、移動度補正処理が行われることでソース電位 V_s が上昇し、発光期間においても負帰還がかかることによってソース電位 V_s がさらに上昇する。したがって、図10のタイミング波形図から明らかなように、閾値補正処理後のドレイン-ソース間電圧 $V_{ds}(a)$ は大きく、有機EL素子21の発光中のドレイン-ソース間電圧 $V_{ds}(b)$ は小さくなる。

【0105】

40

ここで、駆動トランジスタ22の特性が、図11に示す理想的なトランジスタ特性であるとする。この場合、飽和領域においてドレイン電流 I_{ds} がドレイン-ソース間電圧 V_{ds} に対して傾きが一定で変化するため、ドレイン-ソース間電圧 V_{ds} が変動しても画素間のドレイン電流 I_{ds} の変動分 ΔI_{ds} の差が小さい。したがって、ドレイン-ソース間電圧 V_{ds} が変動しても、画素間で有機EL素子21の駆動電流のばらつきが起きにくい。

【0106】

駆動トランジスタ22の飽和領域では、 $V_{ds} > V_{gs} - V_{th}$ の電位関係にある。ここで、駆動トランジスタ22のチャネル変調係数を $\mu C_{ox} W/L$ とすると、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} は、次式(3)で表される。

50

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \cdot (1 + V_{ds}) \dots \dots (3)$$

【0107】

これに対して、駆動トランジスタ22の特性が図12に示すトランジスタ特性、即ちキック現象が発生するトランジスタ特性の場合には次のようになる。

【0108】

キック現象の発生状態は、製造ばらつき等によってトランジスタごとにばらつく。ここに、キック現象の発生状態とは、ドレイン電流 I_{ds} が急激に変化する時の変化量やキック現象の立ち上がりのタイミング等をいう。このように、キック現象の変化量やキック現象の立ち上がりのタイミング等、キック現象の発生状態がトランジスタごとにばらついてしまうと、ドレイン-ソース間電圧 V_{ds} の変動がキック現象の領域を跨ぐ場合にそのばらつきの影響を受けてしまう。

10

【0109】

例えば、キック現象の大きさ(変化量)がトランジスタごとにばらつくと、図12から明らかなように、画素間のドレイン電流 I_{ds} の変動分 I_{ds} の差分が、 $V_{ds} - I_{ds}$ 特性が傾き一定の場合に比べて大きくなる。これにより、前にも述べたように、閾値補正処理後(a)と発光中(b)とでドレイン-ソース間電圧 V_{ds} が異なっていると、画素間での駆動トランジスタ22のドレイン-ソース間電流 I_{ds} 、ひいては有機EL素子21の駆動電流がばらついてしまうため、画素間で輝度差が発生し、画質の悪化を招くことになる。

20

【0110】

このキック現象に起因する有機EL素子21の駆動電流のばらつきを抑えて画質の改善を図ることを目的として為されたのが、第1実施形態に係る有機EL表示装置10Aである。先述した基本的な回路動作では、電源供給走査回路50は、電源供給線32の電位 D_S を、第1電源電位(高電位) V_{ccp} と第2電源電位(低電位) V_{ini} との2値に設定するようにしている。

【0111】

これに対して、第1実施形態に係る有機EL表示装置10Aにおいては、電源供給部としての電源供給走査回路50によって電源供給線32の電源電位 D_S を少なくとも3値に設定可能とし、3値の電源電位のうちの1つを適宜設定するようにしたことを特徴としている。以下に、第1実施形態の具体的な実施例について説明する。

30

【0112】

[実施例1]

図1および図2に示すシステム構成の有機EL表示装置10において、実施例1に係る電源供給走査回路50は、電源供給線32の電位 D_S として3値の電位を設定可能な構成となっている。具体的には、実施例1に係る電源供給走査回路50は、高電位 V_{ccp} (以下、 V_{ccp1} と記述する)と、低電位 V_{ini} と、それらの間の中間電位 V_{ccp2} との3値の電位を電源電位 D_S として適宜設定できるようになっている。

【0113】

実施例1に係る電源電位 D_S の設定についてのタイミング関係を図13に示す。電源供給走査回路50は、閾値補正準備期間($t_{11} - t_{13}$)では低電位 V_{ini} を設定し、少なくとも閾値補正期間($t_{13} - t_{14}$)では中間電位 V_{ccp2} を設定し、発光期間(t_{17} 以降)では高電位 V_{ccp1} を設定する。

40

【0114】

すなわち、先述した基本的な回路動作の場合、電源供給線32の電位 D_S を閾値補正期間と発光期間とで同じ高電位 V_{ccp1} (V_{ccp})に設定するようにしていた。これに対して、本実施例1では、電源供給線32の電位 D_S を閾値補正期間と発光期間とで異なる、具体的には、閾値補正期間で中間電位 V_{ccp2} ($< V_{ccp1}$)に設定し、発光期間で高電位 V_{ccp1} に設定するようにしている。

【0115】

50

先述したように、電源供給線 3 2 の電位 $D S$ が閾値補正期間と発光期間とで同じだと、閾値補正処理後と有機 $E L$ 素子 2 1 の発光中とで駆動トランジスタ 2 2 のドレイン - ソース間電圧 $V d s$ に違いが生じる。

【 0 1 1 6 】

そこで、本実施例 1 においては、電源供給線 3 2 の電位 $D S$ を閾値補正期間と発光期間とで異ならせる構成を採っている。これにより、閾値補正処理後のドレイン - ソース間電圧 $V d s (a)$ と有機 $E L$ 素子 2 1 の発光中のドレイン - ソース間電圧 $V d s (b)$ との違いを、電源供給線 3 2 の電位 $D S$ が閾値補正期間と発光期間とで同じ場合に比べて小さくできる。その結果、駆動トランジスタ 2 2 にキंक現象が発生し、その発生状態に製造ばらつきによってばらつきが生じたとしても、画素間での駆動トランジスタ 2 2 のドレイン - ソース間電流 $I d s$ のばらつきを小さく抑えることができる。

10

【 0 1 1 7 】

ここで、閾値補正期間で設定する中間電位 $V c c p 2$ については、発光期間で設定する高電位 $V c c p 1$ に対して次のように設定するのが好ましい。すなわち、閾値補正処理後の駆動トランジスタ 2 2 のドレイン - ソース間電圧 $V d s (a)$ と有機 $E L$ 素子 2 1 の発光中の駆動トランジスタ 2 2 のドレイン - ソース間電圧 $V d s (b)$ とが等しくなるような電位に中間電位 $V c c p 2$ を設定するのが好ましい。

【 0 1 1 8 】

図 1 4 には、駆動トランジスタ 2 2 の特性が、理想的なトランジスタ特性の場合の $V d s - I d s$ 特性を示している。図 1 5 には、駆動トランジスタ 2 2 の特性が、キंक現象が発生するトランジスタ特性の場合の $V d s - I d s$ 特性を示している。

20

【 0 1 1 9 】

このような電位関係にて高電位 $V c c p 1$ に対して中間電位 $V c c p 2$ を設定することで、キंक現象に起因する画素間での駆動トランジスタ 2 2 のドレイン - ソース間電流 $I d s$ のばらつきをより小さく抑えることができる（理想的にはばらつきを無くすることができる）。その結果、表示画像の画質を改善できる。

【 0 1 2 0 】

（電源供給回路）

ここで、電源供給線 3 2 の電源電位 $D S$ として、3 値の電位 $V c c p 1$, $V c c p 2$, $V i n i$ を設定可能な電源供給走査回路 5 0 A の具体的な構成について説明する。

30

【 0 1 2 1 】

図 1 6 は、3 値の電位 $V c c p 1$, $V c c p 2$, $V i n i$ を設定可能な電源供給走査回路 5 0 A の構成の一例を示すブロック図である。

【 0 1 2 2 】

電源供給走査回路 5 0 A は、シフトレジスタ 5 1 と波形整形論理回路 5 2 とから構成されている。シフトレジスタ 5 1 は、書込み走査回路 4 0（図 1 参照）による垂直走査に同期して、2 つのタイミング信号 $T 1$, $T 2$ を画素行ごとに出力する。波形整形論理回路 5 2 は、2 つのタイミング信号 $T 1$, $T 2$ に基づいて 3 値の電位 $V c c p 1$, $V c c p 2$, $V i n i$ を適宜出力する。

【 0 1 2 3 】

図 1 7 は、波形整形論理回路 5 2 の構成の一例を示す回路図である。本例に係る波形整形論理回路 5 2 は、2 つの $N A N D$ 回路 5 2 1 , 5 2 2 と、2 つのインバータ 5 2 3 , 5 2 4 と、2 つの $P c h M O S$ トランジスタ 5 2 5 , 5 2 6 と、1 つの $N c h M O S$ トランジスタ 5 2 7 とから構成されている。

40

【 0 1 2 4 】

$N A N D$ 回路 5 2 1 は、入力端子 $i n 1$ を介して入力されるタイミング信号 $T 1$ を一方の入力とし、入力端子 $i n 2$ を介して入力され、インバータ 5 2 4 で論理反転されるタイミング信号 $T 2$ を他方の入力とする。 $N A N A D$ 回路 5 2 2 は、入力端子 $i n 1$ を介して入力され、インバータ 5 2 3 で論理反転されるタイミング信号 $T 1$ を一方の入力とし、入力端子 $i n 2$ を介して入力され、インバータ 5 2 4 で論理反転されるタイミング信号 $T 2$

50

を他方の入力とする。

【0125】

PchMOSトランジスタ525は、NAND回路521の出力をゲート入力とし、当該出力がLowレベルのときに導通状態となって電源電位VDD1を高電位Vccp1として出力端子outを通して出力する。PchMOSトランジスタ526は、NAND回路522の出力をゲート入力とし、当該出力がLowレベルのときに導通状態となって電源電位VDD2を中間電位Vccp2として出力端子outを通して出力する。NchMOSトランジスタ527は、タイミング信号T2をゲート入力とし、当該タイミング信号T2がHighレベルのときに導通状態となって電源電位VSSを低電位Viniとして出力端子outを通して出力する。

10

【0126】

図18に、タイミング信号T1, T2のタイミング関係を示す。このタイミング波形図に示すように、閾値補正準備期間でタイミング信号T1がLowレベルに、タイミング信号T2がHighレベルになることで、電源供給走査回路50Aから低電位Viniが出力される。閾値補正期間から発光期間に入る前までの期間でタイミング信号T1, T2が共にLowレベルになることで、電源供給走査回路50Aから中間電位Vccp2が出力される。発光期間でタイミング信号T1がHighレベルに、タイミング信号T2がLowレベルになることで、電源供給走査回路50Aから高電位Vccp1が出力される。

【0127】

(Vccp1, Vccp2の設定)

先述したように、本実施例1においては、中間電位Vccp2を高電位Vccp1に対して、好ましくは、閾値補正処理後の駆動トランジスタ22のドレイン-ソース間電圧Vds(a)と有機EL素子21の発光中の駆動トランジスタのドレイン-ソース間電圧Vds(b)とが等しくなるように設定する。このとき、信号書込み+移動度補正期間での電源供給線32の電位DSを、閾値補正期間と同じ中間電位Vccp2に設定している。

20

【0128】

しかし、移動度補正期間の電位DSを中間電位Vccp2とした場合、移動度補正期間中の駆動トランジスタ22のドレイン-ソース間電圧Vds(c)が、閾値補正処理後および発光中のドレイン-ソース間電圧Vds(a), (b)よりも小さくなる(図13参照)。これにより、図19に示すように、駆動トランジスタ22をキック現象が発生する領域(以下、「キック現象の領域」と記述する)で使用してしまう可能性がある。キック現象の領域で使用すると、それ以外の領域で使用する場合よりも、画素間において駆動トランジスタ22のドレイン-ソース間電流Idsにばらつきが発生し易くなるために、画素間において輝度差が発生する。

30

【0129】

このような理由から、中間電位Vccp2のみならず、高電位Vccp1についても、移動度補正期間において駆動トランジスタ22をキック現象の領域で使用しないように各電位を設定することが望ましい。具体的には、出荷前において、移動度補正期間において駆動トランジスタ22をキック現象の領域で使用している場合は、そのときの電位よりも電位Vccp1, Vccp2の各電位を上げるか、または下げる。

40

【0130】

電位Vccp1, Vccp2の各電位を上げることで図20(A)に示すように、下げることで図20(B)に示すように、駆動トランジスタ22をキック現象の領域で使用しないようにすることができる。その結果、キック現象が存在するトランジスタ特性においても、画素間における駆動トランジスタ22のドレイン-ソース間電流Idsのばらつきを抑制することができるため、表示画像の画質を改善できる。

【0131】

[実施例2]

図1および図2に示すシステム構成の有機EL表示装置10において、実施例2に係る電源供給走査回路50は、電源供給線32の電位DSとして、4値の電位を設定可能な構

50

成となっている。具体的には、電源供給走査回路50は、高電位 V_{ccp1} と、低電位 V_{ini} と、それらの間の中間電位 V_{ccp2} 、 V_{ccp3} との4値の電位を電源電位 D_S として適宜設定できるようになっている。ここで、中間電位 V_{ccp2} 、 V_{ccp3} は、 $V_{ccp2} < V_{ccp3}$ の高低関係にある。

【0132】

実施例1では、移動度補正期間（信号電圧 V_{sig} の書込み期間を含む）での電源供給線32の電位 D_S を中間電位 V_{ccp2} に設定していた。すなわち、移動度補正期間における電源供給線32の電位 D_S を閾値補正期間と移動度補正期間とで同じ電位に設定していた。これに対して、実施例2では、移動度補正期間における電源供給線32の電位 D_S を閾値補正期間と移動度補正期間とで異なる中間電位 V_{ccp2} 、 V_{ccp3} に設定することを特徴としている。

10

【0133】

実施例2に係る電源電位 D_S の設定についてのタイミング関係を図21に示す。電源供給走査回路50は、閾値補正準備期間（ $t_{11} - t_{13}$ ）では低電位 V_{ini} を設定し、少なくとも閾値補正期間（ $t_{13} - t_{14}$ ）では中間電位 V_{ccp2} を設定する。電源供給走査回路50はさらに、信号書込み+移動度補正期間（ $t_{16} - t_{17}$ ）では中間電位 V_{ccp3} を設定し、発光期間（ t_{17} 以降）では高電位 V_{ccp1} を設定する。

【0134】

すなわち、実施例1では、移動度補正期間における電源供給線32の電位 D_S を閾値補正期間と移動度補正期間とで同じ中間電位 V_{ccp2} に設定するようにしていた。これに対して、本実施例2では、電源供給線32の電位 D_S を閾値補正期間と移動度期間とで異なる、具体的には、閾値補正期間で中間電位 V_{ccp2} に設定し、移動度期間で中間電位 V_{ccp3} に設定するようにしている。

20

【0135】

電源供給線32の電位 D_S が閾値補正期間と発光期間とで異なっていたとしても、先述したように、移動度補正期間における電源供給線32の電位 D_S を閾値補正期間と移動度補正期間とで同じ中間電位 V_{ccp2} とした場合、駆動トランジスタ22をキंक現象の領域で使用してしまう可能性がある。その結果、画素間において駆動トランジスタ22のドレイン-ソース間電流 I_{ds} にばらつきが発生し易くなるために、画素間において輝度差が発生する。

30

【0136】

これに対して、電源供給線32の電位 D_S を閾値補正期間と移動度期間とで異なることで、たとえ駆動トランジスタ22をキंक現象の領域で使用していても、画素間での駆動トランジスタ22のドレイン-ソース間電流 I_{ds} のばらつきを小さく抑えることができる。ここで、中間電位 V_{ccp3} については中間電位 V_{ccp2} に対して、閾値補正処理後のドレイン-ソース間電圧 $V_{ds}(a)$ と、移動度補正中の駆動トランジスタ22のドレイン-ソース間電圧 $V_{ds}(c)$ とが等しくなるような電位に設定するのが好ましい。

【0137】

このような電位関係にて中間電位 V_{ccp2} に対して中間電位 V_{ccp3} を設定することで、図22に示すように、閾値補正処理後、移動度補正処理後および発光期間を全て同じドレイン-ソース間電圧 V_{ds} とすることができる。これにより、たとえ駆動トランジスタ22をキंक現象の領域で使用していても、閾値補正および移動度補正の各処理の終わり発光中でドレイン-ソース間電圧 V_{ds} が変動しない。その結果、キंक現象に起因する画素間での駆動トランジスタ22のドレイン-ソース間電流 I_{ds} のばらつきをより小さく抑えることができる（理想的にはばらつきを無くすることができる）ため、表示画像の画質を改善できる。

40

【0138】

（電源供給回路）

ここで、電源供給線32の電源電位 D_S として、4値の電位 V_{ccp1} 、 V_{ccp2} 、

50

V c c p 3 , V i n i を設定可能な電源供給走査回路 5 0 B の具体的な構成について説明する。

【 0 1 3 9 】

図 2 3 は、4 値の電位 V c c p 1 , V c c p 2 , V c c p 3 , V i n i を設定可能な電源供給走査回路 5 0 B の構成の一例を示すブロック図である。

【 0 1 4 0 】

電源供給走査回路 5 0 B は、シフトレジスタ 5 3 と波形整形論理回路 5 4 とから構成されている。シフトレジスタ 5 3 は、書込み走査回路 4 0 (図 1 参照) による垂直走査に同期して、3 つのタイミング信号 T 1 , T 2 , T 3 を画素行ごとに出力する。波形整形論理回路 5 4 は、3 つのタイミング信号 T 1 , T 2 , T 3 に基づいて 4 値の電位 V c c p 1 , V c c p 2 , V c c p 3 , V i n i を適宜出力する。

10

【 0 1 4 1 】

図 2 4 は、波形整形論理回路 5 4 の構成の一例を示す回路図である。本例に係る波形整形論理回路 5 4 は、2 つの AND 回路 5 4 1 , 5 4 2 と、3 つのインバータ 5 4 3 ~ 5 4 5 と、3 つの NAND 回路 5 4 6 ~ 5 4 8 と、3 つの P c h M O S トランジスタ 5 4 9 ~ 5 5 1 と、1 つの N c h M O S トランジスタ 5 5 2 とから構成されている。

【 0 1 4 2 】

AND 回路 5 4 1 は、入力端子 i n 1 を介して入力されるタイミング信号 T 1 を一方の入力とし、入力端子 i n 2 を介して入力され、インバータ 5 4 4 で論理反転されるタイミング信号 T 2 を他方の入力とする。AND 回路 5 4 2 は、入力端子 i n 1 を介して入力され、インバータ 5 4 3 で論理反転されるタイミング信号 T 1 を一方の入力とし、入力端子 i n 2 を介して入力され、インバータ 5 4 4 で論理反転されるタイミング信号 T 2 を他方の入力とする。

20

【 0 1 4 3 】

NAND 回路 5 4 6 は AND 回路 5 4 1 の出力を一方の入力とする。NAND 回路 5 4 7 は AND 回路 5 4 2 の出力を一方の入力とする。NAND 回路 5 4 8 は入力端子 i n 2 を介して入力されるタイミング信号 T 3 を一方の入力とする。NAND 回路 5 4 6 ~ 5 4 8 は、入力端子 i n 3 を介して入力され、インバータ 5 4 5 で論理反転されるタイミング信号 T 3 を各他方の入力とする。

【 0 1 4 4 】

P c h M O S トランジスタ 5 4 9 は、NAND 回路 5 4 6 の出力をゲート入力とし、当該出力が L o w レベルのときに導通状態となって電源電位 V D D 1 を高電位 V c c p 1 として出力端子 o u t を通して出力する。P c h M O S トランジスタ 5 5 0 は、NAND 回路 5 4 7 の出力をゲート入力とし、当該出力が L o w レベルのときに導通状態となって電源電位 V D D 2 を中間電位 V c c p 2 として出力端子 o u t を通して出力する。

30

【 0 1 4 5 】

P c h M O S トランジスタ 5 5 1 は、NAND 回路 5 4 8 の出力をゲート入力とし、当該出力が L o w レベルのときに導通状態となって電源電位 V D D 3 を中間電位 V c c p 3 として出力端子 o u t を通して出力する。N c h M O S トランジスタ 5 5 2 は、タイミング信号 T 3 をゲート入力とし、当該タイミング信号 T 3 が H i g h レベルのときに導通状態となって電源電位 V S S を低電位 V i n i として出力端子 o u t を通して出力する。

40

【 0 1 4 6 】

図 2 5 に、タイミング信号 T 1 , T 2 , T 3 のタイミング関係を示す。このタイミング波形図に示すように、閾値補正準備期間でタイミング信号 T 1 , T 2 が共に L o w レベルに、タイミング信号 T 3 が H i g h レベルになることで、電源供給走査回路 5 0 B から低電位 V i n i が出力される。閾値補正期間から発光期間に入る前までの期間でタイミング信号 T 1 , T 3 が共に L o w レベルに、タイミング信号 T 2 が H i g h レベルになることで、電源供給走査回路 5 0 B から中間電位 V c c p 2 が出力される。

【 0 1 4 7 】

信号書込み + 移動度補正期間でタイミング信号 T 1 , T 2 , T 3 が共に L o w レベルに

50

なることで、電源供給走査回路 50B から中間電位 V_{ccp3} が出力される。また、発光期間でタイミング信号 $T1$ が High レベルに、タイミング信号 $T2$, $T3$ が共に Low レベルになることで、電源供給走査回路 50B から高電位 V_{ccp1} が出力される。

【0148】

< 3 . 第 2 実施形態 >

本発明の第 2 実施形態に係る有機 EL 表示装置 10B は、信号出力回路 60 が映像信号の信号電圧 V_{sig} と、基準電位 V_{ofs} と、少なくとも 1 種類の間階調電圧 V_{mid} とを選択的に出力する構成となっている。

【0149】

ここで、基準電位 V_{ofs} は、第 1 実施形態の場合と同様に、映像信号の信号電圧 V_{sig} の基準となる電位であり、閾値補正処理の際の駆動トランジスタ 22 のゲート電位 V_g の初期化電位として用いられる。中間階調電圧 V_{mid} は、駆動トランジスタ 22 のゲート電位 V_g の初期化電位となる基準電位 V_{ofs} と、信号電圧 V_{sig} の最大電圧、即ち白階調の信号電圧 $V_{sig}(W)$ との間の電圧であり、後述するように、移動度補正処理を複数回行うために用いられる。

10

【0150】

[回路動作]

続いて、第 2 実施形態に係る有機 EL 表示装置 10B の基本的な回路動作について、図 26 のタイミング波形図を基に図 27 および図 28 の動作説明図を用いて説明する。なお、図 27 および図 28 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 の等価容量 25 についても図示している。

20

【0151】

図 26 のタイミング波形図には、走査線 31 の電位 (書込み走査信号) WS 、電源供給線 32 の電位 (電源電位) DS 、信号線 33 の電位 ($V_{sig} / V_{ofs} / V_{mid}$)、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s のそれぞれの変化を示している。

【0152】

先述した第 1 実施形態に係る有機 EL 表示装置 10A の基本的な回路動作では、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明した。これに対して、本実施形態に係る有機 EL 表示装置 10B の基本的な回路動作では、分割 V_{th} 補正を行う駆動法を採るものとする。ただし、閾値補正処理を 1 回だけ実行する駆動法を採っても良いことは勿論である。

30

【0153】

(前フレームの発光期間)

図 26 のタイミング波形図において、時刻 t_{21} 以前は、前のフレームにおける有機 EL 素子 21 の発光期間となる。この前フレームの発光期間では、電源供給線 32 の電位 DS が高電位 V_{ccp} にある。また、書込みトランジスタ 23 が非導通状態にある。

【0154】

このとき、駆動トランジスタ 22 は飽和領域で動作するように設計されている。これにより、図 27 (A) に示すように、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に応じた駆動電流 (ドレイン - ソース間電流) I_{ds} が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

40

【0155】

(閾値補正準備)

時刻 t_{21} になると、線順次走査の新しいフレーム (現フレーム) に入る。そして、図 27 (B) に示すように、電源供給線 32 の電位 DS が高電位 V_{ccp} から低電位 V_{ini} に切り替わる。このとき、低電位 V_{ini} が有機 EL 素子 21 の閾値電圧 V_{thel} とカソード電位 V_{cath} の和よりも小さければ、即ち $V_{ini} < V_{thel} + V_{cath}$

50

であれば有機EL素子21は逆バイアス状態となる。したがって、有機EL素子21は消光する。このとき、有機EL素子21のアノード電位は低電位 V_{ini} なる。

【0156】

次に、信号線33の電位が基準電位 V_{ofs} にある時刻 t_{22} で走査線31の電位 W_S が低電位側から高電位側に遷移することで、図27(C)に示すように、書込みトランジスタ23が導通状態となる。このとき、駆動トランジスタ22のゲート電圧 V_g が基準電位 V_{ofs} になるため、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。

【0157】

ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ22の閾値電圧 V_{th} よりも大きくなると、閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

10

【0158】

このようにして、駆動トランジスタ22のゲート電圧 V_g を基準電位 V_{ofs} に、ソース電圧 V_s を低電位 V_{ini} にそれぞれ初期化させる閾値補正準備の処理が行なわれる。この閾値補正準備の処理は、走査線31の電位 W_S が高電位にある時刻 t_{22} から時刻 t_{23} までの期間(閾値補正準備期間)において行われる。

【0159】

(分割 V_{th} 補正)

次に、時刻 t_{24} で走査線31の電位 W_S が低電位側から高電位側に遷移することで、書込みトランジスタ23が再び導通状態となる。そして、時刻 t_{25} で電源供給線32の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、図27(D)に示すように、電源供給線32 駆動トランジスタ22 有機EL素子21のアノード 保持容量24の経路で電流が流れる。

20

【0160】

ここで、有機EL素子21はダイオードと容量(等価容量)で表わされるために、有機EL素子21のアノード電圧 V_{el} が $V_{el} = V_{cath} + V_{thel}$ である限り、駆動トランジスタ22を流れる電流は保持容量24と等価容量 C_{el} の充電に使われる。ここで、 $V_{el} = V_{cath} + V_{thel}$ ということは、有機EL素子21のリーク電流が駆動トランジスタ22を流れる電流よりもかなり小さいということである。

30

【0161】

この充電動作により、有機EL素子21のアノード電圧 V_{el} 、即ち駆動トランジスタ22のソース電圧 V_s は、図29に示すように、時間の経過とともに上昇してゆく。すなわち、駆動トランジスタ22のゲート電極の初期化電位 V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けてソース電圧 V_s を変化させる閾値補正処理が行われる。

【0162】

時刻 t_{25} から一定時間が経過した時刻 t_{26} で、走査線31の電位 W_S が高電位側から低電位側に遷移することで、書込みトランジスタ23が非導通状態となる。この時刻 t_{25} から時刻 t_{26} までの期間が1回目の閾値補正期間となる。

40

【0163】

この閾値補正期間では、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が閾値電圧 V_{th} よりも大きいために、図28(A)に示すように、電源供給線32 駆動トランジスタ22 有機EL素子21のアノード 保持容量24の経路で電流が流れる。これにより、駆動トランジスタ22のゲート電圧 V_g およびソース電圧 V_s が上昇してゆく。このとき、有機EL素子21には逆バイアスがかかっているために当該有機EL素子21が発光することはない。

【0164】

そして再び信号線33の電位が基準電位 V_{ofs} にある時刻 t_{27} で走査線31の電位 W_S が低電位側から高電位側に遷移することで、書込みトランジスタ23が再び導通状態と

50

なる。これにより、駆動トランジスタ 22 のゲート電圧 V_g が基準電位 V_{ofs} に初期化され、2 回目の閾値補正処理が開始される。この 2 回目の閾値補正処理は、時刻 t_{28} で走査線 31 の電位 W_S が高電位側から低電位側に遷移し、書込みトランジスタ 23 が非導通状態になるまで行われる。

【0165】

以降、時刻 t_{29} から時刻 t_{30} までの期間で 3 回目の閾値補正処理が行われる。本回路動作例では、閾値補正処理を 3 H 期間に亘って 3 分割して行うとしているが、これは一例に過ぎず、分割 V_{th} 補正としては 3 分割に限られるものではない。

【0166】

この分割 V_{th} 補正の処理動作を繰り返すことで、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は、最終的に、駆動トランジスタ 22 の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量 24 に保持される。

10

【0167】

なお、閾値補正処理において、電流が専ら保持容量 24 側に流れ、有機 EL 素子 21 側には流れないようにする必要がある。そのために、有機 EL 素子 21 がカットオフ状態となるように共通電源供給線 34 の電位 V_{cath} を設定しておくこととする。

【0168】

時刻 t_{30} で走査線 31 の電位 W_S が高電位側から低電位側に遷移することで、書込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のゲート電極が信号線 33 から電氣的に切り離されることによってフローティング状態になる。しかし、ゲート - ソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレイン - ソース間電流 I_{ds} は流れない。

20

【0169】

3 回目の閾値補正処理の終了後、信号出力回路 60 から信号線 33 に対して基準電位 V_{ofs} に代えて中間階調電圧 V_{mid} が出力される。すなわち、信号線 33 の電位が基準電位 V_{ofs} から中間階調電圧 V_{mid} に切り替わる。この中間階調電圧 V_{mid} は、映像信号の信号電圧 V_{sig} の書込み前に、1 回目の移動度補正処理を実行させるための電圧である。

【0170】

30

(移動度補正 1)

次に、信号線 33 の電位が中間階調電圧 V_{mid} にある時刻 t_{31} で走査線 31 の電位 W_S が低電位側から高電位側に遷移することで、図 28 (B) に示すように、書込みトランジスタ 23 が再び導通状態となる。これにより、中間階調電圧 V_{mid} が画素内に書き込まれ、2 段階の移動度補正処理の 1 段階目 (1 回目) の移動度補正処理が行われる。

【0171】

この 1 段階目の移動度補正処理の期間は、信号線 33 の電位が中間階調電圧 V_{mid} から映像信号の信号電圧 V_{sig} に切り替わる時刻 t_{32} までの期間となる。中間階調電圧 V_{mid} を用いて 1 回目の移動度補正処理を実行することによる作用効果の詳細については後述する。

40

【0172】

(信号書込み + 移動度補正 2)

次に、書込みトランジスタ 23 が導通状態にある時刻 t_{32} で信号線 33 の電位が中間階調電圧 V_{mid} から映像信号の信号電圧 V_{sig} に切り替わることで、当該信号電圧 V_{sig} が画素内に書き込まれる。これにより、図 28 (C) に示すように、駆動トランジスタ 22 のゲート電位 V_g が中間階調電圧 V_{mid} から映像信号の信号電圧 V_{sig} へと変化する。

【0173】

すなわち、書込みトランジスタ 23 によって映像信号の信号電圧 V_{sig} が書き込まれることで、駆動トランジスタ 22 のゲート電圧 V_g が信号電圧 V_{sig} となる。そして、

50

映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持されている閾値電圧 V_{th} に相当する電圧とキャンセルされる。

【0174】

一方、駆動トランジスタ 22 のソース電位 V_s は、電源供給線 32 から駆動トランジスタ 22 を通して電流が流れるために時間の経過とともに上昇してゆく。このとき、駆動トランジスタ 22 のソース電位 V_s が有機 EL 素子 21 の閾値電圧 V_{thel} とカソード電位 V_{cath} の和を越えなければ、駆動トランジスタ 22 に流れる電流（ドレイン・ソース間電流 I_{ds} ）は、保持容量 24 と有機 EL 素子 21 の等価容量 25 を充電するのに使用される。

10

【0175】

このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきがキャンセルされているために、駆動トランジスタ 22 に流れる電流は当該駆動トランジスタ 22 の移動度 μ を反映したものとなる。具体的に言うと、図 30 に示すように、移動度 μ が大きい駆動トランジスタ 22 の場合は、このときの電流量が大きく、ソース電位 V_s の上昇が早くなる。逆に、移動度 μ が小さい駆動トランジスタ 22 の場合は、電流量が小さく、ソース電位 V_s の上昇が遅くなる。

【0176】

したがって、駆動トランジスタ 22 に流れる電流に応じた帰還量 V でゲート・ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。すなわち、第 1 実施形態の回路動作でも詳しく述べたように、当該負帰還によって移動度 μ の画素ごとのばらつきを補正することができる。この 2 回目の移動度補正処理は、信号電圧 V_{sig} の書込み処理と並行して行われる。

20

【0177】

（発光期間）

次に、時刻 t_{33} で走査線 31 の電位 W_S が低電位側に遷移することで、図 28 (D) に示すように、書込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電気的に切り離されるためにフローティング状態になる。

30

【0178】

駆動トランジスタ 22 のゲート電極がフローティング状態になると同時に、駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることで、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。

【0179】

本実施形態に係る有機 EL 表示装置 10B においても、有機 EL 素子 21 の発光時間が長くなると、当該有機 EL 素子 21 の $I-V$ 特性が変化してしまう。そのため、駆動トランジスタ 22 のソース電位 V_s も変化する。しかしながら、駆動トランジスタ 22 のゲート・ソース間電圧 V_{gs} が一定に保たれているために、有機 EL 素子 21 に流れる電流は変化しない。よって、有機 EL 素子 21 の $I-V$ 特性が劣化しても、有機 EL 素子 21 に一定電流が流れ続けるために、有機 EL 素子 21 の発光輝度が変化することはない。

40

【0180】

[2 回の移動度補正に伴う作用効果]

ところで、最適な移動度補正時間 t は、

$$t = C / (k \mu V_{sig}) \quad \dots \dots (4)$$

なる式で与えられる。ここで、定数 k は $k = (1/2) (W/L) C_{ox}$ である。また、 C は移動度補正を行うときに放電されるノードの容量であり、図 2 の回路例では有機 EL 素子 21 の等価容量、保持容量 24 および駆動トランジスタ 22 のゲート・ソース間の寄

50

生容量等の合成容量となる。

【0181】

上記式(4)から明らかなように、移動度補正時間 t は、映像信号の信号電圧 V_{sig} に対して反比例の関係にある。この点に鑑み、第1実施形態に係る有機EL表示装置10Aでは、図4のタイミング波形図における時刻 t_{17} の走査線電位(書込み走査信号) W_S の立ち下がり波形が、映像信号の信号電圧 V_{sig} の大きさに対して反比例する波形になるように設定している。因みに、第1実施形態の説明では、書込み走査信号 W_S の立ち下がり波形についての詳細な説明については割愛している。

【0182】

信号書込み終了時の書込み走査信号 W_S の立ち下がり波形を、信号電圧 V_{sig} の大きさに反比例するように設定することにより、書込みトランジスタ23のゲート-ソース間電圧が閾値電圧 V_{th} になったところで当該書込みトランジスタ23がカットオフする。したがって、移動度補正時間 t を映像信号の信号電圧 V_{sig} の大きさに反比例するように設定できる。

10

【0183】

具体的には、白レベルに対応した信号電圧 V_{sig} (白)のときは、書込みトランジスタ23はゲート-ソース間電圧が V_{sig} (白) + V_{th} になったところでカットオフする。したがって、白表示時の移動度補正時間 t (白)が一番短く設定される。また、グレーレベルに対応した信号電圧 V_{sig} (グレー)のときは、書込みトランジスタ23はゲート-ソース間電圧が V_{sig} (グレー) + V_{th} になったところでカットオフする。したがって、グレー表示時の移動度補正時間 t (グレー)が移動度補正時間 t (白)よりも長く設定される。

20

【0184】

このように、第1実施形態に係る有機EL表示装置10Aでは、信号書込み終了時の書込み走査信号 W_S の立ち下がり波形を、信号電圧 V_{sig} の大きさに反比例するように設定することで、最適な移動度補正時間 t を設定するようにしている。これにより、最適な移動度補正時間 t を信号電圧 V_{sig} の大きさに対応して設定できるために、全階調に亘って駆動トランジスタ22の移動度 μ の画素ごとのばらつきをより確実に補正することができる。

【0185】

ここで、移動度補正時間 t を決める書込み走査信号 W_S は、図1に示す書込み走査回路40において走査段ごとに生成される。そして、信号書込み終了時の書込み走査信号 W_S の立ち下がり波形を、信号電圧 V_{sig} の大きさに反比例するように設定するには、書込み走査回路40の回路構成が複雑化する。これは、表示装置全体のコストアップの一因となる。

30

【0186】

また、書込み走査信号 W_S の立ち下がり波形に各走査段ごとに波形ばらつきが生じると、特に移動度補正時間 t が短い白レベル側でそのばらつきの影響を受け易くなる。すなわち、書込み走査信号 W_S の立ち下がり波形にばらつきが生じると、特に白表示時に移動度補正時間 t (白)が走査段ごとにばらつくために、移動度補正にばらつきが生じ、各走査段で最適な移動度補正を実行できないことになる。

40

【0187】

このような観点がすると、移動度補正時間 t が一定でありながら、信号電圧 V_{sig} の全レベル範囲(全階調)に対して最適な移動度補正を実現できるのが望ましい。これを実現したのが、本実施形態に係る有機EL表示装置10Bである。すなわち、本実施形態に係る有機EL表示装置10Bは、信号電圧 V_{sig} を書き込む前に中間階調電圧 V_{mid} に基づく移動度補正を少なくとも1回実行することにより、移動度補正時間 t を一定にしつつ、全階調に対して最適な移動度補正を実現可能にしている。

【0188】

以下に、移動度補正時間 t が一定でありながら、全階調に対して最適な移動度補正を実

50

現できる理由について説明する。

【0189】

移動度補正処理、即ち駆動トランジスタ22のドレイン-ソース間電流 I_{ds} に応じた帰還量 V で当該駆動トランジスタ22のゲート-ソース間電圧 V_{gs} に負帰還をかける処理は、ゲート-ソース間電圧 V_{gs} がある一定値になることで完了する。ここで、ある一定値とは、映像信号の信号電圧 V_{sig} の書込みゲイン G が1であると仮定したとき、 $V_{sig} - V_{ofs} + V_{th} - V$ の電圧値である。

【0190】

また、帰還量 V は、次式(5)で与えられる。

$$V = I_{ds} \cdot t / (C_{el} + C_{cs} + C_{gs}) \quad \dots \dots (5)$$

上記式(5)において、 C_{el} は、有機EL素子21の等価容量、 C_{sc} は保持容量24の容量値、 C_{gs} は駆動トランジスタ22のゲート-ソース間の寄生容量である。

【0191】

ここで、中間階調電圧 V_{mid} に基づく移動度補正を行わないときの白表示時の移動度補正時間を t_1 、グレー表示時の移動度補正時間を t_2 とする。

【0192】

まず、白表示時について考える。中間階調電圧 V_{mid} に基づく移動度補正を行わない場合は、図31(A)に示すように、信号電圧 V_{sig} (白)を書き込むことで、駆動トランジスタ22のソース電位 V_s が上昇を開始する。そして、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達することで移動度補正処理が完了する。この場合、信号電圧 V_{sig} (白)の書込み時点から駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達するまでの時間 t_1 が移動度補正時間となる。

【0193】

一方、中間階調電圧 V_{mid} に基づく移動度補正を行う場合は、図31(B)に示すように、先ず中間階調電圧 V_{mid} を書き込むことで、駆動トランジスタ22のソース電位 V_s が図31(A)の場合よりも遅い(緩やかな)応答速度で上昇する。次に、信号電圧 V_{sig} (白)を書き込むことで、図31(A)の場合と同じ応答速度で駆動トランジスタ22のソース電位 V_s が上昇を開始する。

【0194】

そして、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達することで移動度補正処理が完了する。この場合、中間階調電圧 V_{mid} の書込み時点から駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達するまでの時間 t_1 が移動度補正時間となる。ここで、中間階調電圧 V_{mid} の書込みによって駆動トランジスタ22のソース電位 V_s が図31(A)の場合よりも遅い応答速度で上昇する期間(1回目の移動度補正期間)が介在することで、その分だけ移動度補正時間 t_1 が移動度補正時間 t_1 よりも長くなる($t_1 > t_1$)。

【0195】

続いて、グレー表示時について考える。中間階調電圧 V_{mid} に基づく移動度補正を行わない場合は、図32(A)に示すように、信号電圧 V_{sig} (グレー)を書き込むことで、駆動トランジスタ22のソース電位 V_s が上昇を開始する。そして、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達することで移動度補正処理が完了する。この場合、信号電圧 V_{sig} (グレー)の書込み時点から駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がある一定値に達するまでの時間 t_2 が移動度補正時間となる。

【0196】

一方、中間階調電圧 V_{mid} に基づく移動度補正を行う場合は、図32(B)に示すように、先ず中間階調電圧 V_{mid} を書き込むことで、駆動トランジスタ22のソース電位 V_s が図32(A)の場合よりも早い応答速度で上昇する。これは、中間階調電圧 V_{mid} が信号電圧 V_{sig} (グレー)よりも高いためである。次に、信号電圧 V_{sig} (グレー)を書き込むことで、駆動トランジスタ22のソース電位 V_s がさらに上昇する。

【 0 1 9 7 】

そして、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} がある一定値に達することで移動度補正処理が完了する。この場合、中間階調電圧 V_{mid} の書込み時点から駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} がある一定値に達するまでの時間 t_2 が移動度補正時間となる。ここで、中間階調電圧 V_{mid} の書込みによって駆動トランジスタ 2 2 のソース電位 V_s が図 3 1 (A) の場合よりも速い応答速度で上昇する分だけ、移動度補正時間 t_2 が移動度補正時間 t_2 よりも短くなる ($t_2 < t_2$)。

【 0 1 9 8 】

つまり、白、グレーで総合して考えると、白表示時は本来相対的に短い移動度補正時間 t_1 が時間 t_1 まで長くなり、グレー表示時は本来相対的に長い移動度補正時間 t_2 が時間 t_2 まで短くなる。そして、中間階調電圧 V_{mid} の電圧値を、信号電圧 V_{sig} の全レベル範囲内において移動度補正時間 t_1 と移動度補正時間 t_2 とが等しくなるように設定することで、階調によらず一定の移動度補正時間 t で最適な移動度補正処理を行うことが可能になる。ここで、中間階調電圧 V_{mid} の電圧値については、一定であってもよいし、信号電圧 V_{sig} の大きさに応じて可変としてもよい。

10

【 0 1 9 9 】

このように、移動度補正時間 t が一定でありながら、全階調に対して最適な移動度補正を実現できることで、信号書込み終了時の書込み走査信号 WS の立ち下がり波形を、信号電圧 V_{sig} の大きさに反比例するように設定する必要がなくなる。これにより、書込み走査回路 4 0 の回路構成を簡略化できるために、表示装置全体のコスト低減に寄与できる。加えて、書込み走査信号 WS の立ち下がり波形に各走査段ごとに波形ばらつきが生じることもないために、特に白表示時に移動度補正時間 t (白) が走査段ごとにばらつくという問題も解消できる。

20

【 0 2 0 0 】

[第 2 実施形態の変形例]

第 2 実施形態の基本的な回路動作では、2 段階の移動度補正処理を図 2 6 の時刻 t_{31} - 時刻 t_{32} の期間内で連続して行うとしたが、必ずしも連続して行わなくてもよい。以下に、2 段階の移動度補正処理を連続して行わない場合について、第 2 実施形態の変形例として具体的に説明する。

【 0 2 0 1 】

図 3 3 は、第 2 実施形態の変形例に係る回路動作の説明に供するタイミング波形図である。ここでは、図 2 6 のタイミング波形図における時刻 t_{29} 以降の、信号線 3 3 の電位 ($V_{sig} / V_{ofs} / V_{mid}$)、走査線 3 1 の電位 (書込み走査信号) WS 、駆動トランジスタ 2 2 のゲート電位 V_g およびソース電位 V_s のそれぞれの変化を示している。

30

【 0 2 0 2 】

図 3 3 のタイミング波形図において、駆動トランジスタ 2 2 のゲート電位 V_g およびソース電位 V_s の変化について、実線が移動度 μ が大きい駆動トランジスタ 2 2 の場合を、破線が移動度 μ が小さい駆動トランジスタ 2 2 の場合をそれぞれ示している。

【 0 2 0 3 】

(移動度補正 1)

信号線 3 3 の電位が中間階調電圧 V_{mid} の状態にある時刻 t_{31} で走査線 3 1 の電位 WS が低電位側から高電位側に遷移することで、書込みトランジスタ 2 3 が導通状態となる。これにより、中間階調電圧 V_{mid} が画素内に書き込まれ、2 段階の移動度補正処理の 1 段階目 (1 回目) の移動度補正処理が開始される。

40

【 0 2 0 4 】

このとき、駆動トランジスタ 2 2 のドレイン - ソース間電圧 V_{gs} が閾値電圧 V_{th} 以上となっている。したがって、時刻 t_{41} で走査線 3 1 の電位 WS が高電位側から低電位側に遷移し、書込みトランジスタ 2 3 が非導通状態になることで、駆動トランジスタ 2 2 のソース電位 V_s およびゲート電位 V_g が上昇を始める。

【 0 2 0 5 】

50

そして、駆動トランジスタ 22 のソース電位 V_s が有機 EL 素子 21 の閾値電圧 V_{thel} とカソード電位 V_{cath} の和を越えなければ、駆動トランジスタ 22 に流れる電流 (ドレイン - ソース間電流 I_{ds}) は、保持容量 24 と有機 EL 素子 21 の等価容量 C_{el} を充電するのに使用される。

【0206】

ここで、1 回目の移動度補正処理がまだ終了していないために、駆動トランジスタ 22 のソース電位 V_s およびゲート電位 V_g の上昇は、駆動トランジスタ 22 の移動度 μ を反映したものとなる。つまり、移動度 μ の大きい駆動トランジスタ 22 ではソース電位 V_s の上昇量が大きくなり、移動度 μ の小さい駆動トランジスタ 22 ではソース電位 V_s の上昇量が小さくなる。

10

【0207】

この 1 段階目の移動度補正処理の期間は、走査線 31 の電位 W_S が高電位側から低電位側に遷移する時刻 t_{41} までの期間となる。中間階調電圧 V_{mid} を用いて 1 回目の移動度補正処理を実行することによる作用効果については先述した通りである。すなわち、移動度補正時間 t を階調によらず一定の時間に設定するためである。

【0208】

(信号書込み + 移動度補正 2)

その後、時刻 t_{32} で信号線 33 の電位が中間階調電圧 V_{mid} から映像信号の信号電圧 V_{sig} に切り替わる。そして、時刻 t_{42} で走査線 31 の電位 W_S が低電位側から高電位側に遷移することで、書込みトランジスタ 23 が再び導通状態となる。これにより、映像信号の信号電圧 V_{sig} の書込み処理と 2 回目の移動度補正処理が開始される。

20

【0209】

ここで、書込みトランジスタ 23 が導通状態となる直前の駆動トランジスタ 22 のソース電位 V_s は、移動度 μ が小さいトランジスタの方が小さくなっている。このため、信号電圧 V_{sig} を駆動トランジスタ 22 のゲート電極に書き込んだ直後は、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は移動度 μ が小さいトランジスタの方が大きい。

【0210】

したがって、移動度 μ が小さい駆動トランジスタ 22 に流れる電流が大きくなる。つまり、ソース電位 V_s の上昇量は、移動度 μ が小さい駆動トランジスタ 22 の方が、移動度 μ が大きい駆動トランジスタ 22 よりも大きくなる。その結果、一定時間の経過後には駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は、当該駆動トランジスタ 22 の移動度 μ を反映した値となり、最終的に移動度 μ の画素ごとのばらつきを補正することができる。

30

【0211】

(発光期間)

次に、時刻 t_{33} で走査線 31 の電位 W_S が低電位側に遷移することで、書込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。これと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることで、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。

40

【0212】

[キンク現象に起因する駆動電流のばらつきについて]

上述した第 2 実施形態およびその変形例の場合にも、先述した第 1 実施形態の場合と同様に、キンク現象に起因して有機 EL 素子 21 の駆動電流がばらつくと、画素間で輝度差が発生し、画質の悪化を招くという問題が発生する。駆動トランジスタ 22 の一般的な飽和特性は図 11 に、製造ばらつき等によってキンク現象が生ずる飽和特性は図 12 にそれぞれ示した通りである。

【0213】

50

キंक現象がある駆動トランジスタ 22 の場合には、有機 EL 素子 21 の駆動電流を決定する駆動トランジスタ 22 のドレイン - ソース間電圧 V_{ds} は、図 35 に示すように、(a) (b) (c) (d) と推移していく。このとき、キंक現象は立ち上がり位置や立ち上がり量がばらつくので、図 35 に示すように、このキंक現象を跨いで駆動トランジスタ 22 のドレイン - ソース間電圧 V_{ds} が推移した場合、発光輝度のばらつきの原因となり、画質の劣化を招く。

【0214】

[第2実施形態の特徴部分]

本実施形態は、キंक現象に起因する有機 EL 素子 21 の駆動電流のばらつきを抑えて画質の改善を図るために、駆動トランジスタ 22 のドレイン電位 V_d を動作期間に応じて変化させることを特徴としている。ここに、動作期間とは、閾値補正準備期間、分割 V_{th} 補正期間、1 回目の移動度補正期間、信号書込み & 移動度補正期間および発光期間を言う。

10

【0215】

駆動トランジスタ 22 のドレイン電位 V_d を動作期間に応じて変化させる、電源供給部としての電源供給回路 50 は、電極供給線 32 の電位 (電源電位) D_S として、5 値の電位を設定可能な構成となっている。

【0216】

具体的には、電源供給回路 50 は、高電位 V_{ccp1} ($=V_{ccp}$) と、低電位 V_{ini} と、それらの間の中間電位 V_{ccp2} , V_{ccp3} , V_{ccp4} との 5 値の電位を電源電位 D_S として適宜設定できるようになっている。5 値の電位を設定可能な電源供給回路 50 については、図 23 および図 24 に示した 4 値の電位を設定可能な回路構成と同様の考え方で構成できる。ここで、中間電位 V_{CCP2} , V_{ccp3} , V_{ccp4} は、 $V_{ccp2} < V_{ccp3} < V_{ccp4}$ の高低関係にある。

20

【0217】

そして、電源供給回路 50 は、閾値補正準備期間および発光期間では、第 1 実施形態の場合と同様に、低電位 V_{ini} および高電位 V_{ccp1} をそれぞれ設定する。電源供給回路 50 はさらに、図 36 のタイミング波形図に示すように、分割 V_{th} 補正期間では中間電位 V_{ccp2} を、1 回目の移動度補正期間では中間電位 V_{ccp3} を、信号書込み & 移動度補正期間では中間電位 V_{ccp4} をそれぞれ設定する。

30

【0218】

ここで、中間電位 V_{ccp2} , V_{ccp3} , V_{ccp4} については、発光期間で設定する高電位 V_{ccp1} に対して次のように設定するのが好ましい。すなわち、図 37 に示すように、閾値補正処理後の V_{ds} (a) と、1 回目の移動度補正期間の V_{ds} (b) と、信号書込み期間の V_{ds} (c) と、有機 EL 素子 21 の発光中の V_{ds} (d) とが等しくなるような電位関係に設定するのが好ましい。このような電位関係に設定することで、図 27 に示すように、閾値準備期間、分割 V_{th} 補正期間、1 回目の移動度補正期間、信号書込み & 移動度補正期間および発光期間を全て同じドレイン - ソース間電圧 V_{ds} とすることができる。

【0219】

このようにして、キंक現象が発生する領域を使用することなく、閾値補正準備から発光までの動作を行うことにより、キंक現象に起因する画素間での駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} のばらつきをより小さく抑えることができる。理想的には、ドレイン - ソース間電流 I_{ds} のばらつきを無くすることができる。その結果、キंक現象に起因する発光輝度のばらつきが発生しないために、表示画像の画質の改善を図ることができる。

40

【0220】

なお、本実施形態では、閾値補正準備から発光までの動作を、駆動トランジスタ 22 のドレイン - ソース間電圧 V_{ds} がキंक現象よりも低い電圧の状態で行うとしたが、ドレイン - ソース間電圧 V_{ds} がキंक現象よりも高い電圧の状態で行うようにしてもよい。

50

【0221】

また、本実施形態では、移動度補正処理を多段階で行う有機EL表示装置10Bにおいて、閾値補正準備、閾値補正、1回目の移動度補正、信号書込み&移動度補正および発光の各動作期間で電源電位DSを変化させるとしたが、これは好ましい実施例である。すなわち、移動度補正処理を多段階で行う有機EL表示装置10Bにおいても、第1実施形態の実施例1や実施例2の構成を採ることが可能である。

【0222】

<4. 変形例>

上記各実施形態では、有機EL素子21の駆動回路が、基本的に、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタからなる画素構成の場合を例に挙げて説明したが、本発明はこの画素構成への適用に限られるものではない。

10

【0223】

一例として、図38に示すように、駆動トランジスタ22、書込みトランジスタ23に加えて、発光制御トランジスタ28および2つのスイッチングトランジスタ29, 30を有する5つのトランジスタからなる5Trの回路構成を基本構成とする画素20が知られている(例えば、特開2005-345722号公報参照)。ここでは、発光制御トランジスタ28としてPchトランジスタ、スイッチングトランジスタ29, 30としてNchを用いているが、これらの導電型の組み合わせは任意である。

【0224】

発光制御トランジスタ28は、駆動トランジスタ22に対して直列に接続され、駆動トランジスタ22への高電位Vccpの供給を選択的に行うことで、有機EL素子21の発光/非発光の制御を行なう。スイッチングトランジスタ29は、駆動トランジスタ22のゲート電極に基準電位Vofsを選択的に与えることで、そのゲート電位Vgを基準電位Vofsに初期化する。スイッチングトランジスタ30は、駆動トランジスタ22のソース電極に低電位iniを選択的に与えることで、そのソース電位Vsを低電位iniに初期化する。

20

【0225】

ここでは、他の画素構成として、5Trの回路構成を例に挙げたが、例えば、信号線33を通して基準電位Vofsを供給し、当該基準電位Vofsを書込みトランジスタ23によって書き込むようにすることでスイッチングトランジスタ27を省略するなど、種々の画素構成のものが考えられる。

30

【0226】

また、上記各実施形態では、画素20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザー素子など、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子(発光素子)を用いた表示装置全般に対して適用可能である。

【0227】

<5. 適用例>

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。一例として、図39~図44に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示装置に適用することが可能である。

40

【0228】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、各種の電子機器において高品位な画像表示を行うことができる。すなわち、先述した各実施形態の説明から明らかなように、本発明による表示装置は、キルク現象に起因する画素間での駆動トランジスタ22のドレイン-ソース間電流Idsのばらつきをより小さく抑えることができ、表示画像の画質を改善できるため、高品質な表示画像を得

50

ることができる。

【 0 2 2 9 】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部 3 0 に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や F P C (フレキシブルプリントサーキット) 等が設けられていてもよい。

【 0 2 3 0 】

以下に、本発明が適用される電子機器の具体例について説明する。

10

【 0 2 3 1 】

図 3 9 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による表示装置を用いることにより作成される。

【 0 2 3 2 】

図 4 0 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による表示装置を用いることにより作製される。

20

【 0 2 3 3 】

図 4 1 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 2 3 4 】

図 4 2 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

30

【 0 2 3 5 】

図 4 3 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含んでいる。そして、ディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより本適用例に係る携帯電話機が作製される。

【 図面の簡単な説明 】

40

【 0 2 3 6 】

【 図 1 】本発明が適用される有機 E L 表示装置の構成の概略を示すシステム構成図である。

【 図 2 】本適用例に係る有機 E L 表示装置の画素の回路構成を示す回路図である。

【 図 3 】画素の断面構造の一例を示す断面図である。

【 図 4 】第 1 実施形態に係る有機 E L 表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【 図 5 】第 1 実施形態に係る有機 E L 表示装置の基本的な回路動作の動作説明図(その 1)である。

【 図 6 】第 1 実施形態に係る有機 E L 表示装置の基本的な回路動作の動作説明図(その 2)

50

)である。

【図7】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図8】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図9】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図10】電源供給線の電位 D_S が閾値補正期間と発光期間とで同じ場合の動作説明に供するタイミング波形図である。

【図11】電源供給線の電位 D_S が閾値補正期間と発光期間とで同じ場合における理想的なトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図12】電源供給線の電位 D_S が閾値補正期間と発光期間とで同じ場合におけるキंक現象が発生するトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図13】実施例1に係る電源電位 D_S の設定についてのタイミング関係を示すタイミング波形図である。

【図14】実施例1の場合における理想的なトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図15】実施例1の場合におけるキंक現象が発生するトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図16】3値の電位 V_{ccp1} , V_{ccp2} , V_{ini} を設定可能な第1実施形態に係る電源供給走査回路の構成の一例を示すブロック図である。

【図17】実施例1に係る電源供給走査回路を構成する波形整形論理回路の構成の一例を示す回路図である。

【図18】第1実施形態に係る電源供給走査回路の回路動作の説明に供するタイミング波形図である。

【図19】 V_{ccp1} , V_{ccp2} の設定についての説明図(その1)である。

【図20】 V_{ccp1} , V_{ccp2} の設定についての説明図(その2)である。

【図21】実施例2に係る電源電位 D_S の設定についてのタイミング関係を示すタイミング波形図である。

【図22】実施例2の場合におけるキंक現象が発生するトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図23】4値の電位 V_{ccp1} , V_{ccp2} , V_{ccp3} , V_{ini} を設定可能な第2実施形態に係る電源供給走査回路の構成の一例を示すブロック図である。

【図24】実施例2に係る電源供給走査回路を構成する波形整形論理回路の構成の一例を示す回路図である。

【図25】実施例2に係る電源供給走査回路の回路動作の説明に供するタイミング波形図である。

【図26】第2実施形態に係る有機EL表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【図27】第2実施形態に係る有機EL表示装置の基本的な回路動作の動作説明図(その1)である。

【図28】第2実施形態に係る有機EL表示装置の基本的な回路動作の動作説明図(その2)である。

【図29】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図30】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図31】白表示時に中間階調電圧 V_{mid} に基づく移動度補正を行わない場合(A)と行う場合(B)の移動度補正時間についての説明図である。

10

20

30

40

50

【図 3 2】グレー表示時に中間階調電圧 V_{mid} に基づく移動度補正を行わない場合 (A) と行う場合 (B) の移動度補正時間についての説明図である。

【図 3 3】第 2 実施形態の変形例に係る回路動作の説明に供するタイミング波形図である。

【図 3 4】移動度補正処理を多段階で行う有機 EL 表示装置において、電源電位 D_S を 2 つの電位 V_{ini} , V_{ccp} に適宜設定する場合のタイミング波形図である。

【図 3 5】電源供給線の電位 D_S が閾値補正期間、1 回目の移動度補正期間、信号書込み & 移動度補正期間および発光期間で同じ場合におけるキंक現象が発生するトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図 3 6】移動度補正処理を多段階で行う有機 EL 表示装置において、電源電位 D_S を 4 つの電位 V_{ini} , V_{ccp2} , V_{ccp3} , V_{ccp4} , V_{ccp1} に適宜設定する場合のタイミング波形図である。

【図 3 7】電源供給線の電位 D_S が閾値補正期間、1 回目の移動度補正期間、信号書込み & 移動度補正期間および発光期間で異なる場合におけるキंक現象が発生するトランジスタ特性のときの駆動トランジスタの $V_{ds} - I_{ds}$ 特性図である。

【図 3 8】他の構成の画素の回路構成を示す回路図である。

【図 3 9】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 4 0】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 4 1】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 4 2】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 4 3】本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【図 4 4】トランジスタのドレイン電圧 - ドレイン電流の特性図である。

【図 4 5】キंक現象を伴うトランジスタのドレイン電圧 - ドレイン電流の特性図である。

【符号の説明】

【0237】

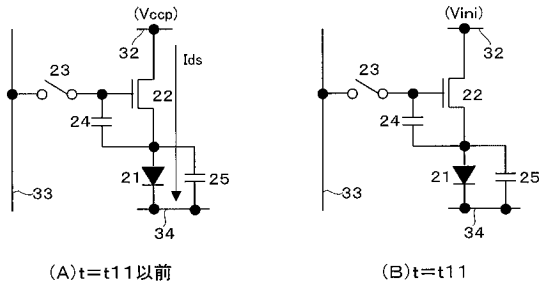
10 (10A, 10B) ... 有機 EL 表示装置、20, 20' ... 画素、21 ... 有機 EL 素子、22 ... 駆動トランジスタ、23 ... 書込みトランジスタ、24 ... 保持容量、30 ... 画素アレイ部、31 (31-1 ~ 31-m) ... 走査線、32 (32-1 ~ 32-m) ... 電源供給線、33 (33-1 ~ 33-n) ... 信号線、34 ... 共通電源供給線、40 ... 書込み走査回路、50, 50A, 50B ... 電源供給走査回路、51, 53 ... シフトレジスタ、52, 54 ... 波形調整論理回路、60 ... 信号出力回路、70 ... 表示パネル

10

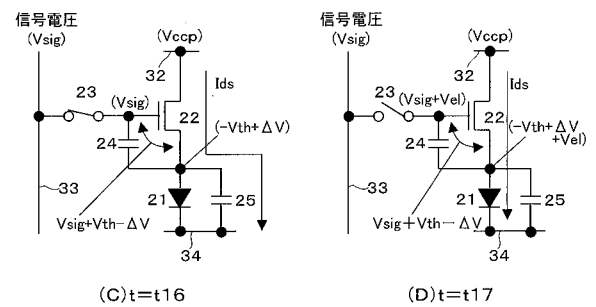
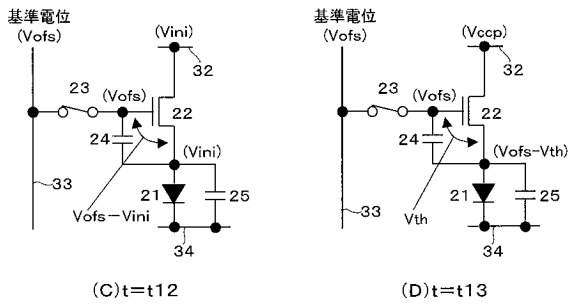
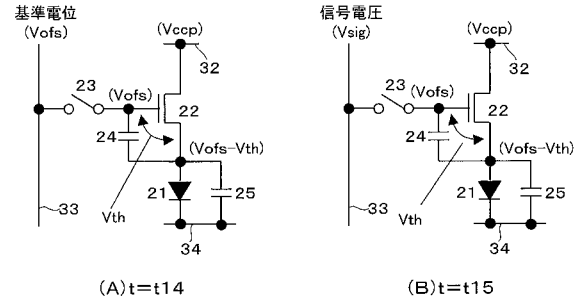
20

30

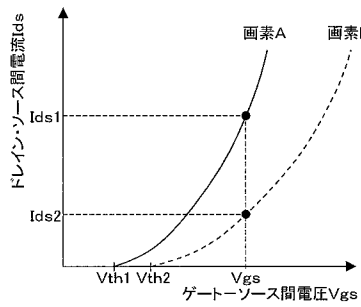
【 図 5 】



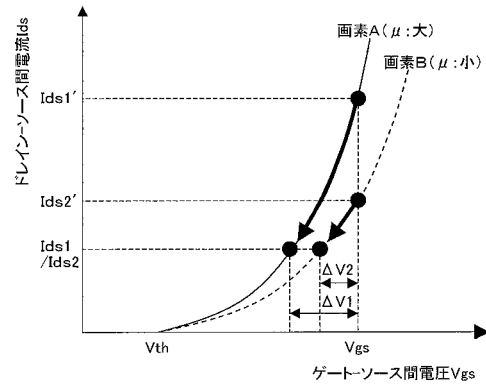
【 図 6 】



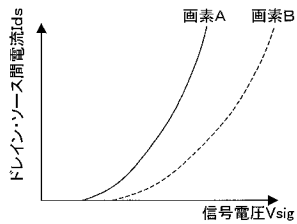
【 図 7 】



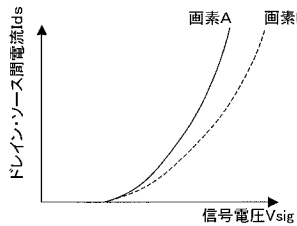
【 図 8 】



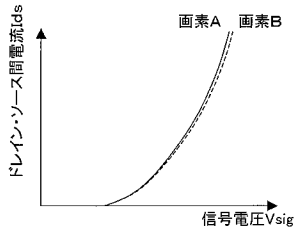
【 図 9 】



(A) 閾値補正: 無、移動度補正: 無

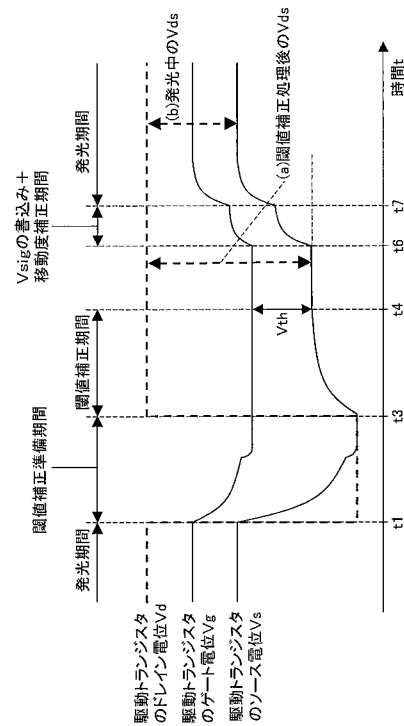


(B) 閾値補正: 有、移動度補正: 無

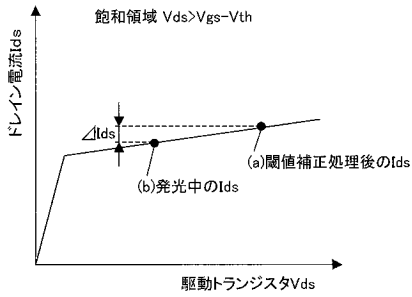


(C) 閾値補正: 有、移動度補正: 有

【 図 1 0 】



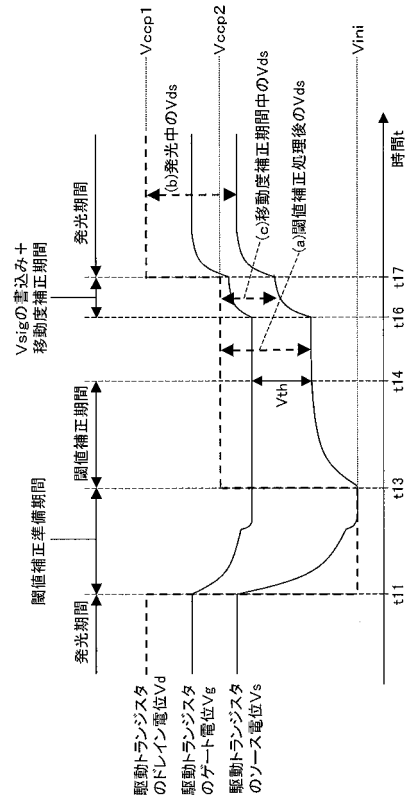
【 図 1 1 】



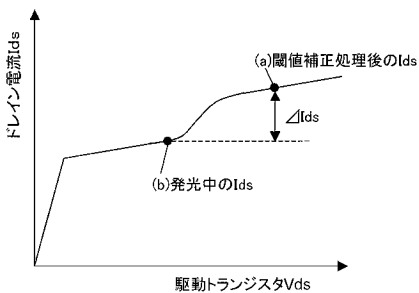
$$I_{ds} = \frac{1}{2} \frac{W}{L} C_{ox} \mu (V_{gs} - V_{th})^2 (1 + \lambda V_{ds})$$

λ: チャネル長変調係数

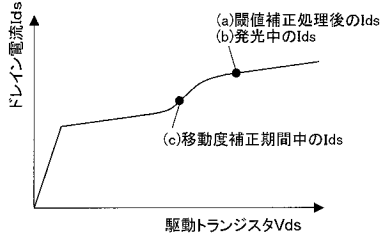
【 図 1 3 】



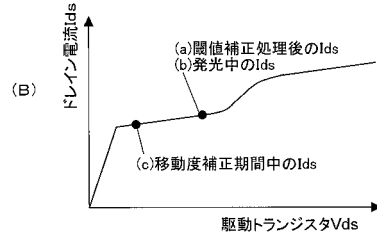
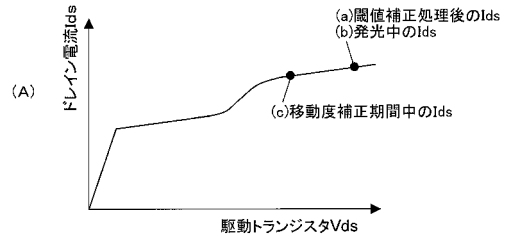
【 図 1 2 】



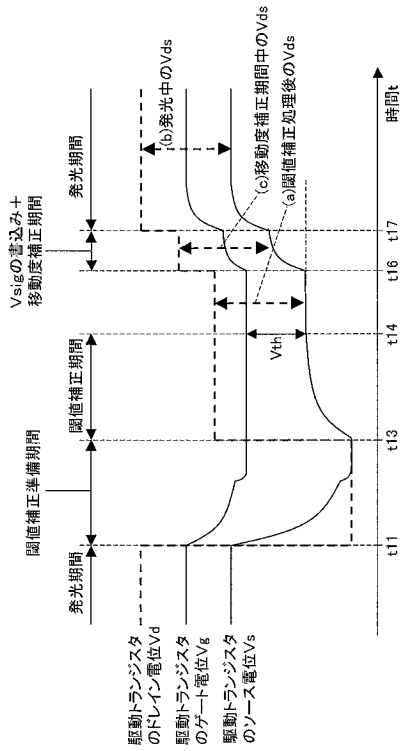
【図19】



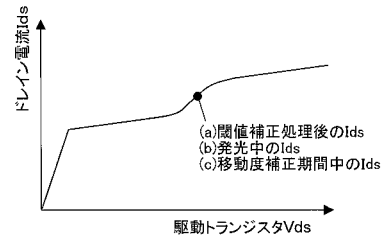
【図20】



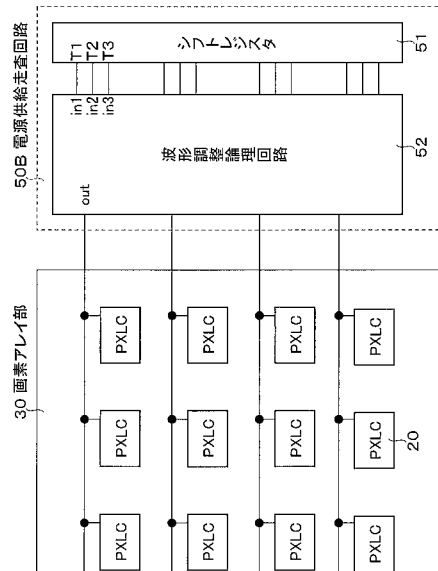
【図21】



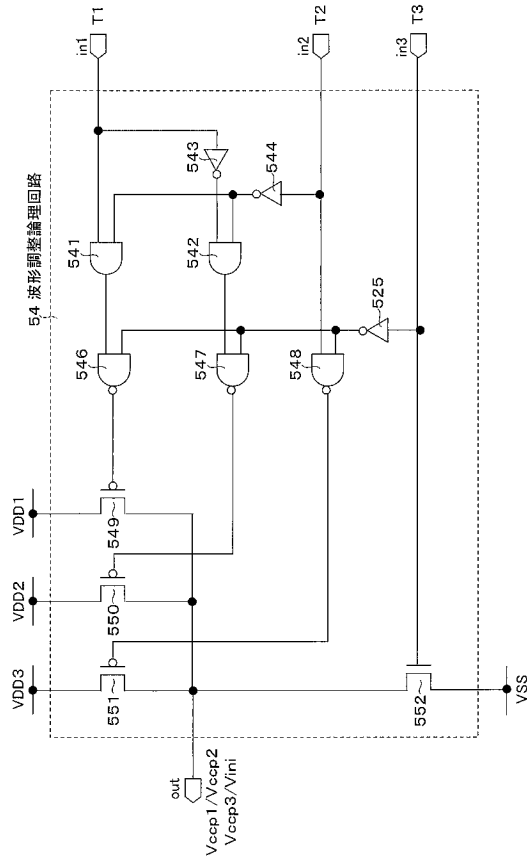
【図22】



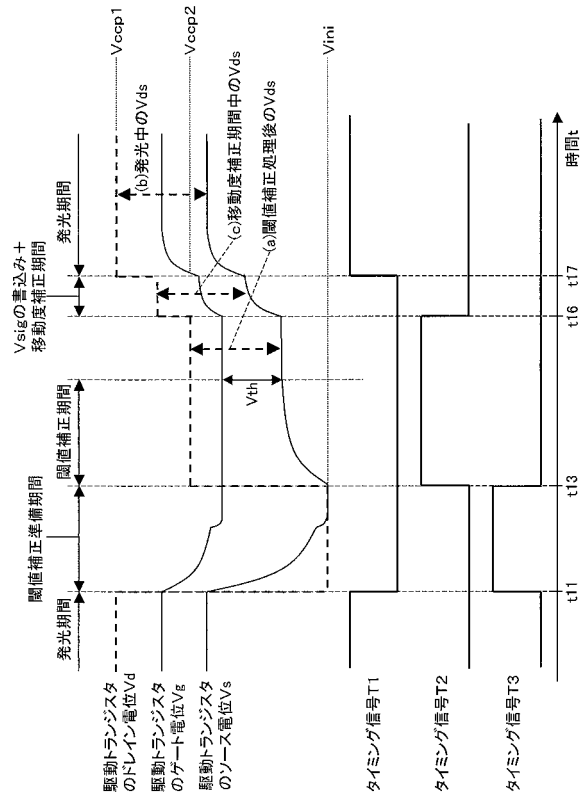
【図23】



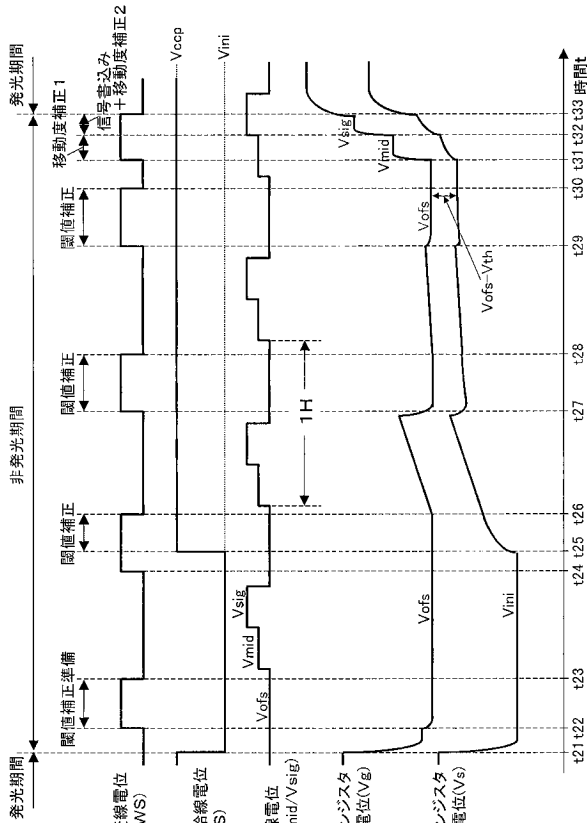
【 図 2 4 】



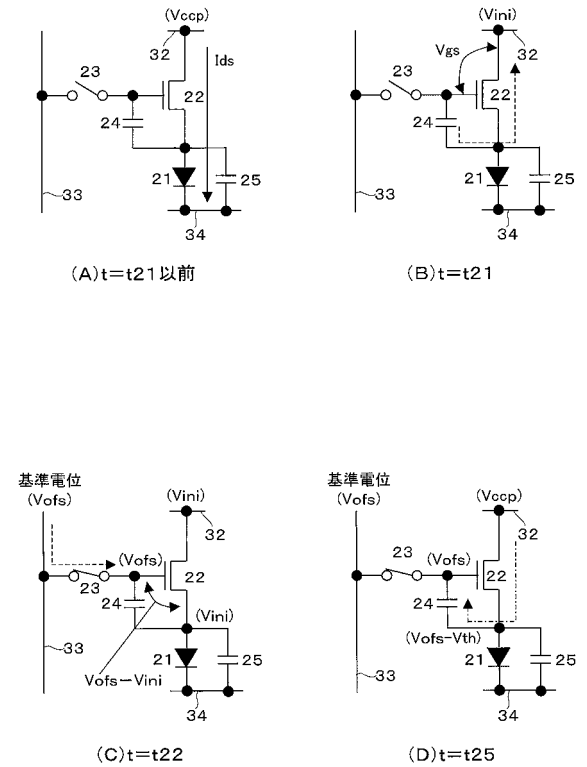
【 図 2 5 】



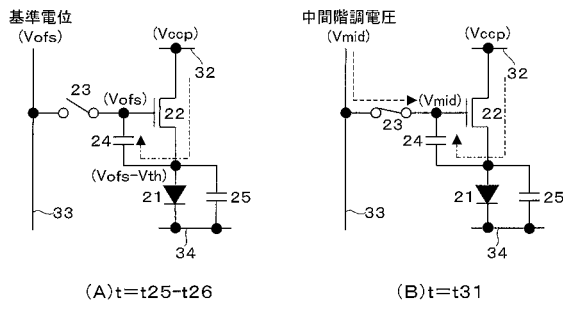
【 図 2 6 】



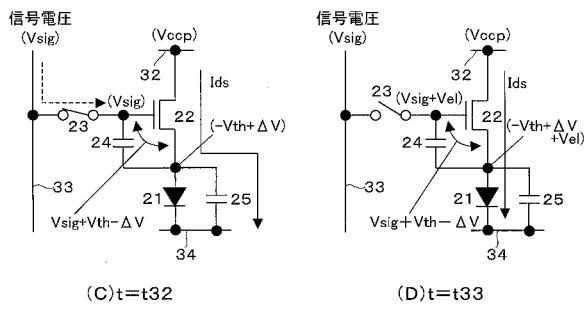
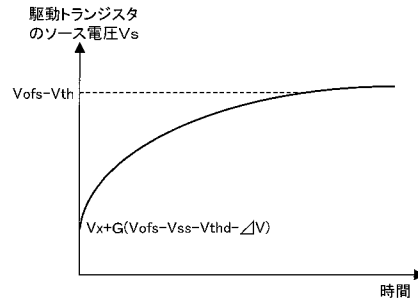
【 図 2 7 】



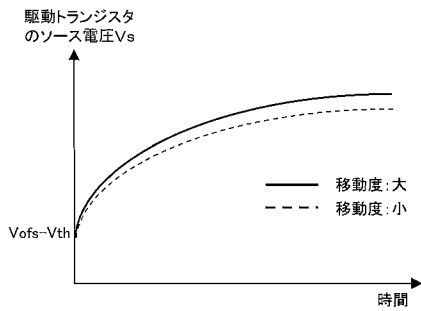
【 図 2 8 】



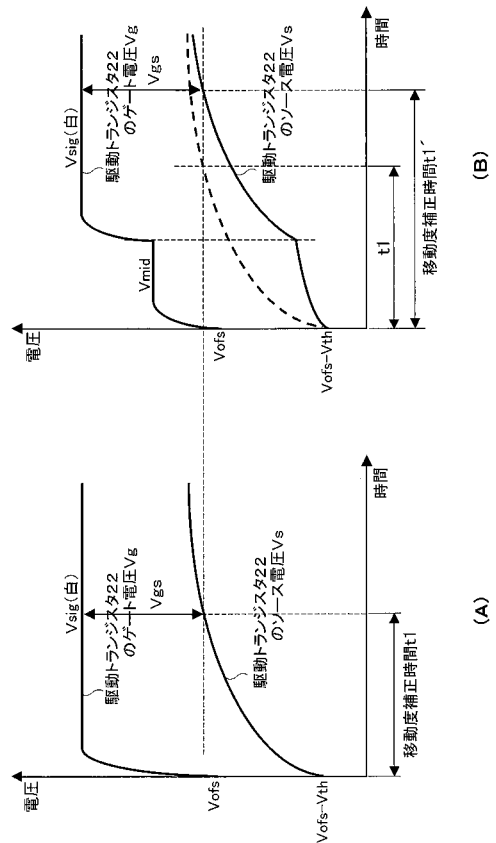
【 図 2 9 】



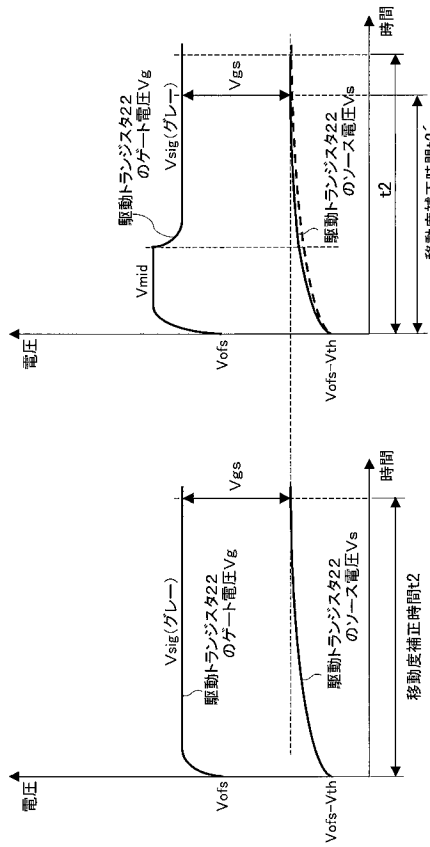
【 図 3 0 】



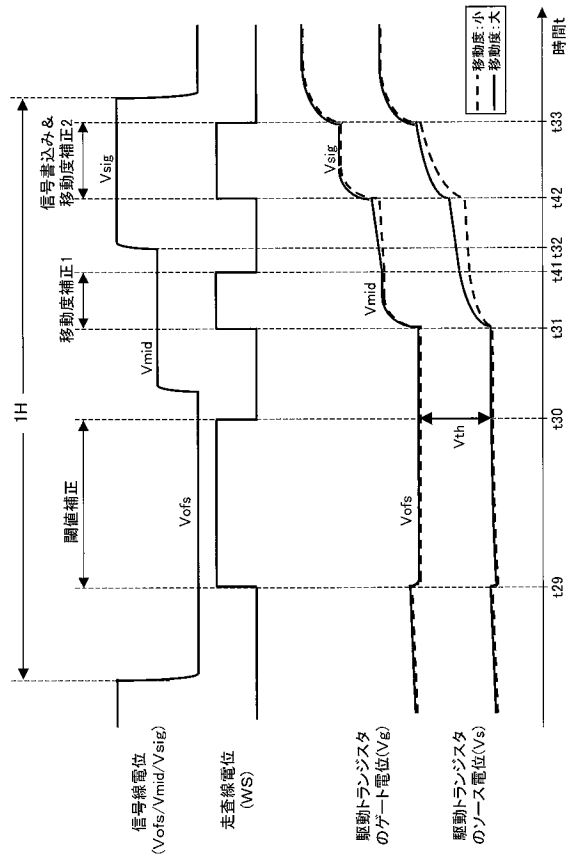
【 図 3 1 】



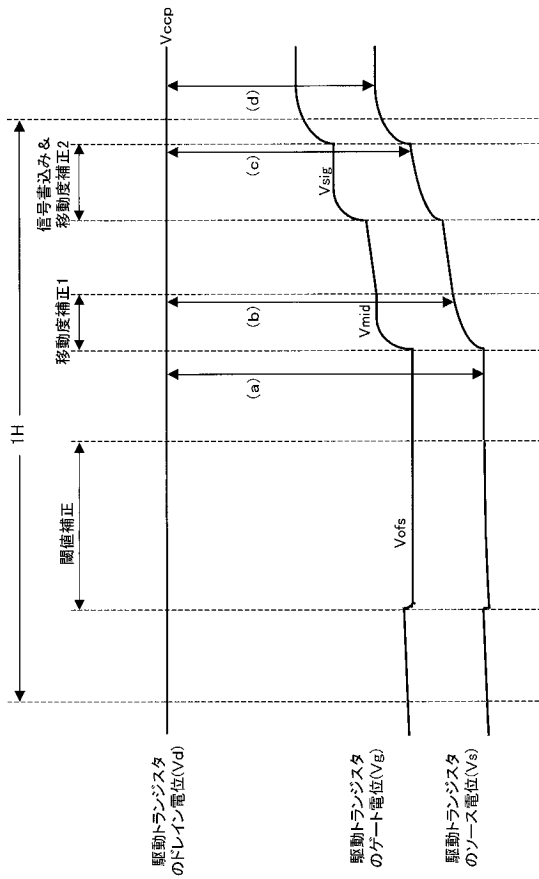
【 図 3 2 】



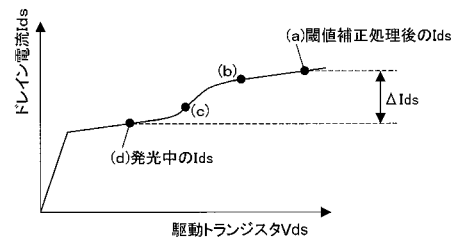
【 図 3 3 】



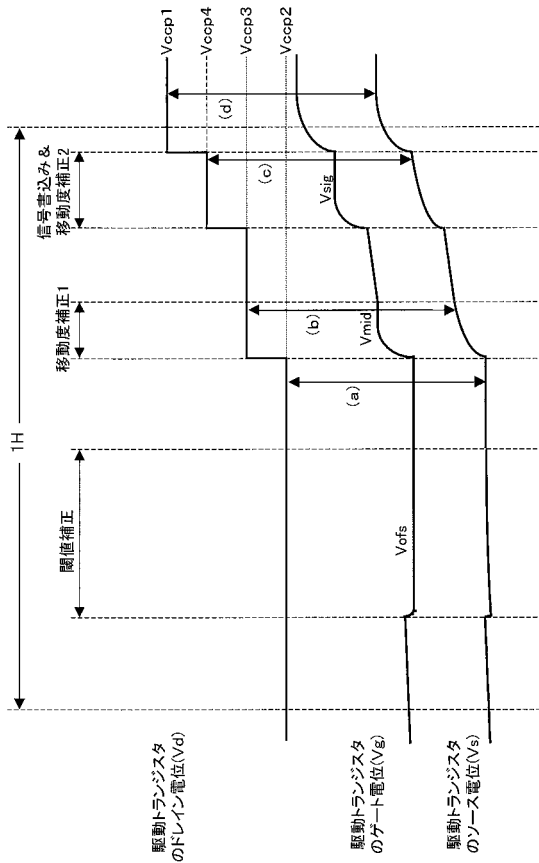
【 図 3 4 】



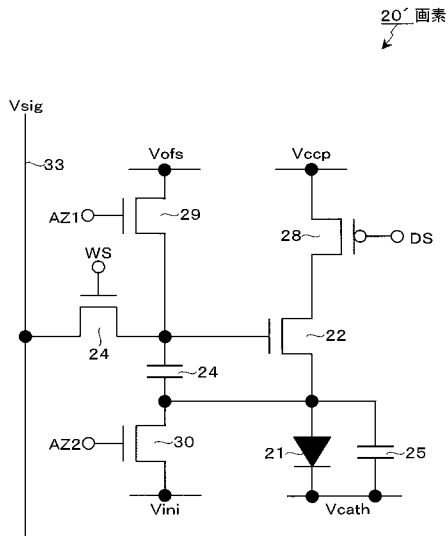
【 図 3 5 】



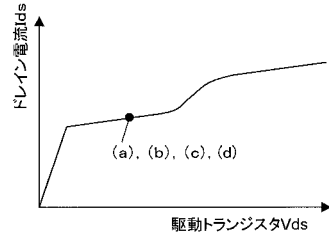
【 図 3 6 】



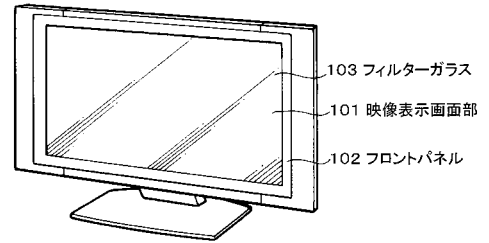
【 図 3 8 】



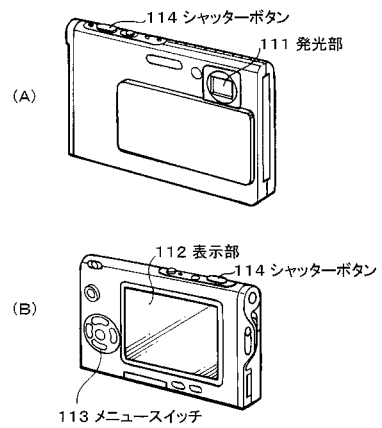
【 図 3 7 】



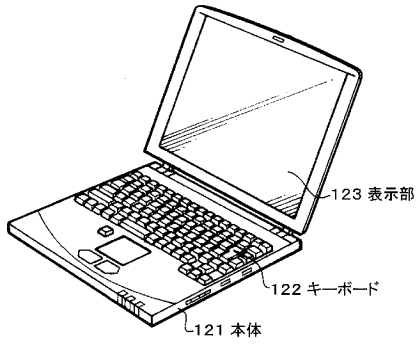
【 図 3 9 】



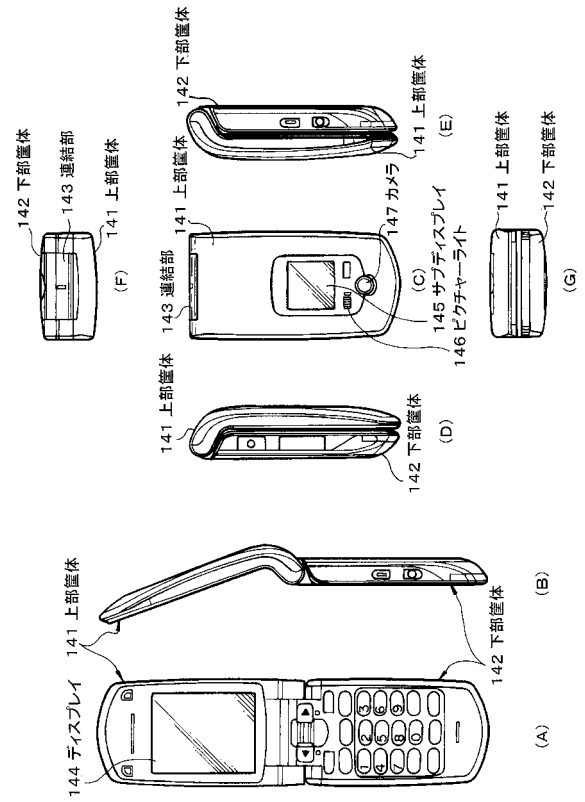
【 図 4 0 】



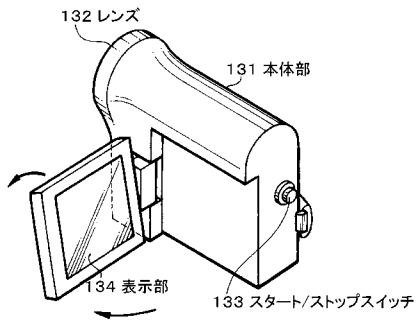
【 図 4 1 】



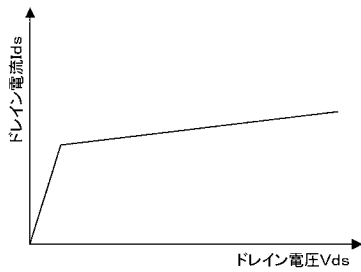
【 図 4 3 】



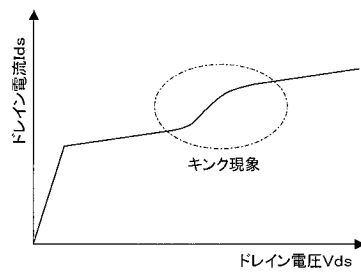
【 図 4 2 】



【 図 4 4 】



【 図 4 5 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 1 2 E
H 0 5 B 33/14 A

Fターム(参考) 3K107 AA01 BB01 CC33 EE03 HH02 HH04
5C080 AA06 BB05 CC03 DD06 EE19 JJ02 JJ03 JJ04 JJ05 JJ06
KK07 KK43 KK47

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2009294635A	公开(公告)日	2009-12-17
申请号	JP2008275095	申请日	2008-10-27
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	富田昌嗣 浅野慎		
发明人	富田 昌嗣 浅野 慎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2320/0219 G09G2320/043 G09G2330/028 H01L27/3244 H01L51/5228 H01L51/5234 H01L2251/5315		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.642.A G09G3/20.611.H G09G3/20.612.A G09G3/20.612.E H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD06 5C080/EE19 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB34 5C380/AB35 5C380/AB36 5C380/AB37 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA20 5C380/BA28 5C380/BA34 5C380/BA38 5C380/BA39 5C380/BA46 5C380/BB02 5C380/BD02 5C380/BD05 5C380/BE03 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB12 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC62 5C380/CC65 5C380/CC71 5C380/CD012 5C380/CD022 5C380/CD025 5C380/CE04 5C380/CE08 5C380/CE20 5C380/CF07 5C380/CF32 5C380/DA02 5C380/DA06 5C380/DA47 5C380/GA18 5C380/HA03 5C380/HA05 5C380/HA11		
代理人(译)	山本隆久 吉井正明 森浩一		
优先权	2008121998 2008-05-08 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制由驱动晶体管的扭结现象引起的有机EL元件的驱动电流的变化，并改善显示图像的图像质量。Σ SOLUTION：作为向像素的驱动晶体管提供电流的电源线的电位（驱动晶体管的漏极电位Vd），可以设置电位Vccp1，Vccp2和Vini的三元值。驱动晶体管的漏极电位Vd在阈值校正时段和发光时段方面不同。更具体地，将其设置为阈值校正时段中的中间电势Vccp2和发光时段中的高电势Vccp1。优选地，中间电位Vccp2相对于高电位Vccp1设置，使得阈值校正处理之后驱动晶体管的漏极和源极之间的电压Vds和驱动器的漏极和源极之间的电压Vds。晶体管在发射期间是相等的Z

