

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-237425

(P2009-237425A)

(43) 公開日 平成21年10月15日(2009.10.15)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 670J	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 642A	
	G09G 3/20 642C	
審査請求 未請求 請求項の数 4 O L (全 25 頁) 最終頁に続く		

(21) 出願番号	特願2008-85666 (P2008-85666)	(71) 出願人	000002185
(22) 出願日	平成20年3月28日 (2008.3.28)		ソニー株式会社
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	種田 貴之
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		(72) 発明者	山本 哲郎
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		最終頁に続く	

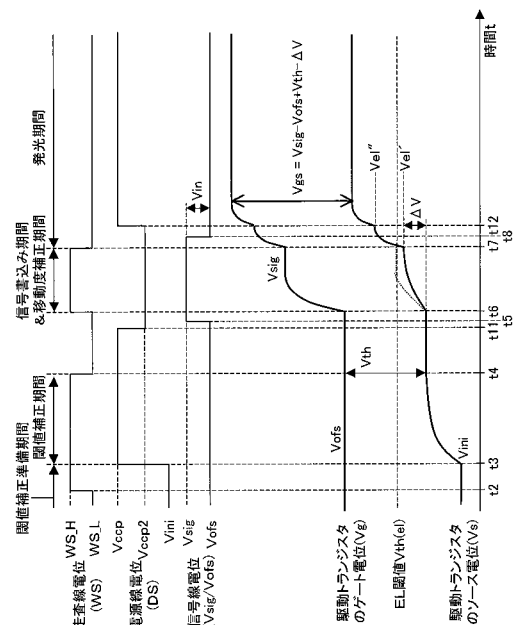
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】 移動度補正期間内の有機EL素子のターンオンを防ぐことによって駆動トランジスタの閾値電圧 V_{th} 、移動度 μ および有機EL素子の経時劣化に伴う閾値ばらつきの補正を確実に実行できるようにする。

【解決手段】 駆動トランジスタに流れる電流（ドレインソース間電流 I_{ds} ）に応じた補正量 ΔV で当該駆動トランジスタのゲート入力側に負帰還をかける移動度補正処理を、書き込みトランジスタによる映像信号の信号電圧 V_{sig} の書き込み処理と並行して実行する有機EL表示装置において、信号書き込み期間および移動度補正期間に、電源供給線の電位 DS を高電位 V_{ccp} に維持するのではなく、当該高電位 V_{ccp} よりも低く、駆動トランジスタの導通状態を維持できる第3電源電位 V_{ccp2} に下げることにより、信号書き込み期間および移動度補正期間内の有機EL素子のターンオンを防ぐ。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電気光学素子と、

ゲート電極が走査線に接続され、一方の電極が信号線に接続された書込みトランジスタと、

ゲート電極が前記書込みトランジスタの他方の電極に接続され、一方の電極が電源供給線に接続され、他方の電極が前記電気光学素子のアノード電極に接続された駆動トランジスタと、

一方の電極が前記駆動トランジスタのゲート電極に接続され、他方の電極が前記駆動トランジスタの他方の電極に接続された保持容量と

10

を有する画素が行列状に配置された画素アレイ部と、

前記電源供給線に第 1 電源電位と、当該第 1 電源電位よりも低い第 2 電源電位と、前記第 1 電源電位よりも低く前記駆動トランジスタの導通状態を維持できる第 3 電源電位とを選択的に供給する電源供給走査回路とを備え、

前記駆動トランジスタのゲート電極の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタの他方の電極の電位を変化させる閾値補正処理を行い、当該閾値補正処理の後に前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート入力側に負帰還をかける移動度補正処理を、前記書込みトランジスタによる前記映像信号の書込み処理と並行して行なう表示装置であって、

20

前記電源供給走査回路は、

前記閾値補正処理を行う前に前記第 2 電源電位を前記電源供給線に供給し、

前記閾値補正処理を行うときに前記第 2 電源電位に代えて前記第 1 電源電位を前記電源供給線に供給し、

前記移動度補正処理を行うときに前記第 1 電源電位に代えて前記第 3 電源電位を前記電源供給線に供給する

ことを特徴とする表示装置。

【請求項 2】

前記第 3 電源電位は、前記駆動トランジスタの導通状態を維持できる電位範囲の下限に近い電位である

30

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

電気光学素子と、

ゲート電極が走査線に接続され、一方の電極が信号線に接続された書込みトランジスタと、

ゲート電極が前記書込みトランジスタの他方の電極に接続され、一方の電極が電源供給線に接続され、他方の電極が前記電気光学素子のアノード電極に接続された駆動トランジスタと、

一方の電極が前記駆動トランジスタのゲート電極に接続され、他方の電極が前記駆動トランジスタの他方の電極に接続された保持容量と

40

を有する画素が行列状に配置された画素アレイ部と、

前記電源供給線に第 1 電源電位と、当該第 1 電源電位よりも低い第 2 電源電位と、前記第 1 電源電位よりも低く前記駆動トランジスタの導通状態を維持できる第 3 電源電位とを選択的に供給する電源供給走査回路とを備え、

前記駆動トランジスタのゲート電極の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタの他方の電極の電位を変化させる閾値補正処理を行い、当該閾値補正処理の後に前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート入力側に負帰還をかける移動度補正処理を、前記書込みトランジスタによる前記映像信号の書込み処理と並行して行なう表示装置の駆動方法であって、

50

前記閾値補正処理を行う前に前記第 2 電源電位を前記電源供給線に供給し、

前記閾値補正処理を行うときに前記第 2 電源電位に代えて前記第 1 電源電位を前記電源供給線に供給し、

前記移動度補正処理を行うときに前記第 1 電源電位に代えて前記第 3 電源電位を前記電源供給線に供給する

ことを特徴とする表示装置の駆動方法。

【請求項 4】

電気光学素子と、

ゲート電極が走査線に接続され、一方の電極が信号線に接続された書込みトランジスタと、

ゲート電極が前記書込みトランジスタの他方の電極に接続され、一方の電極が電源供給線に接続され、他方の電極が前記電気光学素子のアノード電極に接続された駆動トランジスタと、

一方の電極が前記駆動トランジスタのゲート電極に接続され、他方の電極が前記駆動トランジスタの他方の電極に接続された保持容量と

を有する画素が行列状に配置された画素アレイ部と、

前記電源供給線に第 1 電源電位と、当該第 1 電源電位よりも低い第 2 電源電位と、前記第 1 電源電位よりも低く前記駆動トランジスタの導通状態を維持できる第 3 電源電位とを選択的に供給する電源供給走査回路とを備え、

前記駆動トランジスタのゲート電極の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタの他方の電極の電位を変化させる閾値補正処理を行い、当該閾値補正処理の後に前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート入力側に負帰還をかける移動度補正処理を、前記書込みトランジスタによる前記映像信号の書込み処理と並行して行なう表示装置を有する電子機器であって、

前記電源供給走査回路は、

前記閾値補正処理を行う前に前記第 2 電源電位を前記電源供給線に供給し、

前記閾値補正処理を行うときに前記第 2 電源電位に代えて前記第 1 電源電位を前記電源供給線に供給し、

前記移動度補正処理を行うときに前記第 1 電源電位に代えて前記第 3 電源電位を前記電源供給線に供給する

ことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に 2 次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機 E L (Electro Luminescence) 素子を用いた有機 E L 表示装置が開発され、商品化が進められている。

【0003】

有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子は、10 V 以下の印加電圧で駆動できるために低消費電力である。有機 E L 素子は、自発光素子であるために、画素ごとに液晶にて光源（バックライト）からの光強度を制御することによっ

10

20

30

40

50

て画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ sec程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFET (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFETを用いた画素回路では、駆動トランジスタのソース電極側に有機EL素子が接続されることになるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲート電極に同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するのために、有機EL素子の発光輝度が変化することになる。

【0008】

また、ポリシリコンTFETを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ のトランジスタ特性が画素ごとに異なったりする（画素個々のトランジスタ特性にばらつきがある）。

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲート電極に画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面のユニフォームティ（一様性）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

10

20

30

40

50

【0011】

このように、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子の $I-V$ 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができるために、有機EL表示装置の表示品質を向上できる。

【0012】

【特許文献1】特開2006-133542号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0013】

しかしながら、移動度補正を施す補正期間（以下、「移動度補正期間」と記述する場合もある）において、有機EL素子がターンオンすると、駆動トランジスタの閾値電圧 V_{th} 、移動度 μ および有機EL素子の経時劣化に伴う閾値ばらつきを補正することができなくなるため（その詳細については後述する）、画面のユニフォーミティが損なわれることになる。

【0014】

そこで、本発明は、移動度補正期間内での有機EL素子のターンオンを防ぐことによって駆動トランジスタの閾値電圧 V_{th} 、移動度 μ および有機EL素子の経時劣化に伴う閾値ばらつきの補正を確実に実行できるようにした表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器を提供することを目的とする。

20

【課題を解決するための手段】

【0015】

上記目的を達成するために、本発明は、

電気光学素子と、

ゲート電極が走査線に接続され、一方の電極が信号線に接続された書込みトランジスタと、

ゲート電極が前記書込みトランジスタの他方の電極に接続され、一方の電極が電源供給線に接続され、他方の電極が前記電気光学素子のアノード電極に接続された駆動トランジスタと、

30

一方の電極が前記駆動トランジスタのゲート電極に接続され、他方の電極が前記駆動トランジスタの他方の電極に接続された保持容量と

を有する画素が行列状に配置された画素アレイ部と、

前記電源供給線に第1電源電位と、当該第1電源電位よりも低い第2電源電位と、前記第1電源電位よりも低く前記駆動トランジスタの導通状態を維持できる第3電源電位とを選択的に供給する電源供給走査回路とを備え、

前記駆動トランジスタのゲート電極の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタの他方の電極の電位を変化させる閾値補正処理を行い、当該閾値補正処理の後に前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート入力側に負帰還をかける移動度補正処理を、前記書込みトランジスタによる前記映像信号の書込み処理と並行して行なう表示装置において、

40

前記閾値補正処理を行う前に前記第2電源電位を前記電源供給線に供給し、

前記閾値補正処理を行うときに前記第2電源電位に代えて前記第1電源電位を前記電源供給線に供給し、

前記移動度補正処理を行うときに前記第1電源電位に代えて前記第3電源電位を前記電源供給線に供給する

構成を採っている。

【0016】

上記構成の表示装置および当該表示装置を用いた電子機器において、移動度補正処理を

50

映像信号の書込み処理と並行して行なう期間に、電源供給線の電位を第1電源電位に維持するのではなく、第1電源電位よりも低く、駆動トランジスタの導通状態を維持できる第3電源電位に下げること、移動度補正時に駆動トランジスタに流れるドレインソース間電流の電流量を減少させ、駆動トランジスタのソース電位の上昇を、電源供給線の電位を第1電源電位に維持する場合に比べて緩やかにすることができる。これにより、移動度補正処理を行なう期間内の電気光学素子のターンオンを防ぐことができる。これにより、駆動トランジスタ22の閾値電圧 V_{th} 、移動度 μ および有機EL素子21の経時劣化に伴う閾値ばらつきを確実に補正することができるために良好な画質の表示画像を得ることができる。

【発明の効果】

10

【0017】

本発明によれば、移動度補正処理を行なう期間内の電気光学素子のターンオンを防ぐことができることにより、駆動トランジスタの閾値電圧 V_{th} 、移動度 μ および有機EL素子の経時劣化に伴う閾値ばらつきを確実に補正することができるために良好な画質の表示画像を得ることができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0019】

[システム構成]

20

図1は、本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【0020】

ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子（有機電界発光素子）を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0021】

図1に示すように、本適用例に係る有機EL表示装置10は、発光素子を含む複数の画素（PXL）20と、当該画素20が行列状（マトリクス状）に2次元配置された画素アレイ部30と、当該画素アレイ部30の周辺に配置され、各画素20を駆動する駆動部とを有する構成となっている。画素20を駆動する駆動部としては、例えば、書込み走査回路40、電源供給走査回路50および信号出力回路60が設けられている。

30

【0022】

ここで、有機EL表示装置10がカラー表示用の表示装置の場合は、1つの画素は複数の副画素（サブピクセル）から構成され、この副画素が画素20に相当することになる。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光（R）を発光する副画素、緑色光（G）を発光する副画素、青色光（B）を発光する副画素の3つの副画素から構成される。

【0023】

40

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光（W）を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0024】

画素アレイ部30には、 m 行 n 列の画素20の配列に対して、第1の方向（図1では、左右方向／水平方向）に沿って走査線31-1～31- m と電源供給線32-1～32- m とが画素行ごとに配線され、第1の方向と直交する第2の方向（図1では、上下方向／垂直方向）にそって信号線33-1～33- n が画素列ごとに配線されている。

50

【0025】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10は、平面型（フラット型）のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、アモルファスシリコンTFTまたは低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、書込み走査回路40、電源供給走査回路50および信号出力回路60についても、画素アレイ部30を形成する表示パネル（基板）70上に実装することができる。

【0026】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト（転送）するシフトレジスタ等によって構成され、画素アレイ部30の各画素20への映像信号の書込みに際して、走査線31-1～31-mに順次書込みパルス（走査信号）WS1～WSmを供給することによって画素アレイ部30の各画素20を行単位で順番に走査（線順次走査）する。

【0027】

電源供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成され、書込み走査回路40による線順次走査に同期して、第1電源電位Vccpと当該第1電源電位Vccpよりも低い第2電源電位Vin1で切り替わる電源供給線電位DS1～DSmを電源供給線32-1～32-mに供給することにより、画素20の発光／非発光の制御を行なうとともに、発光素子である有機EL素子に駆動電流を供給する。

【0028】

信号出力回路60は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある）Vsigと基準電位Vofsのいずれか一方を適宜選択し、信号線33-1～33-nを介して画素アレイ部30の各画素20に対して例えば行単位で書き込む。すなわち、信号出力回路60は、映像信号の信号電圧Vsigを行（ライン）単位で書き込む線順次書き込みの駆動形態を採っている。

【0029】

ここで、基準電位Vofsは、輝度情報に応じた映像信号の信号電圧Vsigの基準となる電位（例えば、黒レベルに相当する電位）である。また、第2電源電位Vin1は、基準電位Vofsよりも低い電位、例えば、駆動トランジスタ22の閾値電圧をVthとするときVofs-Vthよりも低い電位、好ましくはVofs-Vthよりも十分に低い電位に設定される。

【0030】

（画素回路）

図2は、画素（画素回路）20の具体的な構成例を示す回路図である。

【0031】

図2に示すように、画素20は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子21と、当該有機EL素子21を駆動する駆動回路とによって構成されている。有機EL素子21は、全ての画素20に対して共通に配線（いわゆる、ベタ配線）された共通電源供給線34にカソード電極が接続されている。

【0032】

有機EL素子21を駆動する駆動回路は、駆動トランジスタ22と、書込みトランジスタ23と、保持容量24と、補助容量25とから構成されている。ここでは、駆動トランジスタ22および書込みトランジスタ23としてNチャネル型のTFTを用いている。ただし、駆動トランジスタ22および書込みトランジスタ23の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0033】

なお、駆動トランジスタ22および書込みトランジスタ23としてNチャネル型のTFT

10

20

30

40

50

Tを用いると、アモルファスシリコン（a-Si）プロセスを用いることができる。a-Siプロセスを用いることで、TFTを作成する基板の低コスト化、ひいては本有機EL表示装置10の低コスト化を図ることが可能になる。また、駆動トランジスタ22および書込みトランジスタ23を同じ導電型の組み合わせにすると、両トランジスタ22、23を同じプロセスで作成することができるため低コスト化に寄与できる。

【0034】

書込みトランジスタ23は、ゲート電極が走査線31（31-1～31-m）に接続され、一方の電極（ソース／ドレイン電極）が信号線33（33-1～33-n）に接続され、他方の電極（ドレイン／ソース電極）が駆動トランジスタ22のゲート電極に接続されている。

10

【0035】

駆動トランジスタ22および書込みトランジスタ23において、一方の電極とは、ソース／ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン／ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

【0036】

保持容量24は、一方の電極が駆動トランジスタ22のゲート電極に接続され、他方の電極が駆動トランジスタ22の他方の電極および有機EL素子21のアノード電極に接続されている。

20

【0037】

なお、有機EL素子21の駆動回路としては、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタと、保持容量24の1つの容量とからなる回路構成のものに限られるものではなく、一方の電極が有機EL素子21のアノード電極に、他方の電極が固定電位にそれぞれ接続されることで、有機EL素子21の容量不足分を補い、保持容量24に対する映像信号の書込みゲインを高める作用をなす補助容量を必要に応じて設けた回路構成とすることも可能である。

【0038】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から走査線31を通してゲート電極に印加される高レベルの走査信号WSに応答して導通状態となることにより、信号線33を通して信号出力回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたは基準電位Vofsをサンプリングして画素20内に書き込む。この書き込まれた信号電圧Vsigまたは基準電位Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。

30

【0039】

駆動トランジスタ22は、電源供給線32（32-1～32-m）の電位DSが第1電源電位Vccpにあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作し、電源供給線32から電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

40

【0040】

駆動トランジスタ22はさらに、電源供給線32（32-1～32-m）の電位DSが第1電源電位Vccpから第2電源電位Vinに切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作することで、有機EL素子21への駆動電流の供給を停止し、有機EL素子21を非発光状態にする。すなわち、駆動トランジスタ22は、有機EL素子21の発光／非発光を制御するトランジスタとしての機能をも併せ持っている。

【0041】

50

この駆動トランジスタ 22 のスイッチング動作により、有機 EL 素子 21 が非発光状態となる期間（非発光期間）を設け、有機 EL 素子 21 の発光期間と非発光期間の割合（デューティ）を制御するデューティ制御を行なうことで、1 フレーム期間に亘って画素が発光することに伴う残像ボケを低減できる。これにより、特に動画の画品位をより優れたものとすることができる。

【0042】

（画素構造）

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、画素 20 は、駆動トランジスタ 22 等を含む駆動回路が形成されたガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 がその順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ 22 のみを図示し、他の構成素子については省略している。

10

【0043】

有機 EL 素子 21 は、上記ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなるアノード電極 205 と、当該アノード電極 205 上に形成された有機層（電子輸送層、発光層、ホール輸送層/ホール注入層）206 と、当該有機層 206 上に全画素共通に形成された透明導電膜等からなるカソード電極 207 とから構成されている。

【0044】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

20

【0045】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 の一方側に設けられたソース/ドレイン領域 223 と、半導体層 222 の他方側に設けられたドレイン/ソース領域 224 と、半導体層 222 のゲート電極 221 と対向する部分のチャネル形成領域 225 とから構成されている。ソース/ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電氣的に接続されている。

30

【0046】

そして、図 3 に示すように、駆動トランジスタ 22 を含む駆動回路が形成されたガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることにより、表示パネル 70 が形成される。

【0047】

（本発明の前提となる回路動作）

次に、上記構成の有機 EL 表示装置 10 において、本発明の前提となる回路動作について、図 4 のタイミング波形図を基に図 5 および図 6 の動作説明図を用いて説明する。

40

【0048】

なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 は容量成分（等価容量）C_{e1}を持っていることから、当該容量成分 C_{e1}についても図示している。

【0049】

図 4 のタイミング波形図には、ある補正対象画素行について、時間軸を共通にして、走査線 31（31-1～31-m）の電位（走査信号）W_Sの変化、電源供給線 32（32-1～32-m）の電位 D_Sの変化、駆動トランジスタ 22 のゲート電位 V_gおよびソース電位 V_sの変化を示している。

50

【0050】

<前フレームの発光期間>

図4のタイミング波形図において、時刻 t_1 以前は、前のフレーム（フィールド）における有機EL素子21の発光期間となる。この前フレームの発光期間では、電源供給線32の電位DSが第1電源電位（以下、「高電位」と記述する） V_{ccp} にあり、また、書込みトランジスタ23が非導通状態にある。

【0051】

このとき、駆動トランジスタ22は飽和領域で動作するように設定されているために、図5（A）に示すように、駆動トランジスタ22のゲートソース間電圧 V_{gs} に応じた駆動電流（ドレインソース間電流） I_{ds} が、電源供給線32から駆動トランジスタ22を通して有機EL素子21に供給される。よって、有機EL素子21が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

10

【0052】

<閾値補正準備期間>

時刻 t_1 になると、線順次走査の新しいフレーム（現フレーム）に入る。そして、図5（B）に示すように、電源供給線32の電位DSが高電位 V_{ccp} から、信号線33の基準電位 V_{ofs} に対して $V_{ofs} - V_{th}$ よりも十分に低い第2電源電位（以下、「低電位」と記述する） V_{ini} に切り替わる。

【0053】

ここで、有機EL素子21の閾値電圧を $V_{th}(el)$ 、共通電源供給線34の電位を V_{cath} とすると、低電位 V_{ini} を $V_{ini} < V_{th}(el) + V_{cath}$ とすると、駆動トランジスタ22のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光する。

20

【0054】

次に、時刻 t_2 で走査線31の電位WSが低電位 WS_L 側から高電位 WS_H 側に遷移することで、図5（C）に示すように、書込みトランジスタ23が導通状態となる。このとき、信号出力回路60から信号線33に対して基準電位 V_{ofs} が供給されているために、駆動トランジスタ22のゲート電位 V_g が基準電位 V_{ofs} になる。また、駆動トランジスタ22のソース電位 V_s は、基準電位 V_{ofs} よりも十分に低い電位 V_{ini} にある。

30

【0055】

このとき、駆動トランジスタ22のゲートソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ22の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

【0056】

このように、駆動トランジスタ22のゲート電位 V_g を基準電位 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する処理が、後述する閾値補正処理を行う前の準備（閾値補正準備）の処理である。したがって、基準電位 V_{ofs} および低電位 V_{ini} が、駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s の各初期化電位となる。

40

【0057】

<閾値補正期間>

次に、時刻 t_3 で、図5（D）に示すように、電源供給線32の電位DSが低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ22のゲート電位 V_g が保たれた状態で、当該ゲート電位 V_g から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向かって駆動トランジスタ22のソース電位 V_s が上昇を開始する。やがて、駆動トランジスタ22のゲートソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に収束し、当該閾値電圧 V_{th} に相当する電圧が保持容量24に保持される。

【0058】

50

ここでは、便宜上、駆動トランジスタ 22 のゲート電位 V_g を保った状態で、駆動トランジスタ 22 のゲート電極の初期化電位（基準電位） V_{ofs} を基準として、当該初期化電位 V_{ofs} から駆動トランジスタ 22 の閾値電圧 V_{th} を減じた電位に向かって駆動トランジスタ 22 のソース電位 V_s を変化、具体的には上昇させ、最終的に収束した駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} を駆動トランジスタ 22 の閾値電圧 V_{th} として検出して当該閾値電圧 V_{th} に相当する電圧を保持容量 24 に保持する処理を行なう期間を閾値補正期間と呼んでいる。

【0059】

なお、この閾値補正期間において、電流が専ら保持容量 24 側に流れ、有機 EL 素子 21 側には流れないようにするために、有機 EL 素子 21 がカットオフ状態となるように共通電源供給線 34 の電位 V_{cath} を設定しておくこととする。

10

【0060】

次に、時刻 t_4 で走査線 31 の電位 W_S が高電位 W_S_H 側から低電位 W_S_L 側に遷移することで、図 6 (A) に示すように、書込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のゲート電極が信号線 33 から電氣的に切り離されることによってフローティング状態になるが、ゲート-ソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレイン-ソース間電流 I_{ds} は流れない。

【0061】

< 信号書込み期間 & 移動度補正期間 >

20

次に、時刻 t_5 で、図 6 (B) に示すように、信号線 33 の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線 31 の電位 W_S が高電位側に遷移することで、図 6 (C) に示すように、書込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 20 内に書き込む。

【0062】

この書込みトランジスタ 23 による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

30

【0063】

このとき、有機 EL 素子 21 は始めカットオフ状態（ハイインピーダンス状態）にあるために、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレイン-ソース間電流 I_{ds} ）は有機 EL 素子 21 の容量成分 C_{el} に流れ込み、よって当該容量成分 C_{el} の充電が開始される。

【0064】

この容量成分 C_{el} の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ 22 のドレイン-ソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

40

【0065】

ここで、書込みゲイン（映像信号の信号電圧 V_{sig} に対する保持容量 24 の保持電圧 V_{gs} の比率）が 1（理想値）であると仮定すると、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇することで、駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。

【0066】

すなわち、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

50

【0067】

このように、駆動トランジスタ22に流れるドレインソース間電流 I_{ds} に応じた帰還量 ΔV で当該駆動トランジスタ22のゲート入力側に、即ちゲート-ソース間電圧 V_{gs} に負帰還をかけることにより、駆動トランジスタ22のドレインソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0068】

より具体的には、駆動トランジスタ22のゲート電極に書き込まれる映像信号の信号振幅 V_{in} ($=V_{sig}-V_{ofs}$)が高いほどドレインソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。

10

【0069】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ22の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。したがって、負帰還の帰還量 ΔV は移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

【0070】

<発光期間>

次に、時刻 t_7 で走査線31の電位 WS が高電位 WS_H 側から低電位 WS_L 側に遷移することで、図6(D)に示すように、書込みトランジスタ23が非導通状態となる。これにより、駆動トランジスタ22のゲート電極は、信号線33から電氣的に切り離されるためにフローティング状態になる。

20

【0071】

ここで、駆動トランジスタ22のゲート電極がフローティング状態にあるときは、駆動トランジスタ22のゲートソース間に保持容量24が接続されていることにより、駆動トランジスタ22のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して(追従して)駆動トランジスタ22のゲート電位 V_g も変動する。このように、駆動トランジスタ22のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作が、保持容量24によるブートストラップ動作である。

【0072】

駆動トランジスタ22のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ22のドレインソース間電流 I_{ds} が有機EL素子21に流れ始めることにより、有機EL素子21のアノード電位は、駆動トランジスタ22のドレインソース間電流 I_{ds} に応じて上昇する。

30

【0073】

そして、有機EL素子21のアノード電位が $V_{th}(el)+V_{cath}$ を越えると、有機EL素子21に駆動電流(発光電流)が流れ始めるために、有機EL素子21が発光を開始する。また、有機EL素子21のアノード電位の上昇は、即ち駆動トランジスタ22のソース電位 V_s の上昇に他ならない。駆動トランジスタ22のソース電位 V_s が上昇すると、保持容量24のブートストラップ動作により、駆動トランジスタ22のゲート電位 V_g も連動して上昇する。

40

【0074】

このとき、ブートストラップゲインが1(理想値)であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{sig}-V_{ofs}+V_{th}-\Delta V$ で一定に保持される。そして、時刻 t_8 で信号線33の電位が映像信号の信号電圧 V_{sig} から基準電位 V_{ofs} に切り替わる。

【0075】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み(信号書込み)および移動度補正の各処理動作は、1水平走査期間(1H)におい

50

て実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_6 - t_7$ の期間において並行して実行される。

【0076】

なお、ここでは、閾値補正処理を1回だけ実行する駆動法の場合を例に挙げて説明したが、この駆動法は一例に過ぎず、例えば、閾値補正処理を移動度補正および信号書込み処理と共に1水平走査期間に加えて、当該1水平走査期間に先行する複数の水平走査期間に分割して複数回実行する、いわゆる分割 V_{th} 補正を行う駆動法を採用することも可能である。

【0077】

このように、移動度補正および信号書込みを行う1水平走査期間と、当該1水平走査期間に先行する複数の水平走査期間に分割して閾値補正処理を複数回実行する駆動法を採用することにより、高精細化に伴う多画素化によって1水平走査期間に割り当てられる時間が短くなったとしても、閾値補正期間として十分な時間を確保することができるために、閾値補正処理を確実に行うことができる。

【0078】

(閾値補正の原理)

ここで、駆動トランジスタ22の閾値補正の原理について説明する。駆動トランジスタ22は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機EL素子21には駆動トランジスタ22から、次式(1)で与えられる一定のドレインソース間電流(駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots\dots (1)$$

ここで、 W は駆動トランジスタ22のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0079】

図7に、駆動トランジスタ22のドレインソース間電流 I_{ds} 対ゲートソース間電圧 V_{gs} の特性を示す。

【0080】

この特性図に示すように、駆動トランジスタ22の閾値電圧 V_{th} の画素ごとのばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds1} になる。

【0081】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲートソース間電圧 V_{gs} に対応するドレインソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ22の閾値電圧 V_{th} が変動すると、ゲートソース間電圧 V_{gs} が一定であってもドレインソース間電流 I_{ds} が変動する。

【0082】

一方、上記構成の画素(画素回路)20では、先述したように、発光時の駆動トランジスタ22のゲートソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - \Delta V$ であるために、これを式(1)に代入すると、ドレインソース間電流 I_{ds} は、次式(2)で表わされる。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots\dots (2)$$

【0083】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレインソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、駆動トランジスタ22の閾値電圧 V_{th} が画素ごとに変動したとしても、ドレインソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度も変動しない。

【0084】

(移動度補正の原理)

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【0085】

画素Aと画素Bで移動度 μ にばらつきがある状態で、駆動トランジスタ22のゲート電極に例えば両画素A、Bに同レベルの信号振幅 V_{in} ($=V_{sig}-V_{ofs}$)を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレインソース間電流 I_{ds1}' と移動度 μ の小さい画素Bに流れるドレインソース間電流 I_{ds2}' の間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレインソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームリティが損なわれる。

【0086】

ここで、先述した式(1)のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレインソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図8に示すように、移動度 μ の大きな画素Aの帰還量 ΔV_1 は、移動度の小さな画素Bの帰還量 ΔV_2 に比べて大きい。

【0087】

そこで、移動度補正処理によって駆動トランジスタ22のドレインソース間電流 I_{ds} に応じた帰還量 ΔV で当該駆動トランジスタ22のゲート入力側に、即ちゲートソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになるために、移動度 μ の画素ごとのばらつきを抑制することができる。

【0088】

具体的には、移動度 μ の大きな画素Aで帰還量 ΔV_1 の補正をかけると、ドレインソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 ΔV_2 は小さいために、ドレインソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレインソース間電流 I_{ds1} と画素Bのドレインソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ のばらつきが補正される。

【0089】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 ΔV_1 は移動度 μ の小さい画素Bの帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレインソース間電流 I_{ds} の減少量が大きくなる。

【0090】

したがって、駆動トランジスタ22のドレインソース間電流 I_{ds} に応じた帰還量 ΔV で、駆動トランジスタ22のゲート入力側、即ちゲートソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ の異なる画素のドレインソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ22に流れる電流(ドレインソース間電流 I_{ds})に応じた帰還量 ΔV で、駆動トランジスタ22のゲート入力側に負帰還をかける処理が移動度補正処理となる。

【0091】

ここで、図2に示した画素(画素回路)20において、閾値補正、移動度補正の有無による映像信号の信号電位(サンプリング電位) V_{sig} と駆動トランジスタ22のドレイン・ソース間電流 I_{ds} との関係について図9を用いて説明する。

【0092】

図9において、(A)は閾値補正および移動度補正を共に行わない場合、(B)は移動

10

20

30

40

50

度補正を行わず、閾値補正のみを行った場合、(C)は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図9(A)に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素A、Bごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素A、B間で大きな差が生じることになる。

【0093】

これに対して、閾値補正のみを行った場合は、図9(B)に示すように、当該閾値補正によってドレイン・ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレイン・ソース間電流 I_{ds} の差は残る。

【0094】

そして、閾値補正および移動度補正を共に行うことにより、図9(C)に示すように、閾値電圧 V_{th} および移動度 μ の画素A、Bごとのばらつきに起因する画素A、B間でのドレイン・ソース間電流 I_{ds} の差をほぼ無くすることができるために、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0095】

また、図2に示した画素20は、閾値補正および移動度補正の各補正機能に加えて、先述した保持容量24によるブートストラップ動作の機能を備えていることで、次のような作用効果を得ることができる。

【0096】

すなわち、有機EL素子21のI-V特性が経時変化し、これに伴って駆動トランジスタ22のソース電位 V_s が変化したとしても、保持容量24によるブートストラップ動作により、駆動トランジスタ22のゲート・ソース間電位 V_{gs} を一定に維持することができるために、有機EL素子21に流れる電流は変化せず一定となる。したがって、有機EL素子21の発光輝度も一定に保たれるために、有機EL素子21のI-V特性が経時変化したとしても、それに伴う輝度劣化のない画像表示を実現できる。

【0097】

以上説明したように、図2に示す画素構成を採る有機EL表示装置10において、ブートストラップ動作、閾値補正動作および移動度補正動作のための回路動作が正確に行われれば、有機EL素子21の経時劣化、駆動トランジスタ22の閾値電圧 V_{th} や移動度 μ の特性ばらつきを防ぐことができ、それらの影響を受けることなく、有機EL素子21の発光輝度を一定に保つことができるため表示品質(品位)を向上できる。

【0098】

(有機EL素子のターンオン)

ところで、図10のタイミング波形図に示すように、信号電位 V_{sig} の書込み期間および移動度補正期間において、駆動トランジスタ22のソース電位 V_s が有機EL素子21の閾値電圧 $V_{th}(el)$ に達した場合に、有機EL素子21がカットオフ状態からオン状態に遷移するため、それ以後駆動トランジスタ22のソース電位 V_s が有機EL素子21の閾値電圧 $V_{th}(el)$ から増加しなくなる(これを有機EL素子のターンオンとする)。

【0099】

これにより、有機EL素子21がターンオンした画素の発光期間における駆動トランジスタ22のゲート・ソース間電圧 V_{gs}' は、

$$V_{gs}' = V_{sig} - V_{th}(el)$$

となる。

【0100】

このときのドレイン・ソース間電流 I_{ds} は、閾値補正と移動度補正を正確に行った場合の先述した式(2)に示す電流式と異なり、次式(3)に示すように、

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{th}(el) - V_{th})^2 \quad \dots \dots (3)$$

なる電流式で表わされ、有機EL素子21の閾値電圧 $V_{th}(el)$ と駆動トランジスタ22

10

20

30

40

50

の閾値電圧 V_{th} が項に含まれており、また、移動度 μ の補正項 (ΔV) が含まれなくなる。

【0101】

つまり、信号電位 V_{sig} の書込み期間および移動度補正期間において有機 EL 素子 21 がターンオンすると、式 (3) から明らかなように、駆動トランジスタ 22 の閾値電圧 V_{th} 、移動度 μ および有機 EL 素子 21 の経時劣化に伴う閾値ばらつきを補正することができなくなり、その結果、画面のユニフォーミティが損なわれるため良好な画質の表示画像を得ることができなくなる。

【0102】

また、電源供給線 32 の電位が高電位 V_{ccp} の状態で移動度補正処理を行うと、駆動トランジスタ 22 のソース電位 V_s が急激に上昇し、移動度補正が急激にかかることから、駆動トランジスタ 22 に流れるドレインソース間電流 I_{ds} の電流量が減少するために十分な発光輝度が得られなくなる。

【0103】

一方、信号電位 V_{sig} の書込み期間および移動度補正期間内に駆動トランジスタ 22 のソース電位 V_s が有機 EL 素子 21 の閾値電圧 $V_{th}(el)$ に達しないように、書込みパルス WS のパルス幅で決まる書込み期間および移動度補正期間を短く設定することで、当該期間において有機 EL 素子 21 がターンオンしないようにすることができる。

【0104】

しかしながら、信号電位 V_{sig} の書込み期間および移動度補正期間を短くするために書込みパルス WS のパルス幅を狭く設定すると、走査線 31 (31-1 ~ 31-m) の抵抗成分や寄生容量等に起因する波形なまりの影響を大きく受けて、表示パネル 70 の書込み走査回路 40 とその反対側 (図 1 の例では、電源供給走査回路 50 側) では輝度差 (シェーディング) が発生することになる。

【0105】

(本実施形態の特徴部分)

そこで、本実施形態では、信号電位 V_{sig} の書込み期間および移動度補正期間において、電源供給線 32 (32-1 ~ 32-m) の電位 D_S を高電位 (第 1 電源電位) V_{ccp} に維持するのではなく、当該高電位 V_{ccp} よりも低く、駆動トランジスタ 22 の導通状態を維持できる、低電位 (第 2 電源電位) V_{ini} との間の第 3 電源電位 V_{ccp2} に下げる駆動方法を採用するようにしている。

【0106】

第 3 電源電位 V_{ccp2} は、電源供給走査回路 50 から高電位 V_{ccp} に代えて選択的に出力される。第 3 電源電位 V_{ccp2} としては、高電位 V_{ccp} よりも低く、駆動トランジスタ 22 の導通状態を維持できる電位範囲内であればよいが、当該電位範囲内においてできるだけ低い電位、即ち電位範囲の下限に近い電位である方が好ましい。

【0107】

電源供給線 32 の電位 D_S を高電位 V_{ccp} から第 3 電源電位 V_{ccp2} に下げるタイミングは、信号線 33 の電位を基準電位 V_{ofs} から信号電位 V_{sig} に切り替える時刻 t_5 の直前の時刻 t_{11} とする。また、電源供給線 32 の電位 D_S を第 3 電源電位 V_{ccp2} から高電位 V_{ccp} に戻すタイミングは、信号線 33 の電位を信号電位 V_{sig} から基準電位 V_{ofs} に切り替える時刻 t_8 の直後の時刻 t_{12} とする。

【0108】

続いて、図 2 に示す画素構成を採用する有機 EL 表示装置 10 において、本実施形態に係る駆動方法を用いた場合の回路動作について、図 11 のタイミング波形図を基に図 12 の動作説明図を用いて説明する。

【0109】

なお、図 12 の動作説明図において、図 5 および図 6 の動作説明図と同等部分には同一符合を付して示している。図 11 のタイミング波形図における時刻 $t_2 \sim t_8$ は、図 4 のタイミング波形図における時刻 $t_2 \sim t_8$ に対応している。そして、時刻 t_4 までの回路

10

20

30

40

50

動作については、図 4 のタイミング波形図に基づく回路動作の場合と同じであるため、ここではその回路動作の説明については重複するので省略するものとする。

【0110】

図 11 のタイミング波形図において、時刻 t_4 で閾値補正期間が終了した後時刻 t_{11} で、図 12 (A) に示すように、電源供給線 32 の電位が高電位 V_{ccp} からそれよりも低い第 3 電源電位 V_{ccp2} が切り替わる。

【0111】

次に、時刻 t_5 で信号線 33 の電位が基準電位 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わった後、時刻 t_6 で走査線 31 の電位 WS が低電位 WS_L 側から高電位 WS_H 側に遷移することで、図 12 (B) に示すように、書込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素 20 内に書き込み、信号電位 V_{sig} の書込み期間および移動度補正期間に入る。

10

【0112】

信号電位 V_{sig} の書込み期間および移動度補正期間において、有機 EL 素子 21 は始めカットオフ状態（ハイインピーダンス状態）にあるために、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレインソース間電流 I_{ds} ）は有機 EL 素子 21 の容量成分 C_{el} に流れ込み、よって当該容量成分 C_{el} の充電が開始される。

【0113】

このとき、電源供給線 32 の電位が高電位 V_{ccp} よりも低い第 3 電源電位 V_{ccp2} であるために、移動度補正処理時に駆動トランジスタ 22 に流れるドレインソース間電流 I_{ds} の電流量が、電源供給線 32 の電位が高電位 V_{ccp} のときよりも減少し、駆動トランジスタ 22 のソース電位 V_s の上昇が緩やかになる。

20

【0114】

これにより、信号電位 V_{sig} の書込み期間および移動度補正期間内に駆動トランジスタ 22 のソース電位 V_s が有機 EL 素子 21 の閾値電圧 $V_{th(el)}$ に達することはなく、したがって、信号電位 V_{sig} の書込み期間および移動度補正期間において有機 EL 素子 21 がターンオンすることはない。

【0115】

特に、第 3 電源電位 V_{ccp2} を、駆動トランジスタ 22 の導通状態を維持できる電位範囲内においてできるだけ低く設定することで、移動度補正処理時に駆動トランジスタ 22 に流れるドレインソース間電流 I_{ds} の電流量をより減少し、駆動トランジスタ 22 のソース電位 V_s の上昇をより緩やかにすることができるために、信号電位 V_{sig} の書込み期間および移動度補正期間内の有機 EL 素子 21 のターンオンをより確実に防ぐことができる。

30

【0116】

信号電位 V_{sig} の書込み期間および移動度補正期間における移動度補正の処理動作については先述した回路動作の場合と同様である。ここで、書込みゲインが 1（理想値）であると仮定すると、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇することで、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。

40

【0117】

そして、時刻 t_7 で走査線 31 の電位 WS が高電位 WS_H 側から低電位 WS_L 側に遷移することで、図 12 (C) に示すように、書込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のソース電位 V_s は、有機 EL 素子 21 の閾値電圧 $V_{th(el)}$ よりも低い電位 $V_{el'}$ にある。書込みトランジスタ 23 が非導通状態となることで、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0118】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、保持

50

容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する。駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン-ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位は、駆動トランジスタ 22 のドレイン-ソース間電流 I_{ds} に応じて上昇する。

【0119】

そして、有機 EL 素子 21 のアノード電位が $V_{el} + V_{cat h}$ を越えると、有機 EL 素子 21 に駆動電流（発光電流）が流れ始めるために、有機 EL 素子 21 が発光を開始する。また、有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。このとき、ブートストラップゲインが 1（理想値）であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。

【0120】

次に、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} から基準電位 V_{ofs} に切り替わった後時刻 t_{12} で、図 12（D）に示すように、電源供給線 32 の電位が第 3 電源電位 V_{ccp2} から高電位 V_{ccp} に切り替わる。これにより、駆動トランジスタ 22 に流れるドレイン-ソース間電流 I_{ds} の電流量が、電源供給線 32 の電位が第 3 電源電位 V_{ccp2} のときよりも増すため、駆動トランジスタ 22 のソース電位 V_s が、電源供給線 32 の電位の切り替え直前の電位 V_{el}'' から上昇する。

【0121】

このとき、駆動トランジスタ 22 のゲート電極がフローティング状態にあるために、駆動トランジスタ 22 のソース電位 V_s が上昇しても、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動し、 $V_{sig} - V_{ofs} + V_{th} - \Delta V + V_{el}''$ となる。故に、発光期間中駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。

【0122】

（本実施形態の作用効果）

上述したように、駆動トランジスタ 22 に流れるドレイン-ソース間電流 I_{ds} に応じた補正量（帰還量） ΔV で当該駆動トランジスタ 22 のゲート入力側に負帰還をかける移動度補正処理を、書込みトランジスタ 22 による映像信号の信号電圧 V_{sig} の書込み処理と並行して実行する有機 EL 表示装置 10 において、信号電位 V_{sig} の書込み期間および移動度補正期間に、電源供給線 32 の電位 D_S を高電位 V_{ccp} に維持するのではなく、当該高電位 V_{ccp} よりも低く、駆動トランジスタ 22 の導通状態を維持できる第 3 電源電位 V_{ccp2} に下げることにより、次のような作用効果を得ることができる。

【0123】

すなわち、駆動トランジスタ 22 の移動度補正時のドレイン-ソース間電流 I_{ds} の電流量を減少させ、駆動トランジスタ 22 のソース電位 V_s の上昇を、電源供給線 32 の電位が高電位 V_{ccp} の状態で移動度補正の場合に比べて緩やかにすることができるため、信号電位 V_{sig} の書込み期間および移動度補正期間内の有機 EL 素子 21 のターンオンを防ぐことができる。これにより、駆動トランジスタ 22 の閾値電圧 V_{th} 、移動度 μ および有機 EL 素子 21 の経時劣化に伴う閾値ばらつきを確実に補正することができるために良好な画質の表示画像を得ることができる。

【0124】

また、駆動トランジスタ 22 のソース電位 V_s が緩やかに上昇することにより、移動度補正を、電源供給線 32 の電位が高電位 V_{ccp} の状態で移動度補正の場合に比べて緩やかに行うことが可能になることから、移動度補正処理時の駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} の減少（ ΔV ）を少なくすることができる。これにより、駆動トランジスタ 22 により多くの電流量のドレイン-ソース間電流 I_{ds} を流すことができるた

10

20

30

40

50

め十分な発光輝度を得ることができる。

【0125】

また、書込みパルスWSのパルス幅で決まる信号電圧Vsigの書込み期間および移動度補正期間を短く設定しなくても、当該期間において有機EL素子21がターンオンしないようにすることができる。これにより、有機EL素子21がターンオンするまでの時間が、電源供給線32の電位が高電位Vccpの状態で移動度補正の場合に比べて長くなることから、信号電圧Vsigの書込み期間および移動度補正期間を長く設定することが可能になる。その結果、表示パネル70のシェーディングを防止することが可能になるためにより良好な画質の表示画像を得ることができる。

【0126】

(変形例)

上記実施形態では、画素回路20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、無機EL素子、LED素子、半導体レーザー素子など、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0127】

[適用例]

以上説明した本発明に係る表示装置は、一例として、図13～図15に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。以下に、本発明が適用される電子機器の一例について説明する。

【0128】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、駆動トランジスタ22の閾値電圧Vth、移動度 μ および有機EL素子21の経時劣化に伴う閾値ばらつきを確実に補正することができるために、各種の電子機器において、高品位な画像表示を行うことができる。

【0129】

なお、本発明に係る表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部30に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

【0130】

図13は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明に係る表示装置を用いることにより作成される。

【0131】

図14は、本発明が適用されるデジタルカメラを示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本発明に係る表示装置を用いることにより作製される。

【0132】

図15は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。

本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明に係る表示装置を用いることにより作製される。

【0 1 3 3】

図 1 6 は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート／ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明に係る表示装置を用いることにより作製される。

【0 1 3 4】

図 1 7 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す斜視図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部（ここではヒンジ部）1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明に係る表示装置を用いることにより作製される。

【図面の簡単な説明】

【0 1 3 5】

【図 1】 本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【図 2】 画素（画素回路）の具体的な構成例を示す回路図である。

【図 3】 画素の断面構造の一例を示す断面図である。

【図 4】 本発明の前提となる回路動作の説明に供するタイミング波形図である。

【図 5】 本発明の前提となる回路動作の説明図（その 1）である。

【図 6】 本発明の前提となる回路動作の説明図（その 2）である。

【図 7】 駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図 8】 駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図 9】 閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】 信号書込み期間および移動度補正期間に有機 EL 素子がターンオンする場合の動作説明に供するタイミング波形図である。

【図 11】 本実施形態に係る駆動方法を用いた場合の回路動作の説明に供するタイミング波形図である。

【図 12】 本実施形態に係る駆動方法を用いた場合の回路動作の説明図である。

【図 13】 本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 14】 本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 15】 本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 16】 本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 17】 本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【符号の説明】

【0 1 3 6】

1 0 … 有機 EL 表示装置、2 0 … 画素（画素回路）、2 1 … 有機 EL 素子、2 2 … 駆動トランジスタ、2 3 … 書込みトランジスタ、2 4 … 保持容量、3 0 … 画素アレイ部、3 1（3 1-1 ～ 3 1-m）… 走査線、3 2（3 2-1 ～ 3 2-m）… 電源供給線、3 3（3

10

20

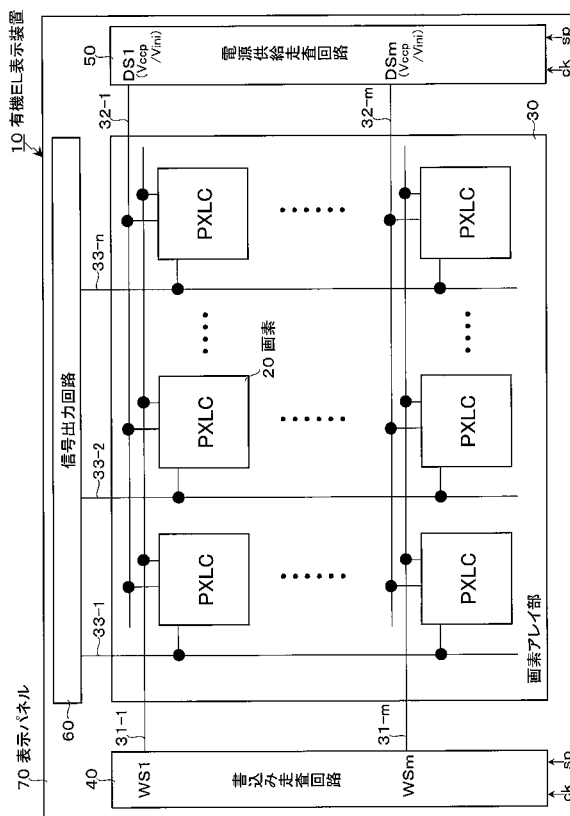
30

40

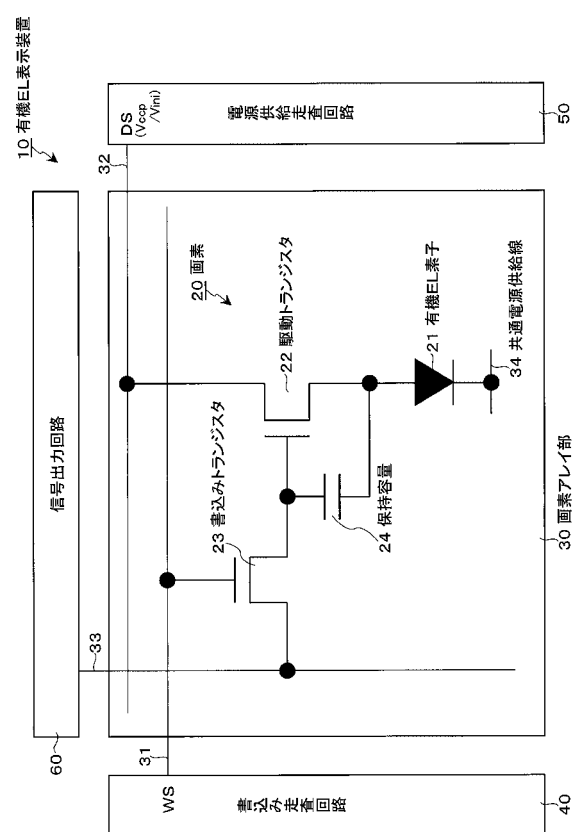
50

3-1 ~ 33-n) … 信号線、34 … 共通電源供給線、40 … 書込み走査回路、50 … 電源供給走査回路、60 … 水平駆動回路、70 … 表示パネル

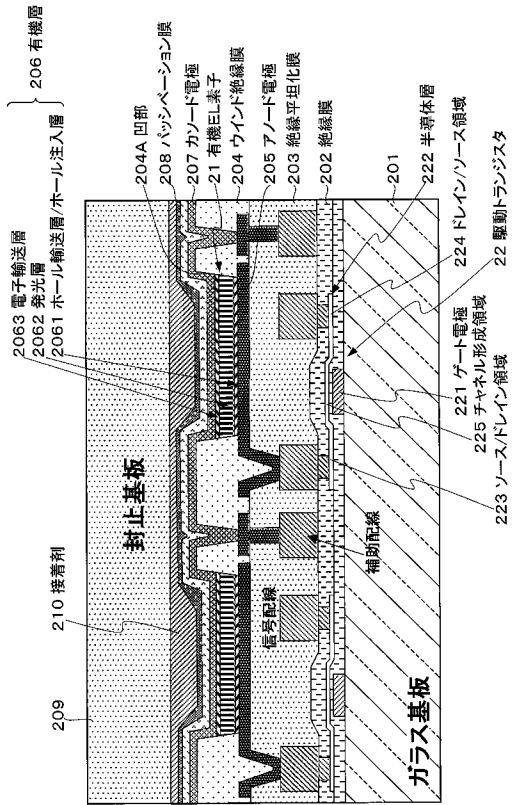
【図 1】



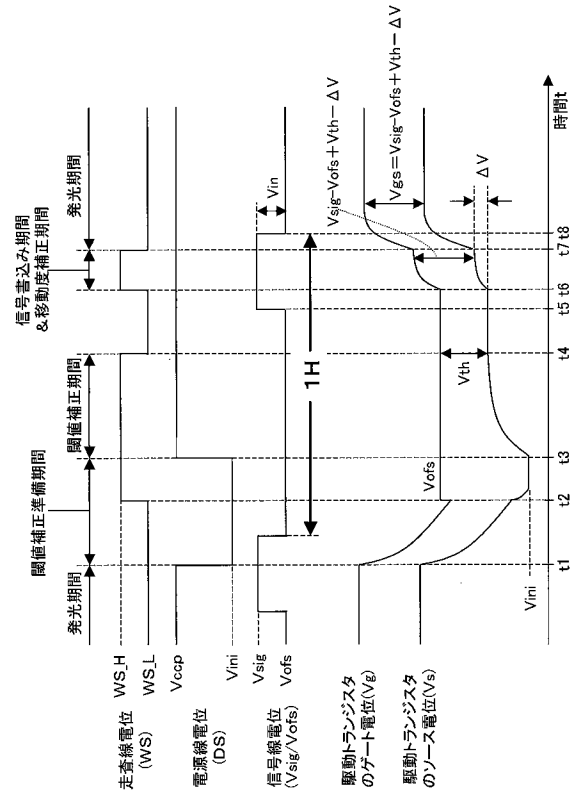
【図 2】



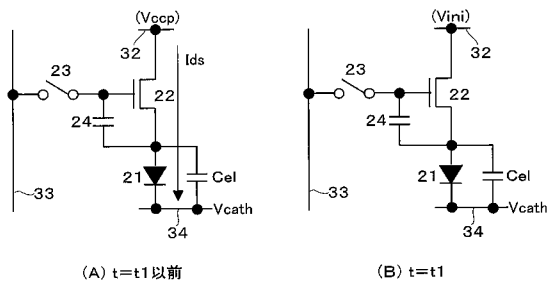
【図 3】



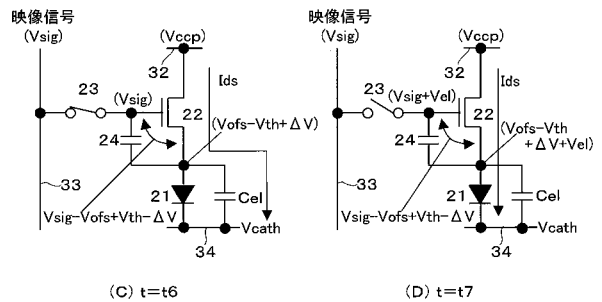
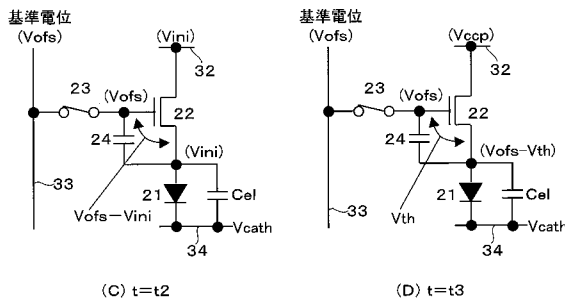
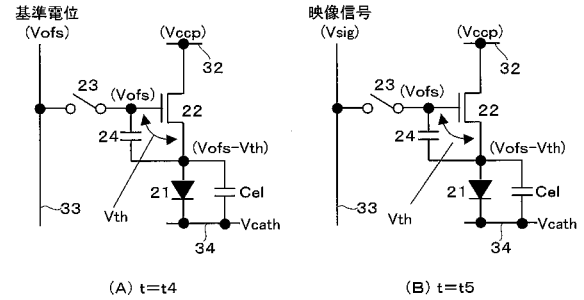
【図 4】



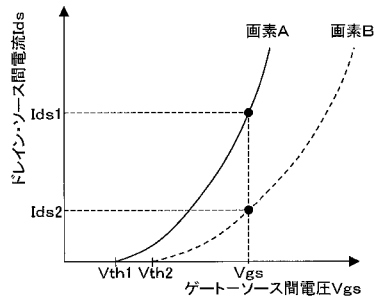
【図 5】



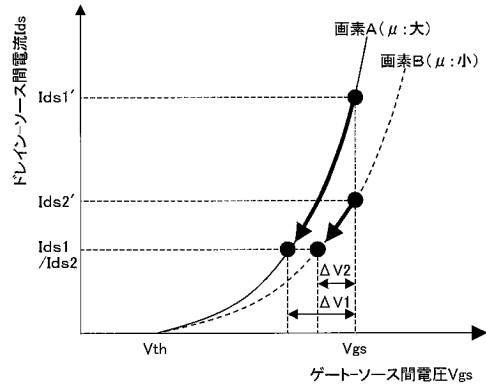
【図 6】



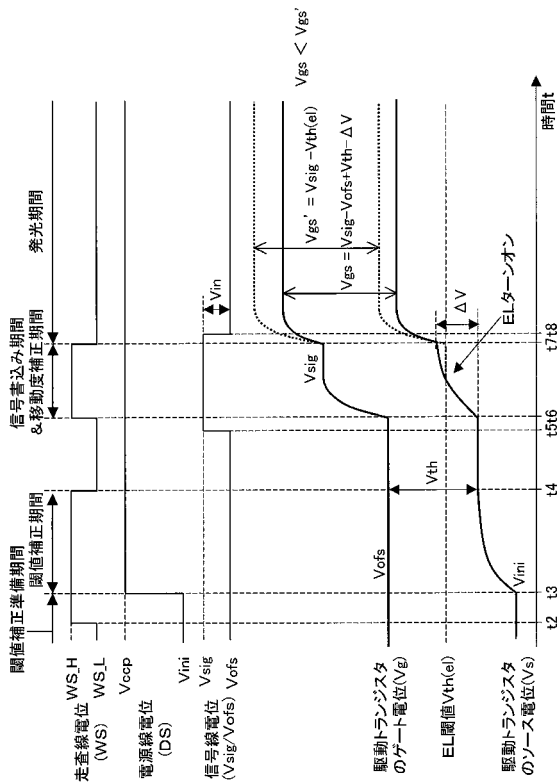
【図 7】



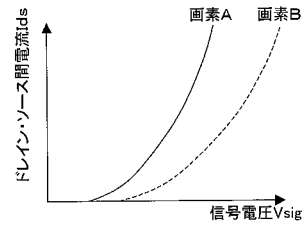
【図 8】



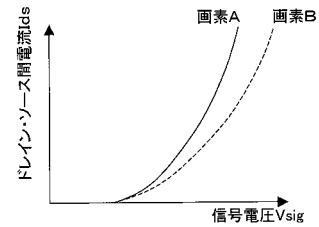
【図 10】



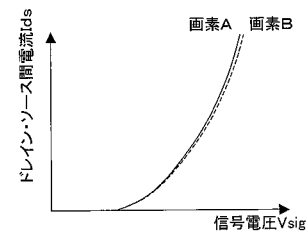
【図 9】



(A) 閾値補正: 無、移動度補正: 無

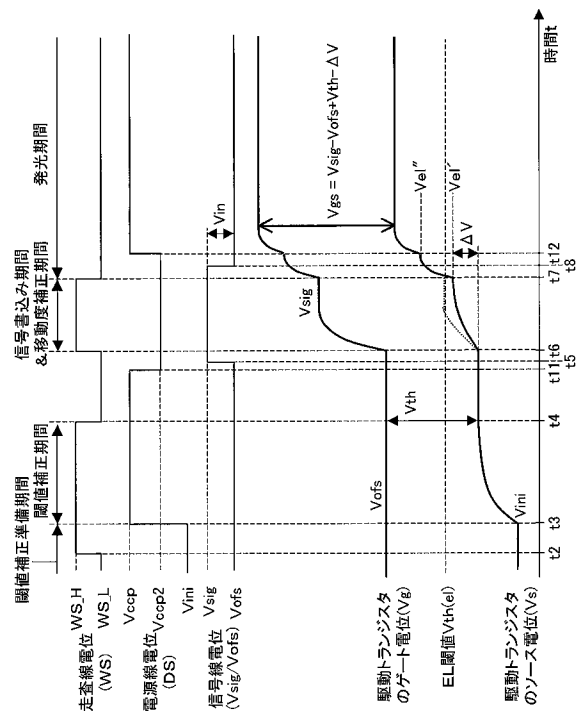


(B) 閾値補正: 有、移動度補正: 無

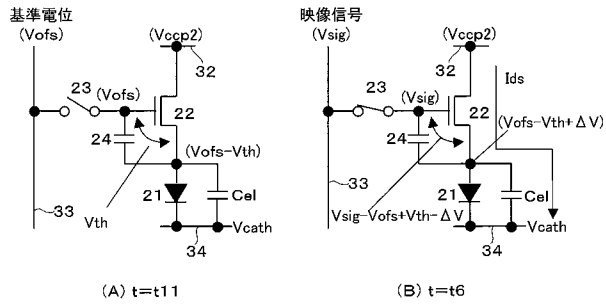


(C) 閾値補正: 有、移動度補正: 有

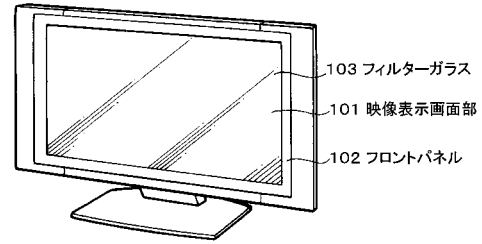
【図 11】



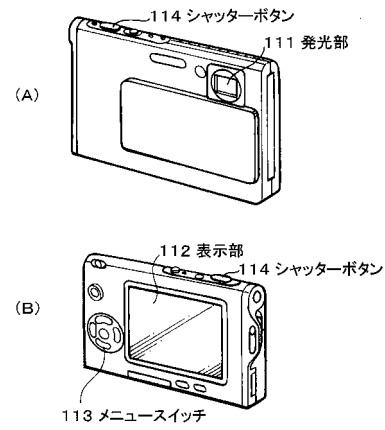
【図 12】



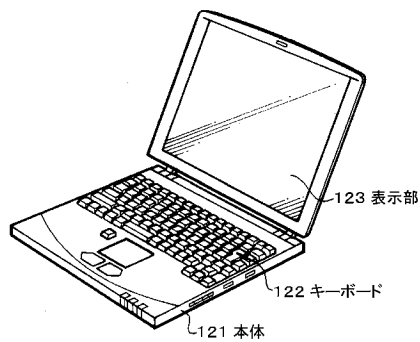
【図 13】



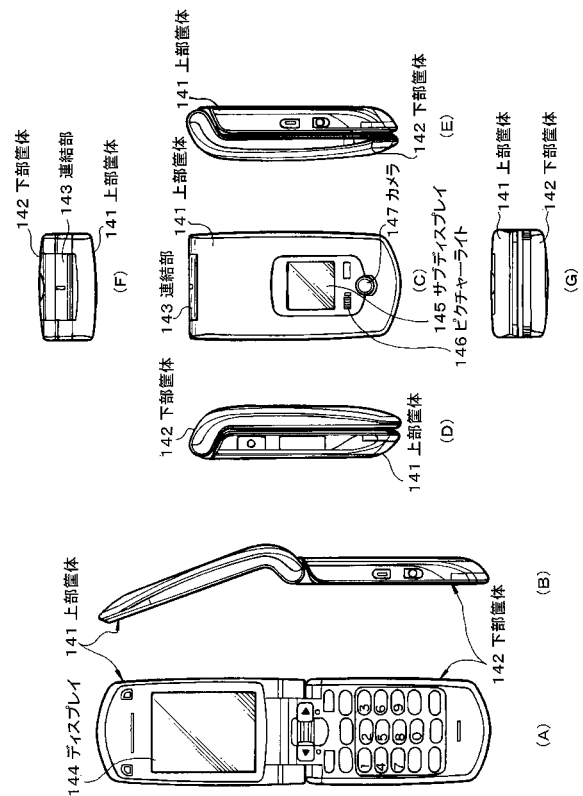
【図 14】



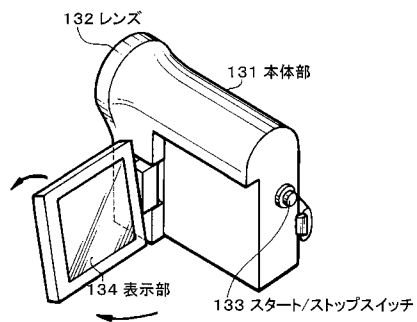
【図 15】



【図 17】



【図 16】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 1 2 E
	H 0 5 B 33/14	A

F ターム(参考) 3K107 AA01 BB01 CC33 EE03 HH02 HH04
5C080 AA06 BB05 DD05 DD29 FF11 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2009237425A	公开(公告)日	2009-10-15
申请号	JP2008085666	申请日	2008-03-28
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	種田 貴之 内野 勝秀 山本 哲郎		
发明人	種田 貴之 内野 勝秀 山本 哲郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.670.J G09G3/20.611.H G09G3/20.642.A G09G3/20.642.C G09G3/20.624.B G09G3/20.612.E H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB11 5C380/AB22 5C380/AB23 5C380/AB24 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA19 5C380/BA20 5C380/BA28 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/BE02 5C380/CA08 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC71 5C380/CD012 5C380/CD022 5C380/CE04 5C380/CE19 5C380/CF07 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA03 5C380/HA05		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

公开的是通过防止导通EL元件，迁移率 μ 和在阈值的变化的校正的可靠地执行驱动晶体管的有机阈值电压 V_{th} 由于有机EL元件在迁移率校正时段老化。通过写晶体管施加负反馈，以修正量 ΔV 所述驱动晶体管的根据（源极之间的漏极电流 I_{ds} ）时，视频信号的信号电压的栅极输入的迁移率校正处理 - 流过驱动晶体管的电流在有机EL显示装置在并发执行 V_{sig} 的写处理，信号写入时段和迁移率校正周期，而不是保持在电源线的电位 D_S 为高电位 V_{ccp} ，低于高电位 V_{ccp} 下通过降低能够保持驱动晶体管的导通状态的第三电源电位 V_{ccp2} ，防止信号写入时段和迁移率校正时段中的有机EL元件的导通。The 11

