

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003 - 319657

(P2003 - 319657A)

(43)公開日 平成15年11月7日(2003.11.7)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-コ-ド [*] (参考)
H 0 2 M 3/28		H 0 2 M 3/28	W 5 C 0 8 0
			P 5 H 7 3 0
G 0 9 G 3/20	612	G 0 9 G 3/20	612 D
	670		670 C
3/30		3/30	J
審査請求 未請求 請求項の数 10 O L (全 22数)			

(21)出願番号 特願2002 - 115880(P2002 - 115880)

(22)出願日 平成14年4月18日(2002.4.18)

(71)出願人 000003067

T D K 株式会社

東京都中央区日本橋一丁目13番1号

(72)発明者 伊藤 祐義

東京都中央区日本橋一丁目13番1号 ティー
ディーケー株式会社内

(72)発明者 山口 順弘

東京都中央区日本橋一丁目13番1号 ティー
ディーケー株式会社内

(74)代理人 100078031

弁理士 大石 皓一 (外 2 名)

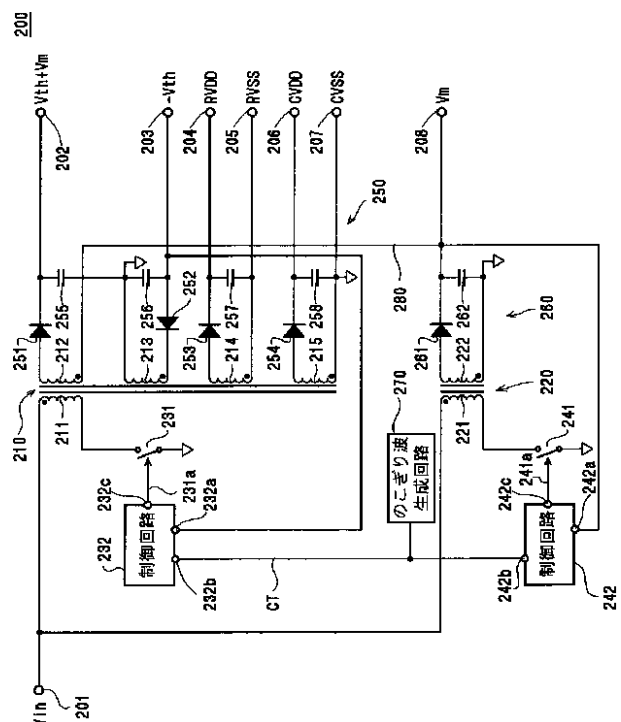
最終頁に続く

(54)【発明の名称】 電源装置及びこれを用いた無機 E L ディスプレイ装置

(57)【要約】

【課題】 トランス間の干渉による異常発振が防止された電源装置を提供する。

【解決手段】 入力電圧 V_{in} を受け、少なくとも出力電圧 $V_{th} + V_m$ 及び出力電圧 V_m を生成する電源装置であって、1次巻線に入力電圧 V_{in} を共通に受けるトランス 210、220 と、トランス 210、220 の2次巻線に接続され、出力電圧 $V_{th} + V_m$ 及び出力電圧 V_m を生成する出力回路 250、260 と、出力電圧 V_m をトランス 210 の2次巻線に供給する配線 280 と、それぞれトランス 210、220 の1次巻線に接続されたスイッチング素子 231、241 と、それぞれスイッチング素子 231、241 の動作を制御する制御回路 232、242 とを備え、制御回路 232、242 の動作が互いに同期している。これにより、配線 280 の存在に起因する異常発振が効果的に抑制される。



【特許請求の範囲】

【請求項 1】 入力電圧を受け、互いに電圧の異なる少なくとも第 1 及び第 2 の出力電圧を生成する電源装置であって、1 次巻線に前記入力電圧を共通に受ける第 1 及び第 2 のトランスと、前記第 1 及び第 2 のトランスの 2 次巻線に接続され、それぞれ前記第 1 及び第 2 の出力電圧を生成する第 1 及び第 2 の出力回路と、前記第 2 の出力電圧を前記第 1 のトランスの 2 次巻線に供給する手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 1 及び第 2 の制御回路の動作が互いに同期していることを特徴とする電源装置。

【請求項 2】 前記第 1 及び第 2 の制御回路は、それぞれ前記第 1 及び第 2 のスイッチング素子を PWM 制御する回路であることを特徴とする請求項 1 に記載の電源装置。

【請求項 3】 前記第 1 及び第 2 の制御回路による PWM 制御には、同じのこぎり波が用いられていることを特徴とする請求項 2 に記載の電源装置。

【請求項 4】 前記第 1 及び第 2 の制御回路による PWM 制御には、一方の周波数が他方の周波数の整数倍であり、ピーク値となるタイミングが実質的に一致する第 1 及び第 2 のこぎり波がそれぞれ用いられていることを特徴とする請求項 2 に記載の電源装置。

【請求項 5】 入力電圧を受け、互いに電圧の異なる少なくとも第 1 乃至第 3 の出力電圧を生成する電源装置であって、前記入力電圧を受ける 1 次巻線、第 1 の 2 次巻線及び第 2 の 2 次巻線を有する第 1 のトランスと、前記入力電圧を受ける 1 次巻線及び第 1 の 2 次巻線を有する第 2 のトランスと、前記第 1 のトランスの第 1 の 2 次巻線に接続され前記第 1 の出力電圧を生成する第 1 の出力回路と、前記第 1 のトランスの第 2 の 2 次巻線に接続され前記第 2 の出力電圧を生成する第 2 の出力回路と、前記第 2 のトランスの 2 次巻線に接続され前記第 3 の出力電圧を生成する第 3 の出力回路と、前記第 3 の出力電圧を前記第 1 のトランスの第 1 の 2 次巻線に供給する供給手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ第 2 及び第 3 の出力電圧に基づいて前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 2 の制御回路は、前記第 1 の出力電圧が所定値を超えたことに応答して、前記第 2 のスイッチング素子に対する制御により、前記第 3 の出力電圧を低下させることを特徴とする電源装置。

【請求項 6】 前記第 1 及び第 2 の制御回路の動作が互いに同期していることを特徴とする請求項 5 に記載の電源装置。

【請求項 7】 前記電源装置は、無機 E L パネルを駆動

するための電圧を生成する電源装置であり、前記第 1 及び第 2 の出力電圧は前記無機 E L パネルに設けられた走査配線を駆動するために用いられ、前記第 3 の出力電圧は前記無機 E L パネルに設けられたデータ配線を駆動するために用いられることを特徴とする請求項 5 または 6 に記載の電源装置。

【請求項 8】 複数の走査配線及び複数のデータ配線を有する無機 E L パネルと、前記複数の走査配線を駆動するロウドライバと、前記複数のデータ配線を駆動するコラムドライバと、前記ロウドライバ及び前記コラムドライバにおいて用いられる電圧を生成する電源装置とを備える無機 E L ディスプレイ装置であって、前記電源装置は、1 次巻線に入力電圧を共通に受ける第 1 及び第 2 のトランスと、前記第 1 及び第 2 のトランスの 2 次巻線に接続され、それぞれ前記ロウドライバ及び前記コラムドライバにおいて用いられる電圧を生成する第 1 及び第 2 の出力回路と、前記コラムドライバにおいて用いられる電圧を前記第 1 のトランスの 2 次巻線に供給する手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 1 及び第 2 の制御回路の動作が互いに同期していることを特徴とする無機 E L ディスプレイ装置。

【請求項 9】 複数の走査配線及び複数のデータ配線を有する無機 E L パネルと、前記複数の走査配線を駆動するロウドライバと、前記複数のデータ配線を駆動するコラムドライバと、前記ロウドライバにおいて用いられる第 1 及び第 2 の電圧、並びに、前記コラムドライバにおいて用いられる第 3 の電圧を生成する電源装置とを備える無機 E L ディスプレイ装置であって、前記電源装置は、入力電圧を受ける 1 次巻線、第 1 の 2 次巻線及び第 2 の 2 次巻線を有する第 1 のトランスと、前記入力電圧を受ける 1 次巻線及び第 1 の 2 次巻線を有する第 2 のトランスと、前記第 1 のトランスの第 1 の 2 次巻線に接続され前記第 1 の電圧を生成する第 1 の出力回路と、前記第 1 のトランスの第 2 の 2 次巻線に接続され前記第 2 の電圧を生成する第 2 の出力回路と、前記第 2 のトランスの 2 次巻線に接続され前記第 3 の電圧を生成する第 3 の出力回路と、前記第 3 の電圧を前記第 1 のトランスの第 1 の 2 次巻線に供給する供給手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ第 2 及び第 3 の出力電圧に基づいて前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 2 の制御回路は、前記第 1 の電圧が所定値を超えたことに応答して、前記第 2 のスイッチング素子に対する制御により、前記第 3 の電圧を低下させることを特徴とする無機 E L ディスプレイ装置。

【請求項 10】 前記第 1 及び第 2 の制御回路の動作が

互いに同期していることを特徴とする請求項9に記載の無機ELディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源装置に関し、特に、無機ELディスプレイ装置への適用が好適な電源装置に関する。また、本発明は、無機ELディスプレイ装置に関する。

【0002】

【従来の技術】近年、薄型で高画質表示が可能なディスプレイ装置として、無機ELパネルを用いた無機ELディスプレイ装置が注目されている。一般的な無機ELディスプレイ装置は、多数のデータ配線（コラム配線）と多数の走査配線（ロウ配線）とが互いに交差して敷設された無機ELパネルを有し、データ配線と走査配線との間にしきい値 V_{th} を超える電圧 $V_{th} + V_m$ を印加することによって、所望の画素を発光させることができる。

【0003】例えば、特定の1画素のみを発光させる場合、対応する走査配線及び対応するデータ配線にそれぞれ電圧 $-V_{th}$ 及び電圧 V_m を印加し、その他の走査配線をオープン状態とし、その他のデータ配線にグランド電位（GND）を印加すればよい。これにより、上記特定の1画素においては、データ配線と走査配線との間の電圧が $V_{th} + V_m$ となるため発光する一方、その他の画素においては、データ配線と走査配線との間の電圧が V_{th} 未満となるため、発光はしない。また、無機ELディスプレイ装置は一般に交流駆動する必要があるため、上記特定の1画素を次に発光させる場合には、対応する走査配線及び対応するデータ配線にそれぞれ電圧 $V_{th} + V_m$ 及びグランド電位（GND）を印加し、その他の走査配線をオープン状態とし、その他のデータ配線に電圧 V_m を印加する必要がある。

【0004】このように、無機ELディスプレイ装置においては、データ配線に印加すべき電圧や走査配線に印加すべき電圧等、複数の電圧が必要である。上記の例では、データ配線に印加すべき電圧としては電圧 V_m が必要であり、走査配線に印加すべき電圧としては電圧 $-V_{th}$ 及び電圧 $V_{th} + V_m$ が必要である。

【0005】図21は、従来の無機ELディスプレイ装置用電源装置の回路図である。

【0006】図21に示すように、従来の無機ELディスプレイ装置用電源装置は、入力端子1に供給される直流電圧 V_{in} を変圧して、出力端子2a～2cにそれぞれ電圧 $V_{th} + V_m$ 、 V_m 及び $-V_{th}$ を発生させる装置であり、1次巻線10a及び2次巻線10b～10dを有するトランス10と、トランス10の1次側に設けられたスイッチング素子20a及びこれを制御する制御回路20bと、トランス10の2次側に設けられた出力回路30とを備えている。

【0007】このような構成を有する従来の電源装置においては、制御回路20bによる制御のもとスイッチング素子20aがPWM制御され、これにより、トランス10の2次巻線10b～10dに、それぞれ電圧 V_{th} 、 V_m 及び $-V_{th}$ を発生させることができる。かかる2次側電圧は、出力回路30を構成するダイオード及びコンデンサによって整流・平滑され、これによって出力端子2a～2cには、それぞれ電圧 $V_{th} + V_m$ 、 V_m 及び $-V_{th}$ が現れることになる。

【0008】ここで、制御回路20bによる制御は、出力端子2a～2cに現れる電圧のいずれかを監視することにより行われる。したがって、例えば、出力端子2cに現れる電圧を監視する場合、制御回路20bは、これが電圧 $-V_{th}$ に安定するようにスイッチング素子20aをPWM制御する。これにより、監視対象となる電圧（例えば、 $-V_{th}$ ）のみならず、直接監視していない他の電圧（例えば、 $V_{th} + V_m$ 及び V_m ）についても、トランス10の巻数比の関係により、監視対象となる電圧と同様、一定に保つことが可能となる。

【0009】しかしながら、出力端子2a～2cに接続される負荷が大きい場合、直接監視していない電圧については、監視対象となる電圧に比べて変動が起きやすいという問題がある。このような問題を解決するためには、図22に示すように、無機ELディスプレイ装置用電源装置を、データ配線に印加すべき電圧（ V_m ）を生成するための部分と走査配線に印加すべき電圧（ $V_{th} + V_m$ 及び $-V_{th}$ ）を生成するための部分に分けることが効果的である（特開平4-233588号公報参照）。

【0010】図22に示す無機ELディスプレイ装置用電源装置においては、図21に示すトランス10がトランス11とトランス12に分割され、トランス11とトランス12の1次側にそれぞれスイッチング素子21a、22a及びこれを制御する制御回路21b、22bが別個に設けられるとともに、トランス11の2次側には出力回路31が設けられ、トランス12の2次側には出力回路32が設けられている。ここで、トランス11の1次巻線11aと2次巻線11bの巻数比は、図21に示すトランス10の1次巻線10aと2次巻線10bの巻数比と同じ巻数比に設定され、トランス11の1次巻線11aと2次巻線11cの巻数比は、図21に示すトランス10の1次巻線10aと2次巻線10dの巻数比と同じ巻数比に設定され、トランス12の1次巻線12aと2次巻線12bの巻数比は、図21に示すトランス10の1次巻線10aと2次巻線10cの巻数比と同じ巻数比に設定される。

【0011】これにより、トランス11の2次巻線11b及び11cには、それぞれ電圧 V_{th} 及び $-V_{th}$ が発生し、トランス12の2次巻線12bには電圧 V_m が発生するが、トランス11の2次巻線11bは、配線3

3を介して出力端子2bに接続されていることから、図21に示す電源装置と同様、出力端子2a～2cにはそれぞれ電圧 $V_{th} + V_m$ 、 V_m 及び $-V_{th}$ が現れることになる。

【0012】このように、無機ELディスプレイ装置用の電源装置を、データ配線に印加すべき電圧(V_m)を生成するための部分と走査配線に印加すべき電圧($V_{th} + V_m$ 及び $-V_{th}$)を生成するための部分に分割すれば、直接監視可能な電圧を増やすことができることから、電圧変動を効果的に抑制することが可能となる。

【0013】

【発明が解決しようとする課題】しかしながら、図22に示す電源装置においては、走査配線に印加すべき電圧 $V_{th} + V_m$ を生成するために、配線33を用いることによって、データ配線に印加すべき電圧 V_m を利用していることから、走査配線に印加すべき電圧($V_{th} + V_m$ 及び $-V_{th}$)の生成に用いるトランス11とデータ配線に印加すべき電圧(V_m)の生成に用いるトランス12とが配線33を介して干渉し、これによって異常発振を起こし易いことが本発明者の研究により明らかとなった。

【0014】また、図22に示す電源装置においては、制御回路22bによる制御は、出力端子2a及び2cに現れる電圧の一方(例えば、 $-V_{th}$)を監視することにより行われることから、直接監視していない他方の電圧(例えば、 $V_{th} + V_m$)については、やはり変動が起きやすいという問題があった。

【0015】したがって、本発明の目的は、トランス間の干渉による異常発振が防止された電源装置及びこれを用いた無機ELディスプレイ装置を提供することである。

【0016】また、本発明の他の目的は、電圧の変動がより抑制された電源装置及びこれを用いた無機ELディスプレイ装置を提供することである。

【0017】

【課題を解決するための手段】本発明のかかる目的は、入力電圧を受け、互いに電圧の異なる少なくとも第1及び第2の出力電圧を生成する電源装置であって、1次巻線に前記入力電圧を共通に受ける第1及び第2のトランスと、前記第1及び第2のトランスの2次巻線に接続され、それぞれ前記第1及び第2の出力電圧を生成する第1及び第2の出力回路と、前記第2の出力電圧を前記第1のトランスの2次巻線に供給する手段と、それぞれ前記第1及び第2のトランスの1次巻線に接続された第1及び第2のスイッチング素子と、それぞれ前記第1及び第2のスイッチング素子の動作を制御する第1及び第2の制御回路とを備え、前記第1及び第2の制御回路の動作が互いに同期していることを特徴とする電源装置によって達成される。

【0018】本発明によれば、第1の制御回路の動作と

第2の制御回路の動作が互いに同期していることから、第1のトランスの2次側と第2のトランスの2次側とが上記手段を介して接続されているにも関わらず、これら第1及び第2のトランスが互いに干渉しあうことがほとんどなくなる。これにより、上記手段に起因する異常発振が効果的に抑制される。

【0019】また、前記第1及び第2の制御回路は、それぞれ前記第1及び第2のスイッチング素子をPWM制御する回路であることが好ましい。

【0020】また、前記第1及び第2の制御回路によるPWM制御には、同じのこぎり波が用いられていることが好ましい。

【0021】また、前記第1及び第2の制御回路によるPWM制御には、一方の周波数が他方の周波数の整数倍であり、ピーク値となるタイミングが実質的に一致する第1及び第2のこぎり波がそれぞれ用いられていることが好ましい。

【0022】本発明の前記目的はまた、入力電圧を受け、互いに電圧の異なる少なくとも第1乃至第3の出力電圧を生成する電源装置であって、前記入力電圧を受ける1次巻線、第1の2次巻線及び第2の2次巻線を有する第1のトランスと、前記入力電圧を受ける1次巻線及び第1の2次巻線を有する第2のトランスと、前記第1のトランスの第1の2次巻線に接続され前記第1の出力電圧を生成する第1の出力回路と、前記第1のトランスの第2の2次巻線に接続され前記第2の出力電圧を生成する第2の出力回路と、前記第2のトランスの2次巻線に接続され前記第3の出力電圧を生成する第3の出力回路と、前記第3の出力電圧を前記第1のトランスの第1の2次巻線に供給する供給手段と、それぞれ前記第1及び第2のトランスの1次巻線に接続された第1及び第2のスイッチング素子と、それぞれ第2及び第3の出力電圧に基づいて前記第1及び第2のスイッチング素子の動作を制御する第1及び第2の制御回路とを備え、前記第2の制御回路は、前記第1の出力電圧が所定値を超えたことに応答して、前記第2のスイッチング素子に対する制御により、前記第3の出力電圧を低下させることを特徴とする電源装置によって達成される。

【0023】本発明によれば、第1の出力電圧が所定値を超えた場合、第2の制御回路による第2のスイッチング素子に対する制御により、第3の出力電圧を低下させることで、結果的に、第1の出力電圧を低下させていることから、出力電圧の変動を効果的に抑制することが可能となる。

【0024】また、前記第1及び第2の制御回路の動作が互いに同期していることが好ましい。この場合、第1及び第2のトランスが互いに干渉しあうことがほとんどなくなるので、上記供給手段に起因する異常発振が効果的に抑制される。

【0025】また、前記電源装置は、無機ELパネルを

駆動するための電圧を生成する電源装置であり、前記第 1 及び第 2 の出力電圧は前記無機 E L パネルに設けられた走査配線を駆動するために用いられ、前記第 3 の出力電圧は前記無機 E L パネルに設けられたデータ配線を駆動するために用いられることが好ましい。この場合、第 1 の出力電圧が所定値を超えた場合、データ配線を駆動するために用られる第 3 の出力電圧が低下させられることから、無機 E L パネルの面積が広く、第 3 の出力電圧に対する負荷が大きい場合に好適である。

【0026】本発明の前記目的はまた、複数の走査配線 10 及び複数のデータ配線を有する無機 E L パネルと、前記複数の走査配線を駆動するロウドライバと、前記複数のデータ配線を駆動するカラムドライバと、前記ロウドライバ及び前記カラムドライバにおいて用いられる電圧を生成する電源装置とを備える無機 E L ディスプレイ装置であって、前記電源装置は、1 次巻線に入力電圧を共通に受ける第 1 及び第 2 のトランスと、前記第 1 及び第 2 のトランスの 2 次巻線に接続され、それぞれ前記ロウドライバ及び前記カラムドライバにおいて用いられる電圧を生成する第 1 及び第 2 の出力回路と、前記カラムドライバにおいて用いられる電圧を前記第 1 のトランスの 2 次巻線に供給する手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 1 及び第 2 の制御回路の動作が互いに同期していることを特徴とする無機 E L ディスプレイ装置によって達成される。

【0027】本発明の前記目的はまた、複数の走査配線 30 及び複数のデータ配線を有する無機 E L パネルと、前記複数の走査配線を駆動するロウドライバと、前記複数のデータ配線を駆動するカラムドライバと、前記ロウドライバにおいて用いられる第 1 及び第 2 の電圧、並びに、前記カラムドライバにおいて用いられる第 3 の電圧を生成する電源装置とを備える無機 E L ディスプレイ装置であって、前記電源装置は、入力電圧を受ける 1 次巻線、第 1 の 2 次巻線及び第 2 の 2 次巻線を有する第 1 のトランスと、前記入力電圧を受ける 1 次巻線及び第 1 の 2 次巻線を有する第 2 のトランスと、前記第 1 のトランスの第 1 の 2 次巻線に接続され前記第 1 の電圧を生成する第 1 の出力回路と、前記第 1 のトランスの第 2 の 2 次巻線に接続され前記第 2 の電圧を生成する第 2 の出力回路と、前記第 2 のトランスの 2 次巻線に接続され前記第 3 の電圧を生成する第 3 の出力回路と、前記第 3 の電圧を前記第 1 のトランスの第 1 の 2 次巻線に供給する供給手段と、それぞれ前記第 1 及び第 2 のトランスの 1 次巻線に接続された第 1 及び第 2 のスイッチング素子と、それぞれ第 2 及び第 3 の出力電圧に基づいて前記第 1 及び第 2 のスイッチング素子の動作を制御する第 1 及び第 2 の制御回路とを備え、前記第 2 の制御回路は、前記第 1 の 50

電圧が所定値を超えたことに応答して、前記第 2 のスイッチング素子に対する制御により、前記第 3 の電圧を低下させることを特徴とする無機 E L ディスプレイ装置によって達成される。

【0028】また、前記第 1 及び第 2 の制御回路の動作が互いに同期していることが好ましい。この場合、第 1 及び第 2 のトランスが互いに干渉しあうことがほとんどなくなるので、上記供給手段に起因する異常発振が効果的に抑制される。

【0029】

【発明の実施の形態】以下、添付図面を参照しながら、本発明の好ましい実施態様について詳細に説明する。

【0030】図 1 は、無機 E L ディスプレイ装置の全体構成を概略的に示すブロック図である。

【0031】図 1 に示すように、無機 E L ディスプレイ装置は、 n 本のデータ配線（コラム配線） $101_1 \sim 101_n$ と m 本の走査配線（ロウ配線） $102_1 \sim 102_m$ とが互いに交差して敷設された無機 E L パネル 100 と、各データ配線 101 を駆動するカラムドライバ 110 と、各走査配線 102 を駆動するロウドライバ 120 と、カラムドライバ 110 にパルス電圧 V_{mD} を供給するカラム電圧制御回路 130 と、ロウドライバ 120 にパルス電圧 V_{SP} 及び V_{SN} を供給するロウ電圧制御回路 140 と、無機 E L ディスプレイ装置全体の動作を制御するコントローラ 150 と、無機 E L ディスプレイ装置において必要な各種電圧を生成する電源装置 200 とを備えている。

【0032】無機 E L パネル 100 内において、データ配線 101 と走査配線 102 との各交点は画素 103 となる。これにより、無機 E L パネル 100 には $n \times m$ 個の画素 103 がマトリクス状に配置されることになる。

【0033】図 2 は、画素 103 の構造を概略的に示す図であり、(a) はその略平面図、(b) は A-A 線に沿った略断面図である。

【0034】図 2 (a), (b) に示すように、一つの画素 103 は、基板 104 上に敷設された走査配線 102 及びこれと交差するデータ配線 101 によって構成される。画素 103 において、データ配線 101 が設けられている方向は無機 E L パネル 100 の視認方向となることから、少なくともデータ配線 101 については透明な導電材料を用いる必要があり、特に限定されるものではないが、ITO を用いることが好ましい。一方、走査配線 102 については透明である必要はなく、金等の金属を用いることができる。また、データ配線 101 と走査配線 102 との間には、第 1 の誘電体層 105a 及び第 2 の誘電体層 105b に挟まれた無機発光層 106 が設けられており、データ配線 101 上には透明な保護膜 107 が設けられている。第 1 の誘電体層 105a 及び第 2 の誘電体層 105b の材料としては、特に限定されるものではないが、ペロブスカイト型強誘電体材料、タ

ングステンブロンズ型強誘電体材料、 Y_2O_3 、 Ta_2O_3 、 Al_2O_3 、 SiN 、 $BaTiO_3$ 等の透明誘電体薄膜等を用いることができる。また、無機発光層106の材料としては、特に限定されるものではないが、 $SrS:Ce/ZnS:Mn$ 等を用いることができる。

【0035】図3は、画素103の等価回路図である。

【0036】図3に示すように、画素103は、データ配線101と走査配線102との間に直列接続された抵抗 R 、負荷容量 C_p 及び負荷容量 C_d と、負荷容量 C_p に対して並列に接続され、互いに極性が対向するように直列接続された2つのツェナーダイオード Z_1 及び Z_2 とによって表すことができる。抵抗 R はデータ配線101の配線抵抗であり、負荷容量 C_p は無機発光層106による容量成分であり、負荷容量 C_d は第1の誘電体層105a及び第2の誘電体層105bによる容量成分である。一般的には、負荷容量 C_p の方が負荷容量 C_d よりも大きい。

【0037】また、2つのツェナーダイオード Z_1 及び Z_2 は、無機発光層106の電流・電圧特性に基づく要素であり、両端間の電圧がしきい値電圧 V_{th} を超えるとツェナーブレークが発生し、発光が生じる。したがって、データ配線101と走査配線102との間の容量は、発光時においては実質的に C_d となり、非発光時には $(C_p \times C_d) / (C_p + C_d)$ となる。

【0038】図4は、画素103の発光特性を示すグラフである。

【0039】図4に示すように、画素103は、データ配線101と走査配線102との間(画素103)に印加される電圧がしきい値 V_{th} を超えると発光し、その光量は、 V_{th} から $V_{th} + V_m$ の範囲においては画素103に印加される電圧にほぼ比例するが、 $V_{th} + V_m$ を超えると飽和し、それ以上の光量は得られない。したがって、画素103に印加する電圧を V_{th} から $V_{th} + V_m$ までの間において制御すれば、発光強度を所望のレベルとすることができる。一方、点灯/非点灯の制御のみを行う場合には、画素103に印加する電圧を $V_{th} + V_m$ とすることにより点灯、 V_{th} 未満とすることにより非点灯とすればよい。

【0040】したがって、無機ELパネル100上の特定の画素103を発光(点灯)させるためには、対応する走査配線102に電圧 $-V_{th}$ を印加する一方でその他の走査電極102をオープン状態とし、対応するデータ電極101に電圧 V_m を印加する一方でその他のデータ配線101に接地電圧(GND)を印加すればよい。これにより、当該特定の画素103に印加される電圧のみが $V_{th} + V_m$ となり、その他の画素103に印加される電圧は全て V_{th} 未満となることから、この画素103のみを発光(点灯)させることができる。

【0041】しかしながら、無機ELパネル100においては、画素103を交流駆動しなければ、誘電分極が

発生し、輝度が低下してしまう。したがって、所定の走査配線102に電圧 $-V_{th}$ を印加し、且つ、所定のデータ電極101に電圧 V_m を印加することによって特定の画素103を発光させた後は、次に、当該画素103に対して逆方向の電圧を印加することによって再度発光させる必要がある。具体的には、当該走査配線102に電圧 $V_{th} + V_m$ を印加し、当該データ電極101に接地電圧(GND)を印加することにより発光させればよい。この場合、非点灯とする画素103に対応するデータ配線101については、電圧 V_m を印加する必要がある。このように無機ELパネル100は交流駆動され、これにより誘電分極による輝度の低下が防止されている。本明細書においては、無機ELパネル100の交流駆動において、データ配線101側の電圧が高くなるように駆動することによって画素103を発光させる場合を正方向駆動、逆に、走査配線102側の電圧が高くなるように駆動することによって画素103を発光させる場合を負方向駆動と呼ぶ。

【0042】図5は、正方向駆動によって、選択された走査配線102-i上の全ての画素103が点灯状態とされた場合における無機ELパネル100の部分等価回路図である。尚、図5において、点灯(発光)している画素103には丸印が付されている。

【0043】図5に示すように、正方向駆動によって、走査配線102-i上の全ての画素103を点灯させる場合、走査配線102-iに電圧 $-V_{th}$ を印加することによってこれを選択状態とし、且つ、全てのデータ配線101₁~101_nに電圧 V_m を印加する。選択されない他の走査配線102はフローティング状態(HiZ)とされる。これにより、走査配線102-i上の全ての画素103については、対応するデータ配線101と走査配線102との間の電圧が $V_{th} + V_m$ となってしきい値 V_{th} を超えることから発光し、その他の画素103については、対応するデータ配線101と走査配線102との間の電圧が V_{th} 未満となることから発光しない。

【0044】この場合、発光している画素103においては、図3に示すツェナーダイオード Z_2 がツェナーブレークしていることから、データ配線101と走査配線102との間の容量は C_d となり(図5においては「 $C_d \text{ only}$ 」と表記、以下の図においても同様)、その他の画素103においては、データ配線101と走査配線102との間の容量は $(C_p \times C_d) / (C_p + C_d)$ となる(図5においては「 C_p, C_d 」と表記、以下の図においても同様)。

【0045】ここで、選択されていない走査配線102はフローティング状態(HiZ)となっており、特定の電圧が与えられていないことから、各データ配線101間には、画素103及び選択されていない走査配線102を介したパスが形成されることになるが、図5に示す

ように、走査配線 102 - i 上の全ての画素 103 を点灯させる場合、全てのデータ配線 101₁ ~ 101_n の電圧が Vm であり、これらの間に電位差が存在しないことから、かかるパスに電流が流れることはない。したがって、この場合、電圧 Vm のラインにかかる負荷は比較的小さい。一方、選択された走査配線 102 - i については、走査配線 102 - i 上の全ての画素 103 に電荷を供給しなければならないことから、電圧 - Vth のラインにかかる負荷は比較的大きくなる。

【0046】図 6 は、負方向駆動によって、選択された走査配線 102 - i 上の全ての画素 103 が点灯状態とされた場合における無機 EL パネル 100 の部分等価回路図であり、図 6 においても、点灯（発光）している画素 103 には丸印が付されている。

【0047】図 6 に示すように、負方向駆動によって、走査配線 102 - i 上の全ての画素 103 を点灯させる場合、走査配線 102 - i に電圧 Vth + Vm を印加することによってこれを選択状態とし、且つ、全てのデータ配線 101₁ ~ 101_n にグランド電位（GND）を印加する。選択されない他の走査配線 102 はフローティング状態（HiZ）とされる。これにより、走査配線 102 - i 上の全ての画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth + Vm となってしきい値 Vth を超えることから発光し、その他の画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth 未満となることから発光しない。

【0048】この場合、発光している画素 103 においては、図 3 に示すツェナーダイオード Z1 がツェナーブレークしていることから、データ配線 101 と走査配線 102 との間の容量は Cd となり（Cd only）、その他の画素 103 においては、データ配線 101 と走査配線 102 との間の容量は (Cp × Cd) / (Cp + Cd) となる (Cp, Cd)。

【0049】このように、負方向駆動を行う場合において、走査配線 102 - i 上の全ての画素 103 を点灯させる場合には、電圧 Vm が印加されるデータ配線 101 が存在しないことから、電圧 Vm のラインにはほとんど負荷がかからない。一方、選択された走査配線 102 - i については、走査配線 102 - i 上の全ての画素 103 に電荷を供給しなければならないことから、電圧 Vth + Vm のラインにかかる負荷は比較的大きくなる。

【0050】図 7 は、正方向駆動において、選択された走査配線 102 - i 上の全ての画素 103 が非点灯状態とされた場合における無機 EL パネル 100 の部分等価回路図である。

【0051】図 7 に示すように、正方向駆動において走査配線 102 - i 上の全ての画素 103 を非点灯とする場合、走査配線 102 - i に電圧 - Vth を印加することによってこれを選択状態とし、且つ、全てのデータ配

線 101₁ ~ 101_n にグランド電位（GND）を印加する。選択されない他の走査配線 102 はフローティング状態（HiZ）とされる。これにより、走査配線 102 - i 上の全ての画素 103 のみならず、全ての画素 103 について、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth 未満となることから、いかなる画素 103 も発光しない。

【0052】このように、正方向駆動を行う場合において、走査配線 102 - i 上の全ての画素 103 を非点灯とする場合には、電圧 Vm が印加されるデータ配線 101 が存在しないことから、電圧 Vm のラインにはほとんど負荷がかからない。しかも、選択された走査配線 102 - i 上の各画素 103 においては、データ配線 101 と走査配線 102 との間の容量が小さく、且つ、両端間の電圧も小さいことから、電圧 - Vth のラインにかかる負荷は比較的小さくなる。

【0053】また、図示しないが、負方向駆動において走査配線 102 - i 上の全ての画素 103 を非点灯とする場合、走査配線 102 - i に電圧 Vth + Vm を印加することによってこれを選択状態とし、且つ、全てのデータ配線 101₁ ~ 101_n に電圧 Vm を印加する。選択されない他の走査配線 102 はフローティング状態（HiZ）とされる。これにより、走査配線 102 - i 上の全ての画素 103 のみならず、全ての画素 103 について、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth 未満となることから、いかなる画素 103 も発光しない。

【0054】このように、負方向駆動を行う場合において、走査配線 102 - i 上の全ての画素 103 を非点灯とする場合には、全てのデータ配線 101₁ ~ 101_n の電圧が Vm であり、これらの間に電位差が存在しないことから、データ配線 101 間に形成されるパスに電流が流れることはない。したがって、この場合、電圧 Vm のラインにかかる負荷は比較的小さい。一方、選択された走査配線 102 - i 上の各画素 103 においては、データ配線 101 と走査配線 102 との間の容量が小さく、且つ、両端間の電圧も小さいことから、電圧 Vth + Vm のラインにかかる負荷は比較的小さい。

【0055】図 8 は、正方向駆動において、選択された走査配線 102 - i 上の画素 103 のうち、データ配線 101_{2j}（j は、1 ~ n/2 の整数）に対応する画素 103 が点灯状態とされ、その他のデータ配線 101_{2j-1} に対応する画素 103 が非点灯状態とされた場合における無機 EL パネル 100 の部分等価回路図である。尚、図 8 においても、点灯（発光）している画素 103 には丸印が付されており、選択された走査配線 102 - i 上の画素 103 が一つおきに点灯状態となることが分かる。このような点灯パターンは、「チェッカーパターン」と呼ばれることがある。

【0056】図 8 に示すように、正方向駆動においてチ

エッカーパターンを表示させる場合、走査配線 102-i に電圧 - Vth を印加することによってこれを選択状態とし、且つ、データ配線 101_{2j} に電圧 Vm、データ配線 101_{2j-1} にグランド電位 (GND) を印加する。選択されない他の走査配線 102 はフローティング状態 (HiZ) とする。これにより、走査配線 102-i 上の画素 103 のうち、電圧 Vm が印加されているデータ配線 101_{2j} に対応する画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth + Vm となつてしきい値 Vth を超えることから発光し、その他の画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth 未満となることから発光しない。

【0057】また、図示しないが、負方向駆動においてチェッカーパターンを表示させる場合には、走査配線 102-i に電圧 Vth + Vm を印加することによってこれを選択状態とし、且つ、データ配線 101_{2j} にグランド電位 (GND)、データ配線 101_{2j-1} に電圧 Vm を印加する。これにより、走査配線 102-i 上の画素 103 のうち、グランド電位 (GND) が印加されているデータ配線 101_{2j} に対応する画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth + Vm となつてしきい値 Vth を超えることから発光し、その他の画素 103 については、対応するデータ配線 101 と走査配線 102 との間の電圧が Vth 未満となることから発光しない。

【0058】このように、選択された走査配線 102 上の画素 103 を全て点灯或いは全て非点灯とする以外の場合においては、電圧 Vm が印加されるデータ配線 101 とグランド電位 (GND) が印加されるデータ配線 101 とが混在することから、データ配線 101₁ ~ 101_n 間に電位差が生じる。これにより、図 8 に示すように、非選択状態となっている走査配線 102 を介したパスに電流 I が流れ、画素 103 の容量成分 (Cp × Cd) / (Cp + Cd) が充電される。かかる電流 I は、電圧 Vm が印加されるデータ配線 101 の数とグランド電位 (GND) が印加されるデータ配線 101 の数が近いほど大きくなるため、チェッカーパターンのように、点灯状態とされる画素 103 の数と非点灯状態とされる画素 103 の数が等しい場合、電流 I は最大となる。

【0059】したがって、電圧 Vm のラインにかかる負荷は、点灯状態とされる画素 103 の数と非点灯状態とされる画素 103 の数が近いほど大きくなり、チェッカーパターンのように、点灯状態とされる画素 103 の数と非点灯状態とされる画素の数が等しい場合には最大となる。ここで、上記電流 I は、画素 103 の容量成分 (Cp × Cd) / (Cp + Cd) に対する充電電流であることから、無機 EL パネル 100 の表示面積に比例して大きくなる。一方、電圧 - Vth のライン及び電圧 Vth + Vm のラインにかかる負荷は、点灯状態とされる

画素 103 の数に比例して増大する。

【0060】図 9 は、点灯状態とされる画素の割合と各電圧ラインにかかる負荷との関係を模式的に示すグラフであり、(a) は点灯状態とされる画素の割合と電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷との関係を示しており、(b) は点灯状態とされる画素の割合と電圧ライン Vm にかかる負荷との関係を示している。

【0061】図 9 (a) に示すように、ロウ側に対応する電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷は、点灯状態とされる画素の割合に実質的に比例して増大する。したがって、選択された走査配線 102 上の全ての画素 103 が非点灯となっている場合に負荷は最小となり、選択された走査配線 102 上の全ての画素 103 が点灯されている場合に負荷は最大となる。

【0062】一方、図 9 (b) に示すように、カラム側に対応する電圧ライン Vm にかかる負荷は、選択された走査配線 102 上の画素 103 のうち、点灯状態とされる画素の割合が 50% である場合に最大となり、50% から離れるにしたがって負荷は低減する。ここで、正方向駆動がされる場合には、選択された走査配線 102 上の全ての画素 103 が非点灯となっている場合において負荷はほとんどゼロとなり、負方向駆動がされる場合には、選択された走査配線 102 上の全ての画素 103 が点灯されている場合において負荷はほとんどゼロとなる。

【0063】また、ロウ側に対応する電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷、並びに、カラム側に対応する電圧ライン Vm にかかる負荷は、いずれも無機 EL パネル 100 が大きいほど重くなるが、ロウ側に対応する電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷は、選択された走査配線 102 において発生するため実質的に無機 EL パネル 100 の幅に比例して増大する一方、カラム側に対応する電圧ライン Vm にかかる負荷は、上述のとおり無機 EL パネル 100 の表示面積に比例して増大することから、無機 EL パネル 100 が大型であるほど、電圧ライン Vm にかかる負荷の方が電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷よりも大きくなる傾向がある。このため、ほとんどの場合、電圧ライン Vm にかかる負荷の方が電圧ライン - Vth 及び電圧ライン Vth + Vm にかかる負荷よりも大きくなる。

【0064】次に、本実施態様にかかる無機 EL ディスプレイ装置を特徴づける電源装置 200 の具体的な構成について詳述する。

【0065】図 10 は、本実施態様にかかる電源装置 200 の回路図である。

【0066】図 10 に示すように、本実施態様にかかる電源装置 200 は、入力端子 201 に供給される直流電圧 Vin を変圧して、出力端子 202 ~ 208 にそれぞれ

れ電圧 $V_{th} + V_m$ 、 $-V_{th}$ 、 R_{VDD} 、 R_{VSS} 、 C_{VDD} 、 C_{VSS} 及び V_m を発生させる装置であり、1 次巻線 211 及び 2 次巻線 212 ~ 215 を有するトランス 210 と、1 次巻線 221 及び 2 次巻線 222 を有するトランス 220 と、トランス 210 の 1 次側に設けられたスイッチング素子 231 及びこれを制御する制御回路 232 と、トランス 220 の 1 次側に設けられたスイッチング素子 241 及びこれを制御する制御回路 242 と、トランス 210 の 2 次側に設けられた出力回路群 250 と、トランス 220 の 2 次側に設けられた出力回路 260 と、制御回路 232 及び制御回路 242 にのこぎり波 CT を供給するのこぎり波生成回路 270 とを備えている。

【0067】出力回路群 250 は、アノードが 2 次巻線 212 の一端に接続されカソードが出力端子 202 に接続されたダイオード 251 と、アノードが出力端子 203 に接続されカソードが 2 次巻線 213 の一端に接続されたダイオード 252 と、アノードが 2 次巻線 214 の一端に接続されカソードが出力端子 204 に接続されたダイオード 253 と、アノードが 2 次巻線 215 の一端に接続されカソードが出力端子 205 に接続されたダイオード 254 と、出力端子 202 と 2 次巻線 213 の他端 (GND) との間に接続されたコンデンサ 255 と、出力端子 203 と 2 次巻線 213 の他端 (GND) との間に接続されたコンデンサ 256 と、出力端子 204 と出力端子 205 との間に接続されたコンデンサ 257 と、出力端子 206 と出力端子 207 との間に接続されたコンデンサ 258 とを備えている。また、2 次巻線 212 の他端は、配線 280 を介して出力端子 208 に接続されている。

【0068】これにより、ダイオード 251 及びコンデンサ 255 は出力回路 250 - 1 を構成し、ダイオード 252 及びコンデンサ 256 は出力回路 250 - 2 を構成し、ダイオード 253 及びコンデンサ 257 は出力回路 250 - 3 を構成し、ダイオード 254 及びコンデンサ 258 は出力回路 250 - 4 を構成する。

【0069】出力回路 260 は、アノードが 2 次巻線 222 の一端に接続されカソードが出力端子 208 に接続されたダイオード 261 と、出力端子 208 と 2 次巻線 222 の他端 (GND) との間に接続されたコンデンサ 262 とを備えている。

【0070】制御回路 232 は、電圧 $-V_{th}$ が供給される入力端子 232a と、のこぎり波 CT が供給される入力端子 232b と、PWM 信号 231a を出力する出力端子 232c とを有し、入力端子 232a に供給される電圧 $-V_{th}$ を受けて、これが安定するように、PWM 信号 231a のパルス幅を調整する。同様に、制御回路 242 は、電圧 V_m が供給される入力端子 242a と、のこぎり波 CT が供給される入力端子 242b と、PWM 信号 241a を出力する出力端子 242c とを有

し、入力端子 242a に供給される電圧 V_m を受けて、これが安定するように、PWM 信号 241a のパルス幅を調整する。制御回路 232 及び制御回路 242 には、のこぎり波生成回路 270 より供給されるのこぎり波 CT が共通に供給されているため、スイッチング素子 231 のスイッチング動作及びスイッチング素子 241 のスイッチング動作は、いずれものこぎり波 CT に同期したものとなる。

【0071】図 11 は、制御回路 232、242 の具体的な回路構成の一例を示す回路図である。

【0072】図 11 に示す例による制御回路 232、242 は、誤差アンプ 301 と、ホトカブラ 302 と、抵抗 303 ~ 307 と、コンデンサ 308 と、コンパレータ 309 とを備えている。

【0073】誤差アンプ 301 は、反転入力端子 (-)、非反転入力端子 (+) 及び出力端子を備えており、反転入力端子 (-) には電圧 $-V_{th}$ または V_m を抵抗 303 及び 304 によって分圧した電圧が供給され、非反転入力端子 (+) には基準電圧 V_{ref} が供給されている。また、誤差アンプ 301 の反転入力端子 (-) と出力端子との間には、抵抗 305 及びコンデンサ 308 が並列に接続されている。ここで、基準電圧 V_{ref} は、電圧 $-V_{th}$ または V_m が目標電圧に一致している場合において、抵抗 303 及び 304 の分圧によって得られる電圧に相当する。したがって、誤差アンプ 301 は、実際の電圧 $-V_{th}$ または V_m が目標電圧に比べて高ければ高いほどその出力レベルを低下させ、逆に、実際の電圧 $-V_{th}$ または V_m が目標電圧に比べて低ければ低いほどその出力レベルを上昇させる。また、誤差アンプ 301 の応答性は、反転入力端子 (-) と出力端子との間に接続された抵抗 305 及びコンデンサ 308 によって制限されており、これによって電圧 $-V_{th}$ または V_m の異常発振等が防止されている。

【0074】ホトカブラ 302 は、トランス 210 または 220 の 1 次側と 2 次側を絶縁しながら、2 次側に属する誤差アンプ 301 の出力を 1 次側に伝達する役割を果たし、発光側素子 302a は抵抗 306 を介して与えられる 2 次側電源 V_{cc2} によって動作し、受光側素子 302b は抵抗 307 を介して与えられる 1 次側電源 V_{cc1} によって動作する。

【0075】コンパレータ 309 は、反転入力端子 (-)、非反転入力端子 (+) 及び出力端子を備えており、反転入力端子 (-) には入力端子 232b または 242b を介してのこぎり波 CT が供給され、非反転入力端子 (+) にはホトカブラ 302 の受光側素子 302b と抵抗 307 の接続点から取り出されるフィードバック信号 FB が供給される。コンパレータ 309 の出力端子は、出力端子 232c または 242c に接続されており、その出力信号である PWM 信号 231a または 241a は、スイッチング素子 231 または 241 に供給さ

れる。

【0076】図12は、コンパレータ309により生成されるPWM信号231aまたは241aの波形図である。

【0077】図12に示すように、コンパレータ309により生成されるPWM信号231aまたは241aは、フィードバック信号FBのレベルの方がのこぎり波CTのレベルよりも高い場合にはハイレベルとなり、逆に、のこぎり波CTのレベルの方がフィードバック信号FBのレベルよりも高い場合にはローレベルとなる。ここで、のこぎり波CTの波形は常に一定に保たれることから、PWM信号231aまたは241aのデューティは、フィードバック信号FBのレベルが高ければ高いほど大きくなり、フィードバック信号FBのレベルが低ければ低いほど小さくなる。これにより、実際の電圧 - V_{t h} または V_m が目標値に近づくように、スイッチング素子231または241の動作が制御される。

【0078】この場合、制御回路232と制御回路242とは、共通ののこぎり波CTを用いていることから、スイッチング素子231のスイッチング動作及びスイッチング素子241のスイッチング動作は、いずれものこぎり波CTに同期したものとなる。このため、トランス210の2次側とトランス220の2次側とが配線280を介して接続されているにも関わらず、これらトランス210及び220が互いに干渉しあうことがほとんどなくなり、このため、異常発振が効果的に抑制される。

【0079】次に、コントローラ150の動作について説明する。

【0080】コントローラ150は、無機ELディスプレイ装置全体の動作を制御する回路であり、外部より供給されるビデオ信号を受け、これに基づいてカラム選択信号C_{select}及びロウ選択信号R_{select}を生成するほか、カラム電圧制御回路130の動作タイミングを制御するためのタイミング信号V_m_charge、V_m_discharge、V_m/2_charge及びV_m/2_discharge、並びに、ロウ電圧制御回路140の動作タイミングを制御するためのタイミング信号P_{charge}、P_{discharge}、N_{charge}及びN_{discharge}を生成する。コントローラ150により生成される各種信号のうち、カラム電圧制御回路130の動作タイミングを制御するためのタイミング信号及びロウ電圧制御回路140の動作タイミングを制御するためのタイミング信号の波形については、後述する。

【0081】カラム選択信号C_{select}は、カラムドライバ110に供給される信号であり、カラムドライバ110は、カラム選択信号C_{select}に基づいて、n本のデータ配線101₁ ~ 101_nの中から、点灯させるべき画素103に対応するデータ配線101を選択状態とする。尚、選択状態とされたデータ配線101には、上述のとおり、正方向駆動においては電圧V_mが印加され、負正方向駆動においてはグラウンド電位（GND）が

印加される。一方、ロウ選択信号R_{select}は、ロウドライバ120に供給される信号であり、ロウドライバ120は、ロウ選択信号R_{select}に基づいて、m本の走査配線102₁ ~ 102_mを次々と選択状態（スキャン）する。尚、選択状態とされた走査配線102には、上述のとおり、正方向駆動においては電圧 - V_{t h} が印加され、負正方向駆動においては電圧V_{t h} + V_mが印加される。

【0082】図13は、カラム電圧制御回路130及びカラムドライバ110の具体的構成を示す回路図である。

【0083】図13に示すように、カラム電圧制御回路130は、スイッチ131a ~ 131dと、ダイオード132a ~ 132dと、コンデンサ133と、インダクタ134とによって構成される。スイッチ131a ~ 131dの制御電極には、それぞれタイミング信号V_m/2_{charge}、V_m/2_{discharge}、V_m_charge及びV_m_dischargeが供給されており、スイッチ131a ~ 131dは、それぞれ対応するタイミング信号がハイレベルとなった場合に導通状態となり、ローレベルとなった場合に非導通状態となる。

【0084】図13に示すように、スイッチ131aの一端及びスイッチ131bの一端は、コンデンサ133の一端に共通接続されており、コンデンサ133の他端にはグラウンド電位（GND）が与えられる。また、スイッチ131aの他端はダイオード132aのアノードに接続されており、スイッチ131bの他端はダイオード132bのカソードに接続されている。ダイオード132aのカソードとダイオード132bのアノードは、接点Aに共通接続されている。一方、スイッチ131cの一端及びスイッチ131dの一端には、それぞれ電圧V_m及びグラウンド電位（GND）が与えられる。スイッチ131c及びスイッチ131dの他端は、共通接続されてパルス電圧V_mDの出力端となり、かかるパルス電圧V_mDは、図13に示すようにカラムドライバ110に供給される。

【0085】また、インダクタ134は、接点Aとパルス電圧V_mDの出力端との間に接続されている。さらに、ダイオード132cのアノード及びダイオード132dのカソードは、接点Aに共通に接続されており、ダイオード132cのカソードには電圧V_mが与えられ、ダイオード132dのアノードにはグラウンド電位（GND）が与えられる。インダクタ134は、無機ELパネル100が有する負荷容量との共振を行うことによって、かかる負荷容量を効率的に充放電するために用いられている。

【0086】このような構成を有するカラム電圧制御回路130においては、タイミング信号V_m/2_{charge}、V_m/2_{discharge}、V_m_charge及びV_m_dischargeに基づいてスイッチ131a ~ 131dが順次導通状

態とされ、これによりパルス電圧 V_{mD} は、グランド電位（ GND ）から電圧 V_m までの振幅をもったパルス波形となる。

【0087】また、図13に示すように、カラムドライバ110は、カラム電圧制御回路130より供給されるパルス電圧 V_{mD} とグランド電位（ GND ）との間に接続されたスイッチ $111a_1 \sim 111a_n$ 及びスイッチ $111b_1 \sim 111b_n$ からなる n 本の直列回路と、これらスイッチの動作を制御する制御回路112とを備えており、各スイッチの接続点がそれぞれ対応するデータ配線 $101_1 \sim 101_n$ となる。制御回路112は、電源装置200より供給される電圧 C_{VDD} 及び C_{VSS} を電源として動作する論理回路であり、カラム選択信号 C_{select} に基づき、カラム電圧制御回路130の動作と同期して、スイッチ $111a_1 \sim 111a_n$ 及びスイッチ $111b_1 \sim 111b_n$ のオン/オフを制御する。

【0088】かかる制御においては、各直列回路を構成する2つのスイッチの一方が導通状態、他方が非導通状態となり、これにより、各データ配線101には、パルス電圧 V_{mD} 及びグランド電位（ GND ）のいずれか一方が供給されることになる。具体的には、正方向駆動される場合、点灯させるべき画素103に対応するデータ配線101にはパルス電圧 V_{mD} 、非点灯とすべき画素103に対応するデータ配線101にはグランド電位（ GND ）が供給され、逆に、負方向駆動される場合には、点灯させるべき画素103に対応するデータ配線101にはグランド電位（ GND ）、非点灯とすべき画素103に対応するデータ配線101にはパルス電圧 V_{mD} が供給される。

【0089】図14は、カラム電圧制御回路130及びカラムドライバ110の動作を示すタイミング図である。

【0090】図14に示すように、まず、タイミング信号 $V_m/2_{charge}$ がハイレベルとされ、これによりスイッチ $131a$ が導通すると、コンデンサ133に充電されていた電荷がスイッチ $131a$ 、ダイオード132a及びインダクタ134を介してカラムドライバ110に供給される。これにより、パルス電圧 V_{mD} 側に接続されたスイッチ $111a_1 \sim 111a_n$ のうち、導通状態となっているスイッチに対応する画素103のもつ容量（パネル容量）とインダクタ134とが共振し、コンデンサ133が放電されるとともに、パネル容量が充電される。

【0091】次に、このような共振の終了とほぼ同時にタイミング信号 $V_m/2_{charge}$ がローレベル、タイミング信号 V_m_{charge} がハイレベルとされ、これによりスイッチ $131c$ が導通すると、パルス電圧 V_{mD} は電圧 V_m にクランプされてパネル容量の充電が完了する。

【0092】かかる充電完了から数 $\mu sec \sim$ 数十 μsec 経過後、今度は、充電したパネル容量を放電すべ

く、タイミング信号 V_{m_charge} がローレベル、タイミング信号 $V_m/2_{discharge}$ がハイレベルとされ、これによりスイッチ $131b$ が導通すると、パネル容量に充電されていた電荷がインダクタ134、ダイオード132b及びスイッチ $131b$ を介してコンデンサ133に戻さる。これにより、パネル容量とインダクタ134とが共振し、パネル容量が放電されるとともに、コンデンサ133が充電される。

【0093】そして、このような共振の終了とほぼ同時にタイミング信号 $V_m/2_{discharge}$ がローレベル、タイミング信号 $V_{m_discharge}$ がハイレベルとされ、これによりスイッチ $131d$ が導通すると、パルス電圧 V_{mD} はグランド電位（ GND ）にクランプされて、パネル容量の放電が完了する。

【0094】カラム電圧制御回路130側においては、このような動作が繰り返されることによって、電圧 V_m からグランド電位（ GND ）までの振幅をもったパルス電圧 V_{mD} が生成される。

【0095】一方、カラムドライバ110側においては、図14に示すように、カラム電圧制御回路130の動作に同期して制御回路112の出力内容が変更される。したがって、各データ配線101の電圧は、対応する直列回路を構成する2つのスイッチのうち、パルス電圧 V_{mD} 側のスイッチが導通している場合には V_m となり、グランド電位（ GND ）側のスイッチが導通している場合にはグランド電位（ GND ）となる。

【0096】図15は、ロウ電圧制御回路140及びロウドライバ120の具体的構成を示す回路図である。

【0097】図15に示すように、ロウ電圧制御回路140は、スイッチ $141a \sim 141d$ と、ダイオード $142a \sim 142d$ と、インダクタ $143a$ 及び $143b$ とによって構成される。スイッチの制御電極には、それぞれ P_{charge} 、 $P_{discharge}$ 、 N_{charge} 及び $N_{discharge}$ が供給されており、スイッチ $141a \sim 141d$ は、それぞれ対応するタイミング信号がハイレベルとなった場合に導通状態となり、ローレベルとなった場合に非導通状態となる。

【0098】図15に示すように、スイッチ $141a \sim 141d$ は、電圧 $V_{th} + V_m$ が供給される端子と電圧 $-V_{th}$ が供給される端子との間に直列接続されており、同様に、ダイオード $142a \sim 142d$ も、電圧 $V_{th} + V_m$ が供給される端子と電圧 $-V_{th}$ が供給される端子との間に直列接続されている。ダイオード $142a$ のアノードとダイオード $142b$ のカソードとの接続点はパルス電圧 V_{SP} の出力端となり、ダイオード $142c$ のアノードとダイオード $142d$ のカソードとの接続点はパルス電圧 V_{SN} の出力端となる。これらパルス電圧 V_{SP} 及びパルス電圧 V_{SN} は、いずれもロウドライバ120に供給される。

【0099】また、インダクタ $143a$ は、スイッチ1

41a及びスイッチ141bの共通接続点とパルス電圧VSPの出力端との間に接続されており、インダクタ143bは、スイッチ141c及びスイッチ141dの共通接続点とパルス電圧VSNの出力端との間に接続されている。さらに、ダイオード142cのアノード及びダイオード142cのカソードにはグラウンド電位(GND)が与えられる。

【0100】このような構成を有するロウ電圧制御回路140においては、タイミング信号P_charge、P_discharge、N_discharge及びN_chargeに基づいてスイッチ141a~141dが順次導通状態とされ、これによりパルス電圧VSPは、グラウンド電位(GND)から電圧Vth+Vmまでの振幅をもったパルス波形となり、パルス電圧VSNは、電圧-Vthからグラウンド電位(GND)までの振幅をもったパルス波形となる。

【0101】また、図15に示すように、ロウドライバ120は、ロウ電圧制御回路140より供給されるパルス電圧VSPとVSNとの間に接続されたスイッチ121a₁~121a_m及びスイッチ121b₁~121b_mからなるm本の直列回路と、これらスイッチの動作を制御する制御回路122とを備えており、各スイッチの接続点がそれぞれ対応する走査配線102₁~102_mとなる。制御回路122は、電源装置200より供給される電圧RVDD及びRVSSを電源として動作する論理回路であり、ロウ選択信号R_selectに基づき、ロウ電圧制御回路140の動作と同期して、スイッチ121a₁~121a_m及びスイッチ121b₁~121b_mのオン/オフを制御する。

【0102】かかる制御においては、選択された走査配線102に対応する直列回路の一方のスイッチが導通状態、他方が非導通状態となり、これにより、選択された走査配線102には、パルス電圧Vth+Vm及びパルス電圧-Vthのいずれかが一方が供給されることになる。具体的には、正方向駆動される場合、選択された走査配線102にはパルス電圧Vth+Vmが供給され、逆に、負方向駆動される場合、選択された走査配線102にはパルス電圧-Vthが供給される。また、非選択となるその他の走査配線102に対応する直列回路については、両方のスイッチが非導通状態となり、これにより、非選択となる走査配線102はハイインピーダンス状態(HiZ)となる。

【0103】ロウ電圧制御回路140及びロウドライバ120の動作は、正方向駆動と負方向駆動の切り替えをどのように行うか、すなわち、ロウ側の駆動方法によって異なる。ロウ側の駆動方法としては特に限定されないが、最初のフレームにおいては奇数番号が割り当てられた走査配線102を正方向駆動、偶数番号が割り当てられた走査配線102を負方向駆動し、逆に、次のフレームにおいては奇数番号が割り当てられた走査配線102を負方向駆動、偶数番号が割り当てられた走査配線10

2を正方向駆動する方法(第1の駆動方法)、最初のフレームにおいては全ての走査配線102を正方向駆動し、次のフレームにおいては全ての走査配線102を負方向駆動する方法(第2の駆動方法)、さらには、最初のフレームにおいては連続する数本の走査配線102ごとに正方向駆動・負方向駆動を切り替え、次のフレームにおいては、先のフレームで正方向駆動した組を負方向駆動し、先のフレームで負方向駆動した組を正方向駆動する方法(第3の駆動方法)等を用いることができる。

【0104】第1の駆動方法を用いた場合、正方向駆動と負方向駆動がスキャンごとに切り替えられることから、電圧Vth+Vmのラインにかかる負荷と電圧-Vthのラインにかかる負荷とが短い単位時間内において均等となり、電源装置200のコンデンサ255、256の容量を小さくすることができるとともに、スイッチング素子231のスイッチング周波数を低く設定することが可能となる。但し、正方向駆動と負方向駆動がスキャンごとに切り替えられることから、無機ELパネル100自体の振動周波数が高くなり、可聴ノイズが目立つ場合もある。

【0105】一方、第2の駆動方法を用いた場合、正方向駆動と負方向駆動がフレームごとに切り替えられることから、無機ELパネル100自体の振動周波数が低く、可聴ノイズが抑制される。但し、1フレーム中において、電圧Vth+Vmのライン及び電圧-Vthのラインの一方からの電力を消費し続け、他方の電力はほとんど消費しないことから、場合によっては、コンデンサ255、256の容量を大きくしたり、スイッチング素子231のスイッチング周波数を高く設定する必要がある。

【0106】このように、第1の駆動方法のメリット・デメリットと、第2の駆動方法のメリット・デメリットとは正反対の関係にある。したがって、第1の駆動方法を用いると可聴ノイズが目立つような場合には、第3の駆動方法のように走査配線102を複数本の組に分け、組単位で正方向駆動と負方向駆動を切り替えることが有効である。これによれば、コンデンサ255、256の容量をある程度小さく設定し、且つ、スイッチング素子231のスイッチング周波数をある程度低く設定しつつ、可聴ノイズを抑制することが可能となる。

【0107】次に、第1の駆動方法を用いた場合におけるロウ電圧制御回路140及びロウドライバ120の動作について説明する。

【0108】図16は、ロウ電圧制御回路140及びロウドライバ120の動作を示すタイミング図である。

【0109】図16に示すように、まず、タイミング信号P_chargeがハイレベルとされ、これによりスイッチ141aが導通すると、電源装置200より供給される電圧Vth+Vmがインダクタ143aを介してパルス電圧VSPの出力端に供給される。これにより、パルス

電圧 V_{SP} は、電圧 $V_{th} + V_m$ まで上昇する。次に、タイミング信号 P_charge がローレベルとされた後、タイミング信号 $P_discharge$ がハイレベルとされる。これによりスイッチ141bが導通すると、パルス電圧 V_{SP} の出力端はインダクタ143aを介して接地されることから、パルス電圧 V_{SP} は、グランド電位(GND)まで低下する。

【0110】次に、タイミング信号 N_charge がハイレベルとされ、これによりスイッチ141dが導通すると、電源装置200より供給される電圧 $-V_{th}$ がインダクタ143bを介してパルス電圧 V_{SN} の出力端に供給される。これにより、パルス電圧 V_{SN} は、電圧 $-V_{th}$ まで低下する。次に、タイミング信号 N_charge がローレベルとされた後、タイミング信号 $N_discharge$ がハイレベルとされる。これによりスイッチ141cが導通すると、パルス電圧 V_{SN} の出力端はインダクタ143bを介して接地されることから、パルス電圧 V_{SN} は、グランド電位(GND)まで上昇する。

【0111】ロウ電圧制御回路140側においては、このような動作が繰り返されることによって、グランド電位(GND)から電圧 $V_{th} + V_m$ までの振幅をもったパルス電圧 V_{SP} 及びグランド電位(GND)から電圧 $-V_{th}$ までの振幅をもったパルス電圧 V_{SN} が生成される。ここで、パルス電圧 V_{SP} の有効パルス(電圧 $V_{th} + V_m$ まで上昇した状態)は1スキャンタイミングおきに発生し、同様に、パルス電圧 V_{SN} の有効パルス(電圧 $-V_{th}$ まで低下した状態)も1スキャンタイミングおきに発生する。但し、図16に示すように、パルス電圧 V_{SP} の波形とパルス電圧 V_{SN} の波形とは位相が180度ずれており、パルス電圧 V_{SP} とパルス電圧 V_{SN} の有効パルスが同時に発生することはない。

【0112】一方、ロウドライバ120側においては、図16に示すように、ロウ電圧制御回路140の動作に同期して制御回路122の出力内容が変更される。したがって、選択された走査配線102の電圧は、正方向駆動される場合にあっては対応する直列回路を構成する2つのスイッチのうち、パルス電圧 V_{SP} 側のスイッチが導通状態とされて $V_{th} + V_m$ となり、負方向駆動される場合にあっては対応する直列回路を構成する2つのスイッチのうち、パルス電圧 V_{SN} 側のスイッチが導通状態とされて $-V_{th}$ となる。また、非選択となるその他の走査配線102については、対応する直列回路を構成する2つのスイッチがいずれも非導通状態とされることから、ハイインピーダンス状態となる。

【0113】以下、選択された走査配線102に印加される電圧をスキャン電圧 V_{SCAN} 、所定のデータ配線101上の電圧をモジュレーション電圧 V_{mMOD} と呼び、第1の駆動方法を用いた場合におけるスキャン電圧 V_{SCAN} とモジュレーション電圧 V_{mMOD} との関係について説明する。

【0114】図17は、第1の駆動方法を用いた場合におけるスキャン電圧 V_{SCAN} とモジュレーション電圧 V_{mMOD} との関係を示すタイミング図である。尚、図17には、パルス電圧 V_{mD} の波形が併せて示されている。

【0115】図17に示すように、第1の駆動方法を用いた場合、スキャン電圧 V_{SCAN} は、パルス電圧 V_{mD} の電圧が V_m まで上昇するたびに極性が反転する波形となる。この場合、スキャン電圧 V_{SCAN} がピーク値(電圧 $V_{th} + V_m$ または電圧 $-V_{th}$)となるタイミングは、図17に示すように、パルス電圧 V_{mD} のピーク値(電圧 V_m)となるタイミングよりも僅かに遅らせることが好ましい(図17においては、かかる遅れを「delay」と表記)。このようにすれば、電源装置200に対する負担を時間的に分散させることができる。

【0116】また、スキャン電圧 V_{SCAN} の有効パルスが電圧 $V_{th} + V_m$ となる期間は正方向駆動される期間であり、電圧 $-V_{th}$ となる期間は負方向駆動される期間である。ここで、図17に示すように、正方向駆動される期間においてモジュレーション電圧 V_{mMOD} がグランド電位(GND)である場合、並びに、負方向駆動される期間においてモジュレーション電圧 V_{mMOD} が電圧 V_m である場合には、対応する画素103は点灯状態となる。一方、正方向駆動される期間においてモジュレーション電圧 V_{mMOD} が電圧 V_m である場合、並びに、負方向駆動される期間においてモジュレーション電圧 V_{mMOD} がグランド電位(GND)である場合には、対応する画素103は非点灯状態となる。

【0117】したがって、各データ配線101₁ ~ 101_nの電圧を V_m またはグランド電位(GND)に設定することにより、選択された走査配線102上の各画素103を点灯または非点灯とすることができるので、選択する走査配線102を次々に切り替えながら、各データ配線101₁ ~ 101_nの電圧を V_m またはグランド電位(GND)に設定することによって、無機ELパネル100上に所望の文字・図形等を表示させることが可能となる。

【0118】このように、本実施態様にかかる無機ELディスプレイ装置においては、電源装置200を、データ配線101に印加すべき電圧(V_m)を生成するための部分(トランス210を有する部分)と走査配線102に印加すべき電圧($V_{th} + V_m$ 及び $-V_{th}$)を生成するための部分(トランス220を有する部分)に分けるとともに、これら2つの部分をそれぞれ制御する制御回路232及び242の動作を同期させていることから、トランス210の2次側とトランス220の2次側とが配線280を介して接続されているにも関わらず、これらトランス210及び220が互いに干渉しあうことがほとんどない。このため、配線280による接続に

起因する異常発振を効果的に抑制することが可能となる。

【0119】尚、上記実施態様においては、制御回路232及び242に共通ののこぎり波CTを供給することによってこれらの動作を同期させているが、制御回路232の動作と制御回路242の動作が同期する限りにおいて、共通ののこぎり波CTを用いることは必須でない。

【0120】したがって、例えば、図18に示すように、第1ののこぎり波CT1と、第1ののこぎり波CT1の整数倍(図18においては2倍)の周波数を有する第2ののこぎり波CT2とを用い、これら的一方を制御回路232に供給し、他方を制御回路242に供給することによってこれらの同期を確保しても構わない。この場合、制御回路232の動作と制御回路242の動作とを同期させるためには、第1ののこぎり波CT1がピーク値となるタイミングと第2ののこぎり波CT2がピーク値となるタイミングとを実質的に一致させる必要がある。

【0121】また、この場合、電源装置200のうち負荷が重い側の部分に対応する制御回路に周波数の高いのこぎり波(CT2)を供給することが好ましい。したがって、上述のとおり、無機ELパネル100が大型であるほど、カラム側に対応する電圧ラインVmにかかる負荷の方が、ロウ側に対応する電圧ラインVth+Vmや電圧ライン-Vthにかかる負荷よりも大きくなる傾向があり、通常は無機ELパネル100においてはカラム側に対応する電圧ラインVmにかかる負荷の方が、ロウ側に対応する電圧ラインVth+Vmや電圧ライン-Vthにかかる負荷よりも大きいことから、周波数の高い第2ののこぎり波CT2を制御回路242に供給し、周波数の低い第1ののこぎり波CT1を制御回路232に供給することが好ましい。

【0122】次に、本発明の好ましい他の実施態様について説明する。

【0123】図19は、本発明の好ましい他の実施態様にかかる電源装置400の回路図である。図19に示すように、本実施態様にかかる電源装置400は、上記実施態様にかかる電源装置200に備えられた制御回路242が制御回路442に置き換えられた構成を有する。その他の構成については、上記実施態様にかかる電源装置200と同様であることから、同じ構成要素については同じ符号を付し、重複する説明は省略する。

【0124】制御回路442は、電圧-Vthが供給される入力端子442aと、のこぎり波CTが供給される入力端子442bと、電圧Vth+Vmが供給される入力端子442dと、PWM信号241aを出力する出力端子442cとを有し、入力端子442aに供給される電圧Vmを受けて、これが安定するように、PWM信号241aのパルス幅を調整するとともに、電圧Vth+ 50

Vmが過電圧状態となった場合には、PWM信号241aのパルス幅を急速に狭くする。

【0125】図20は、制御回路442の回路図である。図20に示すように、制御回路442は、制御回路242に対し、ホトカプラ401と、抵抗402及び403と、トランジスタ404と、ツェナーダイオード405とが付加された構成を有する。その他の構成については、上述した制御回路242と同様であることから、同じ構成要素については同じ符号を付し、重複する説明は省略する。

【0126】ホトカプラ401は、発光側素子401a及び受光側素子401bからなり、発光側素子401aの一端は抵抗402を介して2次側電源Vcc2に接続され、発光側素子401aの他端はトランジスタ404を介してグランド電位(GND)に接続されている。また、ホトカプラ401の受光側素子401bは、コンパレータ309の非反転入力端子(+)とグランド電位(GND)との間に接続されている。

【0127】また、ツェナーダイオード405は、アノードがトランジスタ404のベース電極に接続されており、カソードが入力端子442dに接続されている。抵抗403は、トランジスタ404のベース電極とグランド電位(GND)との間に接続され、トランジスタ404のベース電極がフローティング状態となるのを防止している。

【0128】このような構成からなる制御回路442においては、入力端子442dに供給される電圧Vth+Vmが所定値未満である場合(通常状態)には、トランジスタ404は非導通状態を保ち、このため、上述した制御回路242と全く同様の動作を行う。一方、入力端子442dに供給される電圧Vth+Vmが過電圧状態となり、これがツェナーダイオード405の降伏電圧を超えると、トランジスタ404が導通状態となる。これにより、ホトカプラ401の発光側素子401aに電流が流れて発光し、これを受けたホトカプラ401の受光側素子401bにも電流が流れる。このため、コンパレータ309の非反転入力端子(+)のレベルであるフィードバック電圧FBが急速に低下し、その結果、コンパレータ309の出力であるPWM信号241aのパルス幅は大幅に絞られることになる。

【0129】ここで、電圧Vth+Vmの過電圧状態は、次のような場合に発生しやすい。すなわち、正方向駆動時において点灯状態とすべき画素103の数が多く、このため電圧-Vthのラインにかかる付加が大きくなり(図9(a)参照)そのレベルが上昇する(グランド電位に近づく)と、電圧-Vthを監視している制御回路232は、これを低下させるためにPWM信号241aのパルス幅をより広くする。PWM信号241aのパルス幅が広がると、電圧Vth+Vmは上昇するものの、制御回路232においては電圧Vth+Vmの

監視を行っていないことから、これに基づいてPWM信号241aのパルス幅が絞られることはなく、このため、電圧 $V_{th} + V_m$ のラインの付加が小さい場合、電圧 $V_{th} + V_m$ が過電圧状態となるおそれがある。電圧 $V_{th} + V_m$ が過電圧状態になると、カラムドライバ110やロウドライバ120のみならず、無機ELパネル100（画素103）に大きな電圧がかかることから、これらを破壊してしまうおそれがあり、無機ELディスプレイ装置の信頼性を低下させてしまう。

【0130】しかしながら、本実施態様にかかる電源装置400においては、電圧 $V_{th} + V_m$ が過電圧状態になると、PWM信号241aのパルス幅を絞ることによって電圧 V_m を低下させていることから、配線280を介して電圧 V_m の供給を受け生成される電圧 $V_{th} + V_m$ のレベルも同様に低下する。これにより、無機ELパネル100、カラムドライバ110及びロウドライバ120の破壊を防止することが可能となる。

【0131】ここで、電圧 $V_{th} + V_m$ を低下させるために、制御回路232によらず、制御回路242を用いて電圧 V_m を低下させているのは、一般に、電圧 V_m のラインの負荷が他の電圧ラインの負荷に比べて大きいことによる。したがって、電圧 V_m のラインの負荷が他の電圧ラインの負荷に比べてそれほど大きくない場合には、PWM信号231aのパルス幅を絞ることによって電圧 $V_{th} + V_m$ を直接低下させても構わない。

【0132】本発明は、以上の実施態様に限定されることなく、特許請求の範囲に記載された発明の範囲内で種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることはいうまでもない。

【0133】例えば、上記実施態様においては、電源装置200（400）を無機ELディスプレイ装置用の電源装置として用いた場合を例に説明したが、本発明にかかる電源装置の適用対象がこれに限定されるものではなく、複数の電圧を必要とする装置であれば、どのような装置に対しても適用することができる。

【0134】

【発明の効果】以上説明したように、本発明によれば、複数の電圧（ V_m 、 $V_{th} + V_m$ 、 $-V_{th}$ 等）が必要である無機ELディスプレイ装置用の電源装置において、トランスを複数に分割した場合に、これらトランス間の干渉による異常発振を防止することができるとともに、電圧の変動を効果的に抑制することが可能となる。

【図面の簡単な説明】

【図1】本実施態様にかかる無機ELディスプレイ装置の全体構成を概略的に示すブロック図である。

【図2】画素103の構造を概略的に示す図であり、（a）はその略平面図、（b）はA-A線に沿った略断面図である。

【図3】画素103の等価回路図である。

【図4】画素103の発光特性を示すグラフである。

【図5】正方向駆動によって、選択された走査配線102-i上の全ての画素103が点灯状態とされた場合における無機ELパネル100の部分等価回路図である。

【図6】負方向駆動によって、選択された走査配線102-i上の全ての画素103が点灯状態とされた場合における無機ELパネル100の部分等価回路図である。

【図7】正方向駆動において、選択された走査配線102-i上の全ての画素103が非点灯状態とされた場合における無機ELパネル100の部分等価回路図である。

【図8】正方向駆動において、選択された走査配線102-i上にチェッカーパターンが表示される場合における無機ELパネル100の部分等価回路図である。

【図9】点灯状態とされる画素の割合と各電圧ラインにかかる負荷との関係を模式的に示すグラフであり、

（a）は点灯状態とされる画素の割合と電圧ライン- V_{th} 及び電圧ライン $V_{th} + V_m$ にかかる負荷との関係を示しており、（b）は点灯状態とされる画素の割合と電圧ライン V_m にかかる負荷との関係を示している。

【図10】本実施態様にかかる電源装置200の回路図である。

【図11】制御回路232、242の具体的な回路構成の一例を示す回路図である。

【図12】コンパレータ309により生成されるPWM信号231aまたは241aの波形図である。

【図13】カラム電圧制御回路130及びカラムドライバ110の具体的な構成を示す回路図である。

【図14】カラム電圧制御回路130及びカラムドライバ110の動作を示すタイミング図である。

【図15】ロウ電圧制御回路140及びロウドライバ120の具体的な構成を示す回路図である。

【図16】ロウ電圧制御回路140及びロウドライバ120の動作を示すタイミング図である。

【図17】スキャン電圧 V_{SCAN} とモジュレーション電圧 V_{MOD} との関係を示すタイミング図である。

【図18】第1ののこぎり波CT1と第2ののこぎり波CT2の波形を示す波形図である。

【図19】本発明の好ましい他の実施態様にかかる電源装置400の回路図である。

【図20】制御回路442の回路図である。

【図21】従来の無機ELディスプレイ装置用電源装置の回路図である。

【図22】改良された従来の無機ELディスプレイ装置用電源装置の回路図である。

【符号の説明】

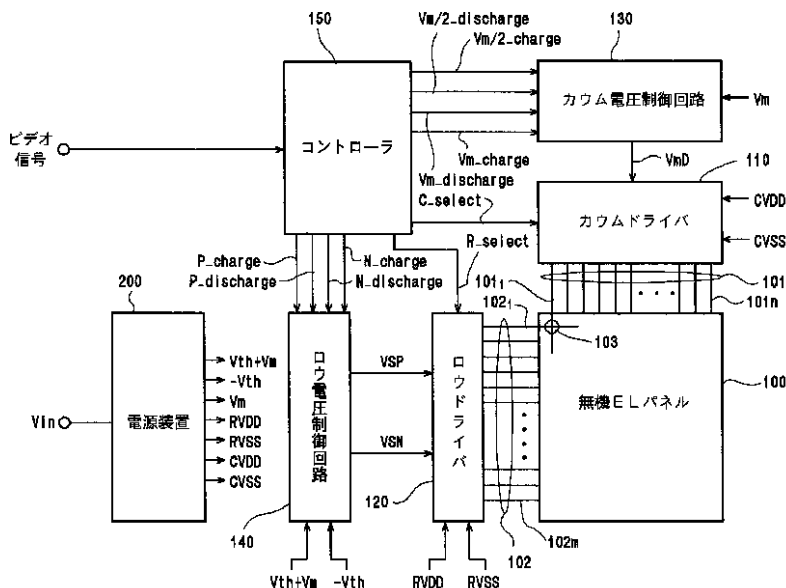
100 無機ELパネル
101 データ配線
102 走査配線
103 画素
104 基板
105a 第1の誘電体層

105b 第2の誘電体層
 106 無機発光層
 107 保護膜
 110 カラムドライバ
 111a₁ ~ 111a_n, 111b₁ ~ 111b_n スイッチ
 112 制御回路
 120 ロウドライバ
 121a₁ ~ 121a_m, 121b₁ ~ 121b_m スイッチ
 122 制御回路
 130 カラム電圧制御回路
 131a ~ 131d スイッチ
 132a ~ 132d ダイオード
 133 コンデンサ
 134 インダクタ
 140 ロウ電圧制御回路
 141a ~ 141d スイッチ
 142a ~ 142d ダイオード
 143a, 143b インダクタ
 150 コントローラ
 200, 400 電源装置
 201 入力端子
 202 ~ 208 出力端子

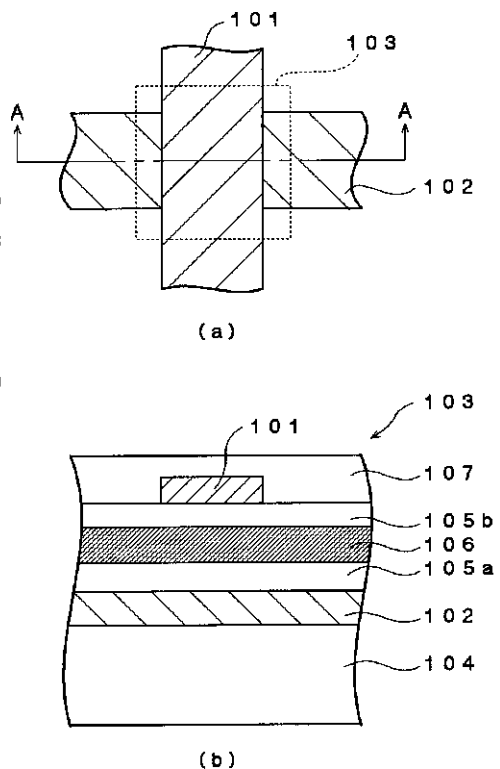
*210, 220 トランス
 211, 221 1次巻線
 212 ~ 215, 222 2次巻線
 231, 241 スwitching素子
 232, 242, 442 制御回路
 232a, 232b, 242a, 242b, 442a, 442b, 442d 入力端子
 232c, 242c, 442c 出力端子
 250 出力回路群
 10 250-1 ~ 250-4, 260 出力回路
 251 ~ 254, 261 ダイオード
 255 ~ 258, 262 コンデンサ
 270 のこぎり波生成回路
 280 配線
 301 誤差アンプ
 302, 401 ホトカブラ
 302a, 401a 発光側素子
 302b, 401b 受光側素子
 303 ~ 307, 402, 403 抵抗
 20 308 コンデンサ
 309 コンパレータ
 404 トランジスタ
 405 ツェナーダイオード

*

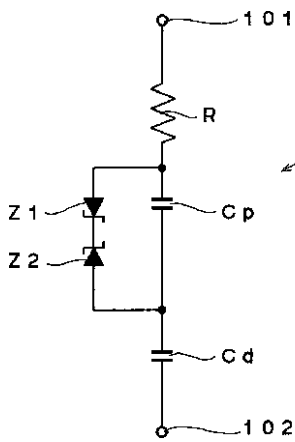
【図1】



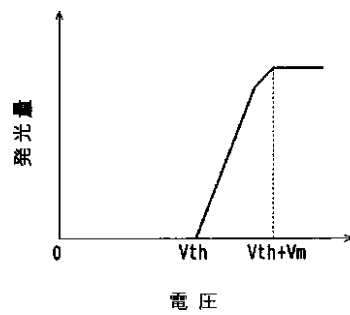
【図2】



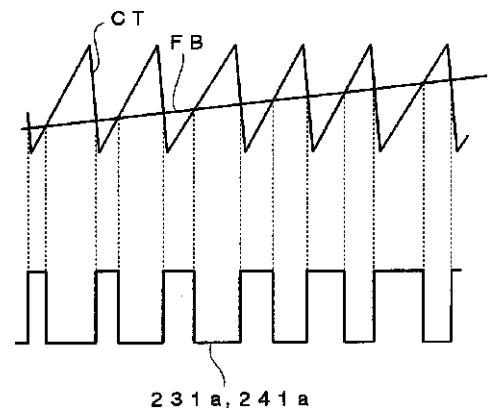
【図3】



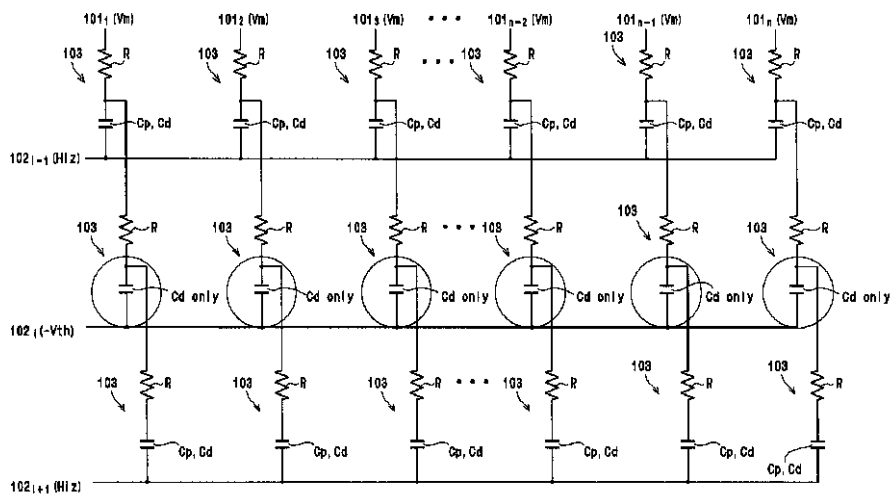
【図4】



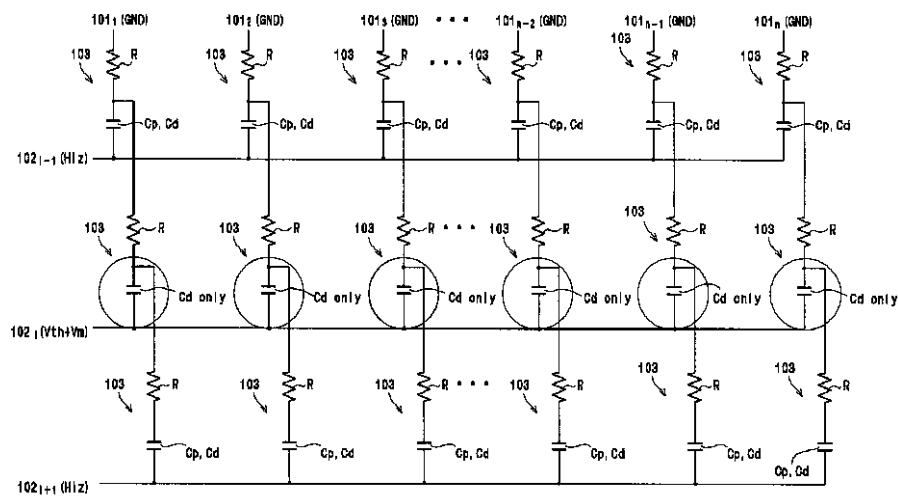
【図12】



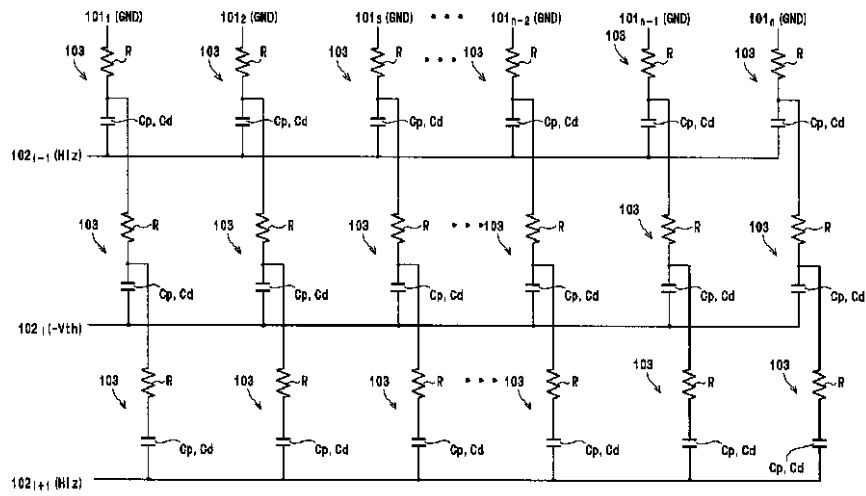
【図5】



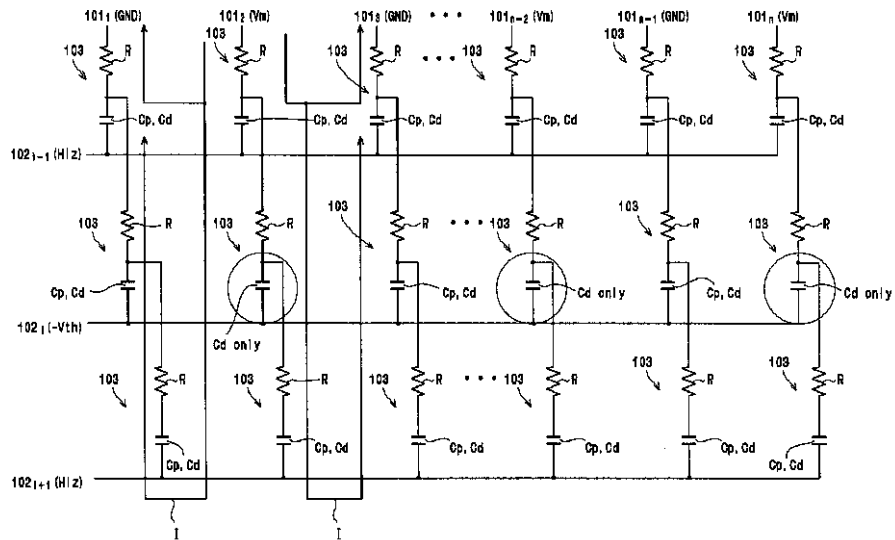
【図6】



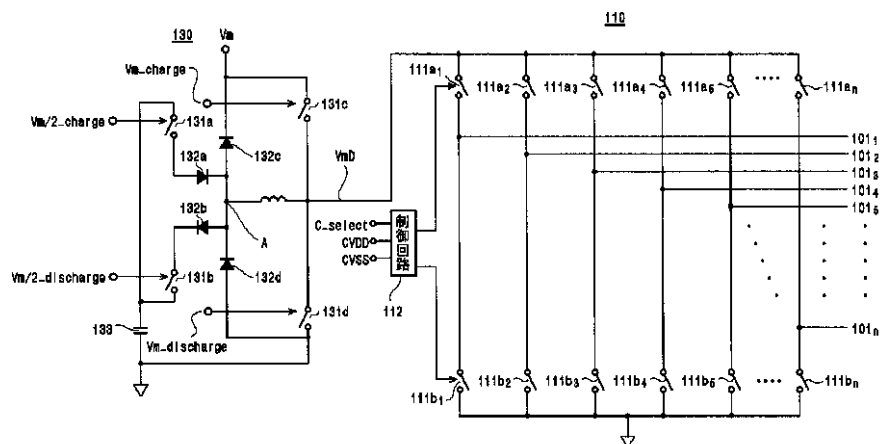
【図7】



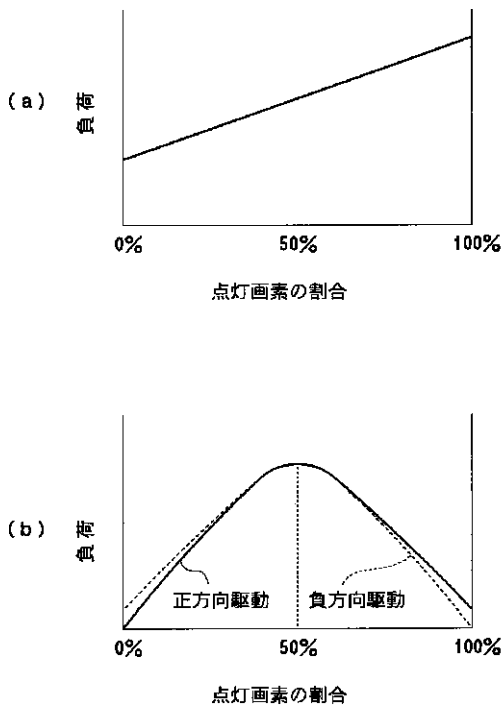
【図8】



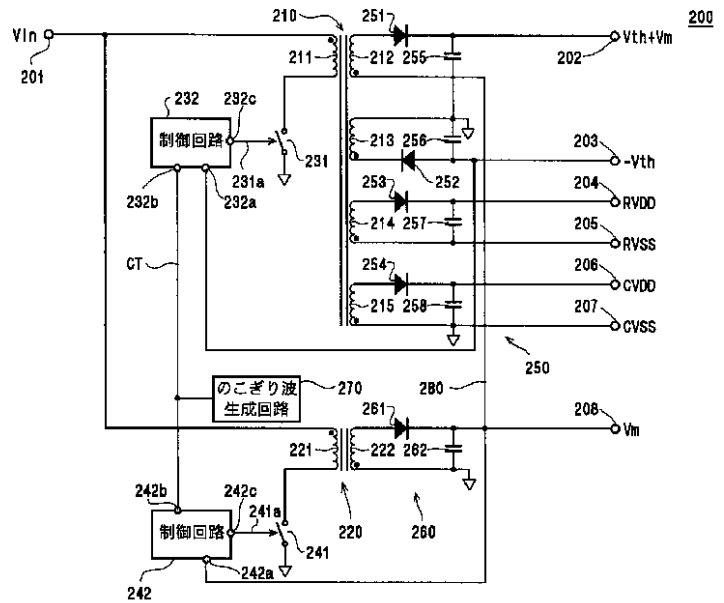
【図13】



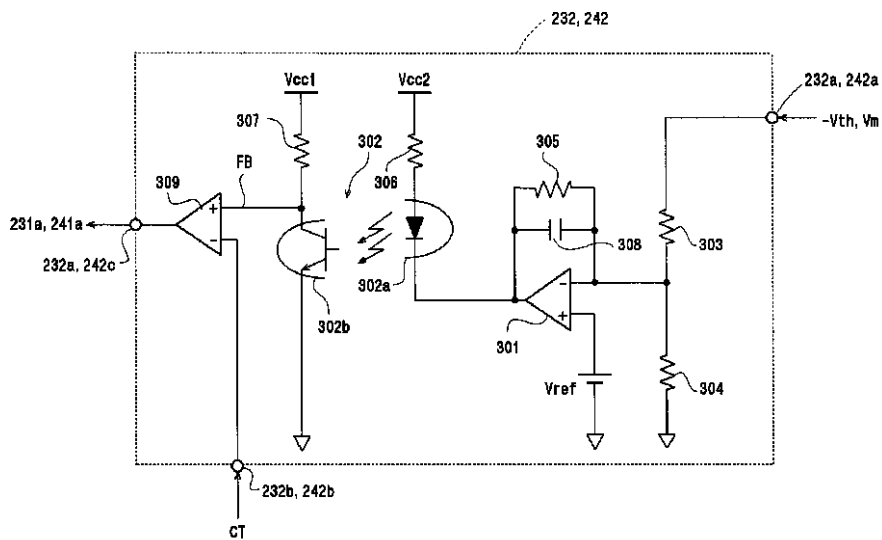
【図9】



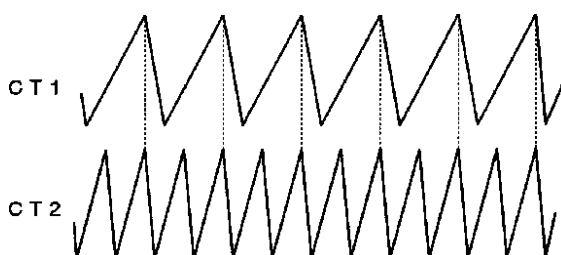
【図10】



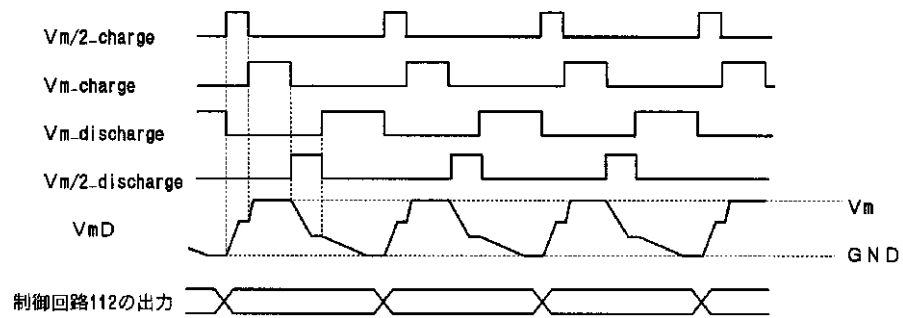
【図11】



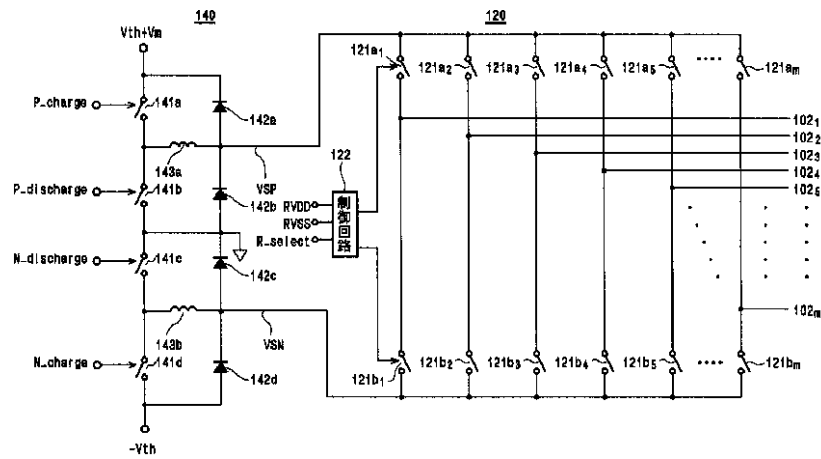
【図18】



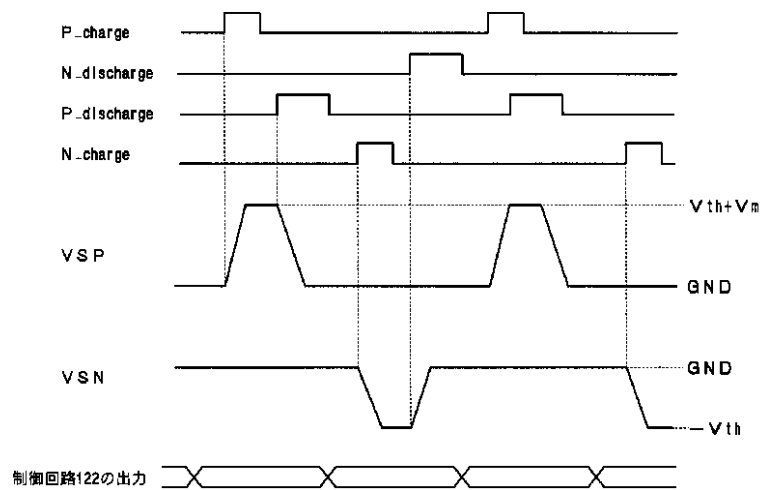
【図14】



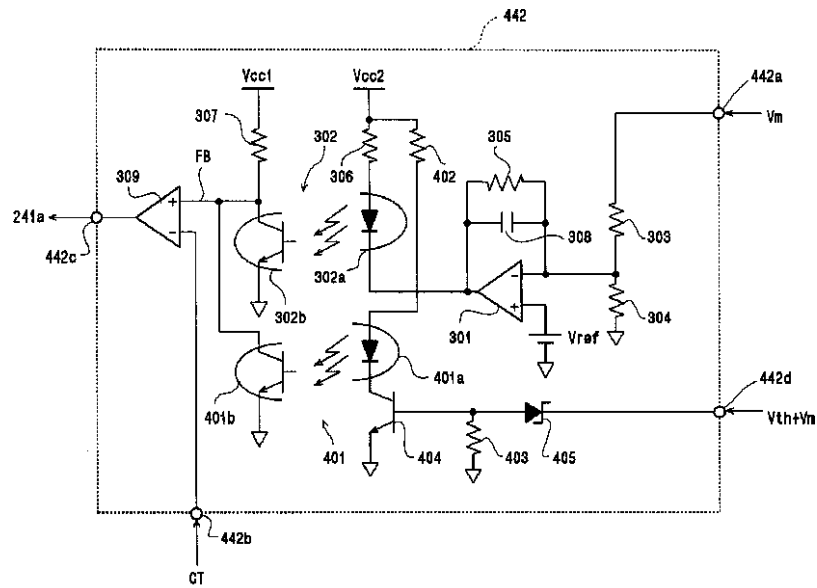
【図15】



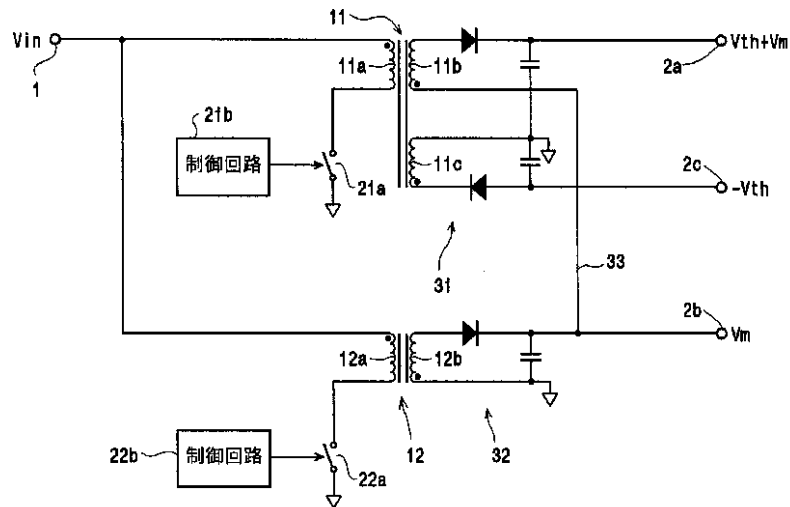
【図16】



【図20】



【図22】



フロントページの続き

(72)発明者 石橋 満
東京都中央区日本橋一丁目13番1号 ティー
ディーケー株式会社内

Fターム(参考) 5C080 AA06 BB05 DD09 DD12 FF03
FF12 JJ02 JJ03 JJ04 JJ05
5H730 AA01 AA16 AS01 BB43 BB57
BB85 EE07 EE59 EE61 EE73
FD01 FF02 FG05 FG16

