

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4271972号
(P4271972)

(45) 発行日 平成21年6月3日(2009.6.3)

(24) 登録日 平成21年3月6日(2009.3.6)

(51) Int.Cl.		F I	
H05B 33/06	(2006.01)	H05B 33/06	
H01L 51/50	(2006.01)	H05B 33/14	A
H05B 33/26	(2006.01)	H05B 33/26	Z
G09F 9/30	(2006.01)	G09F 9/30	365Z
H01L 27/32	(2006.01)		

請求項の数 11 (全 15 頁)

(21) 出願番号 特願2003-87861 (P2003-87861)
 (22) 出願日 平成15年3月27日 (2003.3.27)
 (65) 公開番号 特開2004-296297 (P2004-296297A)
 (43) 公開日 平成16年10月21日 (2004.10.21)
 審査請求日 平成17年11月28日 (2005.11.28)

(73) 特許権者 000103747
 オプトレックス株式会社
 東京都荒川区東日暮里五丁目7番18号
 (74) 代理人 100103090
 弁理士 岩壁 冬樹
 (74) 代理人 100124501
 弁理士 塩川 誠人
 (72) 発明者 中村 伸宏
 神奈川県横浜市神奈川区羽沢町1150番
 地 旭硝子株式会社内
 (72) 発明者 増茂 邦雄
 神奈川県横浜市神奈川区羽沢町1150番
 地 旭硝子株式会社内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置用配線基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であって、

基板上に透明導電膜を設け、

前記透明導電膜の表面を平滑化し、

前記透明導電膜から前記透明電極および前記接続端子を形成した後、前記透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成する際に、少なくとも前記接続端子の表面を5nm以上ウェットエッチングする

ことを特徴とする有機EL表示装置用配線基板の製造方法。

【請求項2】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であって、

基板上に透明導電膜を設け、

前記透明導電膜の表面を平滑化し、

前記透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成し、前記

10

20

透明導電膜から前記透明電極および前記接続端子を形成した後に、少なくとも前記接続端子の表面を5 nm以上ウェットエッチングする

ことを特徴とする有機EL表示装置用配線基板の製造方法。

【請求項3】

前記接続端子の部分のみの透明導電膜の表面をウェットエッチングする請求項1または2に記載の有機EL表示装置用配線基板の製造方法。

【請求項4】

前記接続端子の表面をウェットエッチングする際に、表示画素部の透明電極をレジストで保護する請求項3に記載の有機EL表示装置用配線基板の製造方法。

【請求項5】

表面粗さがRaで1.0 nmを超えるように前記接続端子の表面をウェットエッチングする請求項1～4のいずれか1項に記載の有機EL表示装置用配線基板の製造方法。

【請求項6】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であって、

基板上に透明導電膜を設け、

前記透明導電膜の表面を平滑化し、

前記透明導電膜から前記透明電極および前記接続端子を形成した後、前記透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成する際に、少なくとも前記接続端子の表面の表面変質層を除去する

ことを特徴とする有機EL表示装置用配線基板の製造方法。

【請求項7】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であって、

基板上に透明導電膜を設け、

前記透明導電膜の表面を平滑化し、

前記透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成し、前記透明導電膜から前記透明電極および前記接続端子を形成した後に、少なくとも前記接続端子の表面の表面変質層を除去する

ことを特徴とする有機EL表示装置用配線基板の製造方法。

【請求項8】

前記接続端子の部分のみの前記表面変質層を除去する請求項6または7に記載の有機EL表示装置用配線基板の製造方法。

【請求項9】

前記接続端子の前記表面変質層を除去する際に、表示画素部の透明電極をレジストで保護する請求項8に記載の有機EL表示装置用配線基板の製造方法。

【請求項10】

表面粗さがRaで1.0 nmを超えるように前記接続端子の前記表面変質層を除去する請求項6～9のいずれか1項に記載の有機EL表示装置用配線基板の製造方法。

【請求項11】

接続端子と、表示画素に対応した透明電極とを、同一の透明導電膜の層で形成する請求項1～10のいずれか1項に記載の有機EL表示装置用配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機ELディスプレイを構成するための有機EL表示装置用配線基板の製造方

10

20

30

40

50

法および有機EL表示装置に関し、特に、駆動回路との接続部の接続抵抗を小さくできる有機EL表示装置用配線基板の製造方法および有機EL表示装置に関する。

【0002】

【従来の技術】

有機エレクトロルミネッセンス素子（以下、有機EL素子という。）を使用した有機ELディスプレイは、液晶表示装置と比較して視野角が広く、また、応答速度も速く、有機物が有する発光性の多様性から、次世代の表示装置として期待されている。有機EL素子は、基板上に陽極または陰極が形成され、その陽極または陰極の上に発光層を含む薄膜状の有機化合物（有機薄膜）が積層され、さらに、有機薄膜の上に、基板上に形成された陽極または陰極に対向するように陰極または陽極が形成された構造である。有機EL素子は、対向して設けられた陽極と陰極との間に配置された有機薄膜に電流が供給されると自発光する電流駆動型の表示素子である。

10

【0003】

有機EL素子は、一般に、ガラス等の基板の上にITO（インジウム・錫・酸化物）などの透明導電膜で陽極が形成され、その上に薄膜状の有機化合物が複数層重ねられた有機薄膜が形成され、さらに、その上にアルミニウム（Al）などの金属膜による陰極が蒸着された構造を有する。なお、基板の上に形成された透明導電膜が陰極とされ、有機薄膜の上に蒸着された金属膜が陽極とされる場合もある。そして、有機EL素子の接続端子に駆動回路が電気的に接続されて、有機ELディスプレイが作製される。

【0004】

有機薄膜が積層される透明導電膜の表面は、平滑であることが好ましい（例えば、特許文献1参照）。透明導電膜の表面の凹凸の程度が大きいと、発光層となる有機薄膜の膜質を劣化させたり、陽極と陰極との短絡を引き起こす可能性があるからである。

20

【0005】

そこで、基板の上に形成された透明導電膜の表面を研磨したり、特許文献1に記載されているように、透明導電膜の表面をできるだけ平滑にする製造方法が用いられる。

【0006】

【特許文献1】

特開2002-25349号公報（段落0005～0011）

【0007】

【発明が解決しようとする課題】

ITOなどの透明導電膜は、腐食に対する耐性が高い等の理由で、有機EL素子において、電極だけでなく、陽極および陰極と駆動回路とを接続するための接続端子としても用いられている。接続端子として透明導電膜が用いられる場合、有機EL素子を製造する際に、電極としての透明導電膜と接続端子としての透明導電膜とは1つの工程で形成される。従って、接続端子としての透明導電膜の表面の平滑性も高くなっている。

30

【0008】

接続端子と、駆動回路を搭載したフレキシブル基板、または駆動回路を接続端子に接続するためのフレキシブルケーブルとは、一般に、ACF（Anisotropic Conductive Film：異方性導電膜）を用いて接続される。

40

【0009】

ところが、ITOなどの透明導電膜の表面には表面変質層が存在し、透明導電膜を接続端子として使用した場合、接続端子とACFとの接触抵抗が高くなる。特に、透明導電膜の表面を研磨などで平滑化した場合には、表面変質層による接続抵抗の上昇が顕著である。そのような状態で、有機EL素子に通電を継続すると、特に、高温高湿下で通電を継続すると、接触抵抗の値がより高くなる。その結果、所望の通電が行われず表示品位が低下する。

【0010】

そこで、本発明は、接続端子としての透明導電膜を使用する場合に駆動回路との接続部の接続抵抗を小さくできる有機EL表示装置用配線基板の製造方法および有機EL表示装置

50

を提供することを目的とする。

【0014】

【課題を解決するための手段】

本発明の態様1は、基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であり、基板上に透明導電膜を設け、透明導電膜の表面を平滑化し、透明導電膜から透明電極および接続端子を形成した後、透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成する際に、少なくとも接続端子の表面を5nm以上ウェットエッチングする製造方法を提供する。

10

【0015】

本発明の態様2は、基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であり、基板上に透明導電膜を設け、透明導電膜の表面を平滑化し、透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成し、透明導電膜から透明電極および接続端子を形成した後に、少なくとも接続端子の表面を5nm以上ウェットエッチングする製造方法を提供する。

【0016】

態様3は、態様1または2において、接続端子の部分のみの透明導電膜の表面をウェットエッチングする製造方法を提供する。

20

【0017】

態様4は、態様3において、接続端子の表面をウェットエッチングする際に、表示画素部の透明電極をレジストで保護する製造方法を提供する。

【0018】

態様5は、態様1～4において、表面粗さがRaで1.0nmを超えるように接続端子の表面をウェットエッチングする製造方法を提供する。

【0022】

本発明の態様6は、基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であり、基板上に透明導電膜を設け、透明導電膜の表面を平滑化し、透明導電膜から透明電極および接続端子を形成した後、透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成する際に、少なくとも接続端子の表面の表面変質層を除去する製造方法を提供する。

30

【0023】

本発明の態様7は、基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極もしくは対向電極、または透明電極と対向電極の双方に対して透明導電膜による接続端子が導電接続される有機EL素子を搭載する有機EL表示装置用配線基板の製造方法であり、基板上に透明導電膜を設け、透明導電膜の表面を平滑化し、透明導電膜の所定部分の上に金属膜からなる陰極補助配線パターンを形成し、透明導電膜から透明電極および接続端子を形成した後に、少なくとも接続端子の表面の表面変質層を除去する製造方法を提供する。

40

【0024】

態様8は、態様6または7において、接続端子の部分のみの表面変質層を除去する製造方法を提供する。

【0025】

態様9は、態様8において、接続端子の表面変質層を除去する際に、表示画素部の透明電極をレジストで保護する製造方法を提供する。

【0026】

50

態様 10 は、態様 6 ~ 9 において、表面粗さが Ra で 1.0 nm を超えるように接続端子の表面変質層を除去する製造方法を提供する。

【0027】

態様 11 は、態様 1 ~ 10 において、接続端子と、表示画素に対応した透明電極とを、同一の透明導電膜の層で形成する製造方法を提供する。

【0029】

上記の態様の製造方法にもとづいて、以下のような特徴を有する有機 EL 素子を形成することができる。

【0030】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極に対して第 1 の接続端子が導電接続された有機 EL 素子であって、第 1 の接続端子に透明導電膜が用いられ、第 1 の接続端子の表面粗さが、表示画素に対応した透明電極の表面粗さよりも相対的に粗いことを特徴とする有機 EL 素子。

10

【0031】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、対向電極に対して第 2 の接続端子が導電接続された有機 EL 素子であって、第 2 の接続端子に透明導電膜が用いられ、第 2 の接続端子の表面粗さが、表示画素に対応した透明電極の表面粗さよりも相対的に粗いことを特徴とする有機 EL 素子。

【0032】

基板上に透明電極と対向電極とが設けられ、透明電極と対向電極の間に有機薄膜が挟持され、透明電極に対して第 1 の接続端子が導電接続され、対向電極に対して第 2 の接続端子が導電接続された有機 EL 素子であって、第 1 の接続端子および第 2 の接続端子に透明導電膜が用いられ、第 1 の接続端子の表面粗さが、表示画素に対応した透明電極の表面粗さよりも相対的に粗く、かつ、第 2 の接続端子の表面粗さが、表示画素に対応した透明電極の表面粗さよりも相対的に粗いことを特徴とする有機 EL 素子。

20

【0033】

第 1 の接続端子の表面粗さが Ra で 1.0 nm を超えていることを特徴とする有機 EL 素子。

【0034】

第 2 の接続端子の表面粗さが Ra で 1.0 nm を超えていることを特徴とする有機 EL 素子。

30

【0035】

第 1 の接続端子または第 2 の接続端子と、表示画素に対応した透明電極とが、同一の ITO の層で形成されてなることを特徴とする有機 EL 素子。

【0036】

第 1 の接続端子または第 2 の接続端子と、外部の駆動端子とが導電接続された場合に、両者の間の接続抵抗が 5.0 以下であることを特徴とする有機 EL 素子。

【0037】

【発明の実施の形態】

(実施の形態 1)

以下、本発明の実施の形態 1 を図面を参照して説明する。図 1、図 3、図 5 および図 7 は、本発明の製造方法を構成する各工程における中間生成物を示す正面図であり、図 2、図 4 および図 6 は、図 1、図 3 および図 5 に示す中間生成物の A - A' 断面を示す断面図である。図 8 は、本発明の製造方法によって得られる有機 EL 素子を示す正面図であり、図 9 は、図 8 に示す有機 EL 素子の A - A' 断面を示す断面図である。図 10 は、図 8 に示す有機 EL 素子に対して T C P (Tape Carrier Package) が接続された状態を示す断面図である。

40

【0038】

図 1 ~ 図 10 を参照して、本発明の有機 EL 表示装置用配線基板の製造方法の実施の形態 1 を説明する。まず、シリカコートが成膜されたソーダライムガラス基板(以下、ガラス

50

基板という。)等の基板1の上に、DCスパッタ法等によって、ITO10を成膜する。その後、ITO10の表面を20nm程度研磨することによりITO10の表面を平滑化する。なお、研磨以外の方法、例えばスパッタエッチングにより平滑化を行ってもよい。

【0039】

次いで、DCスパッタ法等によって、順に、モリブデン(Mo)、アルミニウムネオジム合金(AlNd)、Moを成膜し、積層金属膜を作製する。Moの代わりに、Mo合金を用いると耐腐食性が向上する。例えば、モリブデンタングテン合金(MoW)、モリブデンニオブ合金(MoNb)、モリブデンバナジウム合金(MoV)、モリブデンタタル合金(MoTa)などを用いることが好ましい。

【0040】

Al合金として、AlNdに代えて、アルミニウムシリコン合金(AlSi)、アルミニウムシリコン銅合金(AlSiCu)等も適用可能である。純Alを適用する場合には、ヒロックの発生を抑制するために、成膜温度を100以下にすることが好ましい。

【0041】

その後、フォトリソグラフ法等でレジストをパターンングした後、陰極補助配線パターン3となる部分以外の積層金属膜をウェットエッチングする。MoおよびAlを、燐酸、酢酸および硝酸の混合水溶液によるエッチング液で一括エッチングすることが可能である。

【0042】

ITO10の表面には平滑化を行う際に変質層が形成され、変質層をそのままにしておくと、接続端子の接続抵抗を大きくしてしまう。そこで、陰極補助配線パターン3となる部分の積層金属膜にレジストがパターンングされている状態で、硝酸水溶液を用いて、ウェットエッチングによりITO10の表面の変質層(表面の変質層を、表面変質層と呼ぶ。)を除去する。有機EL素子の場合、平滑化後のITOの膜厚は一般に100~300nm程度である。この場合、除去されるITO10の表層は5~50nmであることが好ましい。10~20nmであればより好ましい。また、このとき、基板1を加熱してレジストの密着力を強化しておくことが望ましい。その後、レジストを剥離する。

【0043】

以上の工程によって、図1および図2に示すように、ITO10の上に陰極補助配線パターン3が形成される。そして、この状態では、ITO10の表面の変質層が除去されている。なお、ITO10の表面の変質層が除去されることによって、後の工程で形成される接続端子の表面の変質層が除去されていることになる。なお、図1および図2には、8つの陰極補助配線パターン3が示されている。また、A-A'断面図では、陰極補助配線パターン3を明示するために、長手方向が誇張して示されている。

【0044】

次に、フォトリソグラフ法等でレジストをパターンングした後、ITO10をウェットエッチングし、その後レジストを剥離する。その結果、図3に示すように、陽極パターン2a、および後工程で形成される陰極パターンと駆動回路との接続部となる接続端子2bが形成される。なお、図3には、8つの陽極パターン2aと、8つの接続端子2bとが例示されている。

【0045】

図4は、図3に示す中間生成物のA-A'断面を示す断面図である。陽極パターン2aと接続端子2bとは、同一のITO10の層で形成されている。陽極パターン2aは、透明電極に相当する。陰極パターンは、透明電極に対向する対向電極に相当し、接続端子2bは、対向電極に導電接続される第2の接続端子に相当する。

【0046】

次いで、絶縁膜を形成するために、感光性ポリイミド膜をコーティングする。そして、フォトリソグラフ法等でパターンングを行った後、熱硬化させ、図5および図6に示すように、画素部となる開口部4aを有するポリイミドパターン4を形成する。なお、硬化処理に伴って、AlNdの抵抗を低くすることができる。図5に示すように、マトリクス状に複数の開口部4aが形成されるが、符号は1カ所のみ付されている。硬化後のポリイミ

10

20

30

40

50

ドパターン4の膜厚は1.0 μm程度が好ましい。絶縁膜を形成することにより、陽極パターン2aのエッジ(図6においてAで示す。)の上部(図6においてBで示す。)が絶縁膜により平坦化され、後工程で成膜される有機薄膜や陰極の断線の可能性が低減するとともに、陽極と陰極との絶縁耐圧が向上する。

【0047】

図5に示すように、陽極パターン2aのうち、ポリイミドパターン4で覆われていない部分(開口部4aを除く)のうちの先端の方の部分は、陽極パターン2aと駆動回路との接続部となる接続端子2cになる。接続端子2cは、陽極としての透明電極に導電接続される第1の接続端子に相当する。また、陽極パターン2aのポリイミドパターン4で覆われていない部分のうちの接続端子2c以外の部分は、陽極と接続端子2cを接続するための陽極引出配線に相当する。すなわち、陽極パターン2aのうち、陽極引出配線および接続端子2cを除く部分が、実質的な陽極である。

10

【0048】

その後、感光性アクリル樹脂をコーティングし、フォトリソグラフィ法等でパターニングを行った後、硬化させ、図7に示すように、陰極分離パターン5を得る。陰極分離パターン5が逆テーパ構造を有するように、ネガの感光性樹脂を用いることが好ましい。なお、複数の陰極パターンの中の複数の部分に陰極分離パターン5が形成されるが、符号は1カ所のみ付されている。

【0049】

次いで、有機薄膜6を蒸着する。有機薄膜6を形成する前にITOの表面改質、例えば酸素プラズマ処理や紫外線処理を行う。その後、第1正孔輸送層(正孔注入層)としての例えば銅フタロシアニン(CuPc)と、第2正孔輸送層としての例えば-NPDとを蒸着し、次いで、有機発光材料による発光層および電子輸送層としての例えばアルミニウムキノリン(Alq)を蒸着する。さらに、電子注入層としての例えばフッ化リチウム(LiF)を蒸着する。

20

【0050】

さらに、陰極パターン7を形成するために、Alを蒸着する。有機薄膜6を形成する際に、-NPDの代わりにTPDなどのトリフェニルアミン系の物質を用いることも可能である。また、陰極パターン7を形成する際に、Alの代わりにナトリウム(Na)、リチウム(Li)、銀(Ag)、カルシウム(Ca)、マグネシウム(Mg)、イットリウム(Y)、インジウム(In)またそれらを含む合金を用いることも可能であるが、Moとのコンタクト特性からAlまたはAl合金を使用することが好ましい。

30

【0051】

以上のような工程を経て、図8および図9に示すような有機EL素子が得られる。

【0052】

次いで、図10に示すように、陰極用の駆動回路が内蔵されたTCP(Tape Carrier Package)9を、接続端子2bに接続する。接続に際して、まず、接続端子2bにおける接続端子部に異方性導電膜8を仮圧着する。接続端子部は、接続端子2bにおいて、実際にTCP9が実装される部分である。そして、TCP9を接続端子部に本圧着する。すなわち、異方性導電膜8に圧着する。

40

【0053】

また、陽極用の駆動回路が内蔵されたTCPを、接続端子2cに接続する。接続の仕方は、TCP9を接続端子2bに接続する際の接続の仕方と同じである。

【0054】

[実施の形態2]

実施の形態1では、陰極補助配線パターン3となる部分以外の積層金属膜をエッチングした後、レジストを剥離する前に、ITO10の表面の変質層を除去したが、レジスト剥離後に、ITO10の表面の変質層を除去してもよい。その場合、陰極補助配線パターン3を形成するために例えばクロム(Cr)を用いることが好ましい。また、本実施の形態では、エッチング液として、塩酸溶液や、塩酸および硝酸の混合液を使用することもできる

50

。

【 0 0 5 5 】

[実施の形態 3]

また、ITO 10 の表面を平滑化し陰極補助配線パターン 3 を形成し、さらに、陽極パターン 2 a (接続端子 2 c を含む。) および接続端子 2 b を形成した後に、ITO による陽極パターン 2 a および接続端子 2 b の表面の変質層を除去してもよい。陰極補助配線パターン 3 は例えばクロム (Cr) で形成されていることが好ましい。また、本実施の形態では、エッチング液として、硝酸水溶液、塩酸溶液、塩酸および硝酸の混合液を使用することもできる。

【 0 0 5 6 】

[実施の形態 4]

実施の形態 3 では、陽極パターン 2 a および接続端子 2 b を形成した後に ITO 表面の変質層を除去する際に、表示画素部を形成する部分も含めて変質層を除去したが、表示画素部を形成する部分については ITO 表面の変質層を除去する必要はない。従って、表示画素部を形成する部分を除き、ITO 表面の変質層を除去するようにしてもよい。その場合、陽極パターン 2 a をフォトレジストで覆う。具体的には、陽極パターン 2 a のうち表示画素部を形成する部分をフォトレジストで保護する。その際、接続端子 2 b を露出させる。そして、ウェットエッチングによって接続端子 2 b の表層を除去する。この工程により、陽極パターン 2 a (接続端子 2 c を含む。) における表示画素部を形成する部分以外の部分および接続端子 2 b のみの ITO の表面変質層が除去されるので、接続端子 2 b , 2 c の表面粗さが、表示画素に対応した透明電極の表面粗さよりも相対的に粗くなっている。

【 0 0 5 7 】

[実施の形態 5]

実施の形態 1 ~ 4 では、ITO 10 の表面を平滑化し陰極補助配線パターン 3 を形成した後に、陽極パターン 2 a (接続端子 2 c を含む。) および接続端子 2 b を形成したが、ITO 10 の表面を平滑化した後、陽極パターン 2 a (接続端子 2 c を含む。) および接続端子 2 b を形成してから陰極補助配線パターン 3 を形成してもよい。

【 0 0 5 8 】

以下、陽極パターン 2 a および接続端子 2 b を形成してから陰極補助配線パターン 3 を形成する実施の形態を説明する。図 11 は、本実施の形態における中間生成物を示す正面図であり、図 12 は、図 11 に示す中間生成物の A - A ' 断面を示す断面図である。

【 0 0 5 9 】

実施の形態 1 ~ 4 の場合と同様に ITO 10 の表面を平滑化する。次に、フォトリソグラフィ法等でレジストをパターンニングした後、ITO をウェットエッチングし、その後レジストを剥離する。その結果、図 11 および図 12 に示すように、陽極パターン 2 a、および後工程で形成される陰極パターンと駆動回路との接続部となる接続端子 2 b が形成される。なお、図 11 には、8 つの陽極パターン 2 a と、8 つの接続端子 2 b とが例示されている。

【 0 0 6 0 】

次いで、陽極パターン 2 a をフォトレジストで覆う。具体的には、陽極パターン 2 a のうち表示画素部を形成する部分をフォトレジストで保護する。その際、接続端子 2 b を露出させる。そして、ウェットエッチングによって接続端子 2 b の表層を 15 nm 程度除去する。この工程により、研磨により生じている ITO の表面変質層を除去することができる。

【 0 0 6 1 】

その後、実施の形態 1 の場合と同様にして陰極補助配線パターン 3 を形成する。その結果、図 3 および図 4 に示すように、接続端子 2 b の上における一部に陰極補助配線パターン 3 が形成される。以下、実施の形態 1 の場合と同様にして、絶縁膜、陰極分離パターン 5 および有機薄膜 6 を形成し、陰極用の駆動回路が内蔵された T C P 9 を接続端子 2 b の接

10

20

30

40

50

続端子部に接続する。また、陽極用の駆動回路が内蔵されたTCPを接続端子2cに接続する(図5~図10参照)。

【0062】

なお、陽極パターン2aのうち、陽極引出配線および接続端子2cの部分は、上記のウェットエッチングして接続端子2bの表面の変質層を除去する工程において、同様にウェットエッチングされる。従って、接続端子2cでも、表層の15nm程度が除去される。ここでは15nm程度薄くしたが、接続端子2b, 2cは5nm以上薄くされることが好ましい。また、その工程により、陽極パターン2a(接続端子2cを含む。)における表示画素部を形成する部分以外の部分および接続端子2bのみのITOの表面変質層が除去されるので、接続端子2b, 2cの表面粗さは、表示画素に対応した透明電極の表面粗さよりも相対的に粗くなっている。

10

【0063】

また、接続端子2b, 2cとともに表示画素部のITOも、変質層を除去するために粗化してしまうと、絶縁耐圧の低下によって短絡が発生する可能性が生ずる。短絡が生ずると表示品位が低下する。従って、本実施の形態のように、表示画素部のITOは粗化せず、接続端子2b, 2cのITOの表層のみ除去して粗化することによって、表示品位を維持しつつ、接続抵抗の上昇を抑えることができる。

【0064】

[例1]

実施の形態1の製造方法により有機EL素子を形成した。すなわち、シリカコート20nmが成膜された厚さ0.7mmの基板1としてのガラス基板の上に、DCスパッタ法で、ITO10を170nm成膜した。その後、ITO10の表面を20nm程度研磨することによりITO10の表面を平滑化した。

20

【0065】

次いで、陰極補助配線パターン3を形成するために、DCスパッタ法で、順に、モリブデン(Mo)、アルミニウムネオジウム合金(AlNd)、Moを成膜し、積層金属膜を作製した。成膜膜厚は、下部のMoが100nm、AlNdが300nm、上部のMoが100nm程度である。その後、フォトリソグラフ法でレジストをパターンニングした後、リン酸、酢酸および硝酸の混合水溶液によるエッチング液を用いて、積層金属膜をウェットエッチングした。

30

【0066】

次いで、120℃に加熱したオーブンで20分程度基板1を熱処理した後、硝酸水溶液を用いて、ITO10の表面の変質層を除去した。このときに除去されるITOにおけるITO膜厚は、15nm程度である。そして、陰極補助配線パターン3を形成するためのレジストを剥離した。次に、陽極パターン2aと接続端子2bとを形成するために、フォトリソグラフ法でレジストをパターンニングした後、塩酸および硝酸の混合水溶液を用いてITOをエッチングし、その後レジストを剥離した。

【0067】

次いで、絶縁膜を形成するために、感光性ポリイミド膜を1.4μmの厚さでスピンコーティングした。そして、フォトリソグラフ法等でパターンニングを行った後、320℃で硬化させ、画素部となる開口部4aを有するポリイミドパターン4を形成した。

40

【0068】

その後、感光性アクリル樹脂をスピンコーティングし、ネガの感光性樹脂を用いたフォトリソグラフ法でパターンニングを行った後、200℃で硬化させ、陰極分離パターン5を得た。

【0069】

次いで、蒸着装置を用いてマスク蒸着により有機薄膜6を蒸着した。有機薄膜6を形成する前に、並行平板RFプラズマ装置を用いて、酸素プラズマ照射を実施し、ITOの表面改質を行った。プラズマ処理条件を、酸素50sccm、6.7Pa、1.5kWとして、RIEモードのプラズマ処理を60秒実施した。

50

【0070】

その後、第1正孔輸送層としての膜厚10nmの銅フタロシアニン(CuPc)と、第2正孔輸送層としての膜厚60nmの-NPDとを蒸着し、次いで、有機発光材料による発光層および電子輸送層としてのAlqを、膜厚50nmとなるように蒸着した。さらに、電子注入層としてのフッ化リチウム(LiF)を0.5nm蒸着した。

【0071】

さらに、陰極パターン7を形成するために、膜厚200nmのAlを蒸着した。

【0072】

次いで、接続端子2bにおける接続端子部に異方性導電膜8を仮圧着した。異方性導電膜8として、日立化成製アニソルム7106Uを使用した。仮圧着温度は80℃で、圧着圧力1.0MPa、圧着時間は5秒である。そして、TCP9を異方性導電膜8に本圧着した。本圧着温度は170℃で、圧着圧力は2.0MPa、圧着時間は20秒である。

10

【0073】

以上のようにして作製された有機EL素子において、接続端子部の抵抗値を測定したところ、5.0Ω以下であった。また、接続端子2b, 2cの表面粗さは、Raで5.4nmであった。ただし、表面粗さをRaで1.04nmとした場合でも接続端子部の抵抗値を十分下げることができたので、表面粗さがRaで1.0nmを超える値であれば、接続端子部の抵抗値を低下させることが可能である。

【0074】

また、陽極用の駆動回路が内蔵されたTCPを、接続端子2cに接続した。接続の仕方は、TCP9を接続端子2bに接続する際の接続の仕方と同じである。従って、接続端子2cについても、接続端子部の抵抗値を5.0Ω程度以下に低くすることができた。

20

【0075】

これに対して、接続端子2b, 2cのITOの表面の変質層を除去しない場合の接続抵抗は10~70Ωと大きくばらついてしまう。接続抵抗が大きい場合には、定電流を流すために必要な電圧が上昇してしまうため、十分な電圧が素子に印加できなくなったり、階調表示をパルス幅変調で表示する場合などに電流が0になったときに有機EL素子にかかる電圧がばらつく。その結果、例えば、横筋状の表示むらを生ずる。

【0076】

なお、ITOの表面の変質層が除去されているか否かは、例えばAFM(原子力間顕微鏡)を用いて判定することができる。AFM探針とサンプルとしてのITOの表面との間に、0.001Vの電圧を印加し、探針をサンプルの表面の凹凸をトレースするように走査させ、各場所において流れた電流を測定する。研磨(平滑化)していないITOが積層された基板では平均電流値は100nA、研磨したITOが積層された基板では平均電流値は2nAであった。研磨によって電流値が大幅に減少してことは、ITOの表面に変質層が生成されていることを示している。

30

【0077】

研磨したITOが積層された基板を塩酸および硝酸の混合液を用いて処理した場合には、平均電流値は50nAであった。塩酸および硝酸の混合液を用いて処理する前の平均電流値は2nAであるから、電流量は増加している。このことは、変質層の一部が除去され、平均電流値が上昇したことを示している。

40

【0078】

[例2]

実施の形態5の製造方法により有機EL素子を形成した。すなわち、シリカコート20nmが成膜された厚さ0.7mmの基板1としてのガラス基板の上に、DCスパッタ法で、ITO10を170nm成膜した。その後、ITO10の表面を20nm程度研磨することによりITO10の表面を平滑化した。

【0079】

次いで、陽極パターン2aのうち表示画素部を形成する部分をフォトレジストで保護し、塩酸および硝酸の混合溶液で30秒ウェットエッチングし、接続端子2b, 2cの表層を

50

除去した。このときに除去される接続端子 2 b , 2 c における I T O 膜厚は、15 nm 程度である。

【0080】

その後、陰極補助配線パターン 3 を形成するために、DC スパッタ法で、順に、モリブデン (Mo)、アルミニウムネオジウム合金 (AlNd)、Mo を成膜し、積層金属膜を作製した。成膜膜厚は、下部の Mo が 100 nm、AlNd が 300 nm、上部の Mo が 100 nm 程度である。その後、フォトリソグラフィ法でレジストをパターニングした後、リン酸、酢酸および硝酸の混合水溶液によるエッチング液を用いて、積層金属膜をウェットエッチングし、レジストを剥離した。

【0081】

以下、例 1 における絶縁膜を形成する工程以降と同じ工程を経て有機 EL 素子を得た。例 2 で得られた有機 EL 素子も、例 1 で得られた有機 EL 素子と同等の性能であった。すなわち、接続端子部の接続抵抗値を 5 . 0 程度以下に低くすることができた。

【0082】

【発明の効果】

本発明では、透明導電膜による接続端子の表面変質層を除去することによって、有機 EL 素子において駆動回路が接続される部分の接続抵抗を低くし、表示品位の低下を抑制することができる。

【図面の簡単な説明】

【図 1】 実施の形態 1 の製造方法における第 1 の工程における中間生成物を示す正面図

。 【図 2】 図 1 に示す中間生成物の A - A ' 断面を示す断面図。

【図 3】 実施の形態 1 の製造方法における第 2 の工程における中間生成物を示す正面図

。 【図 4】 図 3 に示す中間生成物の A - A ' 断面を示す断面図。

【図 5】 実施の形態 1 の製造方法における第 3 の工程における中間生成物を示す正面図

。 【図 6】 図 5 に示す中間生成物の A - A ' 断面を示す断面図。

【図 7】 実施の形態 1 の製造方法における第 4 の工程における中間生成物を示す正面図

。 【図 8】 本発明の製造方法によって得られる有機 EL 素子を示す正面図。

【図 9】 図 8 に示す有機 EL 素子の A - A ' 断面を示す断面図。

【図 10】 図 8 に示す有機 EL 素子に対して T C P が接続された状態を示す断面図。

【図 11】 実施の形態 5 の製造方法における第 1 の工程における中間生成物を示す正面図。

【図 12】 図 11 に示す中間生成物の A - A ' 断面を示す断面図。

【符号の説明】

1 ガラス基板

2 a 陽極パターン

2 b 接続端子 (第 2 の接続端子)

2 c 接続端子 (第 1 の接続端子)

3 陰極補助配線パターン

4 ポリイミドパターン

4 a 開口部

5 陰極分離パターン

6 有機薄膜

7 陰極パターン

8 異方性導電膜

9 T C P

10 I T O

10

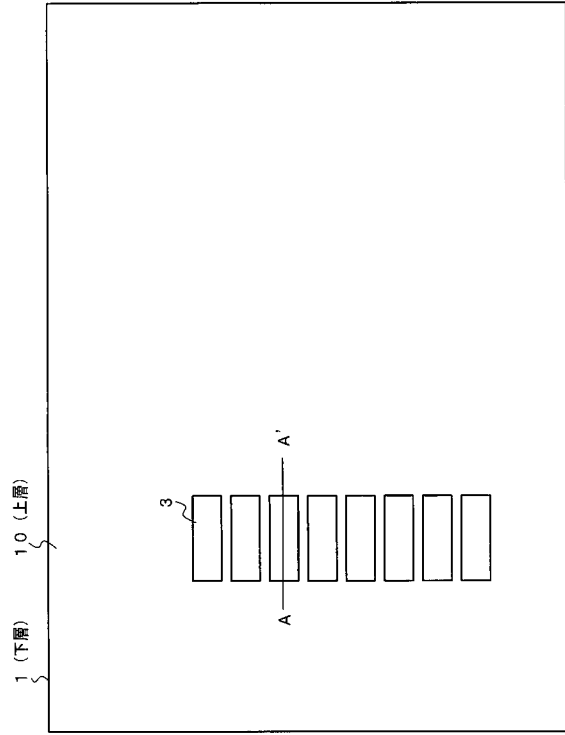
20

30

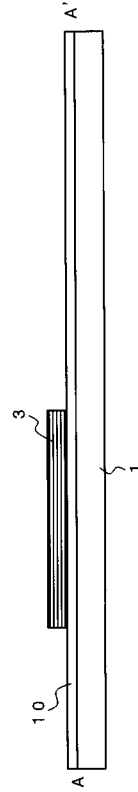
40

50

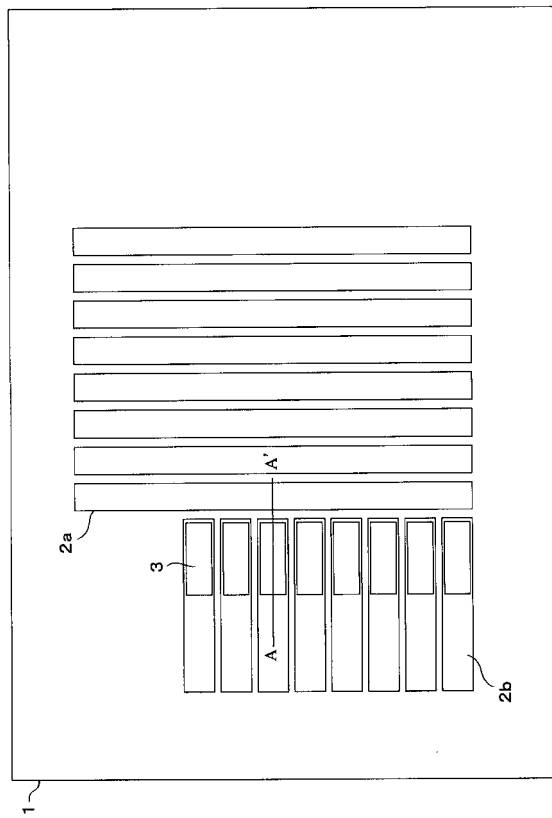
【図 1】



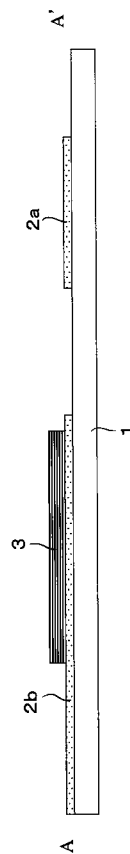
【図 2】



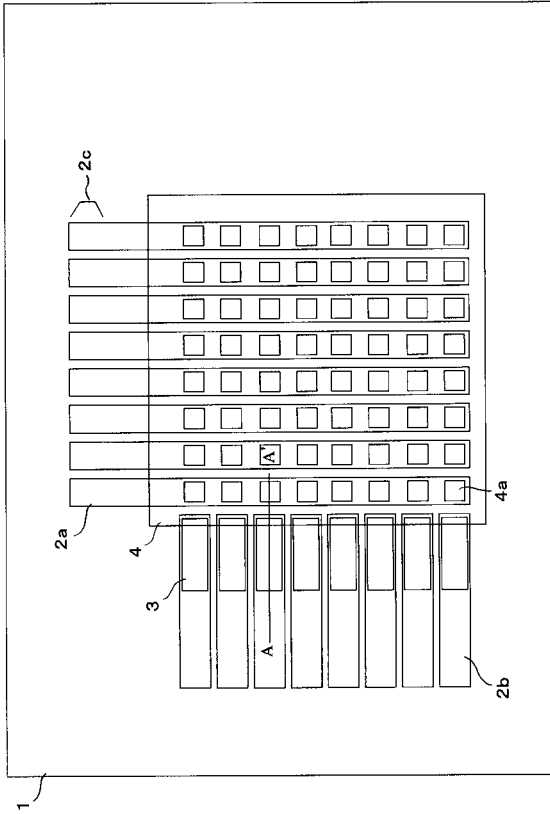
【図 3】



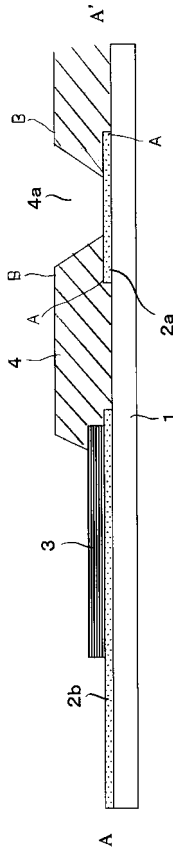
【図 4】



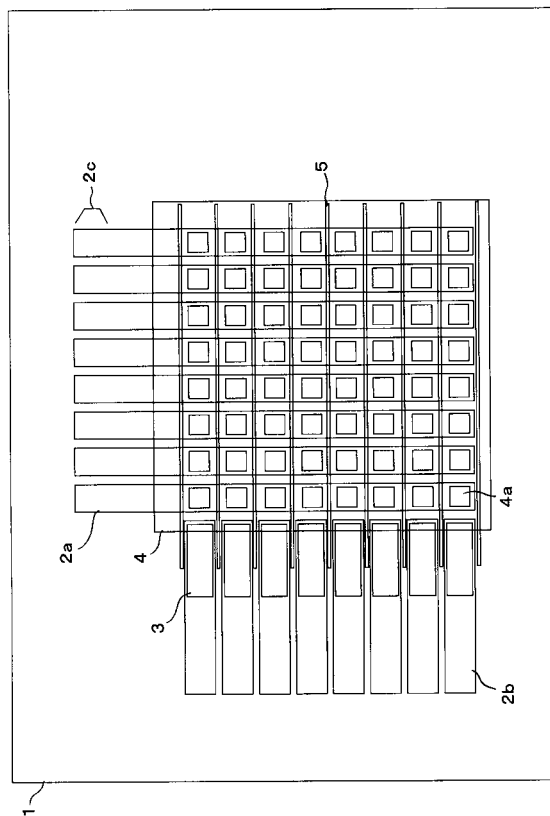
【図5】



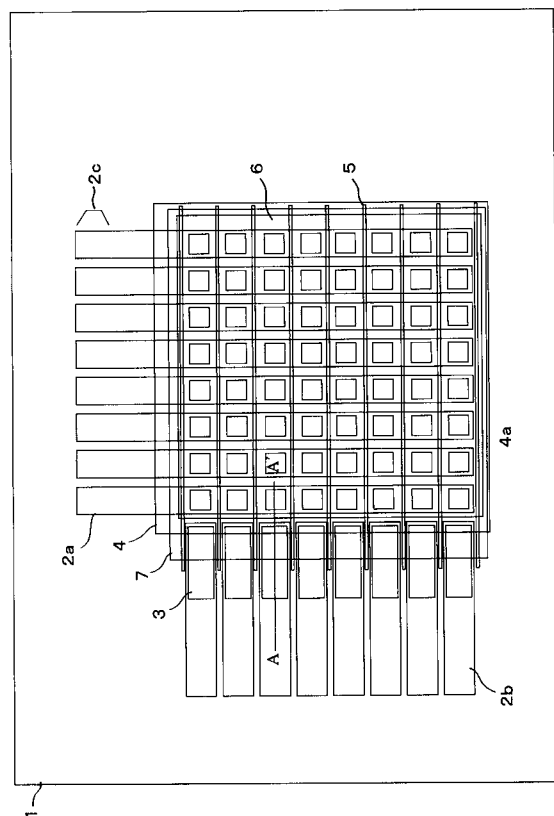
【図6】



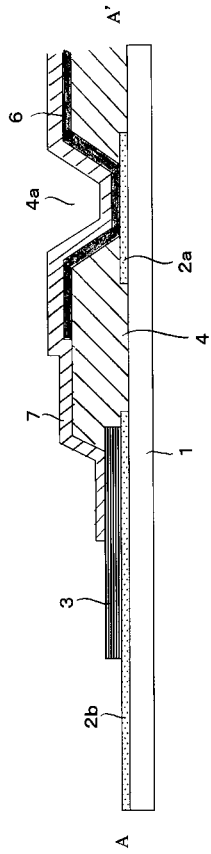
【図7】



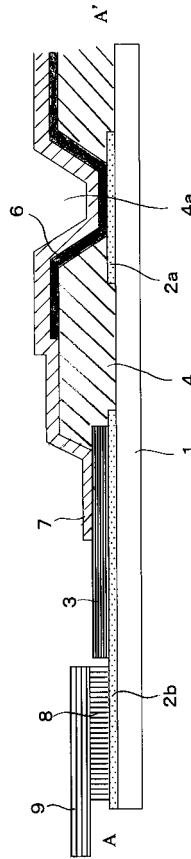
【図8】



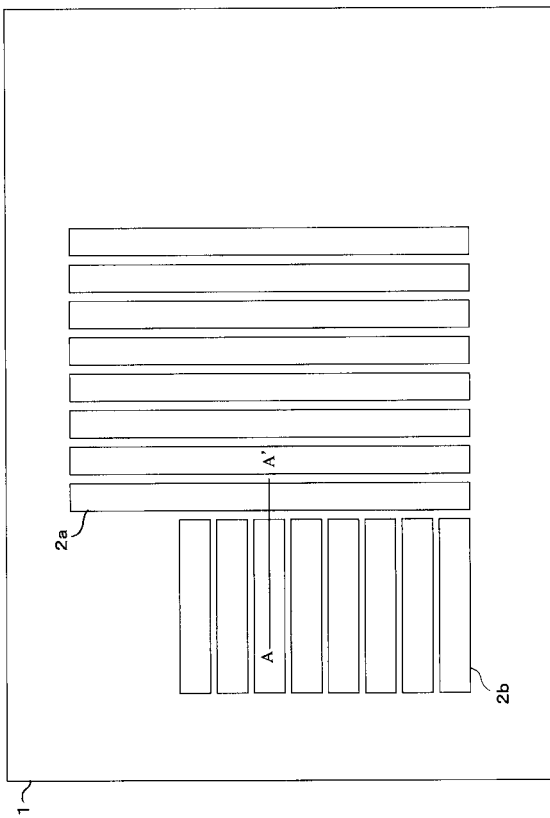
【図 9】



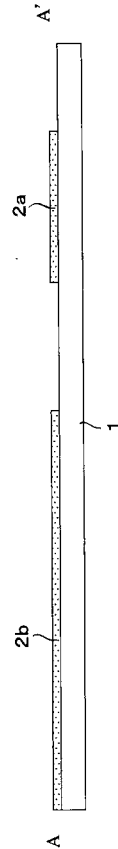
【図 10】



【図 11】



【図 12】



フロントページの続き

(72)発明者 都築 斉一

東京都荒川区東日暮里5丁目7番18号 オプトレックス株式会社内

審査官 磯貝 香苗

(56)参考文献 特開2003-347046(JP,A)

特開平09-120890(JP,A)

特開2002-343560(JP,A)

特開2001-351778(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 51/50-51/56

H01L 27/32

专利名称(译)	有机EL表示装置用配线基板の制造方法		
公开(公告)号	JP4271972B2	公开(公告)日	2009-06-03
申请号	JP2003087861	申请日	2003-03-27
[标]申请(专利权)人(译)	旭玻璃有限公司		
申请(专利权)人(译)	光王公司 旭玻璃有限公司		
当前申请(专利权)人(译)	光王公司		
[标]发明人	中村伸宏 增茂邦雄 都築斉一		
发明人	中村 伸宏 增茂 邦雄 都築 斉一		
IPC分类号	H05B33/06 H01L51/50 H05B33/26 G09F9/30 H01L27/32 H05B33/02 H05B33/14		
FI分类号	H05B33/06 H05B33/14.A H05B33/26.Z G09F9/30.365.Z G09F9/30.365 H01L27/32 H05B33/02		
F-TERM分类号	3K007/AB05 3K007/AB17 3K007/CA01 3K007/CB01 3K007/DB03 3K007/FA01 3K107/AA01 3K107/BB01 3K107/CC11 3K107/DD22 3K107/DD38 3K107/DD39 3K107/DD44Z 3K107/DD46X 3K107/EE02 3K107/FF08 3K107/FF15 3K107/GG12 3K107/GG23 5C094/AA21 5C094/BA27 5C094/DA13 5C094/DB02 5C094/DB05 5C094/EA05 5C094/EA10 5C094/GB10 5C094/JA08		
代理人(译)	岩冬树 盐川正人		
其他公开文献	JP2004296297A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供有机EL元件和有机EL元件的制造方法，其中使用透明导电膜作为连接端子，可以使连接部分与驱动电路的连接电阻变小。
 解决方案：在板1上成膜ITO 10之后，通过将ITO 10的表面研磨约20nm来平滑ITO 10的表面。随后，将Mo，AlNd和Mo成膜以制备层压金属膜。在进行抗蚀剂的图案化之后，进行除了一部分之外的层压金属膜的湿法蚀刻，以成为负极辅助布线图案3。在该状态下，通过使用硝酸水溶液的湿法蚀刻去除ITO 10表面的退化层。 ㄩ

【 図 3 】

