

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3943901号
(P3943901)

(45) 発行日 平成19年7月11日(2007.7.11)

(24) 登録日 平成19年4月13日(2007.4.13)

(51) Int. Cl.	F I
H O 1 L 51/50 (2006.01)	H O 5 B 33/14 A
H O 5 B 33/02 (2006.01)	H O 5 B 33/02

請求項の数 3 (全 11 頁)

(21) 出願番号	特願2001-343568 (P2001-343568)	(73) 特許権者	000003078
(22) 出願日	平成13年11月8日(2001.11.8)		株式会社東芝
(65) 公開番号	特開2003-151770 (P2003-151770A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成15年5月23日(2003.5.23)	(74) 代理人	100058479
審査請求日	平成16年11月5日(2004.11.5)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100070437
			弁理士 河井 将次

最終頁に続く

(54) 【発明の名称】 自己発光表示装置

(57) 【特許請求の範囲】

【請求項 1】

光透過性基板上に形成される光透過性の誘電体層と、前記誘電体層上に形成されこの誘電体層を透過する光を発生する自己発光素子を備えた複数の表示画素とを備え、一表示画素から隣接する他の表示画素に向かう光の伝搬範囲を制限する構造部が前記一表示画素と前記他の表示画素間に設けられ、前記構造部は前記誘電体層と前記誘電体層に形成された溝内に收容された前記誘電体層よりも屈折率の小さい層との界面によって構成されることを特徴とする自己発光表示装置。

【請求項 2】

前記自己発光表示装置は、前記誘電体層上に前記複数の自己発光素子をそれぞれ取り囲む隔壁膜をさらに備え、前記隔壁膜は前記複数の自己発光素子に共通に接続される配線金属層で覆われることを特徴とする請求項 1 に記載の自己発光表示装置。

10

【請求項 3】

前記誘電体層よりも屈折率の小さい層は、前記隔壁膜を兼ねることを特徴とする請求項 2 に記載の自己発光表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は各表示画素が光透過性基板上に形成される有機 E L (Electro Luminescence) 素子のような自己発光素子を用いて構成される自己発光表示装置に関し、特にこの自己発光

20

素子からの光が光透過性基板を介して外部に取り出される自己発光表示装置に関する。

【０００２】

【従来の技術】

液晶表示装置に代表される平面表示装置は、パーソナルコンピュータ、情報携帯端末或いはテレビジョン等の表示装置として広く利用されている。その中で、アクティブマトリクス型液晶表示装置は、薄型、軽量かつ低消費電力等の特長を活かし、年々利用範囲は増加しつつある。

【０００３】

アクティブマトリクス型液晶表示装置は、例えばマトリクス上に配置される複数の表示画素、これら表示画素の行に沿って配置される複数の走査線、これら表示画素の列に沿って配置される複数の信号線、これら走査線および信号線の交差点近傍にそれぞれ配置される複数の画素スイッチング素子を備えた液晶表示パネルと、ドライバＩＣチップとして液晶表示パネルの端部に実装されこの液晶表示パネルの動作を制御する表示制御回路とにより構成される。近年では、液晶表示パネルの製造コストを低減するため、上述のドライバＩＣチップを実装する代わりに表示制御回路を画素スイッチング素子と同様に例えばＭＯＳ薄膜トランジスタで構成して、液晶表示パネルに一体形成する駆動回路内蔵型液晶表示パネルが製品化されている。通常、このＭＯＳ薄膜トランジスタには、チャネル領域を流れるキャリアが電子であるＮチャネル型と、チャネル領域を流れるキャリアが正孔であるＰチャネル型とがあり、両者の利点を活かした相補的な組み合わせで回路が構成される。

【０００４】

最近では、有機ＥＬ素子を用いた有機ＥＬ表示装置が注目され、盛んに研究・開発が行われている。液晶表示素子が印加電圧に応じた光透過率で光を透過する受動型素子であるのに対し、有機ＥＬ素子は電流供給量に応じた明るさで発光する能動型素子である。有機ＥＬ表示装置はこのように自己発光する有機ＥＬ素子を用いているため、平面表示装置として一般的な液晶表示装置よりも優れた次のような長所を持つ。すなわち、第１に、自己発光型であるため鮮明な表示と広い視野角が得られ、さらにバックライトを必要としないのでより薄型・軽量・低消費電力化できる。第２に、高速に応答するので動画再生に適している。第３に、固層による発光であるため使用温度範囲が広がる可能性がある。

【０００５】

【発明が解決しようとする課題】

典型的な有機ＥＬ表示装置では、複数の有機ＥＬ素子が図９に示す光透過性基板を覆うゲート絶縁膜上およびこのゲート絶縁膜を覆う層間膜上で配線される。各有機ＥＬ素子は層間膜上の配線を覆って形成される保護膜上に積層されるアノード電極、有機ＥＬ薄膜部、およびカソード電極を有する。この有機ＥＬ薄膜部は例えばアノード電極上に形成される陽極バッファ層とこの陽極バッファ層上に形成される有機発光層とを組み合わせで構成され、保護膜上に形成される隔壁膜により囲まれる。この有機ＥＬ表示装置では、有機ＥＬ薄膜部からの光が図９に示すＰ１方向に保護膜および層間膜を透過して光透過性基板の外部に出射されるだけでなく、保護膜に対して低屈折率である隔壁膜および層間膜との界面、およびアノード電極との界面で反射しながら保護膜内をＰ０方向、つまり隣接画素方向に伝搬する。有機ＥＬ薄膜部からの光の５０％程度はＰ０方向に伝搬するため、光透過性基板の外部への光出射効率が低く、十分な輝度を得ることが困難であった。また、有機ＥＬ薄膜部からの光が保護膜内を平面的に伝搬して同一発光色の発光層からの光と干渉することもある。

【０００６】

本発明はこのような事情に鑑みなされたもので、外部への光出射効率を向上することができる自己発光表示装置を提供することを目的とする。

【０００７】

【課題を解決するための手段】

本発明によれば、光透過性基板上に形成される光透過性の誘電体層と、この誘電体層上に形成されこの誘電体層を透過する光を発生する自己発光素子を備えた複数の表示画素と

10

20

30

40

50

を備え、一表示画素から隣接する他の表示画素に向かう光の伝搬範囲を制限する構造部が一表示画素と他の表示画素間に設けられ、この構造部は誘電体層と誘電体層に形成された溝内に収容された誘電体層よりも屈折率の小さい層との界面によって構成される自己発光表示装置が提供される。

【0008】

この自己発光表示装置では、誘電体層が各自己発光素子により発生され誘電体層内を伝搬する光の向きを変化させてこの光の平面的な伝搬範囲を制限する構造部により区画される。これにより、誘電体層内を平面的に伝搬する光の一部が誘電体層の外部に出射されるようになるため、外部への光出射効率が向上して、高い輝度を得ることが可能となる。また、誘電体層内を平面的に伝搬する光が同一発光色の自己発光素子間で干渉することも避けられる。

10

【0009】

【発明の実施の形態】

以下、本発明の一実施形態に係る有機EL表示装置について図面を参照して説明する。

【0010】

図1は有機EL表示装置全体の回路構成例を示す。この有機EL表示装置は有機ELパネルPNLおよび外部駆動回路DRVを備える。

【0011】

外部駆動回路DRVは、パーソナルコンピュータ等の信号源から出力されたデータを受けとり、有機ELパネルPNLを駆動するための制御信号の生成や、映像信号の並び替え等のデジタル処理を行うコントローラ部1と、映像信号をデジタル/アナログ変換する複数のドライバIC2と、コントローラ部1、ドライバIC2および有機ELパネルPNLの駆動用電源電圧等を生成するDC/DCコンバータ3により構成される。

20

【0012】

有機ELパネルPNLは、外部駆動回路DRVから供給される映像信号に対応する信号線にサンプリングする信号線駆動回路5、所定タイミングで走査線に走査信号を出力する走査線駆動回路6、および表示領域7により構成される。表示領域7では、複数の表示画素PXがマトリクス状に配置され、複数の信号線X(X1~Xm)が複数の表示画素PXの行に沿って配置され、複数の走査線Y(Y1~Yn)が複数の表示画素PXの列に沿って配置される。行方向に隣接する3個の表示画素PXは1個のカラー表示画素を構成し、それぞれ赤、緑、および青色に対応する波長の光を発する。各表示画素PXは対応信号線Xおよび対応走査線Yに割り当てられるスイッチング用素子として例えばNチャネル型薄膜トランジスタN11、映像信号電圧保持用コンデンサC11、有機EL素子駆動用素子として例えばPチャネル型薄膜トランジスタP11、および有機EL素子OLEDで構成される。有機EL素子OLEDは第1電源線Vddおよび第2電源線Vss間でPチャネル型薄膜トランジスタP11と直列に接続される。Nチャネル型薄膜トランジスタN11は走査線Yから供給される走査信号の制御により信号線X上の映像信号を取り込み、Pチャネル型薄膜トランジスタP11のゲートに印加する。映像信号電圧保持用コンデンサC11は第1電源線VddとPチャネル型薄膜トランジスタP11のゲート間に形成され、薄膜トランジスタN11が非導通状態である間映像信号を保持する。

30

40

【0013】

次に、各表示画素PXの駆動方法について説明する。図2は一例として表示画素PXの回路構成を示し、図3はこの回路の動作波形を示す。

【0014】

走査線Yの走査信号Vscanが高レベルの期間は、Nチャネル型薄膜トランジスタN11がアクティブ状態であるため、Nチャネル型薄膜トランジスタN11を介して信号線Xの映像信号電圧VsigがコンデンサC11の一端側電極に印加され、このコンデンサC11を充電する。尚、映像信号電圧保持用コンデンサC11の一端側電極に最終的にホールドされる電圧は、走査線の走査信号Vscanが低レベルとなった時に信号線Xに設定されている映像信号電圧Vsigである。映像信号電圧保持用コンデンサC11の一端側電極はさらにPチャネル型

50

薄膜トランジスタP11のゲート電極Gに接続され、他端側電極はPチャネル型薄膜トランジスタP11のソース電極Sに接続されているため、映像信号電圧保持用コンデンサC11に充電された電圧は、Pチャネル型薄膜トランジスタP11のゲート-ソース間電圧 V_{gs} となる。

【0015】

Pチャネル型薄膜トランジスタP11のドレイン-ソース間電流 I_{ds} はゲート-ソース間電圧 V_{gs} によって増減し、 $I_{ds} = I_{EL}$ であるから、映像信号電圧 V_{sig} によって有機EL素子OLEDに流れる電流 I_{EL} が変化し、所望の輝度で発光することができる。

【0016】

図4は有機ELパネルの1カラー画素の平面構造を示す。図4に示すように、表示画素PXは走査線Yと信号線Xとに囲まれた領域に形成され、Nチャネル型薄膜トランジスタN11が走査線Yおよび信号線Xの交差位置付近に配置される。Nチャネル型薄膜トランジスタN11のソース電極Sは信号線Xに接続され、ゲート電極Gは走査線Yに接続され、ドレイン電極DはPチャネル型薄膜トランジスタP11のゲート電極Gに接続される。薄膜トランジスタN11のドレイン電極Dおよび薄膜トランジスタP11のゲート電極G間のノードNDは第1電源線Vddに容量結合して蓄積容量を構成する容量電極を兼ねる。この蓄積容量はPチャネル型薄膜トランジスタP11のゲート電極Gに印加される映像信号電圧を保持する映像信号電圧保持用コンデンサC11として設けられている。Pチャネル型薄膜トランジスタP11のソース電極Sは有機EL素子OLEDを駆動する第1電源線Vddに接続され、他方のドレイン電極Dは有機EL素子OLEDの第1電極、ここではアノード電極ADに接続される。

【0017】

図5は図4に示すV-V線に沿った断面を示し、図6は図4に示すVI-VI線に沿った断面を示す。図5および図6に示すように、有機ELパネルPNLは、ガラス等の光透過性絶縁基板10上に、薄膜トランジスタP11、N11および有機EL素子OLEDを順に積層した構造を持つ。ガラス基板10は例えば合成樹脂のような絶縁材、導電材、または半導体等の基板に置き換えてもよいが、導電材または半導体を用いる場合には、基板10を SiO_2 や SiN などの絶縁膜で覆いこの絶縁膜上に薄膜トランジスタP11、N11および有機EL素子OLEDを形成する必要がある。Nチャネル型薄膜トランジスタN11およびPチャネル型薄膜トランジスタP11の各々はゲート電極Gを半導体層PSの上方にゲート絶縁膜11を介して設けたトップゲート型である。半導体層PSは島状の能動層としてガラス基板10上に形成される例えばポリシリコン(Poly-Silicon)薄膜であり、ゲート電極Gに対応する位置に配置されるチャネル領域、および所定濃度の不純物を含んだ導電領域であるソースおよびドレイン領域を有する。ゲート絶縁膜11は薄膜トランジスタP11、N11の半導体層PSと共にガラス基板10を覆うように形成される。走査線Yおよび映像信号電圧保持用コンデンサC11の容量電極は薄膜トランジスタP11、N11のゲート電極Gと共に同一材料でゲート絶縁膜11上に形成され、例えば屈折率1.5の SiO_x からなる層間膜12により覆われる。薄膜トランジスタP11、N11のソース電極S、ドレイン電極D並びに第1電源線Vddは層間膜12上に形成される。層間膜12は半導体層PSのソース領域およびドレイン領域、映像信号電圧保持用コンデンサC11の容量電極を部分的に露出する複数のコンタクトホールを有し、薄膜トランジスタP11、N11のソース電極S、ドレイン電極Dがこれらコンタクトホールを介して半導体層PSのソース領域およびドレイン領域に接続される。また、Nチャネル型薄膜トランジスタN11のドレイン電極Dは映像信号電圧保持用コンデンサC11の容量電極に接続される。薄膜トランジスタP11、N11のソース電極S、ドレイン電極D並びに第1電源線Vddは例えば屈折率1.9の $SiNx$ でなる保護膜13により覆われる。

【0018】

有機EL素子OLEDは有機EL薄膜部14が光取出し電極となる第1電極および第1電極に対向配置される第2電極間に保持される構造を有する。第1電極は本実施例ではアノード電極ADであり、例えば屈折率2.0のITO(Indium Tin Oxide)のような透明電極材

10

20

30

40

50

料から成り、保護膜 13 上で島状に形成される。有機 EL 薄膜部 14 は例えばアノード電極 AD 上に形成される陽極バッファ層 BF およびこの陽極バッファ層 BF 上に形成される有機発光層 EM を組み合わせて構成され、保護膜 13 上に形成され、第 1 電極を部分的にあるいは全部を露出する例えば屈折率 1.4 の有機材料からなる隔壁膜 15 により囲まれる。第 2 電極はここではカソード電極 CD であって、例えばバリウム・アルミ合金から成り、発光層 EM 上に配線金属層として全画素共通に連続して形成される。有機 EL 素子 OLED では、アノード電極 AD から注入されたホールと、カソード電極 CD から注入された電子とが有機 EL 薄膜部 14 の内部で再結合したときに、有機分子を励起して励起子を発生させる。この励起子が放射失活する過程で発光し、この光が有機 EL 薄膜部 14 から光透過性を有するアノード電極 AD および透明絶縁基板 10 を介して外部へ放出される。

10

【0019】

上記の構造の有機 EL 表示装置においては、隣接する表示画素間にこれらの第 1 電極を電氣的に絶縁する隔壁膜 15 が配置され、全表示画素の第 2 電極として共通に設けられる第 2 電極が隔壁膜 15 を覆うように構成されるため、隔壁膜 15 の開口の内側面のテーパ角を制御し、隣接表示画素方向に向かう光を光出射面側に取り出すことができる。つまり、透過回折してカソード電極 CD で全反射されて P3 方向から外部に取り出すことが可能となる。

【0020】

また、この有機 EL 表示装置は保護膜 13 が各有機 EL 素子 OLED の有機 EL 薄膜部 14 から発生され保護膜 13 内を伝搬する光の向きを変化させてこの光の平面的な伝搬範囲を制限する構造部により区画される。この構造部は、例えば隣接表示画素間に形成された光路変更面と、この光路変更面を介して保護膜 13 に密接して配置され保護膜 13 よりも屈折率の小さい層とにより構成され、保護層と同一平面上に形成されるものである。ここでは、行方向に隣り合う表示画素間および列方向に隣り合う表示画素間の保護膜 13 に形成された溝 GR とこの溝 GR に収容される隔壁膜 15 の一部により構成される。つまりここでは、溝 GR の内壁面が光路変更面を形成し、隔壁膜の一部が保護層よりも屈折率の小さい層を形成する。図 4 に示すように信号線と平行な方向に配置される溝 GR は各表示画素間にそれぞれ配置され、走査線と平行な方向に配置される溝 GR は行方向の画素に共通に連続して配置される。

20

【0021】

隔壁膜 15 は保護膜 13 よりも低い屈折率の材料で構成されるので、有機 EL 薄膜部 14 からの光が保護膜 13 を透過して P1 方向から外部に出射されず、屈折率 1.9 の保護膜 13 と屈折率 1.5 の層間膜 12 の界面で反射され保護膜 13 内を隣接表示画素に向かって伝播しても、構造部を形成する屈折率 1.4 の隔壁膜 15 と屈折率 1.9 の保護膜 13 の界面で反射されて P2 方向から外部に出射することが可能となる。

30

【0022】

すなわち、P1 方向に加えて P2 方向および P3 方向からも外部へ光を出射できるようになるため、外部への光出射効率を向上させて、高い輝度を表示パネル PNL において得ることが可能となる。

【0023】

本実施形態のように、2.0 という高屈折率の ITO からなるアノード電極 AD を使用し、その直下に屈折率 1.8 以上の高屈折率の保護膜 13 を配置し、さらに、この保護膜 13 の屈折率が表示画素 PX 間で非連続となるように構造部を設けた場合、光出射効率を約 15% 高めることができた。

40

【0024】

尚、本実施形態では保護膜 13 と層間膜 12 の界面で反射して入射する光を反射 / 透過回折させる保護膜 13 と隔壁膜 15 の界面となる溝 GR の傾斜面が、この傾斜面と基板 10 平面とのなす角 θ が 90° 以上となる逆テーパとすることが輝度を向上するために好ましいが、 90° 未満であってもかなりの効果が得られる。

【0025】

50

以上説明したように、本発明によれば光射出面への光取り出し効率の向上された自己発光表示装置を実現できる。赤、青、緑でなる一カラー画素からの光がこれに隣接するカラー画素へ向かうのを防止することができ、隣接カラー画素間での混色を抑制することができる。また、赤白、青白、緑白等2値表示に際しては、隣接画素間でのクロストークを抑制し、コントラストを向上させることができる。

【0026】

また、この実施形態においては、第1電極をアノード電極AD、第2電極をカソード電極CDとする場合について説明したが、カソード電極CDを第1電極、アノード電極ADを第2電極としてもよい。いずれの場合も光射出面側を透明導電材料で形成する必要があり、例えばカソード電極CDを光射出面側に配置する場合には、アルカリ土類金属、希土類

10

【0027】

ここで、自己発光表示装置の製造方法について説明する。

【0028】

最初に、一主表面をアンダーコートしたガラス基板10が用意され、例えば膜厚50nmのポリシリコン膜がガラス基板10のアンダーコート表面上に形成される。ここで、P型不純物をポリシリコン膜全面に低濃度注入してもよい。薄膜トランジスタP11、N11の半導体層PSはこのポリシリコン膜をパターニングすることによって形成される。

【0029】

次に、膜厚80nmのSiO_x膜がポリシリコンの半導体層PSおよびアンダーコート層を全体的に覆うゲート絶縁膜11として形成され、さらにN型薄膜トランジスタの導電領域となる部分、MOS構造の蓄積容量の半導体層を露出し、P型薄膜トランジスタを構成する半導体層PSの全面を覆うレジスト膜が形成され、このレジスト膜をマスクとしてリン等のn型不純物が半導体層PSへ高濃度注入される。

20

【0030】

レジスト膜を剥離した後、MoWが300nmの厚さでゲート絶縁膜11上に堆積される。P型薄膜トランジスタのゲート電極Gおよび容量電極はこの結果として得られたMoW層をパターニングすることによって形成される。この時、N型薄膜トランジスタの半導体層PS、周辺回路の蓄積容量の半導体層はMoW層で覆われている。

【0031】

次に、ボロン等のP型不純物がゲート電極Gをマスクとして用いたイオン注入によりゲート絶縁膜11を介してP型薄膜トランジスタを構成するポリシリコンの半導体層PSに注入され、これによりゲート電極G下方のチャネル領域を除く領域に導電領域としてソース領域とドレイン領域を形成する。

30

【0032】

次に、MoWをパターニングして、N型薄膜トランジスタのゲート電極G、周辺回路の蓄積容量の上部電極が形成される。N型薄膜トランジスタのゲート電極Gは導電領域よりも幅狭に形成される。そして、このゲート電極をマスクとしてN型不純物が低濃度注入され、チャネル領域とソース・ドレイン領域間にLDD領域を形成する。

【0033】

次に、膜厚400nmのSiO_x膜がゲート電極G、容量電極およびゲート絶縁膜11を覆う層間膜12として形成される。続いて、複数のコンタクトホールが層間膜12を貫通して容量電極を露出すると共に、層間膜12およびゲート絶縁膜11を貫通して半導体層PSのソース領域、ドレイン領域を露出するように形成され、さらに例えば膜厚50nmのMo、膜厚450nmのAl、および膜厚100nmのMoが層間膜12上に積層される。これら積層金属層はコンタクトホールを介して半導体層PSのソース領域、ドレイン領域にコンタクトするソース電極Sおよびドレイン電極D、第1電源線V_{dd}、および信号線X等を残すようにパターニングされる。

40

【0034】

次に、例えば膜厚450nmのSiN_x膜がソース電極S、ドレイン電極D、電源線V_{dd}

50

、信号線 X 等と共に層間膜 12 を覆う保護膜 13 として形成される。次にドライエッチングにより、保護膜 13 に有機 EL 駆動用素子として配置される薄膜トランジスタ P11 のドレイン電極 D を露出するコンタクトホールを形成し、同時に構造部の溝 GR を形成する。この溝 GR は、信号線および第 1 電源線 VDD を部分的に露出するように構成される。

【0035】

この時、コンタクトホールおよび溝 GR は開口の内側面がガラス基板 10 に対して 90° 以上となるような傾斜を有する。このように形成することで、コンタクトホールでの ITO の段切れを効果的に防止することが可能となる。

【0036】

続いて、例えば、ITO (Indium Tin Oxide) がこのコンタクトホールで薄膜トランジスタ P11 のソース電極 D にコンタクトする第 1 電極として島状に形成される。

10

【0037】

次に、例えば膜厚 3000 nm のアクリル樹脂層が第 1 電極および保護膜 13 を覆って形成される。ここで、保護膜 13 の溝 GR はこの溝 GR に収容されるアクリル樹脂層により塞がれる。

【0038】

こうして、保護膜 13 に形成された溝 GR およびこの溝に収容されるアクリル樹脂層とにより、上述の構造部が形成される。溝 GR およびコンタクトホールを同一工程で形成するため、プロセスを増大させることなく構造部を形成することができる。

20

【0039】

この後、アクリル樹脂層は第 1 電極上に開口 OP を形成するようにパターニングされ、隔壁膜 15 として残される。開口 OP は第 1 電極に向かって傾斜した内壁を持つテーパ状であり、第 1 電極の端部は第 2 電極との短絡を防止するために隔壁膜 15 により覆われる。

【0040】

次に、第 1 電極上に有機 EL 薄膜部 14、第 2 電極を形成する工程について説明する。ここでは、第 1 電極がアノード電極 AD をなす。隔壁膜 15 の開口 OP 内において、ホール輸送層もしくはホール注入層からなる陽極バッファ層 BF がアノード電極 AD 上に形成され、さらに有機発光層 EM がこの陽極バッファ層 BF 上に積層される。さらにバリウム・アルミ合金が全有機 EL 素子 OLED に共通に接続される配線金属層として有機発光層 EM および隔壁膜 15 を覆って形成される。すなわち、配線金属層は各有機発光層 EM にコンタクトする領域で第 2 電極 (ここではカソード電極 CD) を構成する。

30

【0041】

このように、上述の構造部は、複雑な製造プロセスを追加せずに形成できるため、極めて容易に光出射効率を高めることができる。

【0042】

また、本発明は上述の実施形態に限定されず、その要旨を逸脱しない範囲で様々に変形可能である。

【0043】

図 7 は図 5 に示す表示画素周辺構造の第 1 変形例を示す。上述の実施形態では、保護膜 13 と層間膜 12 との界面 (光路変更面) で反射した光を屈折率の差を利用して反射 / 透過回折させたが、横方向に伝播する全ての光を基板 10 表示面から出射させることは困難である。これに着目し、この変形例では、保護膜 13 内を横方向に伝播する光が保護膜 13 と同一平面上に形成された構造部で全反射して P2 方向から外部に出射する。すなわち、この構造部は隣接表示画素 PX 間に形成された光路変更面と、光路変更面を介して保護膜 13 に密接して配置された反射金属膜により構成される。ここでは各有機 EL 素子 OLED の周囲において保護膜 13 に形成される溝 GR および少なくとも溝 GR の内壁を覆う反射金属膜 16 により構成される。このような構成にすることにより、反射金属膜 16 を形成するプロセスが増加するが、図 5 に示した実施形態よりも外部への光出射効率を増加させることができる。

40

50

【 0 0 4 4 】

図 8 は図 5 に示す表示画素周辺構造の第 2 変形例を示す。有機 E L 素子 OLED がインクジェット方式で成膜することが一般的な高分子型である場合には、親水膜 1 7 が隔壁膜 1 5 の下地として形成され開口 O P 内に延出する。このような場合には、図 8 に示すように構造部が各有機 E L 素子 OLED の周囲において保護膜 1 3 に形成される溝 G R および少なくとも溝 G R の内壁を覆う親水膜 1 7 により構成される。親水膜 1 7 の屈折率は 1 . 4 程度であるため、上述の実施形態と同様に機能することが可能である。

【 0 0 4 5 】

また、上述の第 1 および第 2 変形例は組み合わせて用いても良い。さらに、親水層 1 7 は第 1 電極に隣接した開口 O P の下端部のみに形成してもよい。

10

【 0 0 4 6 】

また、上述の実施例では、溝 G R が信号線 X および第 1 電源線 V d d 上に配置されたが、信号線 X、走査線 Y および第 1 電源線 V d d のいずれの上に配置されてもよい。さらに、同一カラー画素内では、横方向に伝搬する光の干渉は無視できるため、例えばカラー画素として赤、緑、および青でそれぞれ発光する 3 個の有機 E L 素子 OLED を一組として平面的に取り囲むあるいは挟むように複数の溝 G R を形成してもよい。

【 0 0 4 7 】

尚、上述の実施の形態は、有機 E L 表示装置について説明したが、本発明は配線等の形成される基板側に光を出射する自己発光型表示装置全般に適用して同様の効果を与えることが可能である。

20

【 0 0 4 8 】

【 発明の効果 】

以上のように本発明によれば、外部への光出射効率を向上することができる自己発光表示装置を提供することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の一実施形態に係る有機 E L 表示装置全体の構成例を示す回路図である。

【 図 2 】 図 1 に示す表示画素の構成を示す回路図である。

【 図 3 】 図 2 に示す表示画素の回路動作を示す波形図である。

【 図 4 】 図 2 に示す有機 E L パネルの 1 カラー画素の平面構造を示す図である。

【 図 5 】 図 4 に示す V-V 線に沿った断面図である。

30

【 図 6 】 図 4 に示す VI-VI 線に沿った断面図である。

【 図 7 】 図 5 に示す表示画素周辺構造の第 1 変形例を示す断面図である。

【 図 8 】 図 5 に示す表示画素周辺構造の第 2 変形例を示す断面図である。

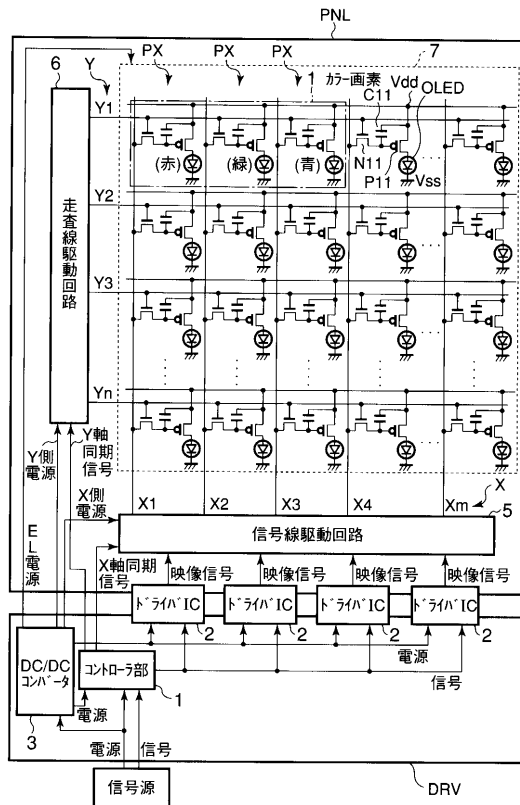
【 図 9 】 従来の E L 表示装置の表示画素周辺構造を示す断面図である。

【 符号の説明 】

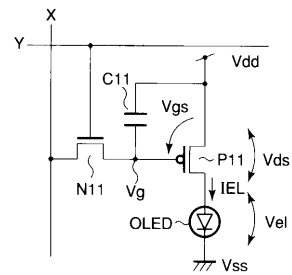
1 0 ... 光透過性基板
1 3 ... 保護膜
1 5 ... 隔壁膜
1 6 ... 反射金属膜
1 7 ... 親水膜
OLED ... 有機 E L 素子
P X ... 表示画素
G R ... 溝

40

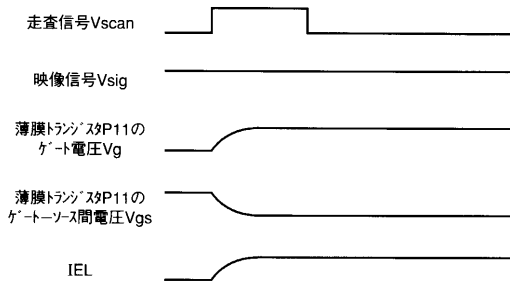
【図 1】



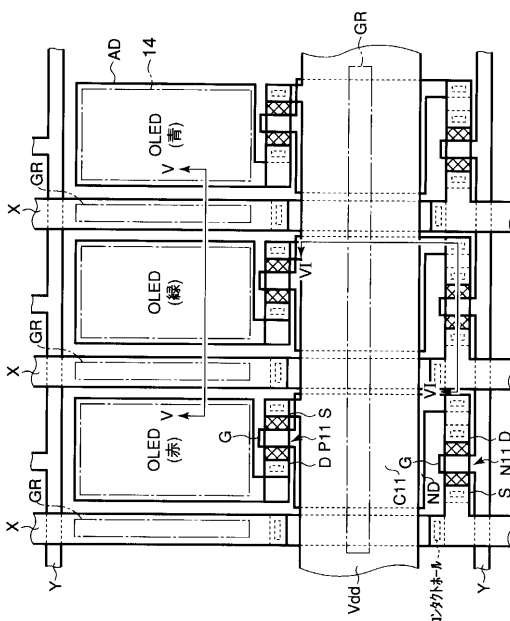
【図 2】



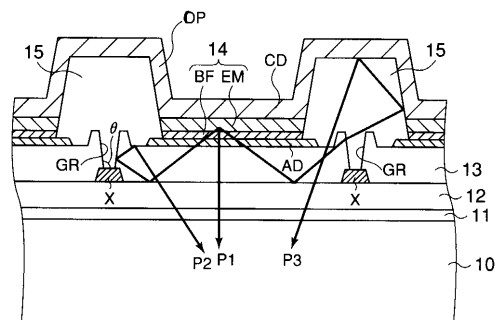
【図 3】



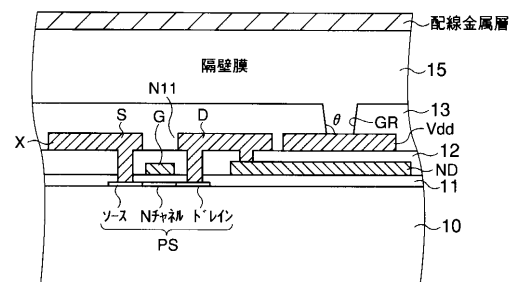
【図 4】



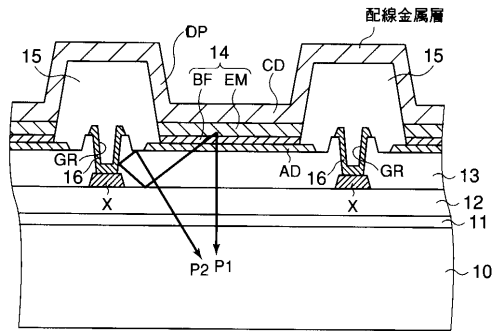
【図 5】



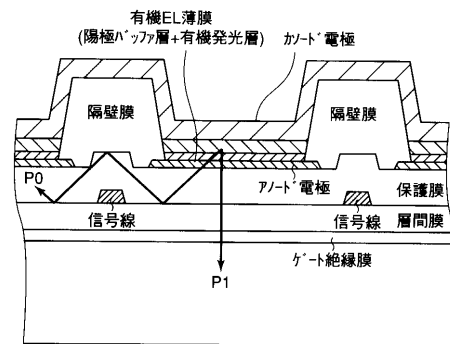
【図 6】



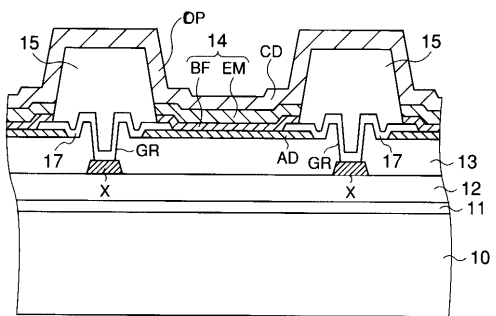
【圖 7】



【 図 9 】



【 圖 8 】



フロントページの続き

(72)発明者 櫻井 洋介

埼玉県深谷市幡羅町一丁目9番地2 株式会社東芝深谷工場内

審査官 里村 利光

(56)参考文献 特開2002-229482(JP,A)

特開平07-272859(JP,A)

特開2000-357584(JP,A)

特表2001-507503(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L51/00-51/56、H01L27/32

专利名称(译)	自己発光表示装置		
公开(公告)号	JP3943901B2	公开(公告)日	2007-07-11
申请号	JP2001343568	申请日	2001-11-08
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝公司		
[标]发明人	櫻井洋介		
发明人	櫻井 洋介		
IPC分类号	H01L51/50 H05B33/02 H01L51/52		
CPC分类号	H01L51/5262		
FI分类号	H05B33/14.A H05B33/02		
F-TERM分类号	3K007/AB03 3K007/BB06 3K007/DB03 3K107/AA01 3K107/BB01 3K107/CC05 3K107/DD18 3K107/DD89 3K107/DD90 3K107/EE03 3K107/EE33 3K107/FF06		
代理人(译)	河野 哲 中村诚		
其他公开文献	JP2003151770A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提高向外发光的效率。解决方案：自发光显示装置包括形成在半透明基板10上的半透明保护膜13，以及形成在保护膜13上的多个显示像素PX，每个显示像素PX具有发射穿过保护膜的光的有机EL元件OLED特别地，用于限制从一个显示像素PX到另一个相邻显示像素PX的光的传播范围的结构部分15，GR设置在与保护膜13相同的平面上并且在一个显示像素PX和另一个显示像素PX。

