

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-215896

(P2012-215896A)

(43) 公開日 平成24年11月8日(2012.11.8)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 642P	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	5C380
	G09G 3/20 642A	
	G09G 3/20 642B	
審査請求 有 請求項の数 13 O L (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2012-136232 (P2012-136232)
 (22) 出願日 平成24年6月15日 (2012. 6. 15)
 (62) 分割の表示 特願2007-546425 (P2007-546425)
 の分割
 原出願日 平成18年11月17日 (2006. 11. 17)
 (31) 優先権主張番号 特願2005-342541 (P2005-342541)
 (32) 優先日 平成17年11月28日 (2005. 11. 28)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 511254491
 エルジー ディスプレイ カンパニー リ
 ミテッド
 大韓民国 140-716, ソウル, ヨン
 サング, 3ガ, ハンガンダロ, 65-22
 8, エルジー ユープラス ビルディング
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100106183
 弁理士 吉澤 弘司
 (74) 代理人 100160967
 弁理士 ▲濱▼口 岳久

最終頁に続く

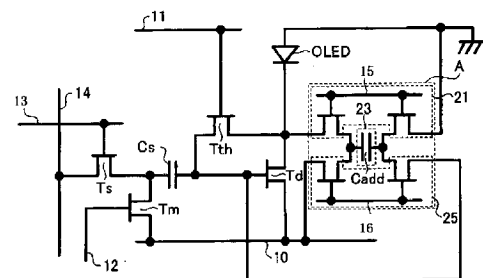
(54) 【発明の名称】 画像表示装置およびその駆動方法

(57) 【要約】

【課題】画像表示装置において、発光素子の経時的変化による発光輝度の変化を駆動トランジスタの特性変動の影響を抑制した形で補償する。

【解決手段】画像表示装置において、複数の画素を備え、各前記画素は、通電により発光する発光素子 (O L E D) と、前記発光素子の発光を制御するドライバ素子 (T d) と、発光素子及び前記ドライバ素子に対して電氣的に接続され、少なくとも前記発光素子の発光中に前記発光素子に印加される電圧を直接的または間接的に検出し、該検出結果を前記ドライバ素子に反映させる制御回路 (A) とを備える。

【選択図】 図 1 4



$$W_{21} < W_{Td} \cdot W_{Tth} \cdot W_{Ts} \cdot W_{Tm}$$

$$W_{25} < W_{Td} \cdot W_{Tth} \cdot W_{Ts} \cdot W_{Tm}$$

$$Cadd < Cs$$

【特許請求の範囲】

【請求項 1】

画像表示装置において、
複数の画素を備え、
各前記画素は、
通電により発光する発光素子と、
前記発光素子に電氣的に接続され、前記発光素子の発光を制御するドライバ素子と、
前記発光素子及び前記ドライバ素子に対して電氣的に接続され、少なくとも前記発光素子の発光中に前記発光素子に印加される電圧を直接的または間接的に検出し、該検出結果を前記ドライバ素子に反映させる制御回路と、
を備えた画像表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L ディスプレイ装置等の画像表示装置およびその駆動方法に関するものである。

【背景技術】

【0002】

従来から、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する有機 E L (Electroluminescence) 素子を用いた画像表示装置が提案されている。

20

【0003】

この種の画像表示装置では、例えばアモルファスシリコンや多結晶シリコン等で形成された薄膜トランジスタ (Thin Film Transistor: 以下「TFT」という) や有機 E L 素子の一つである有機発光ダイオード (Organic Light Emitting Diode: 以下「OLED」という) などが各画素を構成しており、各画素に適切な電流値が設定されることにより、各画素の輝度が制御される。

【0004】

例えば、OLED などの電流駆動型発光素子と、OLED に流れる電流を制御する、例えば TFT などの駆動トランジスタとが直列に配置された複数の画素を有するアクティブ・マトリクス型の画像表示装置では、各画素に設けられた駆動トランジスタの閾値電圧のばらつきにより、発光素子に流れる電流値が変化して輝度むらが発生する。この現象を改善するための手法として、例えば駆動トランジスタの閾値電圧を予め検出するとともに、検出した閾値電圧に基づいて発光素子に流れる電流を制御する方式 (例えば非特許文献 1) や、当該方式に基づく具体的な回路構成 (例えば非特許文献 2) などが開示されている。

30

【0005】

また、駆動トランジスタの閾値電圧のばらつきに加え、OLED にも経時的な変化があり、自身への印加電圧に応じて自身の電流密度や輝度が変化 (低下) するといった現象が知られている。この現象に対処するための手法として、光導電素子を用いることなく、単純な回路構成にて経時変化に伴う輝度の変化を補うことが可能な表示装置およびその駆動方法を開示した文献が存在する (例えば特許文献 1)。この特許文献 1 では、発光素子への印加電圧や発光素子に流れる電流を検出するとともに、検出した検出電圧または検出電流に基づいて発光素子の輝度を補正するようにしている。

40

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2003 - 330418 号公報

【非特許文献】

【0007】

50

【非特許文献１】R．M．A． Dawson, et al. (1998). Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display. SID 98 Digest, pp. 11 - 14.

【非特許文献２】S．Ono, et al. (2003). Pixel Circuit for a-Si AM-OLED. Proceedings of IDW'03, pp. 255 - 258.

【発明の概要】

【発明が解決しようとする課題】

【０００８】

10

しかしながら、上記特許文献１に示された手法では、OLEDなどの発光素子を含む回路の電流または電圧の検出処理や、発光素子の輝度変化の補正処理を画素内で行っていないので、外部回路が複雑かつ大型化するといった問題点があった。

【０００９】

本発明は、上記に鑑みてなされたものであって、外部回路を簡素に維持しつつ発光素子の経時的変化による発光輝度の変化を補償する画像表示装置およびその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【００１０】

20

本発明にかかる画像表示装置は、複数の画素を備え、各前記画素は、通電により発光する発光素子と、前記発光素子に電気的に接続され、前記発光素子の発光を制御するドライバ素子と、前記発光素子及び前記ドライバ素子に対して電気的に接続され、少なくとも前記発光素子の発光中に前記発光素子に印加される電圧を直接的または間接的に検出し、該検出結果を前記ドライバ素子に反映させる制御回路と、を備えている。

【００１１】

また本発明に係る画像表示装置の駆動方法において、発光素子と、前記発光素子の発光を制御するドライバ素子と、を備えた画像表示装置を準備するステップと、少なくとも前記発光素子の発光中に、前記発光素子に印加される電圧を直接的または間接的に検出するステップと、少なくとも前記発光素子の発光中に、前記検出された電圧に対応する電圧を前記ドライバ素子に印加するステップと、を備えている。

30

【発明の効果】

【００１２】

本発明によれば、各画素内の回路で発光素子の経時変化による輝度の変化を抑制できるため、発光素子の輝度補償を行っても、外部回路を簡素に維持することができる。

【図面の簡単な説明】

【００１３】

【図１】本発明にかかる画像表示装置の一実施形態を説明するための図であり、画像表示装置の１画素に対応する画素回路の構成例を示す図である。

【図２】図１に示した画素回路上にトランジスタの寄生容量および有機発光素子容量を示した回路構成を示す図である。

40

【図３】図２に示した画素回路の一般的な動作を説明するためのシーケンス図である。

【図４】図３に示した準備期間の動作を説明する図である。

【図５】図３に示した閾値電圧検出期間の動作を説明する図である。

【図６】図３に示した書き込み期間の動作を説明する図である。

【図７】図３に示した発光期間の動作を説明する図である。

【図８】有機発光素子OLEDへの印加電圧と有機発光素子OLEDに流れる電流の電流密度との関係の一例を示す図である。

【図９】有機発光素子OLEDに流れる電流の電流密度と有機発光素子OLEDの発光輝度との関係の一例を示す図である。

【図１０】有機発光素子OLEDを制御する駆動トランジスタTdのゲートに印加する電

50

圧（画像信号電位）と有機発光素子O L E Dの発光輝度との関係の一例を示す図である。

【図11】図8～図10と同様な試験を行った際の、501時間経過後の ΔV_{oled} と ΔV_{gs} との関係を示す図である。

【図12】図11の特性図上（破線P3）にそれぞれ48.5時間経過後（実線P1）および165.5時間経過後（破線P2）の特性曲線を重ね合わせた図である。

【図13】本実施の形態にかかる補償手法に基づいて補償した補償後の特性（駆動トランジスタTdのゲートに印加する画像信号電位と有機発光素子O L E Dの発光輝度特性）を示す図である。

【図14】本実施の形態にかかる補償手法を図1に示した画素回路に適用する場合の一構成例を示す図である。

【図15】図14に示した画素回路の動作を説明するためのシーケンス図である。

【図16】図14に示した画素回路の動作を説明するための他のシーケンス図である。

【図17】本発明にかかる画像表示装置の他の実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。

【図18】本発明にかかる画像表示装置の他の実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。

【発明を実施するための形態】

【0014】

以下に、本発明の画像表示装置およびその駆動方法にかかる実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態により本発明が限定されるものではない。

【0015】

図1は、本発明にかかる画像表示装置の一実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。同図に示す画素回路は、発光素子の一つである有機発光素子O L E D、有機発光素子O L E Dを駆動するためのドライバ素子である駆動トランジスタTd、閾値電圧検出用トランジスタTth、保持容量Csと、スイッチングトランジスタTsと、スイッチングトランジスタTmと、を備えるように構成されている。なお、図1に示す構成は、有機発光素子などを制御する画素回路の一般的構成であり、本発明の特徴を示すものではない。また、この画像表示装置は複数の画素をマトリックス状に配列した構成を有している。

【0016】

図1において、駆動トランジスタTdは、第1の端子であるゲートと第2の端子であるソースとの間に与えられる電位差に応じて有機発光素子O L E Dに流れる電流量を制御するための制御素子（駆動素子）である。

【0017】

閾値電圧検出用トランジスタTthは、オン状態となったときに、駆動トランジスタTdのゲートとドレインとを電氣的に接続する。その結果、駆動トランジスタTdのゲート・ソース間の電位差が実質的に駆動トランジスタTdの閾値電圧Vthとなるまで、駆動トランジスタTdのゲートからドレインに向かって電流が流れ、駆動トランジスタTdの閾値電圧Vthが検出される。

【0018】

有機発光素子O L E Dは、有機発光素子O L E Dの閾値電圧以上の電位差がアノード・カソード間に印加されることにより、電流が流れて発光する特性を有する素子である。具体的には、有機発光素子O L E Dは、例えば、Al、CuまたはITO（Indium Tin Oxide）等によって形成されたアノード層およびカソード層と、アノード層とカソード層との間に介在され、フタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成された発光層と、を少なくとも備えた構造を有している。そして、有機発光素子O L E Dは、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する。

【0019】

駆動トランジスタTd、閾値電圧検出用トランジスタTth、スイッチングトランジス

10

20

30

40

50

タ T_s およびスイッチングトランジスタ T_m は、例えば、薄膜トランジスタとして構成される。なお、以下で参照される各図面においては、各薄膜トランジスタについてのチャネル（ n 型または p 型）については、特に明示していないが、 n 型または p 型のいずれを用いてもよい。本実施形態においては、各薄膜トランジスタとして、 n 型の薄膜トランジスタを用いている。また各薄膜トランジスタは、非晶質シリコン、微結晶シリコン、及びポリシリコンのいずれを用いても良い。

【0020】

電源線10は、駆動トランジスタ T_d およびスイッチングトランジスタ T_m に複数の所定電圧を供給する。 T_{th} 制御線11は、閾値電圧検出用トランジスタ T_{th} の駆動を制御するための信号を閾値電圧検出用トランジスタ T_{th} に供給する。マージ線12は、スイッチングトランジスタ T_m の駆動を制御するための信号をスイッチングトランジスタ T_m に供給する。走査線13は、スイッチングトランジスタ T_s の駆動を制御するための信号をスイッチングトランジスタ T_s に供給する。画像信号線14は、画像信号を保持容量 C_s に供給する。

10

【0021】

なお、図1では、有機発光素子 $OLED$ のアノード側にグラウンド線を、カソード側に電源線10を配するようにしているが、アノード側に電源線10を、カソード側にグラウンド線を配するようにしても良い。また、有機発光素子 $OLED$ のアノード側およびカソード側の双方に対して電源線を配置するようにしてもよい。

【0022】

20

ところで、トランジスタには、一般的にゲート・ソース間およびゲート・ドレイン間に寄生容量が存在する。本実施形態において駆動トランジスタ T_d のゲート電位に影響を与える寄生容量は、駆動トランジスタ T_d のゲート・ソース間容量 C_{gsT_d} 、駆動トランジスタ T_d のゲート・ドレイン間容量 C_{gdT_d} 、および閾値電圧検出用トランジスタ T_{th} のゲート・ソース間容量 $C_{gsT_{th}}$ 、閾値電圧検出用トランジスタ T_{th} のゲート・ドレイン間容量 $C_{gdT_{th}}$ である。なお、これらの寄生容量と、有機発光素子 $OLED$ が固有に有している有機発光素子容量 C_{oled} を加えたものを図2に示す。

【0023】

つぎに、本実施の形態の動作について、図3～図7を参照して説明する。ここで、図3は、図2に示した画素回路の一般的な動作を説明するためのシーケンス図であり、図4～図7は、4つの期間に区分された準備期間（図4）、閾値電圧検出期間（図5）、書き込み期間（図6）および発光期間（図7）の各区間の動作を説明するための図である。なお、以下に説明する動作は、制御部（図示略）の制御下で行われる。

30

【0024】

（準備期間）

準備期間の動作については、図3および図4を参照して説明する。準備期間では、電源線10が高電位（ V_p ）、マージ線12が高電位（ V_{gH} ）、 T_{th} 制御線11が低電位（ V_{gL} ）、走査線13が低電位（ V_{gL} ）、画像信号線14がゼロ電位とされる。これにより、図4に示すように、閾値電圧検出用トランジスタ T_{th} がオフ、スイッチングトランジスタ T_s がオフ、駆動トランジスタ T_d がオン、スイッチングトランジスタ T_m がオンとされ、電源線10→駆動トランジスタ T_d →有機発光素子容量 C_{oled} という経路で電流が流れ、有機発光素子容量 C_{oled} に電荷が蓄積される。なお、この準備期間で有機発光素子容量 C_{oled} に電荷を蓄積する理由は、後述する閾値電圧検出期間に駆動トランジスタ T_d のドレイン・ソース間電流（以下「 I_{ds} 」と表記）が実質的に流れなくなる状態における駆動トランジスタ T_d のゲート・ソース間電圧（すなわち駆動トランジスタ T_d の閾値電圧）を検出する際に、有機発光素子容量 C_{oled} を駆動トランジスタ T_d のドレイン・ソース間に流す電流の供給源として作用させるためである。

40

【0025】

（閾値電圧検出期間）

つぎに、閾値電圧検出期間の動作について図3および図5を参照して説明する。閾値電

50

圧検出期間では、電源線 10 がゼロ電位、マージ線 12 が高電位 (V_{gH})、T_{t h}制御線 11 が高電位 (V_{gH})、走査線 13 が低電位 (V_{gL})、画像信号線 14 がゼロ電位とされる。これにより、図 5 に示すように、閾値電圧検出用トランジスタ T_{t h} がオンとなり、駆動トランジスタ T_d のゲートとドレインとが接続される。

【0026】

また、保持容量 C_s および有機発光素子容量 C_{oled} に蓄積された電荷が放電され、駆動トランジスタ T_d → 電源線 10 という経路で電流が流れる。そして、駆動トランジスタ T_d のゲート - ソース間の電位差が閾値電圧 V_{t h} に実質的に達すると、駆動トランジスタ T_d が実質的にオフとされ、駆動トランジスタ T_d の閾値電圧 V_{t h} が検出される。

【0027】

10

(書き込み期間)

さらに、書き込み期間の動作について図 3 および図 6 を参照して説明する。書き込み期間では、データ電位 (-V_{d a t a}) を保持容量 C_s に供給することにより、駆動トランジスタ T_d のゲート電位を、データ電位に応じた所望の電位に変化させることが行われる。具体的には、電源線 10 がゼロ電位、マージ線 12 が低電位 (V_{gL})、T_{t h}制御線 11 が高電位 (V_{gH})、走査線 13 が高電位 (V_{gH})、画像信号線 14 がデータ電位 (-V_{d a t a}) とされる。

【0028】

これにより、図 6 に示したように、スイッチングトランジスタ T_s がオン、スイッチングトランジスタ T_m がオフとなり、有機発光素子容量 C_{oled} に蓄積された電荷が放電され、有機発光素子容量 C_{oled} → 閾値電圧検出用トランジスタ T_{t h} → 保持容量 C_s という経路で電流が流れ、保持容量 C_s に電荷が蓄積される。すなわち、有機発光素子容量 C_{oled} に蓄積された電荷は、保持容量 C_s に移動する。その結果、駆動トランジスタ T_d のゲート電位がデータ電位に対応した電位となる。

20

【0029】

ここで、駆動トランジスタ T_d の閾値電圧を V_{t h}、保持容量 C_s の容量値を C_s、閾値電圧検出用トランジスタ T_{t h} がオンの場合の全容量 (すなわち駆動トランジスタ T_d のゲートに接続された静電容量および寄生容量) を C_{a l l} とすると、駆動トランジスタ T_d のゲート電位 V_g は、次式で表される (なお、上記仮定は、以下の式についても及ぶものとする)。

30

【0030】

$$V_g = V_{th} - (C_s / C_{all}) \cdot V_{data} \quad \dots (1)$$

また、保持容量 C_s の両端の電位差 V_{C s} は、次式で表される。

【0031】

$$V_{Cs} = V_g - (-V_{data}) = V_{th} + [(C_{all} - C_s) / C_{all}] \cdot V_{data} \quad \dots (2)$$

上記 (2) 式に示される全容量 C_{a l l} は、閾値電圧検出用トランジスタ T_{t h} の導通時の全容量であり、次式で表される。

【0032】

$$C_{all} = C_{oled} + C_s + C_{gsTth} + C_{gdTth} + C_{gsTd} \quad \dots (3)$$

なお、上記 (3) 式に駆動トランジスタ T_d のゲート・ドレイン間容量 C_{g d T d} が含まれていないのは、駆動トランジスタ T_d のゲート・ドレイン間が閾値電圧検出用トランジスタ T_{t h} によって接続され、駆動トランジスタ T_d 両端が略同電位となっているからである。また、保持容量 C_s と有機発光素子容量 C_{oled} とは、C_s < C_{oled} の関係を満足している。

40

【0033】

(発光期間)

最後に、発光期間の動作について図 3 および図 7 を参照して説明する。発光期間では、電源線 10 がマイナス電位 (-V_{DD})、マージ線 12 が高電位 (V_{gH})、T_{t h}制御線 11 が低電位 (V_{gL})、走査線 13 が低電位 (V_{gL})、画像信号線 14 がゼロ電位とされる。

50

【 0 0 3 4 】

これにより、図 7 に示したように、駆動トランジスタ T d がオン、閾値電圧検出用トランジスタ T t h がオフ、スイッチングトランジスタ T s がオフとなり、有機発光素子 O L E D → 駆動トランジスタ T d → 電源線 1 0 という経路で電流が流れ、有機発光素子 O L E D が発光する。

【 0 0 3 5 】

このとき、駆動トランジスタ T d のドレインからソースに流れる電流(すなわち I d s)は、駆動トランジスタ T d の構造および材質から決定される定数 β 、駆動トランジスタ T d のゲート・ソース間の電位差 V g s、駆動トランジスタ T d の閾値電圧 V t h を用いて次式で表される。

10

【 0 0 3 6 】

$$I_{ds} = (\beta / 2) \cdot (V_{gs} - V_{th})^2 \quad \dots (4)$$

つぎに、駆動トランジスタ T d のゲート・ソース間の電位差 V g s と電流 I d s との関係を考察するため、画素回路の寄生容量を考慮しない場合の電位差 V g s を算出する。

【 0 0 3 7 】

図 7 において、発光時には駆動トランジスタ T d が導通しており、駆動トランジスタ T d のソース電位とドレイン電位が略同電位に保持される。また、図 7 において、駆動トランジスタ T d のゲート電位は、書き込み電位 (- V d a t a) が保持容量 C s と有機発光素子容量 C o l e d との間で分圧された状態となるので、電位差 V g s は、次式で表せる。

20

【 0 0 3 8 】

$$V_{gs} = V_{th} + C_{oled} / (C_s + C_{oled}) \cdot V_{data} \quad \dots (5)$$

したがって、駆動トランジスタ T d のゲート・ソース間の電位差 V g s と電流 I d s との関係式は、上記 (4) 式、(5) 式を用いて次式のようにになる。

【 0 0 3 9 】

$$\begin{aligned} I_{ds} &= (\beta / 2) \cdot (C_{oled} / (C_s + C_{oled}) \cdot V_{data})^2 \\ &= a \cdot V_{data}^2 \quad \dots (6) \end{aligned}$$

(6) 式に示されるように、駆動トランジスタ T d の閾値電圧 V t h を検出することにより、理論的には、閾値電圧 V t h に依存しない電流 I d s を得ることができる。

【 0 0 4 0 】

30

上述した画素回路は、駆動トランジスタ T d の経時的な変化や、駆動トランジスタ T d を含む各トランジスタが有する寄生容量の影響を補償する。ところが、駆動トランジスタ T d だけでなく、有機発光素子 O L E D にも経時的な変化があり、有機発光素子 O L E D への印加電圧に対する有機発光素子 O L E D に流れる電流の電流密度特性や、有機発光素子 O L E D に流れる電流の電流密度に対する有機発光素子 O L E D の発光輝度特性が、有機発光素子 O L E D の使用時間に応じて低下することになる。

【 0 0 4 1 】

例えば、図 8 は、有機発光素子 O L E D への印加電圧と有機発光素子 O L E D に流れる電流の電流密度との関係の一例を示す図である。なお、同図に示すグラフは、有機発光素子 O L E D を連続的に点灯させる常時点灯試験を行った結果を示すものであり、初期 (O L E D 使用時間 0 時間 : 実線 K 1)、O L E D 使用時間 4 8 . 5 時間経過後 (破線 K 2)、O L E D 使用時間 1 6 5 . 5 時間経過後 (破線 K 3) および O L E D 使用時間 5 0 1 時間経過後 (破線 K 4) の各特性を示している。なお、同図に示す特性には、上記特許文献 1 の図 2、図 7 など示された発光素子の特性とは異なり、駆動トランジスタ T d を含む各トランジスタの劣化成分は含まれていない。

40

【 0 0 4 2 】

図 8 の特性から明らかなように、有機発光素子 O L E D の使用時間が長くなるに従って、同一電圧を印加しても、得られる電流密度が小さくなることが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて有機発光素子 O L E D への印加電圧を増加させる必要があることも分かる。

50

【0043】

また、図9は、有機発光素子OLEDに流れる電流の電流密度と有機発光素子OLEDの発光輝度との関係の一例を示す図である。なお、同図に示すグラフは、図8と同様な常時点灯試験を行った試験結果であり、初期（OLED使用時間0時間：実線L1）、OLED使用時間48.5時間経過後（破線L2）、OLED使用時間165.5時間経過後（破線L3）およびOLED使用時間501時間経過後（破線L4）の各特性を示している。なお、同図に示す特性にも、図8と同様に、駆動トランジスタTdを含む各トランジスタの劣化成分は含まれていない。図9から理解されるように、有機発光素子OLEDの使用時間が長くなるに従って有機発光素子OLEDに同一電流を流した場合に得られる発光輝度が小さくなっていることが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて有機発光素子OLEDに流す電流を増加させる必要があることも分かる。

10

【0044】

一方、図10は、有機発光素子OLEDを制御する駆動トランジスタTdのゲートに印加する電圧（画像信号電位）と有機発光素子OLEDの発光輝度との関係の一例を示す図であり、図8および図9と同様な常時点灯試験を行なった試験結果であり、初期（OLED使用時間0時間：実線M1）、OLED使用時間48.5時間経過後（破線M2）、OLED使用時間165.5時間経過後（破線M3）およびOLED使用時間501時間経過後（破線M4）の各特性が示されている。例えば、上述した画素回路の例では、直接的に制御される対象は、有機発光素子OLEDを駆動し、画像信号電位が書き込まれる駆動トランジスタTdのゲートの電位であるので、図10に示すような変動特性を明らかにする必要がある。

20

【0045】

なお、図10に示す特性においても、図8および図9と同様な特性が表れている。すなわち、閾値電圧 V_{th} を考慮して書き込んだ画像信号電位 V_{data} を駆動トランジスタTdのゲートに印加したとしても、有機発光素子OLEDの使用時間が大きくなるに従って得られる発光輝度が低下することが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて駆動トランジスタTdへの印加電圧を増加させる必要があることも分かる。

30

【0046】

ところで、上記特許文献1に示された手法は、検出電圧や検出電流を検出したフレーム（以下「検出フレーム」という）内において反映させているのではなく、最短でも検出したフレームよりも1フレーム後のフレームにしか反映させることができない。したがって、従来手法では、例えばフレームの前後で輝度が大きく変化する場合には、適切な補正を行なうことができない。なお、ここでいう「フレーム」とは、画像表示装置のディスプレイに表示される画像を書き換える周期を意味するものであり、例えば、60Hzの周期で駆動されるディスプレイであれば、1フレーム周期が16.67msとなる。

【0047】

一方、後述する本実施形態にかかる手法では、有機発光素子OLEDへの印加電圧の変化を画素回路の内部、すなわち個々の画素回路自身が有機発光素子OLEDに印加される電圧を検出し、検出した電圧に対応する電圧を同一フレーム内で駆動トランジスタTdに反映する。以下、その原理について説明する。

40

【0048】

発光時における有機発光素子OLEDへの印加電圧 V_{oled} の初期値と、有機発光素子OLEDを一定時間使用した後における有機発光素子OLEDへの印加電圧との差分値を「 ΔV_{oled} 」とする。また、一定時間使用後における有機発光素子OLEDの発光輝度を初期値にまで上げるのに必要な V_{gs} の値（差分値）を「 ΔV_{gs} 」とする。図11は、上記と同様な常時点灯試験を行った際の、501時間経過後の ΔV_{oled} と ΔV_{gs} との関係を示す図である。同図によれば、画像信号電位 V_{data} に依存して ΔV_{oled} および ΔV_{gs} の両者ともに変化することが分かる。

50

【 0 0 4 9 】

図 1 2 は、図 1 1 の特性図上（破線 P 3 ）にそれぞれ 4 8 . 5 時間使用後（実線 P 1 ）および 1 6 5 . 5 時間使用後（破線 P 2 ）の特性曲線を重ね合わせた図である。なお、図 1 2 では、所定の傾き（同図の例では、傾き 0 . 4 3 ）を有する直線が併せて示されており、本願発明者らは、 ΔV_{oled} に対する ΔV_{gs} の特性曲線の全体が有機発光素子 O L E D の使用時間をパラメータとして、所定の傾きを有する直線に沿って並ぶということを見出している。

【 0 0 5 0 】

したがって、発光時における有機発光素子 O L E D への印加電圧の変化 ΔV_{oled} に略比例した電圧（図 1 2 の例では、比例定数 0 . 4 3 ）を駆動トランジスタ T d のゲート・ソース間の電位差 V_{gs} に加算するようにすれば、輝度劣化を全階調でほぼ補償することができる。

【 0 0 5 1 】

図 1 3 は、上述の手法に基づいて補償した補償後の特性を示す図である。補償前の特性を示す図 1 0 と比較すれば明らかなように、使用時間に依存する輝度変化を低減することができる。

【 0 0 5 2 】

つぎに、上述の電圧加算の実現手法について説明する。なお、実際の制御に際しては、制御の容易性を確保する観点から、 ΔV_{oled} に代えて V_{oled} の加算で代用することを考える。なお、無論、 ΔV_{oled} に基づく電圧加算を行うことも可能である。

【 0 0 5 3 】

いま、有機発光素子 O L E D への印加電圧の初期値を V_{oled0} とし、駆動トランジスタ T d のゲート・ソース間に印加する補正後の印加電圧を V_{gs}' とすれば、この V_{gs}' は、上記特性曲線上に示した直線の傾きに相当する比例定数 b を用いて次式のように表すことができる。

【 0 0 5 4 】

$$\begin{aligned} V_{gs}' &= V_{gs} + \Delta V_{gs} \\ &= V_{gs} + b \cdot \Delta V_{oled} \\ &= V_{gs} + b \cdot (V_{oled} - V_{oled0}) \end{aligned} \quad \dots (7)$$

また、上記（ 5 ）式において、 $d = C_{oled} / (C_s + C_{oled})$ とし、上記（ 7 ）式に（ 5 ）式を代入することで、補正後の印加電圧を V_{gs}' は、次式で表すことができる。

【 0 0 5 5 】

$$\begin{aligned} V_{gs}' &= V_{th} + d \cdot V_{data} + b \cdot (V_{oled} - V_{oled0}) \\ &= V_{gs} + (d \cdot V_{data} - b \cdot V_{oled0}) + b \cdot V_{oled} \end{aligned} \quad \dots (8)$$

上記（ 8 ）式において、第 2 項の $b \cdot V_{oled0}$ は、有機発光素子 O L E D の経時変化に依存することなく V_{data} によって決まる項であり、有機発光素子 O L E D の経時変化に依存する項は、第 3 項の V_{oled} である。したがって、有機発光素子 O L E D の経時変化に依存しない $b \cdot V_{oled0}$ を予め考慮することで、上記（ 8 ）式に基づいて有機発光素子 O L E D の輝度変化を補償することができる。なお、この $b \cdot V_{oled0}$ は有機発光素子 O L E D の特性によって決まる定数値なので、例えば図 1 に示した画素回路であれば、保持容量 C_s に画像信号電位（ $-V_{data}$ ）を書き込む際に、 $b \cdot V_{oled0}$ に対応する所定値を減算した電圧を書き込むようにすれば、有機発光素子 O L E D の初期特性を記憶しておく必要はない。また、 $b \cdot V_{oled0}$ 以外の定数値が加わった場合であっても同様であり、それらの値を記憶する必要はない。

【 0 0 5 6 】

図 1 4 は、上述の実現手法を図 1 に示した画素回路に適用する場合の一構成例を示す図である。同図に示す画素回路は、図 1 に示す構成から、有機発光素子 O L E D の両端の電圧を検出する検出手段としての検出回路 2 1 と、検出回路 2 1 にて検出された電圧を保持する電圧保持手段としての電圧保持回路 2 3 と、電圧保持回路 2 3 に保持された電圧を駆動トランジスタ T d のゲート・ソース間に印加するフィードバック手段としてのフィード

10

20

30

40

50

バック回路 25 と、を有する制御回路 A を備えるように構成されている。この制御回路 A は各画素に配設されている。なお、図 14 では、制御回路 A を構成するトランジスタに存在する寄生容量の表示は省略している。

【0057】

図 14 において、電圧保持回路 23 は、電圧を保持可能な追加容量 C_{add} を具備する。また、検出回路 21 は、例えば電圧保持回路 23 を介して接続された一対のトランジスタを具備し、それぞれのゲートが第 1 の制御線である V_{oled} 制御線 15 に共通的に接続されるような構成を採用することができる。なお、検出回路 21 の一端（例えば一方のトランジスタのドレインまたはソース）は、有機発光素子 OLED のカソードに接続し、検出回路 21 の他端（例えば他方のトランジスタのドレインまたはソース）は、有機発光素子 OLED のアノードに接続すればよい。

10

【0058】

フィードバック回路 25 は、検出回路 21 と同様な構成を採ることができる。例えば、電圧保持回路 23 を介して接続された一対のトランジスタを具備し、それぞれのゲートが第 2 の制御線である V_{oled} 制御線 16 に共通的に接続されるような構成を採用することができる。なお、フィードバック回路 25 の一端（例えば一方のトランジスタのドレインまたはソース）は、駆動トランジスタ T_d の第 1 の端子（ゲート）に接続し、フィードバック回路 25 の他端（例えば他方のトランジスタのドレインまたはソース）は、駆動トランジスタ T_d の第 2 の端子（ソースまたはドレイン）に接続すればよい。

【0059】

20

つぎに、図 14 に示した画素の動作について、図 14 および図 15 を参照して説明する。ここで、図 15 は、図 14 に示した画素回路の動作を説明するためのシーケンス図である。

【0060】

図 15 において、まず、準備期間、 V_{th} 検出期間および書き込み期間の動作については、図 3 に示したシーケンスと同一であり、その説明を省略する。つづいて、発光期間では、 V_{oled} 制御線 15 を高電位（ V_{gH} ）にし、検出回路 21 を構成する一対のトランジスタを導通させる。一方、 V_{oled} 制御線 16 を低電位（ V_{gL} ）にし、フィードバック回路 25 を構成する一対のトランジスタを非導通にする。この後、有機発光素子 OLED を発光させると、追加容量 C_{add} に有機発光素子 OLED の両端電圧 V_{oled} に基づく電荷が蓄積され、 V_{oled} に相当する電圧が電圧保持回路 23 によって保持される。つづいて、 V_{oled} 制御線 15 を低電位（ V_{gL} ）にし、 V_{oled} 制御線 16 を高電位（ V_{gH} ）にすると、保持容量 C_s に書き込まれた画像信号電位に追加容量 C_{add} に保持された V_{oled} が加算されるので、上記（8）式に基づく制御手法を実現することができる。なお、（8）式における比例定数 b は、駆動トランジスタ T_d のゲート・ソース間に電氣的に接続される各容量値（駆動トランジスタ T_d の寄生容量等）と、追加容量 C_{add} との容量比によって決定されるので、追加容量 C_{add} の容量値を適切に定めることで所望の比例定数を選択することができる。例えば、本実施形態の場合、図 12 より、比例定数 $b = 0.43$ である。

30

【0061】

40

このように、本実施の形態にかかる画像表示装置では、有機発光素子 OLED への印加電圧の変化を個々の画素回路自身が検出し、検出した電圧に対応する電圧をドライバ素子へ印加して検出した結果を反映させることができる。それ故、外部回路の構成を簡素に維持することができる。また、駆動トランジスタの特性変動の影響を抑制した有機発光素子 OLED の輝度変化の補償を実現することができる。また、有機発光素子 OLED への印加電圧を検出する工程と、検出した有機発光素子 OLED への印加電圧に対応する電圧を駆動トランジスタ T_d へ印加する工程とを同一フレーム内で行うことにより、有機発光素子 OLED の発光輝度をより適切に補償を行うことができる。またこれら一連の工程は毎フレーム行うことが好ましい。

【0062】

50

なお、図 1 などの回路構成から明らかなように、有機発光素子 O L E D の両端電圧 V_{oled} と駆動トランジスタ T d のドレイン・ソース間電圧 V_{ds} との和は略一定なので、 V_{oled} の電圧変化を、これと等価な駆動トランジスタ T d の V_{ds} の電圧変化として検出し、検出した電圧に基づいて駆動トランジスタ T d を制御するようにしてもよい。この場合には、検出回路 2 1 の一端および他端をそれぞれ駆動トランジスタ T d のドレイン、ソースに接続すればよい。例えば、図 1 8 に示すように、検出回路 2 1 を駆動トランジスタ T d のドレイン・ソースに接続し、フィードバック回路 2 5 を駆動トランジスタ T d のゲートと、有機発光素子 O L E D のアノードに接続するようにしても良い。図 1 8 の画素回路は、図 1 5 , 1 6 と同様のシーケンスにより駆動することができる。なお、フィードバック回路 2 5 を駆動トランジスタ T d のゲートと、有機発光素子 O L E D のカソード（または駆動トランジスタ T d のドレイン）に接続するようにしても良い。しかしながら、図 1 8 に示すように、フィードバック回路 2 5 の一端を有機発光素子 O L E D のアノードに接続し、有機発光素子 O L E D を介してフィードバック回路 2 5 を駆動トランジスタ T d のゲートとドレインに接続する方が有機発光素子 O L E D の輝度をダイレクトに調整することができ、輝度補償が容易であるというメリットがある。

10

20

30

40

50

【0063】

また、図 1 6 は、図 1 5 とは異なる他のシーケンス図である。同図に示すシーケンスでは、準備期間中に V_{oled} 制御線 1 5 を高電位 (V_{gH}) とする一方で、 V_{oled} 制御線 1 6 を低電位 (V_{gL}) に設定している。なお、準備期間中に V_{oled} 制御線 1 5 を高電位に設定している場合であっても、 V_{oled} 制御線 1 6 を低電位 (V_{gL}) に設定している限りにおいて、追加容量 C_{add} に保持された電圧が駆動トランジスタ T d のゲート・ソース間に印加されることはないので問題はない。特に、図 1 5 のシーケンスにおいて、発光時間を十分に確保したい場合には、有機発光素子 O L E D の両端電圧の検出時間を短くする必要があり、その場合には追加容量 C_{add} への電荷の蓄積が充分になされないことが考えられる。一方、図 1 6 のシーケンスでは、有機発光素子 O L E D の両端電圧の検出時間を十分に確保することができる。なお、図 1 6 において、 V_{oled} 制御線 1 5 を低電位 (V_{gL}) から高電位 (V_{gH}) にするタイミングと、 V_{oled} 制御線 1 6 を高電位 (V_{gH}) から低電位 (V_{gL}) にするタイミングを準備期間中に行うようにしているが、これらのタイミングは V_{th} 検出期間あるいは書き込み期間であっても構わない。

【0064】

また、本実施形態において、検出回路 2 1 及びフィードバック回路 2 5 を構成する薄膜トランジスタのチャネル幅 W_{21} 、 W_{25} は、駆動トランジスタ T d のチャネル幅 W_{Td} よりも小さくなるように設定されることが好ましい。この場合、制御回路 A の配設に必要なスペースを小さくすることができる。なお、検出回路 2 1 やフィードバック回路 2 5 に流れる電流は、駆動トランジスタ T d に流れる電流よりも小さいため、駆動トランジスタ T d よりも検出回路 2 1 及びフィードバック回路 2 5 のチャネル幅を小さくしても特に問題はない。また、制御回路 A のスペースを小さくするという観点から、検出回路 2 1 及びフィードバック回路 2 5 を構成する薄膜トランジスタのチャネル幅 W_{21} 及び W_{25} は、閾値電圧検出用トランジスタ T t h やスイッチングトランジスタ T s , T m , T k のチャネル幅 W_{Ts} 、 W_{Tm} 及び W_{Tk} よりも小さくすることが好ましい。

【0065】

さらに、電圧保持回路 2 3 を構成する追加容量 C_{add} の容量値を駆動トランジスタ T d に接続される保持容量 C_s の容量値よりも小さくすることが好ましい。その理由は、大きいと書き込み効率（画像信号線の変化量に対する ($V_{gs} - V_{th}$) の変化量）が低下するからである。

【0066】

また、制御回路 A を構成するトランジスタと、駆動トランジスタ T d 及びスイッチングトランジスタ T s , T m , T k 等のトランジスタとは、互いに異なる層に形成することが可能である。その結果、1 画素の面積を拡大することなく、制御回路 A を配置することが

できる。

【0067】

また、上述の実施形態においては、駆動トランジスタT_dの閾値電圧V_{t_h}を検出するための閾値電圧検出用トランジスタT_{t_h}を有する画素回路に対して本発明を適用したが、閾値電圧検出用トランジスタT_{t_h}を有さない、図17のような画素回路に対しても本発明を適用可能である。

【0068】

また、これまでの説明は、画像表示装置の1画素に対応する画素回路に関するものであったが、例えば、赤、緑、青の三原色画素が一つの絵素を構成する多色表示あるいは類似の多色表示にかかる画像表示装置に適用しても良い。この場合、駆動トランジスタT_dのゲート・ソース間に接続される各容量値と、追加容量C_{a_{d_d}}との容量比は各色ごとに異なるのが一般的である。このため、各色に最適な容量比を設定することにより、駆動トランジスタの特性変動の影響を抑制した発光輝度の補償を各色に実現することができる。

10

【0069】

また、本実施形態においては、発光素子として有機発光素子を用いたが、無機のLED等、他の発光素子であっても良い。

【符号の説明】

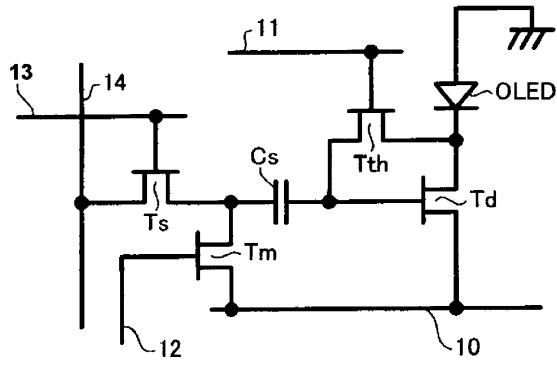
【0070】

- 10 電源線
- 11 T_{t_h}制御線
- 12 マージ線
- 13 走査線
- 14 画像信号線
- 15, 16 V_{o_{l_{e_d}}制御線}
- 21 検出回路
- 23 電圧保持回路
- 25 フィードバック回路
- A 制御回路
- OLED 有機発光素子
- T_d 駆動トランジスタ
- T_{t_h} 閾値電圧検出用トランジスタ
- T_s, T_m, T_k スイッチングトランジスタ
- C_s 保持容量
- C_{a_{d_d}} 追加容量

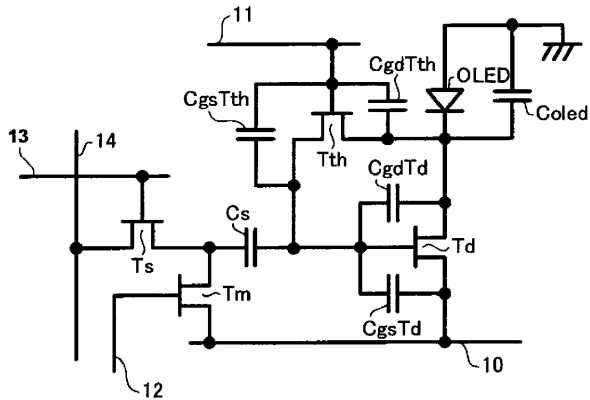
20

30

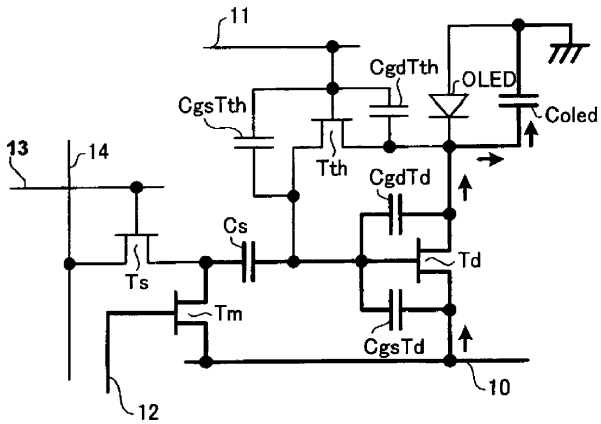
【図 1】



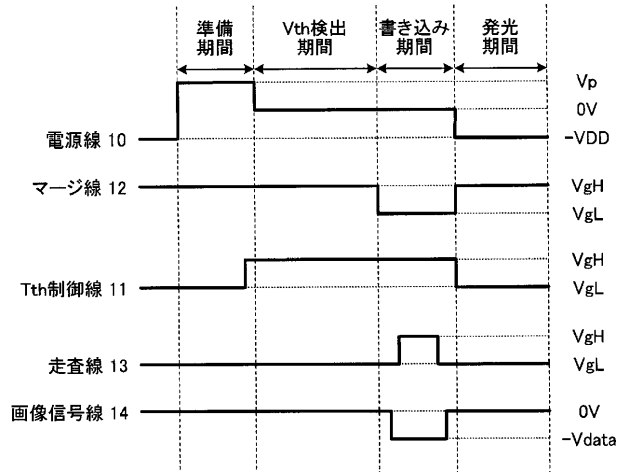
【図 2】



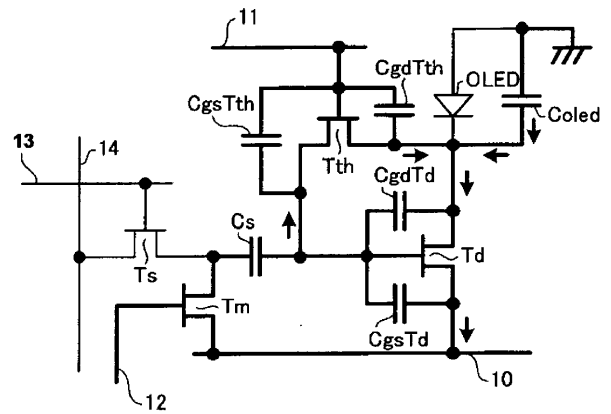
【図 4】



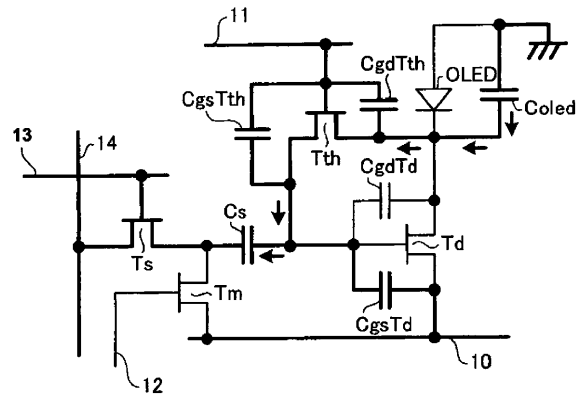
【図 3】



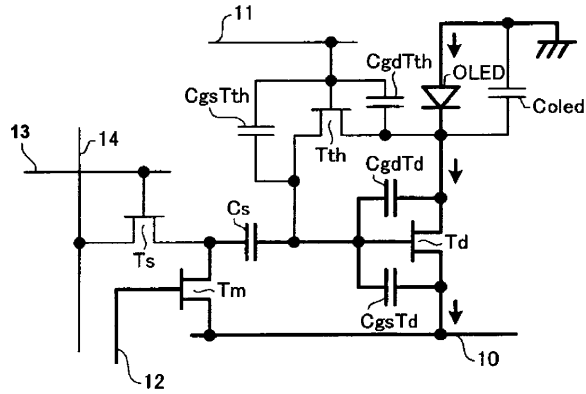
【図 5】



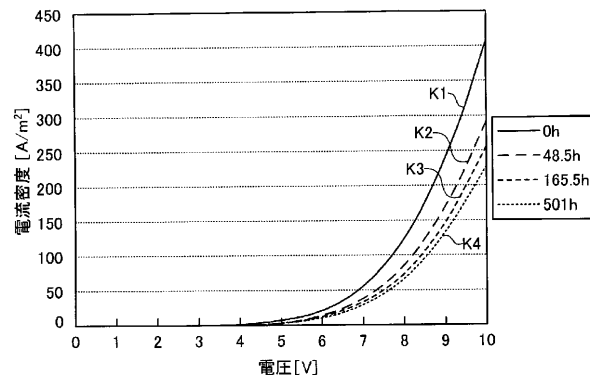
【図 6】



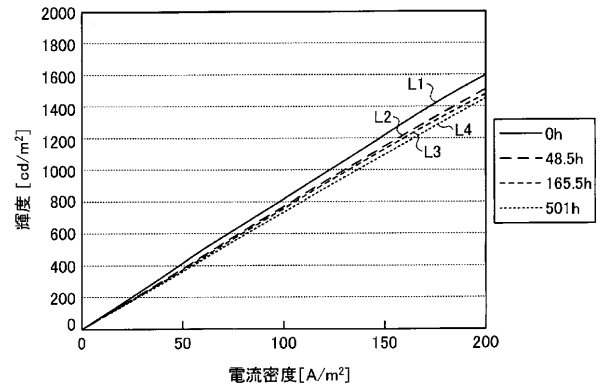
【図 7】



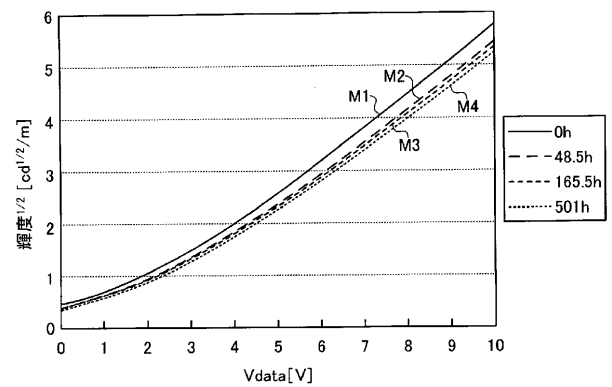
【図 8】



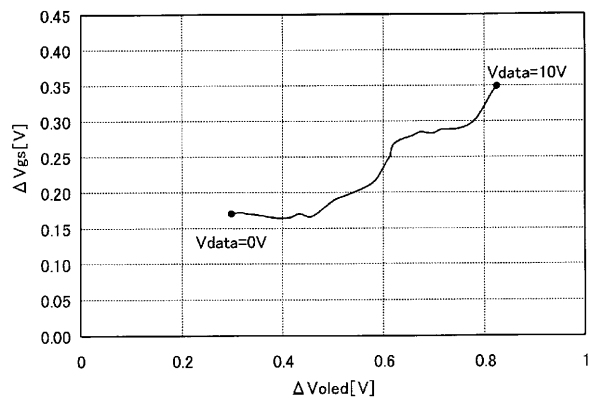
【図 9】



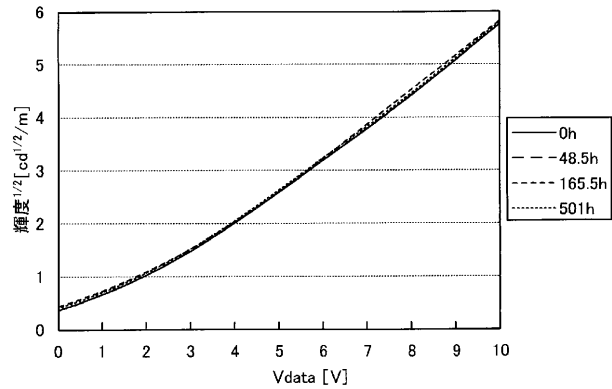
【図 10】



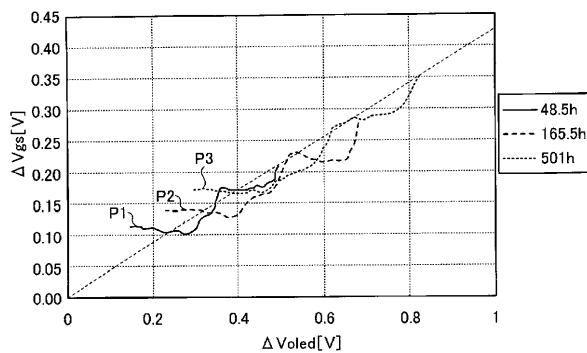
【図 11】



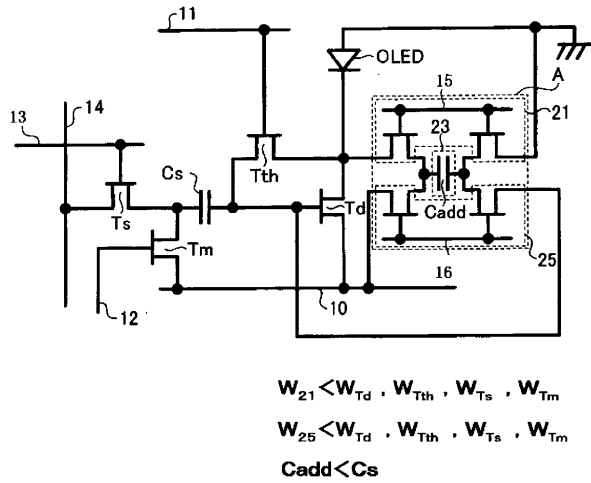
【図 13】



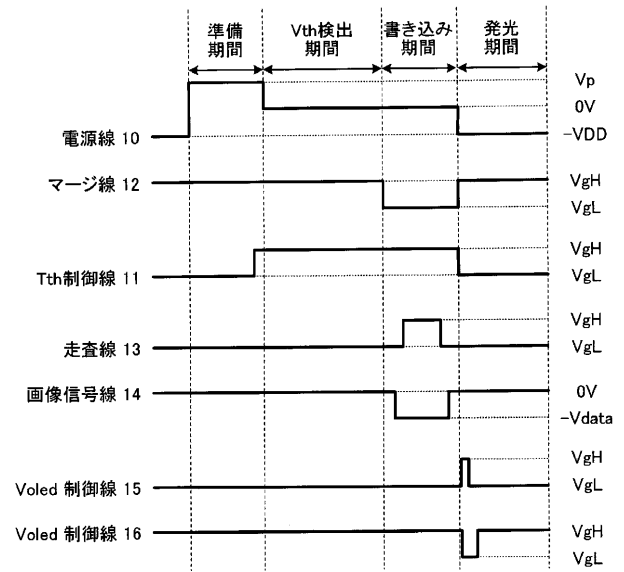
【図 12】



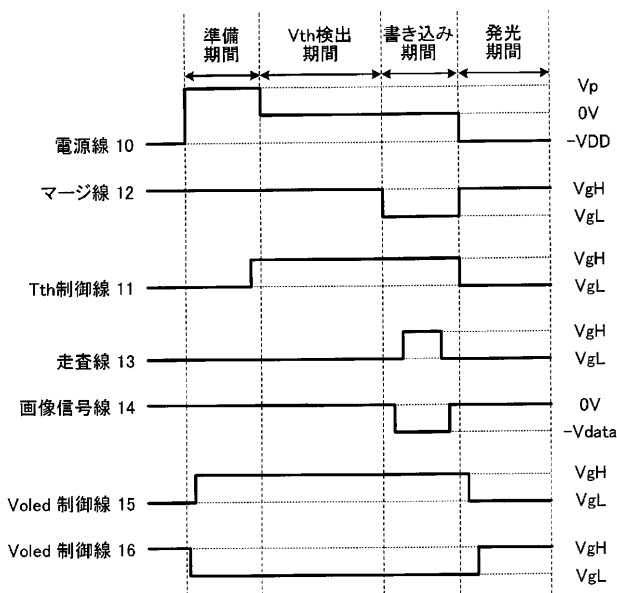
【図 14】



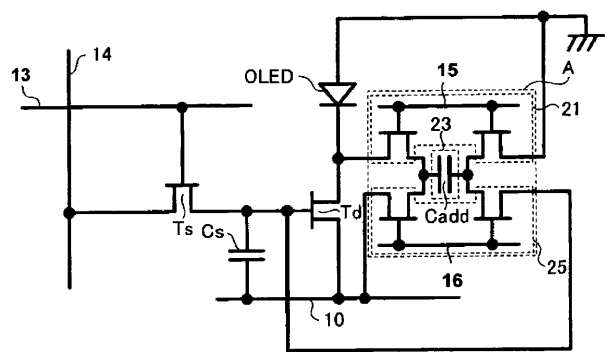
【図 15】



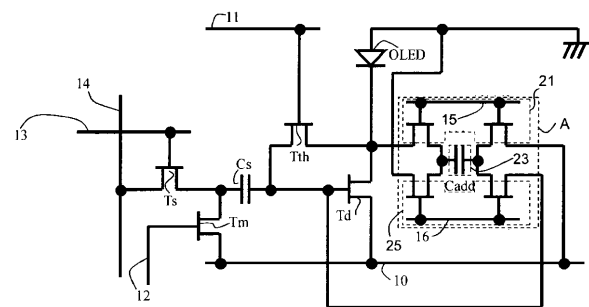
【図 16】



【図 17】



【図 18】



【手続補正書】

【提出日】平成24年7月13日(2012.7.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子と、

前記発光素子に電氣的に接続され、前記発光素子の発光を制御するドライバ素子と、

前記発光素子及び前記ドライバ素子に電氣的に接続され、前記発光素子に印加される電圧を検出し、該検出結果を前記ドライバ素子に印加して前記ドライバ素子のゲート端子に印加される電圧を調節する制御回路を含むことを特徴とする画像表示装置。

【請求項 2】

前記制御回路は、

少なくとも前記発光素子の発光中に前記発光素子に印加される電圧を検出する検出手段と、

前記検出手段にて検出された電圧を保持する容量素子と、

前記容量素子に保持された電圧を前記ドライバ素子のゲート端子とソース端子の間に印加するフィードバック手段を含むことを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 3】

前記検出手段及び前記フィードバック手段各々は、前記容量素子を介して接続された一対のトランジスタを含むことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 4】

前記検出手段は、

第 1 制御線と、

前記第 1 制御線に接続される第 1 端子、前記容量素子の第 1 電極に接続される第 2 端子、前記発光素子のアノード電極に接続される第 3 端子を含む第 1 トランジスタと、

前記第 1 制御線に接続される第 4 端子、前記容量素子の第 2 電極に接続される第 5 端子、前記発光素子のカソード電極に接続される第 6 端子を含む第 2 トランジスタを含むことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 5】

前記フィードバック手段は、

第 2 制御線と、

前記第 2 制御線に接続される第 7 端子、前記容量素子の第 1 電極に接続される第 8 端子、前記ドライバ素子のゲート端子に接続される第 9 端子を含む第 3 トランジスタと、

前記第 2 制御線に接続される第 10 端子、前記容量素子の第 2 電極に接続される第 11 端子、前記ドライバ素子のソース端子、又はドレイン端子に接続される第 12 端子を含む第 4 トランジスタを含むことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 6】

前記検出手段は、

第 1 制御線と、

前記第 1 制御線に接続される第 1 端子、前記容量素子の第 1 電極に接続される第 2 端子、前記ドライバ素子のソース端子、又はドレイン端子に接続される第 3 端子を含む第 1 トランジスタと、

前記第 1 制御線に接続される第 4 端子、前記容量素子の第 2 電極に接続される第 5 端子、前記発光素子のカソード電極に接続される第 6 端子を含む第 2 トランジスタを含むことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 7】

前記フィードバック手段は、
第 2 制御線と、

前記第 2 制御線に接続される第 7 端子、前記容量素子の第 1 電極に接続される第 8 端子、
前記ドライバ素子のゲート端子に接続される第 9 端子を含む第 3 トランジスタと、

前記第 2 制御線に接続される第 10 端子、前記容量素子の第 2 電極に接続される第 11 端子、
前記発光素子のアノード電極に接続される第 12 端子を含む第 4 トランジスタを含むことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 8】

前記検出手段及び前記フィードバック手段のチャンネル幅は、前記ドライバ素子のチャンネル幅よりも小さいことを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 9】

少なくとも発光素子の発光中に、前記発光素子に印加される電圧を検出する段階と、

少なくとも前記発光素子の発光中に、前記検出された電圧に対応する電圧を前記発光素子の発光を制御するドライバ素子のゲート端子とソース端子の間に印加して、前記ドライバ素子のゲート端子に印加される電圧を調節する段階を含むことを特徴とする、画像表示装置の駆動方法。

【請求項 10】

前記検出する段階で、前記発光素子のアノード電極に接続される第 1 トランジスタと前記発光素子のカソード電極に接続される第 2 トランジスタを導通させて、前記ドライバ素子のゲート端子に接続される第 3 トランジスタと前記ドライバ素子のソース端子、又はドレイン端子に接続される第 4 トランジスタを非導通させて前記発光素子に印加される電圧を検出し、

前記調節する段階で、前記第 1 トランジスタと前記第 2 トランジスタを非導通させて、前記第 3 トランジスタと前記第 4 トランジスタを導通し前記検出された電圧に対応する電圧を前記ドライバ素子のゲート端子とソース端子の間に印加することを特徴とする、請求項 9 に記載の画像表示装置の駆動方法。

【請求項 11】

前記検出する段階で、前記ドライバ素子のソース端子、又はドレイン端子に接続される第 1 トランジスタと前記発光素子のカソード電極に接続される第 2 トランジスタを導通させて、前記ドライバ素子のゲート端子に接続される第 3 トランジスタと前記発光素子のアノード電極に接続される第 4 トランジスタを非導通させて前記発光素子に印加される電圧を検出し、

前記調節する段階で、前記第 1 トランジスタと前記第 2 トランジスタを非導通させて、前記第 3 トランジスタと前記第 4 トランジスタを導通し前記検出された電圧に対応する電圧を前記ドライバ素子のゲート端子とソース端子の間に印加することを特徴とする、請求項 9 に記載の画像表示装置の駆動方法。

【請求項 12】

前記検出する段階と前記調節する段階の間で、前記検出された電圧を容量素子に保持する段階をさらに含むことを特徴とする、請求項 9 に記載の画像表示装置の駆動方法。

【請求項 13】

前記検出する段階と前記調節する段階が同一フレーム内で行われることを特徴とする、請求項 9 に記載の画像表示装置の駆動方法。

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G 3/20 6 4 1 D
 G 0 9 G 3/20 6 4 1 P
 G 0 9 G 3/20 6 4 2 C
 G 0 9 G 3/20 6 7 0 J
 H 0 5 B 33/14 A

(72)発明者 高杉 親知
 神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所内
 (72)発明者 徳弘 修
 神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所内
 (72)発明者 草深 薫
 神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所内
 (72)発明者 久芳 豊
 神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所内

F ターム(参考) 3K107 AA01 BB01 CC33 CC43 HH02 HH04 HH05
 5C080 AA06 BB05 CC03 DD05 DD14 DD22 DD29 EE29 JJ03 JJ04
 JJ05
 5C380 AA01 AB06 AB22 AB23 AB34 BA11 BA38 BA39 BB02 BB04
 BD04 BD05 CA08 CA12 CB01 CB16 CB20 CC04 CC07 CC26
 CC27 CC30 CC33 CC38 CC41 CC48 CC52 CC64 CC66 CC71
 CC72 CC77 CD014 CD026 CD028 CD044 CF43 DA02 DA06 DA35
 DA47 DA50 EA13 FA02 FA18 FA21 FA24

专利名称(译)	图像显示装置及其驱动方法		
公开(公告)号	JP2012215896A	公开(公告)日	2012-11-08
申请号	JP2012136232	申请日	2012-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	高杉親知 徳弘修 草深薫 久芳豊		
发明人	高杉 親知 徳弘 修 草深 薫 久芳 豊		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3283 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0866 G09G2310/0262 G09G2320/0295 G09G2320/043 G09G2320/045 H01L2251/562		
FI分类号	G09G3/30.J G09G3/20.642.P G09G3/20.611.H G09G3/20.642.A G09G3/20.642.B G09G3/20.641.D G09G3/20.641.P G09G3/20.642.C G09G3/20.670.J H05B33/14.A G09G3/3233 G09G3/3266 G09G3/ /3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC43 3K107/HH02 3K107/HH04 3K107/HH05 5C080 /AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD14 5C080/DD22 5C080/DD29 5C080/EE29 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380 /AB34 5C380/BA11 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB04 5C380/BD04 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB20 5C380/CC04 5C380/CC07 5C380 /CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC41 5C380/CC48 5C380/CC52 5C380/CC64 5C380/CC66 5C380/CC71 5C380/CC72 5C380/CC77 5C380/CD014 5C380/CD026 5C380/CD028 5C380/CD044 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA35 5C380/DA47 5C380 /DA50 5C380/EA13 5C380/FA02 5C380/FA18 5C380/FA21 5C380/FA24		
代理人(译)	吉泽博 ▲滨▼口 岳久		
优先权	2005342541 2005-11-28 JP		
其他公开文献	JP5538477B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种图像显示装置，其中补偿由于发光装置随时间的变化而引起的亮度变化，同时抑制驱动晶体管中的特性变化的影响。解决方案：图像显示装置包括多个像素每个像素具有当电流通过时发光的发光装置（OLED），用于控制发光装置的发光的驱动装置（Td），以及电连接到的控制电路（A）。发光装置和驱动装置，至少在发光装置发光时直接或间接地检测施加到发光装置的电压，并将检测结果反映到驱动装置。

