

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-90070

(P2011-90070A)

(43) 公開日 平成23年5月6日(2011.5.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
G09F 9/30 (2006.01)	G09G 3/20 611J	5C094
H01L 51/50 (2006.01)	G09G 3/20 624B	5C380
	G09G 3/20 642A	

審査請求 未請求 請求項の数 7 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2009-241952 (P2009-241952)
 (22) 出願日 平成21年10月21日 (2009.10.21)

(71) 出願人 000004352
 日本放送協会
 東京都渋谷区神南2丁目2番1号
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (74) 代理人 100119703
 弁理士 井上 雅夫
 (72) 発明者 山本 敏裕
 東京都世田谷区砧一丁目10番11号 日
 本放送協会放送技術研究所内
 (72) 発明者 藤崎 好英
 東京都世田谷区砧一丁目10番11号 日
 本放送協会放送技術研究所内

最終頁に続く

(54) 【発明の名称】 アクティブ型表示装置およびその駆動方法

(57) 【要約】

【課題】 閾値のシフトがノーマリオンの場合にも補償を行う技術を提供することにより、表示装置の画質劣化を低減する。

【解決手段】 発光素子OLEDを発光させるための電流を制御する駆動用トランジスタDr-Trと、駆動用トランジスタDr-Trのドレイン電極とゲート電極との間に設けられた補正容量Cfと第1の制御用トランジスタAZA-Trとの直列回路と、駆動用トランジスタDr-Trのゲート電極と選択用トランジスタSw-Trとの間に設けられた書込容量Cwと、を備える。補正容量Cfに電荷が蓄積された状態で、駆動用トランジスタDr-Trのソース電極・ドレイン電極間および補正容量Cfと第1の制御用トランジスタAZA-Trとの直列回路を経由する電流が、駆動用トランジスタDr-Trのゲート電極の電圧が閾値電圧に達するまで流れることにより、書込容量Cwに駆動用トランジスタDr-Trの閾値電圧を記憶する。

【選択図】 図1(a)

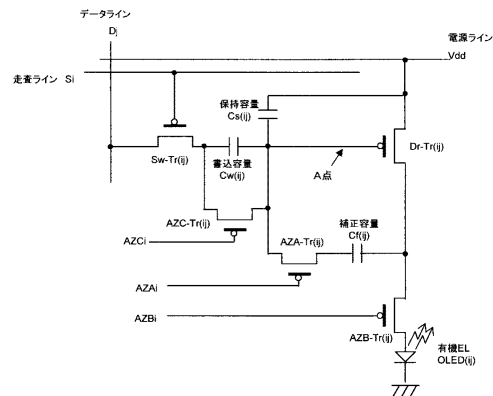


図1(a) 本発明における1サブピクセルの回路構成例1

【特許請求の範囲】**【請求項 1】**

発光素子を有するアクティブ型表示装置において、
前記発光素子を発光させるための電流を制御する駆動用トランジスタと、
前記駆動用トランジスタのドレイン電極とゲート電極との間に設けられた補正容量と第 1 の制御用トランジスタとの直列回路と、
前記駆動用トランジスタのゲート電極と選択用トランジスタとの間に設けられた書込容量と、
を備え、

前記補正容量に電荷が蓄積された状態で、前記駆動用トランジスタのソース電極・ドレイン電極間および前記補正容量と第 1 の制御用トランジスタとの直列回路を経由する電流が、前記駆動用トランジスタのゲート電極の電圧が閾値電圧に達するまで流れることにより、前記書込容量に前記駆動用トランジスタの閾値電圧を記憶することを特徴とするアクティブ型表示装置。

10

【請求項 2】

請求項 1 に記載のアクティブ型表示装置において、
前記駆動用トランジスタのゲート電極とソース電極との間に設けられた保持容量を備えることを特徴とするアクティブ型表示装置。

【請求項 3】

請求項 2 に記載のアクティブ型表示装置において、
前記補正容量の容量値が、前記保持容量の容量値と前記書込容量の容量値との和に対して 2 倍以上であることを特徴とするアクティブ型表示装置。

20

【請求項 4】

請求項 2 または 3 に記載のアクティブ型表示装置において、
前記書込容量と並列に設けられた第 2 の制御用トランジスタを備えることを特徴とするアクティブ型表示装置。

【請求項 5】

請求項 2 または 3 に記載のアクティブ型表示装置において、
前記駆動用トランジスタのゲート電極と一定の電圧値との間に設けられた第 2 の制御用トランジスタを備えることを特徴とするアクティブ型表示装置。

30

【請求項 6】

請求項 4 または 5 に記載のアクティブ型表示装置において、
前記駆動用トランジスタのソース電極・ドレイン電極間を流れる電流が、前記発光素子または前記補正容量と第 1 の制御用トランジスタとの直列回路のいずれか一方に流れるように切り替える第 3 の制御用トランジスタを備えることを特徴とするアクティブ型表示装置。

【請求項 7】

請求項 6 に記載のアクティブ型表示装置の駆動方法において、
前記補正容量に、前記駆動用トランジスタのゲート電極側が正極となるように電荷を蓄積し、

40

その後、前記駆動用トランジスタのソース電極・ドレイン電極間および前記補正容量と第 1 の制御用トランジスタとの直列回路を経由する電流が前記保持容量と前記書込容量に流れるように、前記第 2 の制御用トランジスタと前記第 3 のトランジスタを切り替えることにより、前記書込容量に前記駆動用トランジスタの閾値電圧を記憶することを特徴とするアクティブ型表示装置の駆動方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、有機 EL 素子 (OLED) など、電流値に応じて発光強度が変化する発光素子を有するアクティブ型表示装置およびその駆動方法に関し、駆動用トランジスタの閾値

50

のばらつきに起因する画素ごとの輝度の不均一性の改善を目的としたものである。

【背景技術】

【0002】

OLEDで高輝度、高コントラストな表示を行うためには、薄膜トランジスタ(TFT)によりアクティブ駆動を行うことが必要である。OLEDは電流値に応じて発光強度が変化する発光素子であり、マトリクス状に配置したピクセルごとのOLEDにTFTを用いて電流を流して発光させることにより画像を表示する装置を構成することができる。OLEDを用いた表示装置の基本構成としては、図6のように1つのピクセルの中に駆動用トランジスタDr-Trとピクセル選択用トランジスタ(以降、選択用トランジスタ)Sw-Trの2つのトランジスタ(TFT)を有する。選択用トランジスタは発光させるピクセルを選択するためのスイッチの役割を担うトランジスタであり、駆動用トランジスタはピクセルを発光させるためにOLEDに電流を流す役割を担うトランジスタである。また、保持容量Csが駆動用トランジスタのゲート電極と電源ライン(Vdd)に接続されているが、これは、選択用トランジスタがONとなった際にデータラインに印加された電圧を取り込み(書込)、次に選択用トランジスタがONとなるまでの1フィールドの間、その電位を駆動用トランジスタのゲート電位に印加し続けるための容量である。この保持容量を備えることにより、各ピクセルでは書込後もほぼ一定の電流をOLEDに流し続けることができ、ディスプレイの輝度を向上させることができる。このような目的であるため、保持容量の一端は必ずしもVddラインに接続する必要はなく、GNDなど一定の電圧に固定されている箇所に接続されていれば良い。図7に従来の駆動波形を示す。走査ラインへは順次走査パルスが印加され、選択用トランジスタをONとする。このタイミングでデータラインに印加された電圧が保持容量に書込まれ、次にそのラインに走査パルスが印加されるまで駆動用トランジスタのゲート電圧にほぼ一定の電圧を印加して、OLEDに一定の電流を流す。

10

20

【0003】

一般にピクセル内のTFTは、移動度や閾値などの特性ばらつきが存在するため、表示装置内のピクセルでは輝度にばらつきを生じて、表示画像の画質劣化につながる。

【0004】

この課題を改善するため、種々のばらつき補正回路が提案されている。たとえば、図8のように駆動用トランジスタの閾値電圧をピクセル内のコンデンサに記憶させ、その電圧によりデータ電圧を補正する電圧プログラム型駆動回路(非特許文献1)や、図9のように発光に必要な電流を予め駆動用トランジスタに流し、その際のゲート電圧をピクセル内のコンデンサに記憶させる電流プログラム型駆動回路(非特許文献2)がよく知られている。

30

【先行技術文献】

【非特許文献】

【0005】

【非特許文献1】R.M.A.Dawson, et al., "Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display", SID '98 Digest, 4.2, pp.11-14(1998)

【非特許文献2】R.M.A.Dawson, et al., "The Impact of the Transient Response of Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays," IE DM98, 32.6, pp.875-878(1998)

40

【発明の概要】

【発明が解決しようとする課題】

【0006】

駆動用トランジスタのばらつきとしては、移動度のばらつきと閾値のばらつきが存在する。移動度のばらつきは各画素の明るさの違いとなって現れるが、閾値のばらつきは本来発光すべき画素が全く発光しなかったり、あるいは発光すべきでない画素が発光してしまう現象となって現れるため、閾値のばらつきが深刻な問題となる。

【0007】

50

非特許文献2の手法では、発光に必要な電流を駆動用トランジスタにあらかじめ流し、その際の駆動用トランジスタのゲート電圧をピクセル内のコンデンサに記憶させるものであるから、そのピクセル内の駆動用トランジスタの移動度のばらつきおよび閾値のばらつきの両方を補正することが可能である。しかし、発光に必要な電流は微小であるため、データ電極の有する浮遊容量 C_h を充電して画素内の発光素子に所望の電流を流すまでには一定の時間を有することとなる。表示装置の画面が小さい場合には正常に動作することが期待できるが、表示画面が大きくなり、また走査ライン数が多くなってくると、データ電極の有する浮遊容量が大きくなるだけでなく、ラインに割り当てられるデータの書き込み時間が短くなるため、その割り当てられた書き込み時間内においてピクセル内のコンデンサに所望の電圧を記憶できなくなってしまう。

10

【0008】

非特許文献1の手法では駆動用トランジスタの閾値電圧をピクセル内のコンデンサに記憶させるものであるが、その動作原理を考えると、閾値の変動がノーマリオフの状態に変動する場合には閾値の変動を補償することが可能であるが、閾値の変動がノーマリオン状態に変動した場合には閾値の変動を補償することができない。たとえば図8の駆動用トランジスタの特性が図10に示すように、ノーマリオフの状態で閾値がマイナス方向にシフトしている場合を考える。なお、同図ではトランジスタはすべてP型として説明を行う。図10の下段には、駆動用トランジスタ $D_r - T_r$ のゲート(図8のA点)の信号波形を示している。信号AZBがHighとなった後信号AZがHighとなるまでの期間aにおいて、駆動用トランジスタ $D_r - T_r$ および制御用トランジスタAZ-T_rを通してA点に電流が流れ込み、A点の電位は徐々に上昇していく。駆動用トランジスタ $D_r - T_r$ のゲート電圧が閾値電圧に達すると駆動用トランジスタ $D_r - T_r$ に電流が流れなくなり、A点の電位上昇は停止する。このときのA点の電位が駆動用トランジスタ $D_r - T_r$ の閾値電圧となっている。この後期間bにおいてデータ電圧が書き込まれるが、駆動用トランジスタ $D_r - T_r$ のゲート電圧には駆動用トランジスタ $D_r - T_r$ の閾値電圧の電位にデータ電圧が重畳された電圧として設定され、閾値電圧を基準とした電圧が駆動用トランジスタ $D_r - T_r$ のゲート電圧に印加されることとなる。

20

【0009】

一方、図8の駆動用トランジスタの特性が図11に示すように、ノーマリオンの状態で閾値がプラス方向にシフトしている場合を考える。なお、同図ではトランジスタはすべてP型として説明を行う。図11の下段には、駆動用トランジスタ $D_r - T_r$ のゲート(図8のA点)の信号波形を示している。信号AZBがHighとなった後信号AZがHighとなるまでの期間aにおいて、駆動用トランジスタ $D_r - T_r$ および制御用トランジスタAZ-T_rを通してA点に電流が流れ込み、A点の電位は徐々に上昇していく。駆動用トランジスタ $D_r - T_r$ のソース-ゲート間電圧が0Vに達すると駆動用トランジスタ $D_r - T_r$ のソース-ドレイン間の電圧も0Vとなり、駆動用トランジスタ $D_r - T_r$ のゲート電圧が閾値電圧に達していないにもかかわらず駆動用トランジスタ $D_r - T_r$ に電流が流れなくなり、A点の電位上昇は停止する。この後期間bにおいてデータ電圧が書き込まれるが、駆動用トランジスタ $D_r - T_r$ のゲート電圧には0Vを基準としたデータ電圧が書き込まれることとなり、駆動用トランジスタ $D_r - T_r$ の閾値電圧を反映した電位とはなっていないこととなる。

30

40

【0010】

本発明は、発光輝度のばらつきとして最も影響の大きい駆動用トランジスタ $D_r - T_r$ の閾値電圧に関して、閾値のシフトがノーマリオンの場合にも補償を行う技術を提供することにより、表示装置の画質劣化を低減することを目的としたものである。

【課題を解決するための手段】

【0011】

発光素子を有するアクティブ型表示装置において、画面を構成する単位であるサブピクセル内の発光素子を発光させるための電流を制御する駆動用トランジスタのドレイン電極とゲート電極との間に、補正容量と制御用トランジスタとを直列に挿入する。また、発光

50

素子を発光させるための電流を制御する駆動用トランジスタのゲート電極とソース電極との間に保持容量を設け、駆動用トランジスタのゲート電極と選択用トランジスタのドレイン電極との間に書込容量を設ける。さらに、補正容量の容量値が、保持容量の容量値と書込容量の容量値との和に対して2倍以上に設定して、駆動用トランジスタのゲート電極と選択用トランジスタのドレイン電極との間に設けた書込容量と並列に制御用トランジスタを設けるか、あるいは駆動用トランジスタのゲート電極と一定の電圧値との間に制御用トランジスタを設ける。この表示装置において、補正容量にまず駆動用トランジスタのゲート電極側が正極となるように電荷を蓄積し、その後、駆動用トランジスタと補正容量および保持容量、書込容量に電流が流れるように制御用トランジスタを切り替えて、書込容量に駆動用トランジスタの閾値電圧を記憶することにより、駆動用トランジスタの閾値を補正して、駆動用トランジスタの閾値シフトに起因するディスプレイの画質劣化を大幅に改善することを可能にする。

10

【発明の効果】

【0012】

本発明により、発光素子を有するアクティブ型表示装置において、駆動用トランジスタの閾値シフトに起因する画質劣化を大幅に改善することが可能となる。

【図面の簡単な説明】

【0013】

【図1(a)】本発明の実施例における1サブピクセルの回路構成例1

【図1(b)】本発明の実施例における1サブピクセルの回路構成例2

20

【図2(a)】本発明の実施例のサブピクセル(i, j)における初期設定時の電圧値

【図2(b)】本発明の実施例のサブピクセル(i, j)における初期設定時の等価回路

【図3(a)】本発明の実施例のサブピクセル(i, j)における補正段階での電圧値

【図3(b)】本発明の実施例のサブピクセル(i, j)における補正段階の等価回路

【図4】本発明の実施例におけるマトリクス型ディスプレイの回路構成例

【図5】本発明の実施例における駆動波形の例

【図6】従来の駆動法における1サブピクセルの回路構成例

【図7】従来の駆動波形例

【図8】従来の電圧プログラム型駆動回路の構成(1ピクセル分)と駆動波形

【図9】従来の電流プログラム型駆動回路の構成(1ピクセル分)と駆動波形

30

【図10】従来の電圧プログラム型駆動法による動作(駆動用トランジスタの閾値がマイナスの場合)

【図11】従来の電圧プログラム型駆動法による動作(駆動用トランジスタの閾値がプラスの場合)

【発明を実施するための形態】

【0014】

以下、本発明の実施例を図面を用いて詳細に説明する。

【0015】

本発明による実施例を図1(a)に示す。図1(a)では、マトリクス型ディスプレイパネル内で発光するEL素子を含む1サブピクセル分の回路を示している。Siはi番目の走査ライン、Djはj番目のデータライン、Dr-Tr(ij)は駆動用トランジスタ、OLED(ij)は発光素子(有機EL)、Sw-Tr(ij)は選択用トランジスタ、AZA-Tr(ij)は第1の制御用トランジスタ、AZC-Tr(ij)は第2の制御用トランジスタ、AZB-Tr(ij)は第3の制御用トランジスタ、Cf(ij)は補正容量、Cw(ij)は書込容量、Cs(ij)は保持容量である。

40

【0016】

図1のように、保持容量Cs(ij)は駆動用トランジスタDr-Tr(ij)のゲート電極とソース電極との間に配置している。また、選択用トランジスタSw-Tr(ij)のドレイン電極と駆動用トランジスタDr-Tr(ij)のゲート電極との間に書込時にデータラインの信号を駆動用トランジスタDr-Tr(ij)のゲート電極に与えるた

50

めの書込容量 $C_w(ij)$ を配置し、これと並列に第 2 の制御用トランジスタ $AZC - Tr(ij)$ が配置されている。駆動用トランジスタ $Dr - Tr(ij)$ のドレイン電極とゲート電極との間には、第 1 の制御用トランジスタ $AZA - Tr(ij)$ および補正容量 $C_f(ij)$ が直列に接続されている。また、駆動用トランジスタ $Dr - Tr(ij)$ のドレイン電極と発光デバイス $OLED(ij)$ との間には第 3 の制御用トランジスタ $AZB - Tr(ij)$ を配置している。また、第 1 の制御用トランジスタ $AZA - Tr(ij)$ のゲート、第 3 の制御用トランジスタ $AZB - Tr(ij)$ のゲート、および第 2 の制御用トランジスタ $AZC - Tr(ij)$ のゲートは、図 4 のように各行毎にそれぞれ接続し ($AZA1 \sim AZAn$ 、 $AZB1 \sim AZBn$ 、 $AZC1 \sim AZCn$)、制御ライン駆動回路 1 に接続されている。また、各サブピクセルの電源ラインは共通に接続されて電源回路 4 (電源電圧 V_{dd}) に接続されている。各サブピクセルの走査ラインおよびデータラインは、従来の構成と同様に、それぞれ行毎 ($S1, S1, \dots, Sn$)、および列毎に接続 ($D1, D2, \dots, Dm$) されて、走査ライン駆動回路 2、データライン駆動回路 3 へ接続される。

10

【0017】

本実施例における閾値補正の仕組みを図 2 を用いて説明する。本実施例において、制御用トランジスタ $AZA - Tr(ij)$ 、 $AZB - Tr(ij)$ 、 $AZC - Tr(ij)$ は ON/OFF を制御するスイッチとして動作するため、図 2 では説明上、これらのトランジスタをスイッチとして表示している。また、全トランジスタは P 型として説明を行う。

20

【0018】

まず、初期設定として、図 2 (a) に示すように、制御用トランジスタ $AZA - Tr(ij)$ 、 $AZB - Tr(ij)$ 、 $AZC - Tr(ij)$ および選択用トランジスタ $Sw - Tr(ij)$ を、それぞれのゲート電位によって ON 状態とする。その際、データライン Dj には、駆動用トランジスタ $Dr - Tr(ij)$ のソース電圧 V_{dd} よりも低い電圧 V_S を印加する。選択用トランジスタ $Sw - Tr(ij)$ 、第 2 の制御用トランジスタ $AZC - Tr(ij)$ が ON のため、駆動用トランジスタ $Dr - Tr(ij)$ のゲート電極には、データラインに印加した電圧 V_S が印加される。この電圧は駆動用トランジスタ $Dr - Tr(ij)$ のソース電極に印加されている電圧 V_{dd} よりも低いため、駆動用トランジスタ $Dr - Tr(ij)$ は ON 状態となり、図 2 の破線のように電流が流れる。このため、駆動用トランジスタ $Dr - Tr(ij)$ のドレイン電極は有機 $ELOLED(ij)$ の陽極と同電位となり、 V_{dd} に比べて大幅に電位の低い電位 V_L となる。

30

【0019】

図 2 (b) には初期設定時における 1 サブピクセルの等価回路を示している。ここで、 $C1$ は補正容量 $C_f(ij)$ および駆動用トランジスタ $Dr - Tr(ij)$ の電極間容量などの補正容量 $C_f(ij)$ と並列に存在する容量を、 $C2$ は保持容量 $C_s(ij)$ および選択用トランジスタ $Sw - Tr(ij)$ の電極間容量などの保持容量 $C_s(ij)$ と並列に存在する容量を表している。初期設定時には、 $C1$ には電圧 $V_S - V_L$ が、 $C2$ には電圧 $V_{dd} - V_S$ がかかることとなる。この等価回路では、駆動用トランジスタ $Dr - Tr(ij)$ のソース電極 - ドレイン電極間の抵抗 $R_{drt}(ij)$ を通して有機 $ELOLED(ij)$ に電流が流れる。

40

【0020】

次に図 3 を用いて補正段階での動作について説明する。補正段階では、図 3 (a) に示すように、選択用トランジスタ $Sw - Tr(ij)$ および第 1 の制御用トランジスタ $AZA - Tr(ij)$ は ON 状態のままであるが、第 3 の制御用トランジスタ $AZB - Tr(ij)$ と第 2 の制御用トランジスタ $AZC - Tr(ij)$ はそれぞれのゲート電圧によって OFF 状態とする。また、データライン Dj には、駆動用トランジスタ $Dr - Tr(ij)$ のソース電圧 V_{dd} と等しい電圧を印加する。この場合のサブピクセルの等価回路を図 3 (b) に示す。補正段階の最初の状態では、A 点、つまり駆動用トランジスタ $Dr - Tr(ij)$ のゲート電極の電位は、データライン Dj の電位を V_S から V_{dd} に変化させることによって書込容量 $C_w(ij)$ を通して電流が流れ込み、若干電位は上昇する。

50

この時の電位は、初期設定時にデータラインに印加する電圧 V_S によって可変であり、パネル内の全駆動用トランジスタ $D_r - T_r (i, j)$ が ON 状態となるように初期設定時にデータラインに印加する電圧 V_S を決定しておく。

【0021】

補正段階の最初の状態では、駆動用トランジスタ $D_r - T_r (i, j)$ は ON 状態となる。駆動用トランジスタ $D_r - T_r (i, j)$ のソース電極とドレイン電極間には C_1 にかかった電圧と C_2 にかかった電圧との和の電圧がかかっているため、コンデンサに蓄えられた電荷を放出するように図 3 (b) の矢印のような電流 I_{ij} が流れる。ここで、 C_1 の容量が C_2 の容量よりも大きくなるように設定しておくこと、電流 I_{ij} によってコンデンサ C_1 、 C_2 の両端の電圧はそれぞれ減少するものの、電圧減少の程度は C_2 のほうが大きく、もしも駆動用トランジスタ $D_r - T_r (i, j)$ が ON 状態のままであれば C_2 にかかる電圧が反転して C_1 にかかる電圧と等しくなり、駆動用トランジスタ $D_r - T_r (i, j)$ のソース電極 - ドレイン電極間の電圧が $0V$ になって駆動用トランジスタ $D_r - T_r (i, j)$ に流れる電流が停止する。 C_1 の容量が C_2 の容量よりも大きくなるように設定するためには、補正容量 $C_f (i, j)$ を、保持容量 $C_s (i, j)$ と書込容量 $C_w (i, j)$ との和よりも大きく取っておくことが必要であり、補正容量 $C_f (i, j)$ を、保持容量 $C_s (i, j)$ と書込容量 $C_w (i, j)$ との和の 2 倍以上に設定しておくこと好ましい。

10

【0022】

この場合、A 点は V_{dd} よりも高い電位となる。つまり、A 点の電位つまり駆動用トランジスタ $D_r - T_r (i, j)$ のゲート電圧の電位は、補正段階の最初は駆動用トランジスタ $D_r - T_r (i, j)$ が ON となるような低い電位であるが、徐々に電位が上がっていき、 V_{dd} よりも高い電位まで到達することになる。しかし、駆動用トランジスタ $D_r - T_r (i, j)$ の閾値電圧は $0V$ 付近であり、たとえその閾値がばらついていても、ゲート電圧が駆動用トランジスタ $D_r - T_r (i, j)$ の閾値電圧に達すると $D_r - T_r (i, j)$ のソース電極 - ドレイン電極間の電圧が $0V$ になる前に電流 I_{ij} は停止する。この時、書き込み容量 $C_w (i, j)$ には、駆動用トランジスタ $D_r - T_r (i, j)$ の閾値に相当した電圧を記憶することができる。

20

【0023】

すなわち、補正容量 $C_f (i, j)$ に、駆動用トランジスタ $D_r - T_r (i, j)$ のゲート電極側が正極となるように電荷を蓄積し、その後、駆動用トランジスタ $D_r - T_r (i, j)$ のソース電極・ドレイン電極間および補正容量 $C_f (i, j)$ と第 1 の制御用トランジスタ $AZ A - T_r (i, j)$ との直列回路を経由する電流が保持容量 $C_s (i, j)$ と書込容量 $C_w (i, j)$ に流れるように、第 2 の制御用トランジスタ $AZ C - T_r (i, j)$ と第 3 のトランジスタ $AZ B - T_r (i, j)$ を切り替えることにより、書込容量 $C_w (i, j)$ に駆動用トランジスタ $D_r - T_r (i, j)$ の閾値電圧を記憶することができる。

30

【0024】

図 4 に示すパネルの駆動方法を図 5 に示す。ここではすべてのトランジスタは P 型であり、駆動用トランジスタ $D_r - T_r (i, j)$ の特性の例として、図 5 の上側の図に示すように、駆動用トランジスタ $D_r - T_r (1, 1)$ の閾値はマイナス方向にシフトしており、駆動用トランジスタ $D_r - T_r (2, 1)$ の閾値はプラス方向にシフトしているとして説明を行う。

40

【0025】

走査ライン (S_1, S_1, \dots, S_n) には、従来と同様に行を選択する走査パルスが順次印加される。データライン (D_1, D_2, \dots, D_m) には、初期設定時に必要なパルスおよび選択された行のサブピクセルに書込むべきデータに対応した電圧が順次印加される。また、電源ライン V_{dd} には有機 EL (OLED) を発光させるための一定の電圧 (V_{dd}) が印加される。

【0026】

まず、第 1 行目のサブピクセル ($1, 1$) の書き込みについて説明する。図 2、図 3 で説明したように、初期設定時では、制御用トランジスタ $AZ A - T_r (1, 1)$ 、 $AZ B$

50

- $Tr(1, 1)$, $AZC - Tr(1, 1)$ のゲートに印加する信号 $AZA1$, $AZB1$, $AZC1$ および選択用トランジスタ $Sw - Tr(1, 1)$ に印加する走査信号 $S1$ を LOW とし、データライン $D1$ には Vdd よりも低い電位の Vs を印加する。この段階で A 点の電位は Vs に設定され、駆動用トランジスタ $Dr - Tr(1, 1)$ は ON 状態となる。

【0027】

続く補正段階では、第3の制御用トランジスタ $AZB - Tr(1, 1)$ のゲートに印加する信号 $AZB1$ および第2の制御用トランジスタ $AZC - Tr(1, 1)$ のゲートに印加する信号 $AZC1$ を $High$ とし、データライン $D1$ には Vdd を印加する。実際には、 A 点がデータライン $D1$ に印加する電圧 Vdd と同じにならないように、データライン $D1$ に印加する電圧切り替えのタイミングを第3の制御用トランジスタ $AZB1$ の切り替えのタイミングよりも若干遅らせるとより効果的である。前述したように、この段階で A 点の電位は Vdd より低いにもかかわらず駆動用トランジスタ $Dr - Tr(1, 1)$ の閾値電圧となった段階で電圧は変化しなくなり、 A 点には駆動用トランジスタ $Dr - Tr(1, 1)$ の閾値電圧が設定される。

10

【0028】

補正段階の後、第1の制御用トランジスタ $AZA - Tr(1, 1)$ のゲートに印加する信号 $AZA1$ を $High$ とし、第3の制御用トランジスタ $AZB - Tr(1, 1)$ のゲートに印加する信号 $AZB1$ を LOW とし、データライン $D1$ にはサブピクセル $(1, 1)$ に書き込むデータに相当する電圧を印加する。実際には、 A 点に設定された電圧が、第3の制御用トランジスタ $AZB - Tr(1, 1)$ の切り替えによって影響を受けないように、 $AZB1$ の切り替えタイミングを $AZA1$ の切り替えタイミングよりも若干遅らせるとより効果的である。これにより、 A 点には、閾値補正され、かつサブピクセル $(1, 1)$ に書き込むべきデータに相当した電圧レベルの信号が設定できることになる。

20

【0029】

その後、次のフレームにおいて同ピクセルに対する書き込みを行うまで、有機 $EL - OLED(1, 1)$ は書き込んだ信号に応じた発光を継続する。

【0030】

次に、第2行目のサブピクセル $(2, 1)$ の書き込みについて説明する。図2、図3で説明したように、初期設定時では、制御用トランジスタ $AZA - Tr(2, 1)$, $AZB - Tr(2, 1)$, $AZC - Tr(2, 1)$ のゲートに印加する信号 $AZA2$, $AZB2$, $AZC2$ および選択用トランジスタ $Sw - Tr(2, 1)$ に印加する走査信号 $S2$ を LOW とし、データライン $D1$ には Vdd よりも低い電位の Vs を印加する。この段階で A 点の電位は Vs に設定され、駆動用トランジスタ $Dr - Tr(2, 1)$ は ON 状態となる。

30

【0031】

続く補正段階では、第3の制御用トランジスタ $AZB - Tr(2, 1)$ のゲートに印加する信号 $AZB2$ および第2の制御用トランジスタ $AZC - Tr(2, 1)$ のゲートに印加する信号 $AZC2$ を $High$ とし、データライン $D1$ には Vdd を印加する。実際には、 A 点がデータライン $D1$ に印加する電圧 Vdd とならないように、データライン $D1$ に印加する電圧切り替えのタイミングを第3の制御用トランジスタ $AZB2$ の切り替えのタイミングよりも若干遅らせるとより効果的である。前述したように、駆動用トランジスタ $Dr - Tr(2, 1)$ の閾値電圧はソース電位 Vdd よりも高いが、 A 点の電位は Vdd よりも上昇し、駆動用トランジスタ $Dr - Tr(2, 1)$ の閾値電圧に達した段階で電圧は変化しなくなり、 A 点には駆動用トランジスタ $Dr - Tr(2, 1)$ の閾値電圧が設定される。

40

【0032】

補正段階の後、第1の制御用トランジスタ $AZA - Tr(2, 1)$ のゲートに印加する信号 $AZA2$ を $High$ とし、第3の制御用トランジスタ $AZB - Tr(2, 1)$ のゲートに印加する信号 $AZB2$ を LOW とし、データライン $D1$ にはサブピクセル $(2, 1)$

50

に書き込むデータに相当する電圧を印加する。実際には、A点に設定された電圧が、第3の制御用トランジスタAZB-Tr(2,1)の切り替えによって影響を受けないように、AZB2の切り替えタイミングをAZA2の切り替えタイミングよりも若干遅らせるとより効果的である。これにより、A点には、閾値補正され、かつサブピクセル(2,1)に書き込むべきデータに相当した電圧レベルの信号が設定できることになる。

【0033】

その後、次のフレームにおいて同ピクセルに対する書き込みを行うまで、有機EL LED(2,1)は書き込んだ信号に応じた発光を継続する。

【0034】

上記のように、第2の制御用トランジスタAZC-Tr(ij)は、初期設定段階において駆動用トランジスタDr-Tr(ij)のゲート電圧をVddよりも低い電圧VSに設定することが目的であるため、図1(b)に示すように、第2の制御用トランジスタAZC-Tr(ij)を、駆動用トランジスタDr-Tr(ij)のゲート電圧と初期設定用の電圧VSに設定したラインとの間に設けても良い。その場合、初期設定時におけるデータラインDjに印加する電圧は0Vが望ましい。

10

【0035】

以上説明したように、本実施例のアクティブ型表示装置においては、補正容量Cf(ij)に電荷が蓄積された状態で、駆動用トランジスタDr-Tr(ij)のソース電極・ドレイン電極間および補正容量Cf(ij)と第1の制御用トランジスタAZA-Tr(ij)との直列回路を経由する電流が、駆動用トランジスタDr-Tr(ij)のゲート電極の電圧が閾値電圧に達するまで流れることにより、書込容量Cw(ij)に駆動用トランジスタDr-Tr(ij)の閾値電圧を記憶することができる。

20

【0036】

このように、本発明の方法によると、駆動用トランジスタDr-Trの閾値が、プラス方向、マイナス方向のどちらにシフトしても、その閾値シフトを補正することができ、画素毎に配置した駆動用トランジスタの閾値のばらつきに起因する輝度ばらつきを改善することができる。

【0037】

また、上記実施例ではすべてのトランジスタをP型として説明を行ったが、N型のトランジスタで構成された場合にも、上記実施例で述べた考え方でサブピクセルの回路を構成すれば同様の効果が得られることは自明である。

30

【0038】

このように、本発明を用いることにより、駆動用トランジスタの閾値がどのようにシフトしていてもそれを補償することが可能となり、ディスプレイの画面内での輝度のバラツキを大幅に低減することが可能となる。

【0039】

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【産業上の利用可能性】

40

【0040】

本発明によって、アクティブ型有機ELディスプレイの高画質化に貢献できる。

【符号の説明】

【0041】

Si...i番目の走査ライン、Dj...j番目のデータライン、Dr-Tr(ij)...駆動用トランジスタ、OLED(ij)...発光素子(有機EL)、Sw-Tr(ij)...選択用トランジスタ、AZA-Tr(ij)...第1の制御用トランジスタ、AZC-Tr(ij)...第2の制御用トランジスタ、AZB-Tr(ij)...第3の制御用トランジスタ、Cf(ij)...補正容量、Cw(ij)...書込容量、Cs(ij)...保持容量、1...制御ライン駆動回路、2...走査ライン駆動回路、3...データライン駆動回路、4...電源回路

50

【図1(a)】

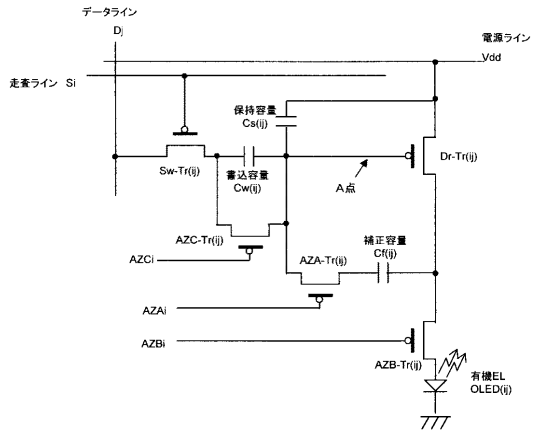


図1(a) 本発明における1サブピクセルの回路構成例1

【図1(b)】

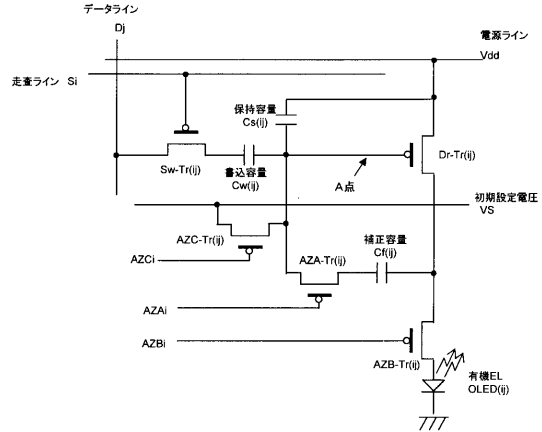


図1(b) 本発明における1サブピクセルの回路構成例2

【図2(a)】

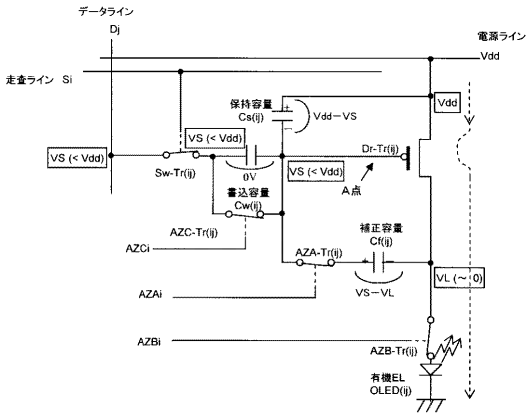


図2(a) 本発明のサブピクセル(i,j)における初期設定時の電圧値

【図2(b)】

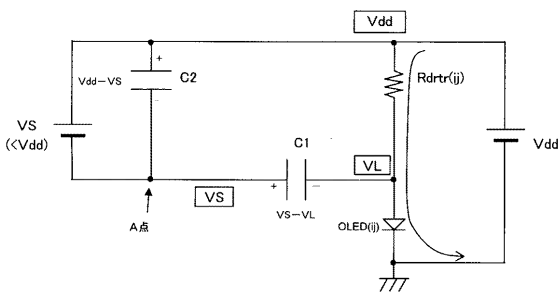


図2(b) 本発明のサブピクセル(i,j)における初期設定時の等価回路

【図3(a)】

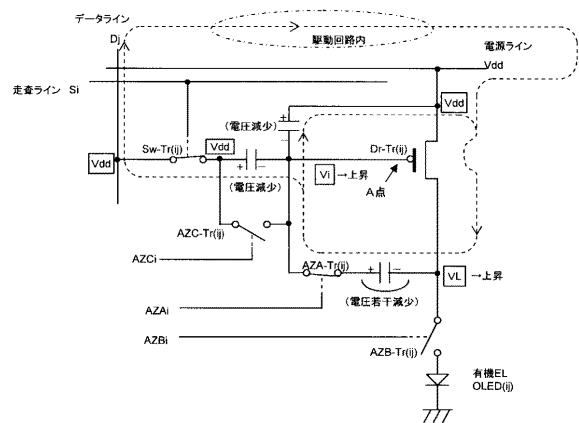


図3(a) 本発明のサブピクセル(i,j)における補正段階での電圧値

【図3(b)】

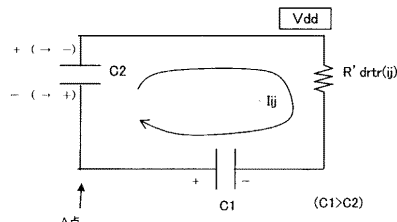


図3(b) 本発明のサブピクセル(i,j)における補正段階の等価回路

【 図 4 】

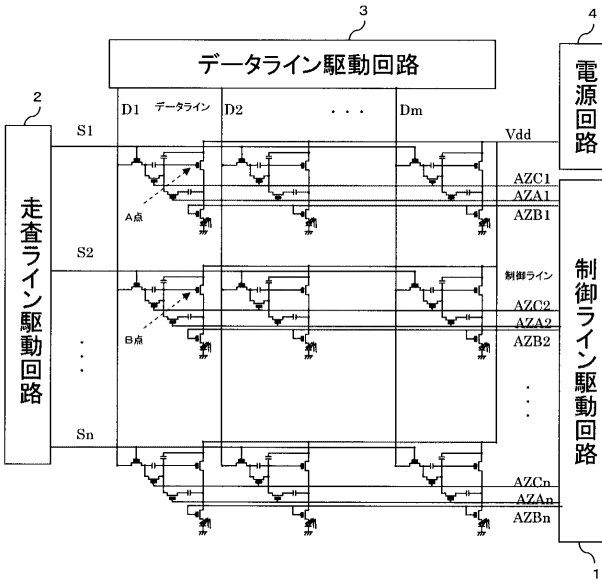


図4 本発明におけるマトリクス型ディスプレイの回路構成例

【 図 5 】

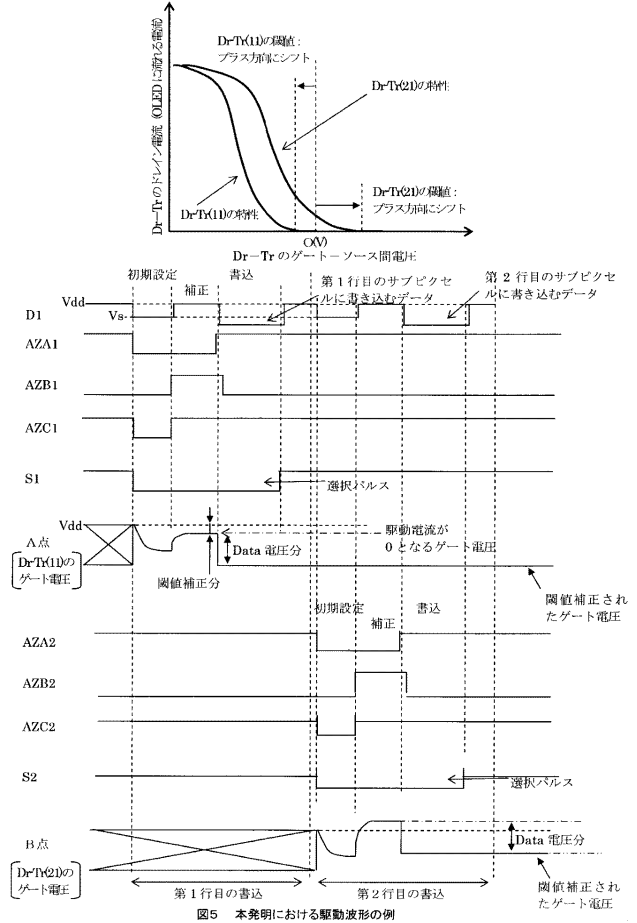


図5 本発明における駆動波形の例

【 図 6 】

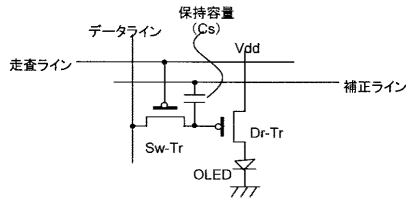


図6 従来の駆動法における1サブピクセルの回路構成例

【 図 7 】

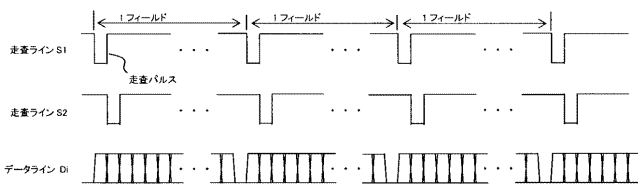


図7 従来の駆動波形例

【 図 8 】

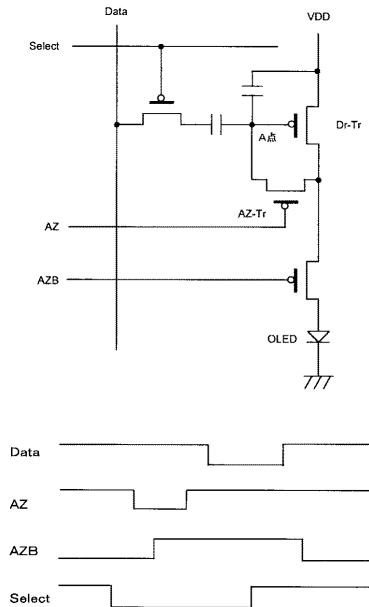


図8 従来の電圧プログラム型駆動回路の構成(1ピクセル分)と駆動波形

【 図 9 】

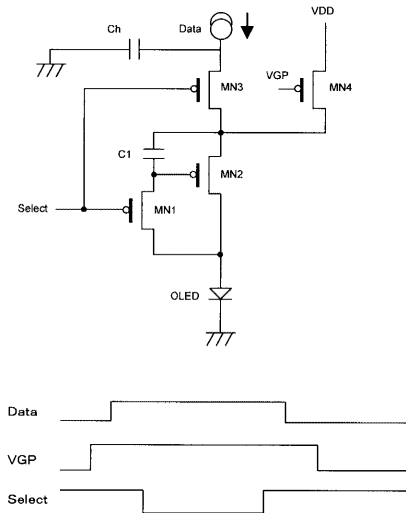


図9 従来の電流プログラム型駆動回路の構成(1ピクセル分)と駆動波形

【 図 1 0 】

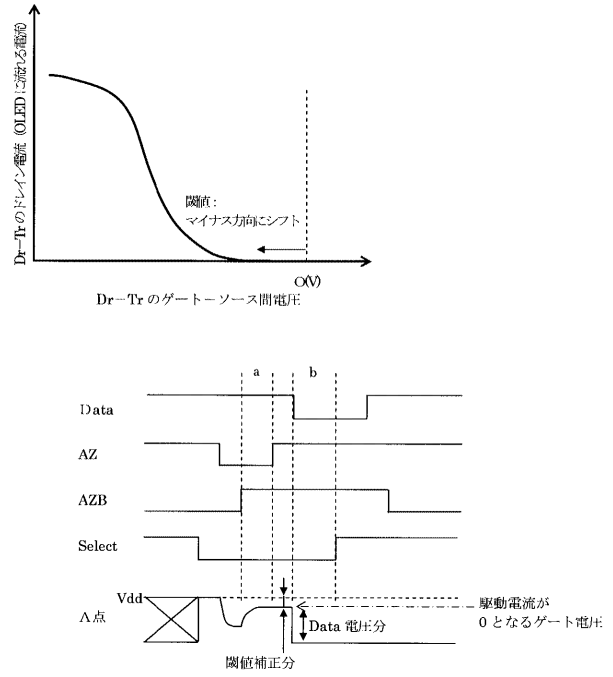


図10 従来の電圧プログラム型駆動法による動作
(駆動用トランジスタの閾値がマイナスの場合)

【 図 1 1 】

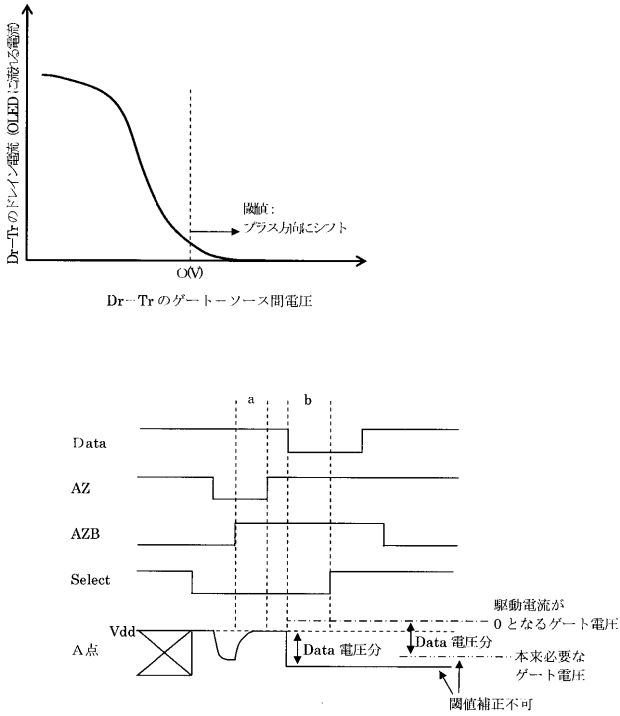


図11 従来の電圧プログラム型駆動法による動作
(駆動用トランジスタの閾値がプラスの場合)

 フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
 G 0 9 F 9/30 3 3 8
 H 0 5 B 33/14 A

(72)発明者 武井 達哉
 東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内

(72)発明者 中嶋 宜樹
 東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内

Fターム(参考) 3K107 AA01 BB01 CC02 CC33 EE03 HH04
 5C080 AA06 BB05 DD05 DD08 EE29 FF11 FF12 HH10 JJ02 JJ03
 JJ04 JJ05
 5C094 AA03 AA21 AA53 BA03 BA27 CA19 DB04
 5C380 AA01 AB06 BA19 BA38 BA39 BB02 CA08 CA12 CA54 CB01
 CB16 CB17 CB26 CB33 CC03 CC04 CC07 CC26 CC29 CC33
 CC39 CC62 CC63 CC64 CC65 CD012 CD024 CD035 CE01 DA02
 DA06 DA47 HA02 HA08

专利名称(译)	有源显示装置及其驱动方法		
公开(公告)号	JP2011090070A	公开(公告)日	2011-05-06
申请号	JP2009241952	申请日	2009-10-21
[标]申请(专利权)人(译)	日本放送协会		
申请(专利权)人(译)	日本广播公司		
[标]发明人	山本敏裕 藤崎好英 武井達哉 中嶋宜樹		
发明人	山本 敏裕 藤崎 好英 武井 達哉 中嶋 宜樹		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.611.J G09G3/20.624.B G09G3/20.642.A G09F9/30.338 H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/FF12 5C080/HH10 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C094/AA03 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DB04 5C380/AA01 5C380/AB06 5C380/BA19 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CB33 5C380/CC03 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC29 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CC65 5C380/CD012 5C380/CD024 5C380/CD035 5C380/CE01 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA02 5C380/HA08		
代理人(译)	井上正雄		
其他公开文献	JP5238665B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使阈值的偏移正常开启，通过提供补偿技术来减少显示器中的图像质量的劣化。解决方案：该有源型显示器包括用于控制用于使发光元件OLED发光的电流的驱动晶体管Dr-Tr，提供在驱动晶体管Dr-Tr的漏电极和栅电极之间的校正电容Cf的串联电路，Tr和第一控制晶体管AZA-Tr以及设置在驱动晶体管Dr-Tr的栅极电极和选择晶体管Sw-Tr之间的写入电容Cw。通过经由校正电容Cf和第一控制的串联电路在驱动晶体管Dr-Tr的漏电极和栅电极之间流动的电流，将驱动晶体管Dr-Tr的阈值电压存储到写入电容Cw中晶体管AZA-Tr流动，直到在校正能力Cf中积累电荷的状态下驱动晶体管Dr-Tr的栅极电极的电压达到阈值电压。 Z

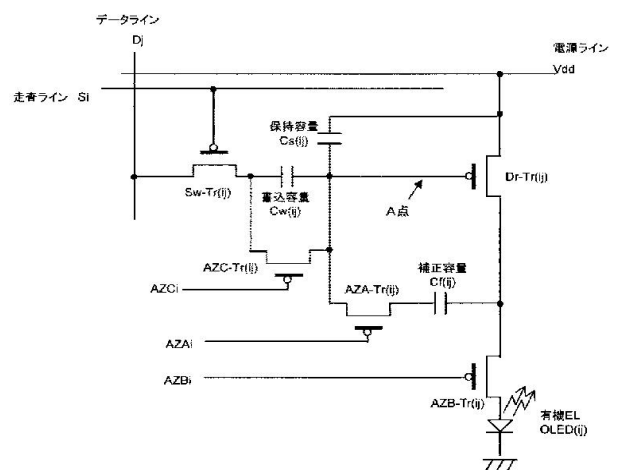


图1(a) 本发明における1サブピクセルの回路構成例1