

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-108471

(P2008-108471A)

(43) 公開日 平成20年5月8日(2008.5.8)

(51) Int.Cl.		F I		テーマコード (参考)
H O 5 B 33/26	(2006.01)	H O 5 B 33/26	Z	3 K 1 0 7
H O 1 L 51/50	(2006.01)	H O 5 B 33/14	A	
H O 5 B 33/10	(2006.01)	H O 5 B 33/10		

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号	特願2006-287995 (P2006-287995)	(71) 出願人	000113263
(22) 出願日	平成18年10月23日 (2006.10.23)		H O Y A 株式会社
			東京都新宿区中落合2丁目7番5号
		(74) 代理人	100091362
			弁理士 阿仁屋 節雄
		(74) 代理人	100090136
			弁理士 油井 透
		(74) 代理人	100105256
			弁理士 清野 仁
		(72) 発明者	折田 政寛
			東京都新宿区中落合2丁目7番5号 H O
			Y A 株式会社内
		(72) 発明者	成島 隆
			東京都新宿区中落合2丁目7番5号 H O
			Y A 株式会社内

最終頁に続く

(54) 【発明の名称】 p型半導体材料、半導体素子、有機エレクトロルミネッセンス素子、及びp型半導体材料の製造方法

(57) 【要約】

【課題】正孔注入層との間でバンド整合がとれており、ガラス基板やポリマー基板上に形成可能な陽極電極に好適なp型半導体材料及び半導体素子を提供することを目的とする。

【解決手段】p型半導体材料においては、Z nとS eを含む化合物中に、A gを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とし、半導体素子においては、基板と、この基板上に位置し、上述のいずれかのp型半導体材料を有するp型電極層と、を備えることを特徴とする。

【選択図】図1



【特許請求の範囲】

【請求項 1】

ZnとSeを含む化合物中に、Agを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とするp型半導体材料。

【請求項 2】

前記ZnとSeを含む化合物は、組成式 $\text{Zn}_{(1-x)}\text{Mg}_x\text{Se}_{(1-y)}\text{S}_y$ ($0 < x < 0.5$ 、 $0 < y < 0.5$)で示されることを特徴とする請求項1に記載のp型半導体材料。

【請求項 3】

ZnとSeを含む化合物中に、Agを $3 \times 10^{19} \sim 3 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とするp型半導体材料。

10

【請求項 4】

前記ZnとSeを含む化合物は、組成式 $\text{Zn}_{(1-x)}\text{Mg}_x\text{Se}_{(1-y)}\text{S}_y$ ($0 < x < 0.5$ 、 $0 < y < 0.5$)で示されることを特徴とする請求項3に記載のp型半導体材料。

【請求項 5】

請求項1から請求項4のいずれか1項に記載のp型半導体材料を含むp型電極を具備することを特徴とする半導体素子。

【請求項 6】

前記p型電極に含まれるp型半導体材料の組織が、正孔の平均的な移動方向に延びた柱状構造をなすことを特徴とする請求項5に記載の半導体素子。

20

【請求項 7】

請求項1から請求項4のいずれか1項に記載のp型半導体材料を含むp型電極を具備することを特徴とする有機エレクトロルミネッセンス素子。

【請求項 8】

ZnSeに、Agを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とするp型半導体材料の製造方法であって、当該製造方法が真空蒸着法であり、かつ蒸発源として、ZnSe及び Ag_2Se を用いたことを特徴とする製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、ZnとSeを含む化合物を有するp型半導体材料、この半導体材料を備えた半導体素子、及び、有機エレクトロルミネッセンス素子に関する。

【背景技術】

【0002】

従来の有機エレクトロルミネッセンス素子（以下、有機EL素子という）の正孔注入電極（以下、p型電極と記す。）には、透明性、入手の容易性などの観点からITO（インジウム錫酸化物）が用いられることが多い。ITOは、ガラス基板またはポリマー基板上にスパッタリング法や蒸着法などによって形成される。有機ELデバイスの典型的な積層構造としては、例えば、ITO/NPB/Alq3/Mg/Agを挙げることができる。ここで、NPBは、N,N'-bis(1-naphyl)-N,N'-diphenyl-1,1'-biphenyl-4,4'-diamineであり正孔輸送層として、またAlq3は、8-hydroxyquinoline aluminumであり、電子輸送層として機能する。斯かる有機EL素子においては、各電極から注入された電子と正孔が、正孔輸送層であるNPB層と電子輸送層であるAlq層の接合界面近傍で結合することにより発光する。従って、有機EL素子の発光輝度は、正孔、あるいは電子輸送層に注入される正孔、あるいは電子の数に比例することになる。

40

【特許文献1】国際公開2005/076373号公報

【非特許文献1】S.T.Lee et al., Appl. Phys. Lett., 74 (1999) P.670

【発明の開示】

50

【発明が解決しようとする課題】

【0003】

しかしながら、ITOの仕事関数は4.3 eVと小さいため、p型電極としてのITOとこれに隣接する正孔輸送層（上述の積層構造例ではNPB層）との間のバンド整合がとれていなかった。例えば、上記積層構造例の場合は、ITOからNPBへの正孔注入は1.7 eVものエネルギー障壁を越えて行われていた（非特許文献1）ため、正孔注入効率が低く、結果として十分な発光輝度がとれない、と云う問題点があった。

【0004】

これに対して、仕事関数が大きく、正孔輸送層との間にバンド整合がとれる透明なp型電極用材料として、p型に極性制御したZnSeやGaNが提案されている（特許文献1）。しかし、これらの材料は単結晶薄膜としてのみ用いられており、多結晶膜とすると導電性が顕著に失われるため、ガラス基板やポリマー基板上に形成して用いることができなかった。

10

【0005】

そこで本発明は、有機EL素子において、正孔輸送層との間でバンド整合がとれており、ガラス基板やポリマー基板上に形成可能なp型電極に好適なp型半導体材料及びこれを具備した半導体素子を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明により成るp型半導体材料においては、ZnとSeを含む化合物中に、Agを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とする。

20

【0007】

また、本発明に係るp型半導体材料において、ZnとSeを含む化合物は、組成式 $\text{Zn}_{(1-x)}\text{Mg}_x\text{Se}_{(1-y)}\text{S}_y$ （ $0 < x < 0.5$ 、 $0 < y < 0.5$ ）で示され、Agを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させたことを特徴とする。

【0008】

また、本発明に係るp型半導体材料において、Agの含有量が、 $3 \times 10^{19} \sim 3 \times 10^{20} \text{ cm}^{-3}$ であることを特徴とする。

【0009】

また、本発明により成る半導体素子は、上述したいずれかのp型半導体材料を含むp型電極を備えることを特徴とする。

30

【0010】

また、本発明に係る半導体素子のp型電極に含まれるp型半導体材料の組織は、正孔の平均的な移動方向に延びた柱状構造をなすことを特徴とする。

【0011】

また、本発明により成る有機EL素子は、前記p型半導体材料のいずれか一を含むp型電極を具備することを特徴とする特徴とする。

【0012】

更に、本発明により成る、 $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ のAgを含むZnSeから成るp型半導体材料の製造方法は、真空蒸着法であり、かつ蒸発源として、ZnSe及び Ag_2Se を用いたことを特徴とする。

40

【発明の効果】

【0013】

本発明によれば、仕事関数が大きく、かつガラス基板やポリマー基板上に形成可能なp型電極に好適なp型半導体材料、及びこれを用いた半導体素子の提供が可能となり、例えば有機EL素子に適用した場合には、正孔輸送層との間でバンド整合をとることができ、発光輝度の向上が図れる。

【発明を実施するための最良の形態】

【0014】

50

以下、本発明にかかる実施形態を図面を参照しつつ詳しく説明する。

なお、本発明は、有機EL素子のほか、無機材料を使ったLEDのp型電極など、正孔注入を行うほかの種類の素子にも適用することができる。

【0015】

(1) p型電極の構成

本実施形態に係るp型半導体材料は、ZnとSeを含む化合物中に、ドーパントとしてAgを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなるものであり、このp型半導体材料をp型電極として基板上に形成したものが本実施形態に係る半導体素子である。このp型半導体材料は、例えば有機EL素子のp型電極材料として用いることができ、隣接するように形成された正孔輸送層へ正孔を注入することができる。

10

【0016】

ここで、Agの含有量が $5 \times 10^{20} \text{ cm}^{-3}$ より多い場合は、ZnSeの粒界にAgが偏析し仕事関数の低下を招いてしまう。そのため、例えば有機EL素子の陽極として本実施形態に係るp型半導体材料を用いた場合は、隣接する正孔輸送層への正孔注入の効率が低いものとなる。一方、Agの含有量が $1 \times 10^{18} \text{ cm}^{-3}$ より少ない場合は、ZnSeの粒界においてキャリアの散乱を生じて導電性がほぼ消失してしまう。

【0017】

以上の効果の観点からすると、Agの含有量は、 $1 \times 10^{19} \sim 4 \times 10^{20} \text{ cm}^{-3}$ であるとなお良く、さらに $3 \times 10^{19} \sim 3 \times 10^{20} \text{ cm}^{-3}$ であることが好ましい。Agの含有量が上述の範囲内であれば、AgはZnSe格子内でアクセプターとして働き、正孔を生成することができるからである。

20

【0018】

p型半導体材料は、Zn、Se、AgのほかにMg、Sを含有することが好ましく、組成式 $\text{Zn}_{(1-x)}\text{Mg}_x\text{Se}_{(1-y)}\text{S}_y$ ($0 \leq x, y \leq 0.5$)で示されるZnSe系化合物とすることが好ましい。Mgを含有させることによりp型半導体材料の伝導帯を上側にシフトすることができ、Sを含有させることによりp型半導体材料の価電子帯を下側へシフトすることができるため、p型半導体材料のバンドギャップを広げることができるからである。

【0019】

p型電極において、p型半導体材料は、基板の板厚方向(p型電極の厚さ方向で、正孔の平均的移動方向となる。)に延びた柱状構造をなすことが好ましい。柱状構造の例を図1に示す。図1は本実施形態にかかる半導体素子の断面構造を示す電子顕微鏡写真である。この例では、石英基板1上にZnSe系化合物にAgをドーブしたp型電極2が形成されており、ZnSeが石英基板1の板厚方向(図1の上下方向)に柱状に延びている。このように柱状に形成することにより、正孔の散乱が起きやすいZnSe多結晶体であっても、実用的な導電性を得ることができる。また、ZnSe多結晶体をエピタキシャル膜とすることによっても同様の効果を得ることができる。

30

【0020】

半導体素子においてp型電極を形成する基板としては、化合物半導体(例えばGaAs、GaP、InP)の単結晶、及び、導電性酸化物(例えばITO、ZnO)を表面にコートしたガラス基板を用いることができる。その他、例えばGaAs基板\ n-ZnSe:Cl\ i-ZnSe\ ZnSe:Ag等のデバイスを基板とし、その上部に形成することも可能である。

40

【0021】

(2) p型電極の成膜方法

つづいて、図2、3を参照しつつ、AgをドーブしたZnSeのエピタキシャル膜を例にとって、p型電極の成膜(半導体素子の製造)について説明する。ここで、図2は、本実施形態に係る蒸着器の概略内部構成を側面から見た概念図であり、(a)は蒸着開始前の状態を、(b)は蒸着開始後の状態を、それぞれ示す図である。また、図3は、本発明の一実施形態に係る蒸着器のるつぼの配置を示す概略図であり、(a)は本実施形態にお

50

ける基板ホルダの回転軌道に対するるつぼの位置を示した平面図であり、(b)はるつぼが4つある場合の配置を示した平面図である。

【0022】

p型電極の成膜は、図3(a)に示すような、密閉容器として構成される蒸着器10の内部に基板20を格納して、基板20の表面にZn、Se、及びAg等の原料を蒸発させてなる原料気流を供給することにより行う。

【0023】

図3(a)に示すように、蒸着器10内の上部には、回転軸12により蒸着器10内で回転駆動(図2の矢印の方向に回転)する基板ホルダ13が設けられる。そして、基板ホルダ13の下面側には基板20が取り付けられる。基板ホルダ13に基板20を取り付けて成膜中に回転させることにより、形成する薄膜の膜厚や組成を均一にすることが出来るため好ましい。

【0024】

また、蒸着器10内の側壁には、蒸着器10内の圧力を調節する排気部11が設けられる。

成膜中は、蒸着器10内の圧力を 1×10^{-7} Torr以下とすることが好ましい。蒸着器10内の圧力が 1×10^{-7} Torrより高いと、残留水分が多すぎて成膜される薄膜中に取り込まれてしまい、結晶性を害し、所望の電気特性が発現しないことがあるためである。また、蒸着器10内の圧力を 1×10^{-7} Torr以下とすることで、蒸着器内における原子の平均自由行程は1000 Km程度になり、るつぼ25, 26, 27, 28にて発生する原料気流に含まれるガス分子が、何にも衝突せずに、基板20の表面へ直接到達できるからである。

【0025】

基板20の下面側には、原料としてのZn、Se、及びAgをそれぞれ収容したるつぼ25、26、27が配置配置される。この際、本発明の一実施形態においては、図2(a)または(b)に示すように、るつぼ25、26、27を、基板20の垂直下方に設置している。このように配置することで、各るつぼにて発生させる原料気流の流れを、基板20に対して略垂直とすることができる。また、図5に示すように、本発明の他の実施形態として、各原料気流が基板20付近に集中するように角度を付けてるつぼ25、26、27を配置することでも構わない。

【0026】

なお、るつぼ25、26、27は、基板ホルダ13の回転軌道13a上であって、かつ回転軸12の延長線12a(すなわち回転軌道13aの中心)に対して等角度間隔に配置されることが好ましい。等角度間隔に配置することにより、各るつぼからの基板20への原料気流の供給時間を均等化することが出来るためである。なお、Zn、Se、及びAgのほかに、S又はMgを蒸着する場合は、図3(b)に示すように、回転軸12の延長線12aに対して等角度間隔に、Zn、Se、Ag、及び、S又はMgをそれぞれ収容したるつぼ25、26、27、28を配置することが好ましい。

【0027】

なお、るつぼ25、26、27の材料としては、BN(窒化硼素)などが用いられる。BNは、ZnSe、Zn、Se、Agと反応しにくいからである。

【0028】

なお、基板20と、るつぼ25、26、27との間には、各るつぼにて発生する原料気流が基板20へ供給されることを遮断するためのシャッタ14が、それぞれ設けられる。なお、シャッタ14は、るつぼごとに設けるのではなく、すべてのるつぼに共通の1つだけを設けることとしてもよい。

【0029】

るつぼ25、26、27及び基板20は、図示しない加熱手段(例えば、赤外線ランプ、白金線通電加熱器、BNヒータ、SiCヒータ)により所定温度に加熱される。ここで、加熱温度は成膜条件に応じて設定される。

10

20

30

40

50

そして、成膜中のるつぼ 25、26、27 の温度を制御することで、各るつぼからの原料気流の蒸気圧を制御することが出来、形成する薄膜の組成を制御することが出来る。

なお、成膜中の基板 20 の温度は 200 以上 400 度以下とすることが好ましい。200 以下とすると、基板 20 に到達した原料気流が結晶化せず、所望の電気特性が発現しないためである。また、400 以上とすると、ZnSe の蒸気圧が高すぎて基板 20 に膜が付着しないためである。

【0030】

るつぼ 25、26、27 を加熱すると、各るつぼ中に収容されている各原料が気化（昇華）して、それぞれ原料気流を発生させる。そして原料気流が発生したら、基板 20 と各るつぼとの間に設けられたシャッタ 14 を同時に開放する。すると、各原料気流が、基板 20 上に対して略垂直に供給されることとなり、基板 20 上に吸着して、p 型電極 21 を成膜する。

その後、所定時間の経過後に基板 20 の下面側に所望膜厚の p 型電極 21 が成膜されたら、シャッタ 14 を同時に閉めて、成膜処理を完了する。

【0031】

なお、成膜速度は、5 nm/min から 30 nm/min になるようにすることが好ましい。5 nm/min より小さいと、成膜に時間がかかりすぎ、生産性が低下するからである。また 30 nm/min より大きいと、結晶性が低くなり、柱状構造を作らなくなり、所望の電気特性を得られないからである。

【0032】

以上のように、本実施形態の p 型半導体材料及び半導体素子は、Zn、Se、Ag 等を原料に用いるため、蒸着法、スパッタリング法により容易に作製することができる。また、Ag が ZnSe 格子内に置換固溶してアクセプターとして働き、正孔を生成するため、従来用いられた ITO の仕事関数に比べて大きな仕事関数（6.3 eV）を有する。このため、有機 EL 素子の p 型電極に適用した場合は、正孔輸送層との間でバンド整合がとれてエネルギー障壁を作らない。

【0033】

なお、Cu をドーパントに用いた場合には、 Cu^{2+} と Cu^{+} の価数制御を行う必要があり、成膜条件が制限されるのに対して、本実施形態の p 型半導体材料及び半導体素子のように Ag をドーパントに用いた場合には、 Ag^{+} のみが存在するので価数制御が不要である。また、 Cu^{+} のイオン半径（60 pm）に比べて Ag^{+} のイオン半径（100 pm）は格段に大きいため、ZnSe 格子中で熱や電界による拡散を起こしにくい。

【0034】

さらに、Ag の含有量を所定の範囲に設定しているため、Ag の含有量が多いことに起因する粒界での偏析及び仕事関数の低下を防止することができ、かつ、Ag の含有量が少ないことによる粒界でのキャリアの散乱及び導電性の顕著な低下を防ぐことができる。

【実施例】

【0035】

以下に本発明の実施例を、比較例とともに説明する。

【0036】

< 実施例 1 >

実施例 1 では Ag をドーブした ZnSe のエピタキシャル膜を p-GaAs 基板上に成膜して半導体素子を形成した。

【0037】

蒸着器は到達真空度 1×10^{-8} Torr のものを使用した。ZnSe 原料 1 g を入れた BN るつぼを 830 に、 $Ag_2Se_0.1$ g を入れた BN るつぼを 775 に加熱する一方、p-GaAs 基板を IR ランプ（赤外線ランプ）により 250 に昇温し、基板下方のシャッタを開放して成膜を行った。

【0038】

In-plane 法 X 線回折法および透過電子顕微鏡によりエピタキシャル成長したこ

10

20

30

40

50

とを確認した。

触針式段差計で測定したエピタキシャル膜の膜厚は400nmであり、ICP法により分析した化学組成は、 $Zn:Se:Ag = 49.4:50.2:0.33$ (at%)であった。また、SIMS法により分析したAg濃度は $1 \times 10^{20} \text{ cm}^{-3}$ であり、膜厚方向に均一であった。また、比抵抗率は $6.8 \times 10^4 \Omega \text{ cm}$ であった。膜厚方向の電流-電圧特性は、図4に示すように良好であった。ここで、図4は $ZnSe:Ag/p-GaAs$ (AgをドーブしたZnSeをp-GaAs上に成膜した実施例1に係る半導体素子)の電流電圧特性を示す図である。

【0039】

<実施例2>

実施例2では、AgドーブしたZnSe膜をITO付ガラス基板上に成膜して半導体素子を形成した。成膜条件は実施例1と同様である。

【0040】

触針式段差計で測定したZnSe膜厚は400nmであり、ICP法により分析した化学組成は、 $Zn:Se:Ag = 49.4:50.2:0.33$ (at%)であった。また、SIMS法により分析したAg濃度は $1 \times 10^{20} \text{ cm}^{-3}$ であり、膜厚方向に均一であった。断面をTEMで観察したところ、柱状粒子構造を確認できた。紫外光電子分光法により測定した仕事関数は6.3eVであった。また、比抵抗率は $6.8 \times 10^4 \Omega \text{ cm}$ であった。膜厚方向の電流-電圧特性は実施例1と同様に良好であった。

【0041】

<実施例3>

実施例3ではAgをドーブしたZnSeのエピタキシャル膜をp-GaAs基板上に成膜して半導体素子を形成した。

【0042】

蒸着器は到達真空度 $1 \times 10^{-8} \text{ Torr}$ のものを使用した。ZnSe原料1gを入れたBNるつぼを830℃に、 Ag_2Se 0.1gを入れたBNるつぼを750℃に加熱する一方、p-GaAs基板をIRランプ(赤外線ランプ)により250℃に昇温し、基板下方のシャッタを開放して成膜を行った。

【0043】

In-plane法X線回折法および透過電子顕微鏡によりエピタキシャル成長したことを確認した。触針式段差計で測定したAgドーブZnSe膜の膜厚は400nmであり、ICP法により分析した化学組成は、 $Zn:Se:Ag = 49.7:50.2:0.08$ (at%)であった。また、SIMS法により分析したAg濃度は $3 \times 10^{19} \text{ cm}^{-3}$ であり、膜厚方向に均一であった。紫外光電子分光法により測定した仕事関数は6.3eVであった。また、比抵抗率は $8.8 \times 10^5 \Omega \text{ cm}$ であった。膜厚方向の電流-電圧特性は実施例1と同様に良好であった。

【0044】

<実施例4>

実施例4ではAgをドーブしたZnSeのエピタキシャル膜をp-GaAs基板上に成膜して半導体素子を形成した。

【0045】

蒸着器は到達真空度 $1 \times 10^{-8} \text{ Torr}$ のものを使用した。ZnSe原料1gを入れたBNるつぼを830℃に、 Ag_2Se 0.1gを入れたBNるつぼを730℃に加熱する一方、p-GaAs基板をIRランプ(赤外線ランプ)により250℃に昇温し、基板下方のシャッタを開放して成膜を行った。

【0046】

In-plane法X線回折法および透過電子顕微鏡によりエピタキシャル成長したことを確認した。触針式段差計で測定したAgドーブZnSe膜の膜厚は400nmであり、ICP法により分析した化学組成は、 $Zn:Se:Ag = 49.8:50.1:0.01$ (at%)であった。また、SIMS法により分析したAg濃度は $3 \times 10^{18} \text{ cm}^{-3}$

10

20

30

40

50

³であり、膜厚方向に均一であった。紫外光電子分光法により測定した仕事関数は6.1 eVであった。また、比抵抗率は $7.5 \times 10^{-6} \Omega \text{cm}$ であった。膜厚方向の電流 - 電圧特性は実施例1と同様に良好であった。

【0047】

< 比較例1 >

比較例1ではAgをドーブしたZnSeのエピタキシャル膜をp-GaAs基板上に成膜して半導体素子を形成した。

【0048】

蒸着器は到達真空度 $1 \times 10^{-8} \text{Torr}$ のものを使用した。ZnSe原料1gを入れたBNるつぼを830℃に、 Ag_2Se 0.1gを入れたBNるつぼを830℃に加熱する一方、p-GaAs基板をIRランプ（赤外線ランプ）により250℃に昇温し、基板下方のシャッタを開放して成膜を行った。

10

【0049】

触針式段差計で測定したAgドーブZnSe膜の膜厚は400nmであり、ICP法により分析した化学組成は、 $\text{Zn} : \text{Se} : \text{Ag} = 47.2 : 50.3 : 2.5 (\text{at}\%)$ であった。また、SIMS法により分析したAg濃度は $1 \times 10^{21} \text{cm}^{-3}$ であり、膜厚方向に均一であったが、In-plane法X線回折法および透過電子顕微鏡によりAgが粒界に偏析していることを確認した。紫外光電子分光法により測定した仕事関数は5.1 eVであった。また、比抵抗率は $3.3 \times 10^{-2} \Omega \text{cm}$ であった。

20

【0050】

< 比較例2 >

比較例2ではAgをドーブしたZnSeのエピタキシャル膜をp-GaAs基板上に成膜して半導体素子を形成した。

【0051】

蒸着器は到達真空度 $1 \times 10^{-8} \text{Torr}$ のものを使用した。ZnSe原料1gを入れたBNるつぼを830℃に、 Ag_2Se 0.1gを入れたBNるつぼを700℃に加熱する一方、p-GaAs基板をIRランプ（赤外線ランプ）により250℃に昇温し、基板下方のシャッタを開放して成膜を行った。

【0052】

In-plane法X線回折法および透過電子顕微鏡によりエピタキシャル成長したことを確認した。触針式段差計で測定したAgドーブZnSe膜の膜厚は400nmであり、ICP法により分析した化学組成は、 $\text{Zn} : \text{Se} : \text{Ag} = 49.8 : 50.2 : 0.002 (\text{at}\%)$ であった。また、SIMS法により分析したAg濃度は $5 \times 10^{17} \text{cm}^{-3}$ であり、膜厚方向に均一であった。紫外光電子分光法による仕事関数の測定ならびに比抵抗率の測定は膜の導電性が低すぎて測定することができなかった。

30

【0053】

実施例1～4および比較例1～2のAg濃度、仕事関数および抵抗率の値を表1にまとめて示す。

【0054】

【表 1】

試料	Ag濃度 ($/\text{cm}^3$)	仕事関数 (eV)	抵抗率 (Ωcm)
実施例1	1×10^{20}	6.3	6.8×10^4
実施例2	1×10^{20}	6.3	6.8×10^4
実施例3	3×10^{19}	6.3	8.8×10^5
実施例4	3×10^{18}	6.1	7.5×10^6
比較例1	1×10^{21}	5.1	3.3×10^2
比較例2	5×10^{17}	—	—

10

20

【0055】

本発明について上記実施形態を参照しつつ説明したが、本発明は上記実施形態に限定されるものではなく、改良の目的または本発明の思想の範囲内において改良または変更が可能である。

【図面の簡単な説明】

【0056】

【図1】本発明の一実施形態にかかる半導体素子の断面構造を示す電子顕微鏡写真である。

【図2】本発明の一実施形態に係る蒸着器の概略内部構成を側面から見た概念図であり、(a)は蒸着開始前の状態を、(b)は蒸着開始後の状態を、それぞれ示す図である。

30

【図3】本発明の一実施形態に係る蒸着器のるつぼの配置を示す概略図であり、(a)は実施形態における基板ホルダの回転軌道に対するるつぼの配置例を示した平面図であり、(b)はるつぼが4つある場合の配置例を示した平面図である。

【図4】実施例1に係る半導体素子の電流電圧特性を示す図である。

【図5】本発明の他の実施形態に係る蒸着器の概略内部構成を側面から見た概念図であり、原料蒸気が基板付近に集中するように角度を付けてるつぼを配置した状態を示す図である。

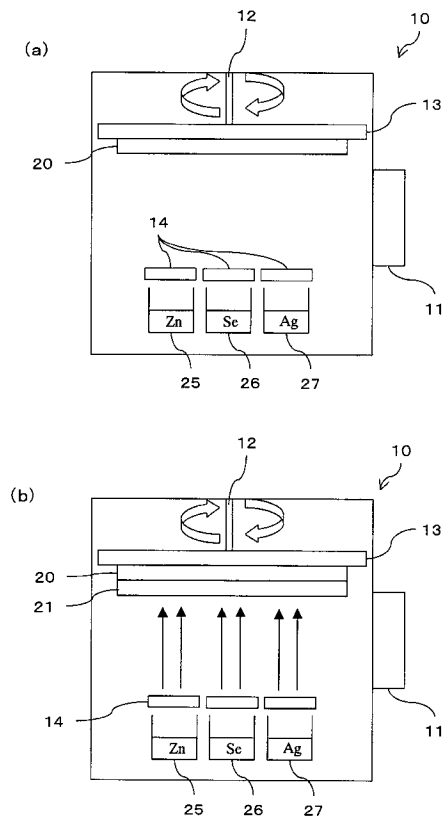
【符号の説明】

【0057】

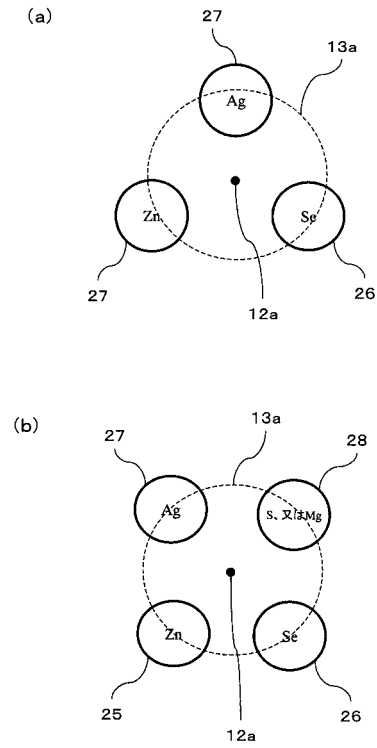
- 1 石英基板
- 2 p型電極層
- 10 蒸着器
- 20 基板
- 21 p型電極
- 25 るつぼ
- 26 るつぼ
- 27 るつぼ

40

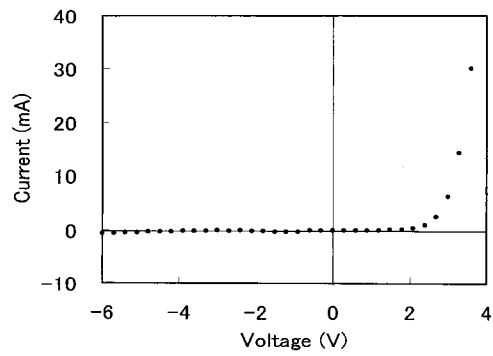
【図 2】



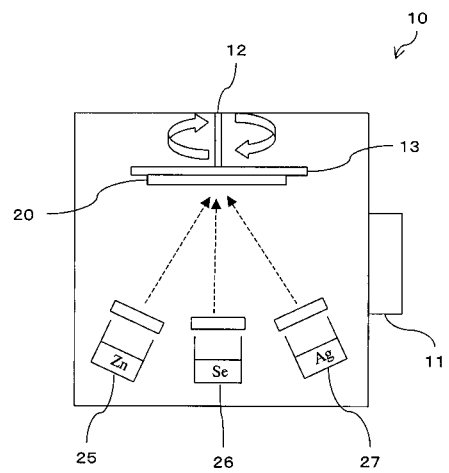
【図 3】



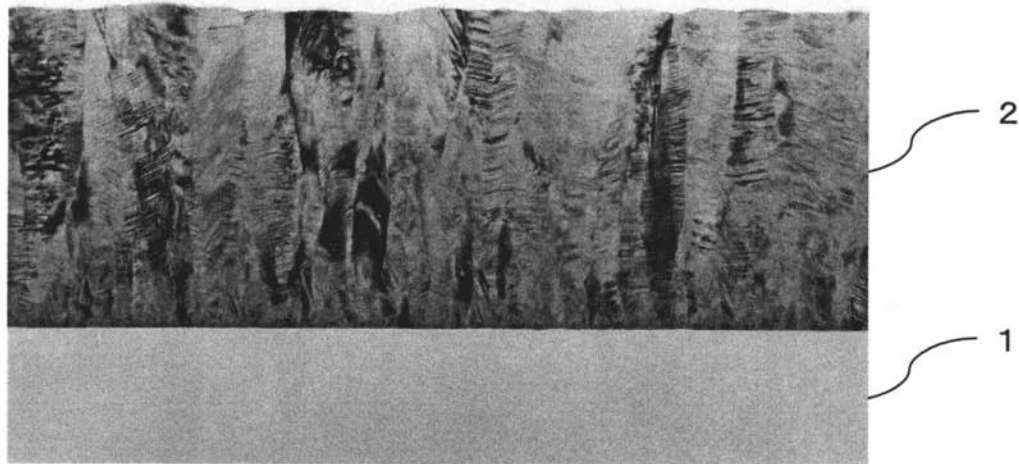
【図 4】



【図 5】



【図 1】



【手続補正書】

【提出日】平成19年10月2日(2007.10.2)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 8

【補正方法】変更

【補正の内容】

【請求項 8】

ZnSeに、Agを $1 \times 10^{18} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 含有させてなることを特徴とするp型半導体材料の製造方法であって、当該製造方法が真空蒸着法であり、かつ蒸発源として、ZnSe及びAg₂Seを用いたことを特徴とするp型半導体材料の製造方法。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、ZnとSeを含む化合物を有するp型半導体材料、このp型半導体材料を備えた半導体素子及び有機エレクトロルミネッセンス素子、並びにp型半導体材料の製造方法に関する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

そこで本発明は、正孔輸送層との間でバンド整合がとれており、ガラス基板やポリマー基板上に形成可能なp型電極に好適なp型半導体材料、このp型半導体材料を備えた半導体素子及び有機EL素子、並びにp型半導体材料の製造方法を提供することを目的とする

。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

p 型電極の成膜は、図 2 (a) に示すような、密閉容器として構成される蒸着器 10 の内部に基板 20 を格納して、基板 20 の表面に Zn、Se、及び Ag 等の原料を蒸発させてなる原料気流を供給することにより行う。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

図 2 (a) に示すように、蒸着器 10 内の上部には、回転軸 12 により蒸着器 10 内で回転駆動（図 2 の矢印の方向に回転）する基板ホルダ 13 が設けられる。そして、基板ホルダ 13 の下面側には基板 20 が取り付けられる。基板ホルダ 13 に基板 20 を取り付けて成膜中に回転させることにより、形成する薄膜の膜厚や組成を均一にすることが出来るため好ましい。

フロントページの続き

(72)発明者 柳田 裕昭

東京都新宿区中落合 2 丁目 7 番 5 号 H O Y A 株式会社内

F ターム(参考) 3K107 AA01 CC04 CC45 DD45X DD71 FF14 GG04

专利名称(译)	P型半导体材料，半导体器件，有机电致发光元件		
公开(公告)号	JP2008108471A	公开(公告)日	2008-05-08
申请号	JP2006287995	申请日	2006-10-23
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	折田政寛 成島隆 柳田裕昭		
发明人	折田 政寛 成島 隆 柳田 裕昭		
IPC分类号	H05B33/26 H01L51/50 H05B33/10		
CPC分类号	H05B33/26 H01L51/5206		
FI分类号	H05B33/26.Z H05B33/14.A H05B33/10		
F-TERM分类号	3K107/AA01 3K107/CC04 3K107/CC45 3K107/DD45X 3K107/DD71 3K107/FF14 3K107/GG04		
代理人(译)	仁清野		
其他公开文献	JP4832250B2 JP2008108471A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种p型半导体材料和半导体元件，其中在空穴注入层和适合于可在玻璃基板上形成的阳极电极之间获得带匹配，并且聚合物基板。溶解：在p型半导体材料中，在包含Zn和Se的化合物中，Ag以 1×10^{18} 至 $5 \times 10^{20} \text{ cm}^{-3}$ 。半导体元件配备有衬底和位于该衬底上并具有p型半导体材料中的任一种的p型电极层。Ž

