

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-32866

(P2008-32866A)

(43) 公開日 平成20年2月14日(2008.2.14)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 611A	
	G09G 3/20 642A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 4 O L (全 16 頁) 最終頁に続く		

(21) 出願番号 特願2006-204092 (P2006-204092)
 (22) 出願日 平成18年7月27日 (2006.7.27)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086298
 弁理士 船橋 國則
 (72) 発明者 富田 昌嗣
 東京都品川区東五反田2丁目17番1号
 ソニーイーエムシーエス株式会社内
 (72) 発明者 山下 淳一
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 内野 勝秀
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

最終頁に続く

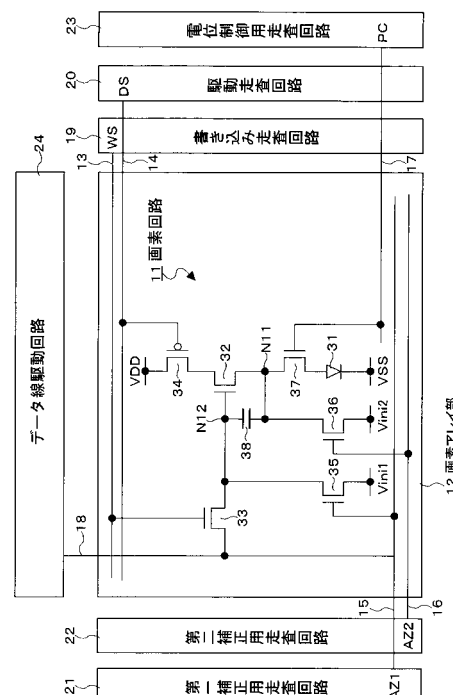
(54) 【発明の名称】 表示装置および表示装置の駆動方法

(57) 【要約】

【課題】駆動トランジスタの閾値電圧 V_{th} を検出して画素内の保持容量に保持する動作を、決められた期間内に確実に実行することができるようにする。

【解決手段】有機EL素子31に加えて、駆動トランジスタ32と、書き込みトランジスタ33と、保持容量37とを少なくとも有する画素回路11がマトリクス状に配置されてなるアクティブマトリクス型有機EL表示装置において、有機EL素子31と駆動トランジスタ32との間にスイッチングトランジスタ37を接続し、当該スイッチングトランジスタ37が少なくとも V_{th} 補正期間に非導通状態となって有機EL素子31と駆動トランジスタ32との間の電気的接続を開放するようにする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

電気光学素子と、前記電気光学素子を駆動する駆動トランジスタと、入力信号電圧をサンプリングして画素内に書き込む書き込みトランジスタと、前記駆動トランジスタのゲートとソースとの間に接続され、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量とを有する画素回路が複数配置されてなり、

前記駆動トランジスタによる前記電気光学素子の駆動に対して当該駆動トランジスタの閾値電圧が影響を及ぼさないようにするために、前記電気光学素子を駆動する前の第 1 の補正期間に、前記駆動トランジスタの閾値電圧を検出して前記保持容量に保持する動作を行う表示装置であって、

前記画素回路は、前記電気光学素子と前記駆動トランジスタとの間に接続され、少なくとも前記第 1 の補正期間に非導通状態となるスイッチ素子を有する

ことを特徴とする表示装置。

【請求項 2】

前記スイッチ素子は、前記書き込みトランジスタによって前記入力信号電圧が書き込まれている状態で前記電気光学素子が発光する前に前記駆動トランジスタのドレイン・ソース間電流の移動度に対する依存性を打ち消す第 2 の補正期間に導通状態となる

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

電気光学素子と、前記電気光学素子を駆動する駆動トランジスタと、入力信号電圧をサンプリングして画素内に書き込む書き込みトランジスタと、前記駆動トランジスタのゲートとソースとの間に接続され、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量とを有する画素回路が複数配置されてなり、

前記駆動トランジスタによる前記電気光学素子の駆動に対して当該駆動トランジスタの閾値電圧が影響を及ぼさないようにするために、前記電気光学素子を駆動する前の第 1 の補正期間に、前記駆動トランジスタの閾値電圧を検出して前記保持容量に保持する動作を行う表示装置の駆動方法であって、

少なくとも前記第 1 の補正期間に前記電気光学素子と前記駆動トランジスタとの間の電氣的接続を開放する

ことを特徴とする表示装置の駆動方法。

【請求項 4】

前記書き込みトランジスタによって前記入力信号電圧が書き込まれている状態で前記電気光学素子が発光する前に前記駆動トランジスタのドレイン・ソース間電流の移動度に対する依存性を打ち消す第 2 の補正期間に、前記電気光学素子と前記駆動トランジスタとを電氣的に接続する

ことを特徴とする請求項 3 記載の表示装置の駆動方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置および表示装置の駆動方法に関し、特に電気光学素子を含む画素がマトリクス状（行列状）に配置されてなる表示装置および当該表示装置の駆動方法に関する。

【背景技術】**【0002】**

近年、画表示を行う表示装置の分野では、画素の発光素子として、流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機 E L (electro luminescence) 素子を含む画素回路がマトリクス状に多数配置されてなる有機 E L 表示装置が開発され、商品化が進められている。有機 E L 表示装置は、有機 E L 素子が自発光素子であることから、液晶セルを含む画素回路によって光源（バックライト）からの光強度を制御する液晶表示装置に比べて、画像の視認性が高い、バックライトが不要、素子の応答

10

20

30

40

50

速度が速い等の特長を持っている。

【 0 0 0 3 】

有機 E L 表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、薄膜トランジスタ(Thin Film Transistor; T F T)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。

【 0 0 0 4 】

一般的に、能動素子として薄膜トランジスタを用いた画素回路では、有機 E L 素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）の閾値電圧 V_{th} が経時的に変化したり、当該閾値電圧 V_{th} が画素ごとに異なったりする（個々のトランジスタ特性にバラツキがある）。駆動トランジスタの閾値電圧 V_{th} が異なると、駆動トランジスタに流れる電流値にバラツキが生じるために、駆動トランジスタのゲートに同じ電圧を印加しても、有機 E L 素子の発光輝度が変化し、画面の一様性（ユニフォーミティ）が損なわれる。

【 0 0 0 5 】

従来は、駆動トランジスタの閾値電圧 V_{th} が経時変化したり、画素ごとにバラツキがあったりしたとしても、それらの影響を受けることなく、有機 E L 素子の発光輝度を一定に保つようにするために、有機 E L 素子の駆動に先立って、駆動トランジスタの閾値電圧 V_{th} を検出して画素内の保持容量に保持しておくことにより、駆動トランジスタによる有機 E L 素子の駆動に対する当該駆動トランジスタの閾値電圧 V_{th} の影響をキャンセルするようにしていた（例えば、特許文献 1 参照）。

【 0 0 0 6 】

【特許文献 1】特開 2 0 0 5 - 3 4 5 7 2 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

上述した従来技術において、駆動トランジスタの閾値電圧 V_{th} を検出するための動作は、駆動トランジスタのソース電位を上昇させることによって行われる。このとき、駆動トランジスタのソースノードに接続されている容量成分の総合容量値が大きいと、ソース電位の上昇に対する時定数が大きくなるために当該ソース電位の上昇速度が遅くなる。すると、決められた期間内に駆動トランジスタの閾値電圧 V_{th} を検出して画素内の保持容量に保持する動作を完了できなくなるために、閾値電圧 V_{th} の経時変化や画素ごとのバラツキに起因する影響を受けることなく、有機 E L 素子の発光輝度を一定に保つ、という所期の目的を達成できないことになる。

【 0 0 0 8 】

一方、閾値電圧 V_{th} を検出する動作を行う期間を長く設定することで、ソース電位の上昇の遅れに対応できるものの、当該期間を長く設定すると、その分だけ有機 E L 素子の発光期間を犠牲にして、当該発光期間を短くせざるを得ない。発光期間を短くした場合、発光期間を短くする前と同じ発光輝度で有機 E L 素子を発光させようとする、入力信号電圧のレベルを、発光期間を短くする前のレベルよりも高く設定しなければならず、その結果、消費電力の増大を招くことになる。

【 0 0 0 9 】

そこで、本発明は、駆動トランジスタの閾値電圧を検出して画素内の保持容量に保持する動作を短時間で確実に実行することができる表示装置および当該表示装置の駆動方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

上記目的を達成するために、本発明は、電気光学素子と、前記電気光学素子を駆動する駆動トランジスタと、入力信号電圧をサンプリングして画素内に書き込む書き込みトランジスタと、前記駆動トランジスタのゲートとソースとの間に接続され、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量とを有する画素回路（画素）が複数配置されてなり、前記駆動トランジスタによる前記電気光学素子の駆動に対して当該駆動トランジスタの閾値電圧が影響を及ぼさないようにするために、前記電気光学素子を駆動する前の補正期間に、前記駆動トランジスタの閾値電圧を検出して前記保持容量に保持する動作を行う表示装置において、前記電気光学素子と前記駆動トランジスタとの間に、少なくとも前記補正期間にオフ状態となるスイッチ素子を接続した構成を採っている。

10

【0011】

上記構成の表示装置において、電気光学素子は容量を持つ。電気光学素子の容量は、保持容量と共に駆動トランジスタのソースノードの容量成分となる。スイッチ素子は、電気光学素子を駆動する前の補正期間、即ち駆動トランジスタの閾値電圧を検出して保持容量に保持する動作を行う期間にオフ状態となることで、電気光学素子と駆動トランジスタとの間の電氣的接続を開放する。これにより、駆動トランジスタのソースノードに接続される容量成分の総合容量値が、スイッチ素子がオン状態のときの総合容量値よりも小さくなり、駆動トランジスタのソース電位の上昇に対する時定数が小さくなるために当該ソース電位の上昇速度が加速される。

20

【発明の効果】

【0012】

本発明によれば、駆動トランジスタの閾値電圧を検出して画素内の保持容量に保持する動作を行う際に、駆動トランジスタのソース電位の上昇速度を、駆動トランジスタに対して電気光学素子が接続されている場合よりも速くすることができるために、駆動トランジスタの閾値電圧を検出して画素内の保持容量に保持する動作を短時間で確実に実行することができる。

【発明を実施するための最良の形態】

【0013】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0014】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。

30

【0015】

（画素アレイ部）

図1に示すように、本実施形態に係るアクティブマトリクス型表示装置は、画素の発光素子として、デバイス流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子31を用い、当該有機EL素子31を含む画素回路（画素）11がマトリクス状（行列状）に2次元配置されてなる画素アレイ部12を有している。ここでは、図面の簡略化のために、ある1つの画素回路11についてその具体的な回路構成を示している。

40

【0016】

この画素アレイ部12において、画素回路11の各々に対して、画素行ごとに走査線13、駆動線14、第一、第二補正用走査線15、16および電位制御線17がそれぞれ配線され、また画素列ごとにデータ線（信号線）18が配線されている。この画素アレイ部12の周囲には、走査線13を走査駆動する書き込み走査回路19と、駆動線14を走査駆動する駆動走査回路20と、第一、第二補正用走査線15、16を走査駆動する第一、第二補正用走査回路21、22と、電位制御線17を走査駆動する電位制御用走査回路23と、輝度情報に応じたデータ信号（映像信号）をデータ線18に供給するデータ線駆動回路24とが配置されている。

【0017】

50

本例では、書き込み走査回路 19、駆動走査回路 20 および電位制御用走査回路 23 が画素アレイ部 12 を挟んで一方側（例えば、図の右側）に配置され、その反対側に第一、第二補正用走査回路 21、22 が配置された構成となっている。ただし、これらの配置関係は一例に過ぎず、これに限定されるものではない。書き込み走査回路 19、駆動走査回路 20、第一、第二補正用走査回路 21、22 および電位制御用走査回路 23 は、走査線 13、駆動線 14、第一、第二補正用走査線 15、16 および電位制御線 17 を走査駆動するに当たって、書き込み信号 WS、駆動信号 DS、第一、第二補正用走査信号 AZ1、AZ2 および電位制御信号 PC を適宜出力する。

【0018】

画素アレイ部 12 は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 12 の各画素回路 11 は、アモルファスシリコン TFT（薄膜トランジスタ）または低温ポリシリコン TFT を用いて形成することができる。本実施形態では、画素回路 11 を低温ポリシリコン TFT で形成する場合を例に挙げて説明するものとする。低温ポリシリコン TFT を用いる場合には、書き込み走査回路 19、駆動走査回路 20、第一、第二補正用走査回路 21、22、電位制御用走査回路 23 およびデータ線駆動回路 24 についても、画素アレイ部 11 を形成するパネル上に一体的に形成することができる。

【0019】

（画素回路）

画素回路 11 は、有機 EL 素子 31 に加えて、駆動トランジスタ 32、書き込みトランジスタ 33、スイッチングトランジスタ 34～37 および保持容量 38 を構成素子として有する回路構成となっている。

【0020】

この画素回路 11 においては、駆動トランジスタ 32、書き込みトランジスタ 33 およびスイッチングトランジスタ 35、36、37 として N チャネル型の TFT が用いられ、スイッチングトランジスタ 34 として P チャネル型の TFT が用いられている。ただし、ここでの駆動トランジスタ 32、書き込みトランジスタ 33 およびスイッチングトランジスタ 34～37 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0021】

有機 EL 素子 31 は、カソード電極が第 1 の電源電位 VSS（ここでは、接地電位 GND）に接続されている。駆動トランジスタ 32 は、有機 EL 素子 31 を電流駆動するためのものであり、ソースが有機 EL 素子 31 のアノード電極に接続されてソースフォロア回路を形成している。つまり、図 2 に示すように、駆動トランジスタ 32 のソース電位（ソース電圧）は、駆動トランジスタ 32 と有機 EL 素子 31 との動作点で決まり、ゲート電位によって異なる電圧値を持つ。

【0022】

書き込みトランジスタ 33 は、ソースがデータ線 18 に接続され、ドレインが駆動トランジスタ 32 のゲートに接続され、ゲートが走査線 13 に接続されている。スイッチングトランジスタ 34 は、ソースが第 2 の電源電位 VDD（ここでは、正の電源電位）に接続され、ドレインが駆動トランジスタ 32 のドレインに接続され、ゲートが駆動線 14 に接続されている。スイッチングトランジスタ 35 は、ドレインが第 3 の電源電位 Vin1 に接続され、ソースが書き込みトランジスタ 33 のドレイン（駆動トランジスタ 32 のゲート）に接続され、ゲートが第一補正用走査線 15 に接続されている。

【0023】

スイッチングトランジスタ 36 は、ドレインが駆動トランジスタ 32 のソースに接続され、ソースが第 4 の電源電位 Vin2（ここでは、負の電源電位）に接続され、ゲートが第二補正用走査線 16 に接続されている。スイッチングトランジスタ 37 は、ドレインが駆動トランジスタ 32 のソースに接続され、ソースが有機 EL 素子 31 のアノード電極に接続され、ゲートが電位制御線 17 に接続されている。保持容量 38 は、一端が駆動ト

10

20

30

40

50

ランジスタ 3 2 のゲートと書き込みトランジスタ 3 3 のドレインとの接続ノード N 1 2 に接続され、他端が駆動トランジスタ 3 2 のソース（スイッチングトランジスタ 3 6 , 3 7 の各ドレインとの接続ノード N 1 1 ）に接続されている。

【 0 0 2 4 】

上述した接続関係にて各構成素子が接続されてなる画素回路 1 1 において、各構成素子は次のような作用をなす。すなわち、書き込みトランジスタ 3 3 は、導通（オン）状態となることにより、データ線 1 8 を通して供給される入力信号電圧 V_{sig} をサンプリングして画素内に書き込む。この書き込まれた信号電圧 V_{sig} は、保持容量 3 8 に保持される。スイッチングトランジスタ 3 4 は、導通状態になることにより、電源電位 V_{DD} から駆動トランジスタ 3 2 に電流を供給する。

10

【 0 0 2 5 】

駆動トランジスタ 3 2 は、スイッチングトランジスタ 3 4 が導通状態にあるときに、保持容量 3 8 に保持された信号電圧 V_{sig} に応じた電流値を、スイッチングトランジスタ 3 7 を介して有機 EL 素子 3 1 に供給することによって当該有機 EL 素子 3 1 を発光駆動する（電流駆動）。すなわち、スイッチングトランジスタ 3 4 の導通 / 非導通により、有機 EL 素子 3 1 の発光 / 非発光を制御するデューティ駆動が行われる。

【 0 0 2 6 】

スイッチングトランジスタ 3 5 , 3 6 は、適宜導通状態になることにより、有機 EL 素子 3 1 の電流駆動に先立って駆動トランジスタ 3 2 の閾値電圧 V_{th} を検知し、あらかじめその影響をキャンセルするために当該検知した閾値電圧 V_{th} を保持容量 3 8 に保持する。スイッチングトランジスタ 3 7 は、通常は導通状態にあり、少なくとも、スイッチングトランジスタ 3 5 , 3 6 の作用によって閾値電圧 V_{th} を検出し保持容量 3 8 に保持する動作を行う期間に非導通（オフ）状態になることによって有機 EL 素子 3 1 と駆動トランジスタ 3 2 との間の電氣的接続を開放するスイッチ素子として作用する。

20

【 0 0 2 7 】

この画素回路 1 1 では、正常な動作を保証するための条件として、第 4 の電源電位 V_{in2} は、第 3 の電源電位 V_{in1} から駆動トランジスタ 3 2 の閾値電圧 V_{th} を差し引いた電位よりも低くなるように設定されている。すなわち、 $V_{in2} < V_{in1} - V_{th}$ のレベル関係となっている。また、有機 EL 素子 3 1 のカソード電位 V_{cat} （ここでは、接地電位 GND ）に有機 EL 素子 3 1 の閾値電圧 V_{thel} を加えたレベルは、第 3 の電源電位 V_{in1} から駆動トランジスタ 3 2 の閾値電圧 V_{th} を差し引いたレベルよりも高くなるように設定されている。すなわち、 $V_{cat} + V_{thel} > V_{in1} - V_{th}$ ($> V_{in2}$) のレベル関係となっている。

30

【 0 0 2 8 】

[回路動作の説明]

続いて、上記構成の画素回路 1 1 をマトリクス状に 2 次元配置してなるアクティブマトリクス型有機 EL 表示装置の回路動作について、図 3 のタイミング波形図を用いて説明する。

【 0 0 2 9 】

図 3 には、ある i 行目の画素回路 1 1 を駆動する際に、書き込み走査回路 1 9 から走査線 1 3 を介して画素回路 1 1 に与えられる書き込み信号 WS 、駆動走査回路 2 0 から駆動線 1 4 を介して画素回路 1 1 に与えられる駆動信号 DS 、第一，第二補正用走査回路 2 1 , 2 2 から第一，第二補正用走査線 1 5 , 1 6 を介して画素回路 1 1 に与えられる第一，第二補正用走査信号 $AZ1$, $AZ2$ および電位制御用走査回路 2 3 から電位制御線 1 7 を介して画素回路 1 1 に与えられる電位制御信号 PC のタイミング関係、ならびに駆動トランジスタ 3 2 のゲート電位 V_g およびソース電位 V_s の変化をそれぞれ示している。

40

【 0 0 3 0 】

ここで、書き込みトランジスタ 3 3 およびスイッチングトランジスタ 3 5 , 3 6 , 3 7 が N チャネル型であるために、書き込み信号 WS 、第一，第二補正用走査信号 $AZ1$, $AZ2$ および電位制御信号 PC については、高レベル（本例では、電源電位 V_{DD} ；以下、

50

「“ H ”レベル」と記述する)の状態をアクティブ状態とし、低レベル(本例では、電源電位 V_{SS} (GND)); 以下、「“ L ”レベル」と記述する)の状態を非アクティブ状態とする。また、スイッチングトランジスタ 34 が P チャネル型であるために、駆動信号 D_S については、“ L ”レベルの状態をアクティブ状態とし、“ H ”レベルの状態を非アクティブ状態とする。

【0031】

通常、スイッチングトランジスタ 37 は、電位制御信号 P_C が “ H ”レベルであることによって導通状態にある。すなわち、駆動トランジスタ 32 のソースと有機 EL 素子 31 のアノード電極とがスイッチングトランジスタ 37 を介して電氣的に接続された状態にある。

10

【0032】

時刻 t_1 で駆動信号 D_S が “ L ”レベルから “ H ”レベルに遷移し、スイッチングトランジスタ 34 が非導通になった状態で、時刻 t_2 で第二補正用走査信号 A_{Z2} が “ L ”レベルから “ H ”レベルに遷移し、スイッチングトランジスタ 36 が導通状態となることにより、駆動トランジスタ 32 のソースにはスイッチングトランジスタ 36 を介して電源電位 V_{ini2} が印加される。

【0033】

このとき、先述したように、 $V_{ini2} < V_{cat} + V_{thel}$ のレベル関係にあるために、有機 EL 素子 31 は逆バイアス状態となる。したがって、有機 EL 素子 31 には電流が流れず、非発光状態にある。

20

【0034】

次に、時刻 t_3 で第一補正用走査信号 A_{Z1} が “ L ”レベルから “ H ”レベルに遷移し、スイッチングトランジスタ 35 が導通状態となることにより、駆動トランジスタ 32 のゲートにはスイッチングトランジスタ 35 を介して電源電位 V_{ini1} が印加される。このとき、駆動トランジスタ 32 のゲート・ソース間電圧 V_{gs} は、 $V_{ini1} - V_{ini2}$ という値をとる。ここで、先述したように、 $V_{ofs} - V_{ini1} > V_{th}$ のレベル関係を満たしている。また同時に、電位制御信号 P_C が “ H ”レベルから “ L ”レベルに遷移し、スイッチングトランジスタ 37 が非導通状態となることにより、駆動トランジスタ 32 のソースと有機 EL 素子 31 のアノード電極との電氣的接続が開放される。

30

【0035】

(V_{th} 補正期間)

次に、時刻 t_4 で第二補正用走査信号 A_{Z2} が “ H ”レベルから “ L ”レベルに遷移し、スイッチングトランジスタ 36 が非導通状態となり、その後、時刻 t_5 で駆動信号 D_S が “ H ”レベルから “ L ”レベルに遷移し、スイッチングトランジスタ 34 が導通状態となることにより、駆動トランジスタ 32 にはそのゲート・ソース間の電位差 V_{gs} に応じた電流が流れる。

【0036】

このとき、駆動トランジスタ 32 のソース(接続ノード N_{11})と有機 EL 素子 31 のアノード電極との電氣的接続がスイッチングトランジスタ 37 によって開放された状態にあり、駆動トランジスタ 32 から流れる電流がノード $N_{11} \rightarrow$ 保持容量 38 $\rightarrow$ ノード $N_{12} \rightarrow$ スwitchングトランジスタ 35 $\rightarrow$ 電源電位 V_{ini1} の経路で流れるために、当該電流に応じた電荷が保持容量 38 に充電され、またこの充電に伴って駆動トランジスタ 32 のソース電位 V_s が電源電位 V_{ini1} から時間の経過とともに徐々に上昇する。

40

【0037】

そして、一定時間が経過し、駆動トランジスタ 32 のゲート・ソース間 ($N_{11} - N_{12}$ 間)の電位差 V_{gs} が当該駆動トランジスタ 32 の閾値電圧 V_{th} と等しくなったところで、駆動トランジスタ 32 がカットオフし、駆動トランジスタ 32 に電流が流れなくなるために、駆動トランジスタ 32 のゲート・ソース間 ($N_{11} - N_{12}$ 間)の電位差 V_{gs} 、即ち閾値電圧 V_{th} が閾値補正用の電位として保持容量 37 に保持される。

【0038】

50

その後、時刻 t_6 で駆動信号 DS が “ L ” レベルから “ H ” レベルに遷移し、スイッチングトランジスタ 34 が非導通状態となる。この時刻 t_5 から時刻 t_6 までの期間が駆動トランジスタ 32 の閾値電圧 V_{th} を検出して保持容量 38 に保持する期間である。ここでは、この一定期間 $t_5 - t_6$ を V_{th} 補正期間と呼んでいる。

【 0 0 3 9 】

この V_{th} 補正期間の経過後、時刻 t_7 で電位制御信号 PC が “ L ” レベルから “ H ” レベルに遷移することにより、スイッチングトランジスタ 37 が導通状態となり、駆動トランジスタ 32 のソースと有機 EL 素子 31 のアノード電極とを電氣的に接続する。このとき、保持容量 38 の容量値 C_{cs} と、電源配線と駆動トランジスタ 32 のソースとの間で作成された容量値 C_{sub} との総和 $(C_{cs} + C_{sub})$ と、有機 EL 素子 31 の寄生容量との容量結合によるカップリングで駆動トランジスタ 32 のソース電位 V_s が下降するが、ここでは、総和 $(C_{cs} + C_{sub})$ が有機 EL 素子 31 の寄生容量に対して十分大きいとし、駆動トランジスタ 32 のソース電位 V_s の下降はないものとする。

【 0 0 4 0 】

その後、時刻 t_8 で第一補正用走査信号 AZ_1 が “ H ” レベルから “ L ” レベルに遷移し、スイッチングトランジスタ 35 が非導通状態になる。ここで、スイッチングトランジスタ 37 が導通状態になった後に、スイッチングトランジスタ 35 が非導通状態になることが重要である。何故ならば、スイッチングトランジスタ 35 が先に非導通状態になった場合、駆動トランジスタ 32 のゲート（接続ノード N_{12} ）がフローティングとなり、その後、スイッチングトランジスタ 37 が導通すると、保持容量 38 と有機 EL 素子 31 の容量カップリングによって駆動トランジスタ 32 のゲート電位 V_g が変動してしまうからである。

【 0 0 4 1 】

（書き込み期間）

その後、時刻 t_9 で書き込み信号 WS が “ L ” レベルから “ H ” レベルに遷移することで、書き込みトランジスタ 33 によって入力信号電圧 V_{sig} がサンプリングされ、画素内に書き込まれるために、駆動トランジスタ 32 のゲート電位 V_g が入力信号電圧 V_{sig} になる。この入力信号電圧 V_{sig} は保持容量 38 に保持される。

【 0 0 4 2 】

このとき、駆動トランジスタ 32 のソース電位 V_s は、書き込みトランジスタ 33 の導通時のゲート電位 V_g の振幅に対して保持容量 38 と有機 EL 素子 31 の容量カップリングによって上昇する。ここで、保持容量 38 の容量値を C_{cs} 、有機 EL 素子 31 の容量値を C_{oled} 、駆動トランジスタ 32 のゲート電位 V_g の上昇分を ΔV_g とすると、駆動トランジスタ 32 のソース電位 V_s の上昇分 ΔV_s は、

$$\Delta V_s = \Delta V_g \times \{ C_{cs} / (C_{oled} + C_{cs}) \} \quad \dots \dots (1)$$

となる。

【 0 0 4 3 】

また、書き込みトランジスタ 33 によって書き込まれた入力信号電圧 V_{sig} は、保持容量 38 に保持されている閾値電圧 V_{th} に足し込まれる形で当該保持容量 38 に保持される。このとき、保持容量 38 の保持電圧は、 $V_{sig} - V_{ini1} + V_{th}$ となる。ここで、理解を容易にするために、 $V_{ini1} = 0V$ とすると、ゲート・ソース間電圧 V_{gs} は、 $V_{sig} + V_{th}$ となる。

【 0 0 4 4 】

このように、保持容量 38 にあらかじめ閾値電圧 V_{th} を保持しておくことで、駆動トランジスタ 32 の閾値電圧 V_{th} の画素ごとのバラツキや経時変化を補正することが可能になる。すなわち、信号電圧 V_{sig} による駆動トランジスタ 32 の駆動の際に、当該駆動トランジスタ 32 の閾値電圧 V_{th} が保持容量 38 に保持した閾値電圧 V_{th} と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われるために、画素ごとに閾値電圧 V_{th} にバラツキや経時変化があったとしても、駆動トランジスタ 32 による有機 EL 素子 31 の駆動に対する閾値電圧 V_{th} の影響をキャンセルすることができるために、閾値電圧 V

t_h にバラツキや経時変化の影響を受けることなく、有機 EL 素子 31 の発光輝度を一定に保つことができることになる。

【0045】

(移動度補正期間)

その後、書き込みトランジスタ 33 が導通したまま、時刻 t_9 で駆動信号 DS が “H” レベルから “L” レベルに遷移し、スイッチングトランジスタ 34 が導通状態になることで、電源電位 V_{DD} から駆動トランジスタ 32 への電流供給が開始される。なお、時刻 t_8 から時刻 t_9 までの期間が 1 水平期間 (1H) となる。ここで、 $V_{ini1} - V_{th} < V_{thel}$ と設定しておくことにより、有機 EL 素子 31 が逆バイアス状態におかれる。

【0046】

10

有機 EL 素子 31 が逆バイアス状態にあることで、当該有機 EL 素子 31 はダイオード特性ではなく単純な容量特性を示すようになる。したがって、駆動トランジスタ 32 に流れるドレイン・ソース間電流 I_{ds} は、保持容量 38 の容量値 C_s と有機 EL 素子 31 の容量成分の容量値 C_{oled} とを合成した容量 $C (= C_s + C_{oled})$ に書き込まれていく。この書き込みにより、駆動トランジスタ 32 のソース電位 V_s が上昇する。

【0047】

ソース電位 V_s の上昇分 ΔV_s は、保持容量 38 に保持された駆動トランジスタ 32 のゲート・ソース間の電位差 V_{gs} から差し引かれるように、換言すれば、保持容量 38 の充電電荷を放電するように作用することになるので、負帰還をかけられたことになる。すなわち、ソース電位 V_s の上昇分 ΔV_s は負帰還の帰還量となる。このとき、ゲート・ソ

20

ース間の電位差 V_{gs} は、 $V_{sig} - \Delta V_s + V_{th}$ となる。

【0048】

このように、駆動トランジスタ 32 に流れる電流 (ドレイン・ソース間電流 I_{ds}) を当該駆動トランジスタ 32 のゲート入力 (ゲート・ソース間の電位差) に負帰還することで、各画素の駆動トランジスタ 32 のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち駆動トランジスタ 32 の移動度 μ のバラツキを補正することが可能になる。

【0049】

書き込み信号 WS のアクティブ期間 (“H” レベル期間) と駆動信号 DS のアクティブ期間 (“L” レベル期間) とがオーバーラップする期間 $T (t_9 - t_{10})$ 、即ち書き込みトランジスタ 33 とスイッチングトランジスタ 34 が共に導通状態となるオーバーラップ期間を移動度補正期間とする。

30

【0050】

ここで、移動度 μ が高い駆動トランジスタと移動度 μ が低い駆動トランジスタとを考えた場合、この移動度補正期間 T に移動度 μ が高い駆動トランジスタは、移動度 μ が低い駆動トランジスタに対してソース電位 V_s が大きく上昇する。また、ソース電位 V_s が大きく上昇するほど、駆動トランジスタ 32 のゲート・ソース間の電位差が小さくなり、電流が流れにくくなる。

【0051】

つまり、移動度補正期間 T を調整することにより、移動度 μ の違う駆動トランジスタ 32 で同じドレイン・ソース間電流 I_{ds} を流すことができる。この移動度補正期間 T で決めた駆動トランジスタ 32 のゲート・ソース間電位差 V_{gs} を保持容量 38 で維持して、当該ゲート・ソース間電位差 V_{gs} に応じた電流 (ドレイン・ソース間電流 I_{ds}) を駆動トランジスタ 32 が有機 EL 素子 31 に流すことによって当該有機 EL 素子 31 が発光する。

40

【0052】

(発光期間)

時刻 t_{10} で書き込み信号 WS が “L” レベルになり、書き込みトランジスタ 33 が非導通状態になることで、移動度補正期間 T が終了し、発光期間に入る。この発光期間では駆動トランジスタ 32 のソース電位 V_s は、有機 EL 素子 31 の駆動電圧まで上昇する。

50

ソース電位 V_s の上昇により、駆動トランジスタ 32 のゲートがデータ線 18 から切り離されてフローティング状態にあるために、保持容量 38 を介してゲート電位 V_g も上昇する。

【0053】

このとき、駆動トランジスタ 32 のゲートの寄生容量を C_g とすると、ゲート電位 V_g の上昇分 ΔV_g は次式 (2) で表される。

$$\Delta V_g = \Delta V_s \times \{ C_{cs} / (C_{cs} + C_g) \} \quad \dots \dots (2)$$

その間、保持容量 38 に保持されたゲート - ソース間電位差 V_{gs} は、 $V_{sig} - \Delta V_s + V_{th}$ の値を維持する。

【0054】

そして、駆動トランジスタ 32 のソース電位 V_s の上昇に伴い、有機 EL 素子 31 の逆バイアス状態が解消され、駆動トランジスタ 32 から有機 EL 素子 31 に対し次式 (3) で与えられる一定のドレイン・ソース間電流 I_{ds} が供給されるために、有機 EL 素子 31 は実際に発光を開始する。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (3)$$

ここで、 V_{th} は駆動 TFT 202 の閾値電圧、 μ はキャリアの移動度、 W はチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量、 V_{gs} はゲート・ソース間電圧である。

【0055】

このときのドレイン・ソース間電流 I_{ds} 対ゲート・ソース間電位差 V_{gs} の関係は、式 (3) の V_{gs} に $V_{sig} - \Delta V_s + V_{th}$ を代入することで、次式 (4) で与えられる。

$$\begin{aligned} I_{ds} &= k \mu (V_{gs} - V_{th})^2 \\ &= k \mu (V_{sig} - \Delta V)^2 \quad \dots \dots (4) \end{aligned}$$

上記の式 (4) において、 $k = (1/2) (W/L) C_{ox}$ である。

【0056】

この式 (4) から明らかなように、駆動トランジスタ 32 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 32 から有機 EL 素子 31 に供給されるドレイン・ソース間電流 I_{ds} は、駆動トランジスタ 32 の閾値電圧 V_{th} に依存しないことが分かる。基本的に、ドレイン・ソース間電流 I_{ds} は入力信号電圧 V_{sig} によって決まる。換言すると、有機 EL 素子 31 は、駆動トランジスタ 32 の閾値電圧 V_{th} のバラツキや経時変化の影響を受けることなく、入力信号電圧 V_{sig} に応じた輝度で発光する。

【0057】

また、上記の式 (4) から明らかなように、入力信号電圧 V_{sig} は、ドレイン・ソース間電流 I_{ds} の駆動トランジスタ 32 のゲート入力への負帰還によって帰還量 ΔV_s で補正されている。この帰還量 ΔV_s は、式 (4) の係数部に位置する移動度 μ の効果を打ち消すように作用する。したがって、ドレイン・ソース間電流 I_{ds} は、実質的に、入力信号電圧 V_{sig} のみに依存することになる。すなわち、有機 EL 素子 31 は、駆動トランジスタ 32 の閾値電圧 V_{th} のみならず、駆動トランジスタ 32 の移動度 μ のバラツキや経時変化の影響を受けることなく、入力信号電圧 V_{sig} に応じた輝度で発光する。その結果、スジや輝度ムラのない均一な画質を得ることができる。

【0058】

ここで、電流駆動型の電気光学素子である有機 EL 素子 31 を含む画素回路 11 がマトリクス状に配置されてなるアクティブマトリクス型表示装置においては、有機 EL 素子 31 の発光時間が長くなると、当該有機 EL 素子 31 の $I-V$ 特性が変化してしまう。それがために、有機 EL 素子 31 のアノード電極と駆動トランジスタ 32 のソースとの接続ノード N11 の電位も変化する。

【0059】

これに対して、本実施形態に係るアクティブマトリクス型有機 EL 表示装置では、駆動トランジスタ 32 のゲート・ソース間電位差 V_{gs} が一定値に保たれているために、有機

10

20

30

40

50

ＥＬ素子３１に流れる電流は変化しない。したがって、有機ＥＬ素子３１のＩ－Ｖ特性が劣化したとしても、一定のドレイン・ソース間電流 I_{ds} が有機ＥＬ素子３１に流れ続けるために、有機ＥＬ素子３１の発光輝度が変化することはない（有機ＥＬ素子３１の特性変動に対する補償機能）。

【００６０】

また、入力信号電圧 V_{sig} が書き込まれる前に駆動トランジスタ３２の閾値電圧 V_{th} をあらかじめ保持容量３８に保持しておくことで、駆動トランジスタ３２の閾値電圧 V_{th} をキャンセル（補正）し、当該閾値電圧 V_{th} のバラツキや経時変化の影響を受けない一定のドレイン・ソース間電流 I_{ds} を有機ＥＬ素子３１に流すことができるために、高画質の表示画像を得ることができる（駆動トランジスタ３２の V_{th} 変動に対する補償機能）。

10

【００６１】

さらに、移動度補正期間 $t_9 - t_{10}$ において、ドレイン・ソース間電流 I_{ds} を駆動トランジスタ３２のゲート入力へ負帰還し、その帰還量 ΔV_s によって入力信号電圧 V_{sig} を補正することで、駆動トランジスタ３２のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消し、入力信号電圧 V_{sig} のみに依存するドレイン・ソース間電流 I_{ds} を有機ＥＬ素子３１に流すことができるため、駆動トランジスタ３２の移動度 μ のバラツキや経時変化に起因するスジや輝度ムラのない均一な画質の表示画像を得ることができる（駆動トランジスタ３２の移動度 μ に対する補償機能）。

【００６２】

20

このような各種補償機能を有することに加えて、本実施形態に係るアクティブマトリクス型有機ＥＬ表示装置では、有機ＥＬ素子３１と駆動トランジスタ３２との間にスイッチ素子であるスイッチングトランジスタ３７を接続し、当該スイッチングトランジスタ３７が少なくとも V_{th} 補正期間（一定期間 $t_5 - t_6$ ）、本例では時刻 t_3 から時刻 t_7 の期間に非導通状態となって有機ＥＬ素子３１と駆動トランジスタ３２との間の電氣的接続を開放するようにしたことを特徴としている。

【００６３】

このスイッチングトランジスタ３７を設けたことによる作用効果について以下に説明する。

【００６４】

30

先ず、先述したように、 V_{th} 補正期間（一定期間 $t_5 - t_6$ ）において、駆動トランジスタ３２の閾値電圧 V_{th} を検出して保持容量３８に保持するための動作は、駆動トランジスタ３２のソース電位を上昇させることによって行われる。このとき、駆動トランジスタ３２のソース（接続ノード N_{11} ）に接続されている容量成分の総合容量値が大きいと、ソース電位 V_s の上昇に対する時定数が大きくなるために当該ソース電位 V_s の上昇速度が遅くなる。すると、決められた期間内、即ち V_{th} 補正期間内に駆動トランジスタ３２の閾値電圧 V_{th} を検出して保持容量３８に保持する動作を完了できなくなる。

【００６５】

これに対して、少なくとも V_{th} 補正期間でスイッチングトランジスタ３７が非導通状態となって有機ＥＬ素子３１と駆動トランジスタ３２との間の電氣的接続を開放することにより、駆動トランジスタ３２のソース（接続ノード N_{11} ）から有機ＥＬ素子３１の容量 C_{oled} が切り離され、ソース電位 V_s の上昇に対する時定数を小さくすることができるために、駆動トランジスタ３２のソース電位 V_s の上昇速度を加速できる。

40

【００６６】

これにより、駆動トランジスタ３２の閾値電圧 V_{th} を検出して保持容量３８に保持する V_{th} 補正動作（ V_{th} 検出動作）を高速化できるために、当該 V_{th} 補正動作を V_{th} 補正期間内に確実に実行することができる。また、 V_{th} 補正動作を高速化できることにより、スイッチングトランジスタ３７を設けない場合に比べて V_{th} 補正期間の短縮化を図ることができる。

【００６７】

50

このように、 V_{th} 補正期間を短くできることにより、その短縮分だけ発光期間を長く設定することができるために、発光期間を長く設定する前と同じ発光輝度で有機EL素子31を発光させようとする、入力信号電圧 V_{sig} のレベルが、発光期間を長く設定する前のレベルよりも低くて済むことになる。これにより、入力信号電圧 V_{sig} の振幅を小さくできるために、信号電圧 V_{sig} を供給するデータ線駆動回路24（図1参照）の消費電力を低減でき、もって表示装置全体の低消費電力化を図ることができる。

【0068】

また、有機EL素子31の逆バイアス動作時に、有機EL素子31の膜厚のバラツキなどが原因となって有機EL素子31の逆バイアスリーク量が画素間でばらつくと、有機EL素子31を利用した逆バイアスによるスイッチング動作に画素間でバラツキが生じるために、表示画面内で輝度バラツキが発生してしまう。

10

【0069】

例えば、 V_{th} 補正期間において、駆動トランジスタ32のソースに有機EL素子31のアノード電極が電氣的に接続された状態では、駆動トランジスタ32のソース電位 V_s よりも有機EL素子31のカソード電位 V_{cat} （電源電位 V_{SS} ）が高く、有機EL素子31が逆バイアス状態となる。このときに、有機EL素子31の逆バイアスによるリークが発生すると、当該リークによって駆動トランジスタ32のソース電位 V_s が変動するために、保持容量38に駆動トランジスタ32の閾値電圧 V_{th} を正確に保持できないことになる。

【0070】

20

これに対して、少なくとも V_{th} 補正期間でスイッチングトランジスタ37が非導通状態となって有機EL素子31と駆動トランジスタ32との間の電氣的接続を開放することにより、有機EL素子31の逆バイアスによるリークが発生しなくなり、駆動トランジスタ32のソース電位 V_s が固定された状態となるために、駆動トランジスタ32の閾値電圧 V_{th} を検出して保持容量38に保持する V_{th} 補正動作を全ての画素において正確に実行できる。その結果、有機EL素子31の逆バイアスによるリークに起因する動作バラツキをなくすることができるために、表示画面内の輝度バラツキをなくすることができる。

【0071】

また、移動度補正期間Tにおいては、次のような理由により、スイッチングトランジスタ37を導通状態にする。先ず、移動度補正期間Tは、先述したように、書き込み信号WSのアクティブ期間（“H”レベル期間）と駆動信号DSのアクティブ期間（“L”レベル期間）とのオーバーラップ期間（ $t_9 - t_{10}$ ）である。

30

【0072】

ここで、例えば書き込み信号WSが“H”レベルから“L”レベルへ遷移するタイミングがずれた場合を考える。書き込み信号WSの遷移タイミング（立ち下がりタイミング）がずれると、移動度補正期間Tが最適値からずれる。このとき、スイッチングトランジスタ37が非導通状態にあり、駆動トランジスタ32のソースに有機EL素子31が接続されていない場合には、駆動トランジスタ32のソース電位 V_s が主に保持容量38の容量値 C_{cs} で決まる時定数で高速に上昇することによって移動度補正動作が行われる。

【0073】

40

一方、スイッチングトランジスタ37が導通状態にあり、駆動トランジスタ32のソースに有機EL素子31が接続されている場合には、駆動トランジスタ32のソース電位 V_s が主に保持容量38の容量値 C_{cs} と有機EL素子31の容量値 C_{oled} とで決まる時定数、即ち駆動トランジスタ32のソースに有機EL素子31が接続されていない場合よりも大きな時定数で低速に上昇することによって移動度補正動作が行われる。

【0074】

このことから明らかなように、移動度補正期間Tでは、スイッチングトランジスタ37を導通状態にすることで、移動度補正期間Tが最適値からずれたときのバラツキに対する移動度補正動作の感度を低くすることができる。すなわち、移動度補正期間Tが最適値からずれたとしても、そのバラツキの移動度補正動作に対する影響を最小限に抑えることが

50

できる。

【 0 0 7 5 】

以上説明した本実施形態に係るアクティブマトリクス型有機 E L 表示装置では、スイッチングトランジスタ 3 7 を制御するに当たって、当該スイッチングトランジスタ 3 7 のゲートに電位制御信号 P C を与える電位制御用走査回路 2 3 を設けるとしたが、当該電位制御用走査回路 2 3 と第一補正用走査回路 2 1 とを兼用することができる。具体的には、電位制御用走査回路 2 3 で電位制御信号 P C を生成し、当該電位制御信号 P C の極性を反転しかつ遅延して第一補正用走査信号 A Z 1 として用いるようにする。

【 0 0 7 6 】

図 3 のタイミング波形図では、第一補正用走査信号 A Z 1 の“ L ”レベルから“ H ”レベルへの遷移タイミングと電位制御信号 P C の“ H ”レベルから“ L ”レベルへの遷移タイミングとが同タイミングとなっている。これに対して、電位制御信号 P C の極性を反転しかつ遅延して第一補正用走査信号 A Z 1 とすることで、第一補正用走査信号 A Z 1 の遷移タイミングより電位制御信号 P C の遷移タイミングの方が早くなる。

【 0 0 7 7 】

ただし、このようなタイミング関係になったとしても、画素回路 1 1 の先述した回路動作を行う上で何ら問題となることはない。重要なのは、電位制御信号 P C が“ L ”レベルから“ H ”レベルへ遷移した後に、第一補正用走査信号 A Z 1 が“ H ”レベルから“ L ”レベルへ遷移するタイミング関係である。その理由は先述した通りである。

【 0 0 7 8 】

このように、電位制御用走査回路 2 3 と第一補正用走査回路 2 1 とを兼用することにより、走査系に関して従来と同じ数の走査回路で済むために、画素アレイ部 1 2 の周辺駆動回路の回路規模を大きくすることなく、所期の目的、即ち駆動トランジスタ 3 2 の閾値電圧 V_{th} を検出して保持容量 3 8 に保持する V_{th} 補正動作を短時間で確実に実行するという目的を達成することができる。

【 0 0 7 9 】

なお、本発明が適用される有機 E L 表示装置の画素回路（画素）としては、図 1 に示した画素回路 1 1 の回路例に限られるものではなく、有機 E L 素子 3 1 に加えて、少なくとも、有機 E L 素子 3 1 を駆動する駆動トランジスタ 3 2 と、入力信号電圧 V_{sig} をサンプリングして書き込む書き込みトランジスタ 3 3 と、駆動トランジスタ 3 2 のゲートとソースとの間に接続され、書き込みトランジスタ 3 3 によって書き込まれる入力信号電圧 V_{sig} を保持する保持容量 3 7 とを含む回路構成の画素回路であれば、本発明の適用対象となる。

【 0 0 8 0 】

また、上記実施形態では、画素回路 1 1 の電気光学素子として、有機 E L 素子 3 1 を用いた有機 E L 表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【 図面の簡単な説明 】

【 0 0 8 1 】

【 図 1 】本発明の一実施形態に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。

【 図 2 】駆動トランジスタのドレイン・ソース間電圧 V_{ds} - ドレイン・ソース間電流 I_{ds} の特性図である。

【 図 3 】アクティブマトリクス型有機 E L 表示装置の回路動作を説明するためのタイミング波形図である。

【 符号の説明 】

【 0 0 8 2 】

1 1 ... 画素回路（画素）、1 2 ... 画素アレイ部、1 3 ... 走査線、1 4 ... 駆動線、1 5 ... 第一補正用走査線、1 6 ... 第二補正用走査線、1 7 ... 電位制御線、1 8 ... データ線（信号

10

20

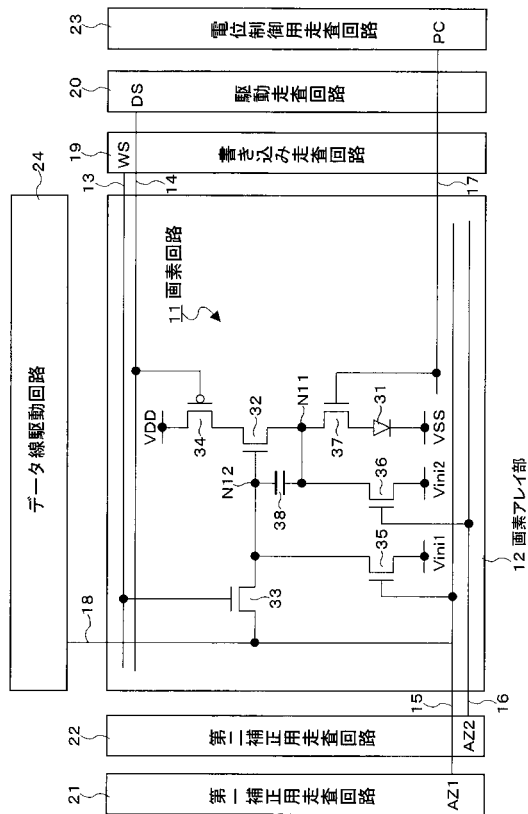
30

40

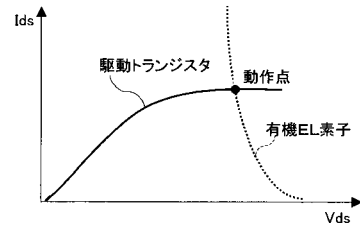
50

線)、19...書き込み走査回路、20...駆動走査回路、21...第一補正用走査回路、22...第二補正用走査回路、23...電位制御用走査回路、24...データ線駆動回路、31...有機EL素子、32...駆動トランジスタ、33...書き込みトランジスタ、34、35、36、37...スイッチングトランジスタ、38...保持容量

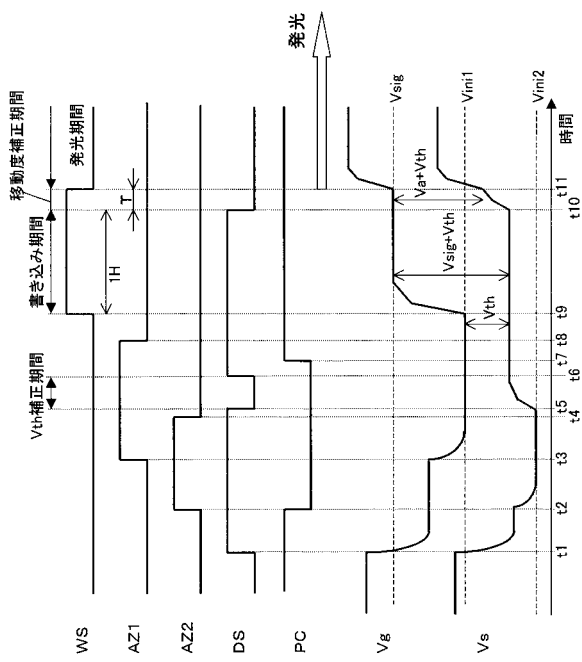
【図1】



【図2】



【図 3】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 2 L
G 0 9 G	3/20	6 2 2 A
G 0 9 G	3/20	6 2 2 C
G 0 9 G	3/20	6 2 2 D
H 0 5 B	33/14	A

F ターム(参考) 3K107 AA01 BB01 CC14 CC33 EE03 HH04 HH05
5C080 AA06 BB05 DD05 DD26 EE28 JJ02 JJ03 JJ04 JJ05

专利名称(译)	显示装置和显示装置的驱动方法		
公开(公告)号	JP2008032866A	公开(公告)日	2008-02-14
申请号	JP2006204092	申请日	2006-07-27
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	富田昌嗣 山下淳一 内野勝秀		
发明人	富田 昌嗣 山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.611.A G09G3/20.642.A G09G3/20.624.B G09G3/20.612.L G09G3/20.622.A G09G3/20.622.C G09G3/20.622.D H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD26 5C080/EE28 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AC04 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA14 5C380/BA19 5C380/BA20 5C380/BA31 5C380/BA34 5C380/BA39 5C380/BA40 5C380/BB02 5C380/BC20 5C380/BD02 5C380/CA12 5C380/CB16 5C380/CB17 5C380/CB27 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC65 5C380/CC71 5C380/CC72 5C380/CD016 5C380/CE02 5C380/CE20 5C380/CF15 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA03 5C380/HA05		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

要解决的问题：在确定的时段内安全地执行检测并保持像素中的保持电容器中的驱动晶体管的阈值电压 V_{th} 的操作。解决方案：在通过排列像素电路11构成的有源矩阵型有机EL显示装置中，除了有机EL元件31之外，每个像素电路至少具有驱动晶体管32，写入晶体管33和保持电容器37，开关晶体管37连接在有机EL元件31和驱动晶体管32之间，并且至少在 V_{th} 校正时段中处于截止状态，以使有机EL元件31和驱动晶体管32彼此电断开。Z

