

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-11094

(P2006-11094A)

(43) 公開日 平成18年1月12日(2006.1.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K007
G09G 3/20 (2006.01)	G09G 3/30 J	5C080
H01L 51/50 (2006.01)	G09G 3/20 621F	
	G09G 3/20 623A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 15 O L (全 15 頁) 最終頁に続く		

(21) 出願番号 特願2004-188834 (P2004-188834)

(22) 出願日 平成16年6月25日 (2004.6.25)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(71) 出願人 599142729

奇美電子股▲ふん▼有限公司

台湾台南県台南科学工業園区新市郷奇美路1号

(74) 代理人 100089118

弁理士 酒井 宏明

(72) 発明者 小野 晋也

神奈川県大和市下鶴間1623-14 株式会社京セラディスプレイ研究所内

(72) 発明者 小林 芳直

神奈川県大和市下鶴間1623-14 株式会社京セラディスプレイ研究所内

最終頁に続く

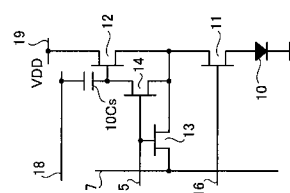
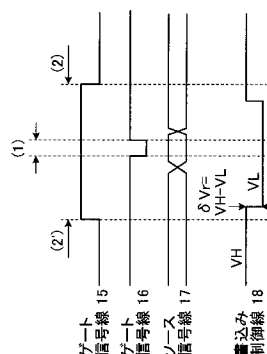
(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 1画素あたりの面積の制約を受けることなく、黒レベルの表示におけるデータ書き込み時の応答速度を改善すること。

【解決手段】 電流注入により発光する有機EL素子10と、ゲート端子、ソース端子、ドレイン端子を備え、ゲート端子とソース端子との間に印加される、所定の駆動閾値よりも高い電位差に応じて有機EL素子10を制御するドライバ素子12と、ドライバ素子12におけるゲート端子のゲート電位を保持するための蓄積容量10Csとを備え、黒レベルの表示に対応する電流のデータを書き込む際に、蓄積容量10Csを介してゲート電位を変化させ、データ書き込み電流を増加させる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電流注入により発光する発光手段と、
少なくとも第 1 端子および第 2 端子を備え、前記第 1 端子と前記第 2 端子との間に印加される、所定の駆動閾値よりも高い電位差に応じて前記発光手段を制御するドライバ手段と、

前記ドライバ手段の第 1 端子の電位を保持するための蓄積容量手段と、

黒レベルの表示に対応する電流のデータを書き込む際に、前記蓄積容量手段を介して前記第 1 端子の電位を変化させる制御手段と、

を備えたことを特徴とする画像表示装置。

10

【請求項 2】

前記蓄積容量手段の一端に接続された書き込み制御線を備え、前記制御手段は、黒レベルの表示に対応する電流のデータを書き込む際に、前記書き込み制御線の電位を変化させて、前記蓄積容量手段を介して前記第 1 端子の電位を変化させ、データ書き込み電流を増加させることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

前記ドライバ手段が n 型トランジスタである場合、黒レベルの表示に対応する電流のデータを書き込む際における前記書き込み制御線の電位は、前工程において前記発光手段を発光させる際の前記書き込み制御線の電位よりも高いことを特徴とする請求項 1 または請求項 2 に記載の画像表示装置。

20

【請求項 4】

前記ドライバ手段が p 型トランジスタである場合、黒レベルの表示に対応する電流のデータを書き込む際における前記書き込み制御線の電位は、前工程において前記発光手段を発光させる際の前記書き込み制御線の電位よりも低いことを特徴とする請求項 1 または請求項 2 に記載の画像表示装置。

【請求項 5】

前記書き込み制御線は画素ライン毎に共通に接続されていることを特徴とする請求項 1 乃至請求項 4 のいずれか一つに記載の画像表示装置。

【請求項 6】

前記書き込み制御線は全画素に対して共通に接続されていることを特徴とする請求項 1 乃至請求項 4 のいずれか一つに記載の画像表示装置。

30

【請求項 7】

前記書き込み制御線は各画素に対して個別に接続されていることを特徴とする請求項 1 乃至請求項 4 のいずれか一つに記載の画像表示装置。

【請求項 8】

前工程において前記発光手段を発光させる際の前記書き込み制御線の電位と、黒レベルの表示に対応する電流のデータを書き込む際における前記書き込み制御線の電位との電位差 δV_r は全画素に対して略等しい値が付与されることを特徴とする請求項 1 乃至請求項 7 のいずれか一つに記載の画像表示装置。

【請求項 9】

前記電位差 δV_r は、前記データ書き込みの際に流れる黒レベルの表示に対応する電流値を i_{base} 、全ての画素におけるドライバ素子の移動度に比例した値の平均値を β_{ave} とすると、式 $(2 i_{base} / 0.5 \beta_{ave})^{1/2} \delta V_r (2 i_{base} / 1.5 \beta_{ave})^{1/2}$ で示されることを特徴とする請求項 8 に記載の画像表示装置。

40

【請求項 10】

前記電位差 δV_r は、前記データ書き込みの際に流れる黒レベルの表示に対応する電流値を i_{base} 、全ての画素におけるドライバ素子の移動度に比例した値の平均値を β_{ave} とすると、式 $(2 i_{base} / 0.9 \beta_{ave})^{1/2} \delta V_r (2 i_{base} / 1.1 \beta_{ave})^{1/2}$ で示されることを特徴とする請求項 8 に記載の画像表示装置。

【請求項 11】

50

前工程において前記発光手段を発光させる際の前記書き込み制御線の電位と、黒レベルの表示に対応する電流のデータを書き込む際における前記書き込み制御線の電位との電位差 δV_r は各画素に対して個別の値が付与されることを特徴とする請求項 7 に記載の画像表示装置。

【請求項 1 2】

前記電位差 δV_r は、前記データ書き込みの際に流れる黒レベルの表示に対応する電流値を i_{base} 、その画素におけるドライバ素子の移動度に比例した値を βL とすると、式 $(2 i_{base} / 0.5 \beta L)^{1/2} \delta V_r (2 i_{base} / 1.5 \beta L)^{1/2}$ で示されることを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 3】

前記電位差 δV_r は、前記データ書き込みの際に流れる黒レベルの表示に対応する電流値を i_{base} 、その画素におけるドライバ素子の移動度に比例した値を βL とすると、式 $(2 i_{base} / 0.9 \beta L)^{1/2} \delta V_r (2 i_{base} / 1.1 \beta L)^{1/2}$ で示されることを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 4】

前記発光手段は、有機 EL 素子であることを特徴とする請求項 1 乃至請求項 1 3 のいずれか一つに記載の画像表示装置。

【請求項 1 5】

前記ドライバ手段は、カレントミラー構成であることを特徴とする請求項 1 乃至請求項 1 4 のいずれか一つに記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置に関するものであり、特に、1画素あたりの面積の制約を受けることなく、黒レベルの表示におけるデータ書き込み時の応答速度を改善することができる画像表示装置に関するものである。

【背景技術】

【0002】

従来より、発光層に注入された正孔と電子とが発光再結合することによって光を生じる機能を有する有機 EL (Electronic Luminescent) 素子を用いた画像表示装置が提案されている。

【0003】

図 1 4 は、従来の画像表示装置における 1 画素に対応する画素回路の構成を示す図である。同図において、画素回路は、有機 EL 素子 1、スイッチング素子 2、ドライバ素子 3、スイッチング素子 4、スイッチング素子 5、ゲート信号線 6、ゲート信号線 7、ソース信号線 8、EL 電源線 9 および蓄積容量 1 Cs を備えている。なお、従来における最初の説明では、容量 1 Ct (破線内) は設けられていないものとする。

【0004】

有機 EL 素子 1 は、閾値電圧以上の電位差 (アノード - カソード間電位差) が生じることにより、電流が流れ、発光する特性を有する素子である。具体的には、有機 EL 素子 1 は、Al、Cu、ITO (Indium Tin Oxide) 等によって形成されたアノード層およびカソード層と、アノード層とカソード層との間にフタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成された発光層とを少なくとも備えた構造を有し、発光層に注入された正孔と電子とが発光再結合することによって光を生じる機能を有する。

【0005】

スイッチング素子 2、ドライバ素子 3、スイッチング素子 4 およびスイッチング素子 5 は、薄膜トランジスタである。

【0006】

上記構成において、データ書き込み期間では、スイッチング素子 4 およびスイッチング

10

20

30

40

50

素子 5 がオン、スイッチング素子 2 がオフとされる。これにより、ソース信号線 8 よりプログラム電流 (i_d) を流した際に、E L 電源線 9 → ドライバ素子 3 → スwitching素子 4 → ソース信号線 8 という経路で電流 i_d が流れる。また、ソース信号線 8 を流れる電流 i_d の値に応じて、ドライバ素子 3 のゲート電位 V_G が決められる。すなわち、蓄積容量 1 C s には、ゲート電位 V_G に応じた電荷が蓄積される。

【 0 0 0 7 】

つぎの発光期間では、スイッチング素子 4 およびスイッチング素子 5 がオフとされ、スイッチング素子 2 がオンとされる。すなわち、上記データ書き込み期間にプログラムされた電流と同一の電流 i_d が有機 E L 素子 1 に流れる。ここで、データ書き込み期間でソース信号線 8 に流す電流 i_d を変化させることにより、蓄積容量 1 C s に蓄積される電荷量が変化し、発光期間で電流 i_{OL} が変化し、有機 E L 素子 1 の輝度が変化する。

10

【 0 0 0 8 】

例えば、有機 E L 素子 1 を黒レベルで表示させる場合、ソース信号線 8 を流れる電流 i_d (黒レベル電流) は、1 . 5 n A から 2 9 n A である。また、有機 E L 素子 1 を白レベルで表示させる場合、ソース信号線 8 を流れる電流 i_d (白レベル電流) は、有機 E L 素子 1 の効率やパネル輝度、解像度に依存するが、およそ数 1 0 0 n A ~ 数 μ A である。

【 0 0 0 9 】

従って、プログラム電流 (i_d) が小さい黒レベルの表示では、ドライバ素子 3 の抵抗値とソース信号線 8 に寄生する浮遊容量との時定数により波形のなまりが生じ、所定値の電流 i_d にまで変化するのに時間がかかる。これにより、従来の画像表示装置では、データ書き込み期間を長くしなければならず、応答速度が遅いという問題あった。

20

【 0 0 1 0 】

そこで、従来では、図 1 4 に示したドライバ素子 3 のゲートとスイッチング素子 4 のゲートとを容量 1 C t (破線内) を介して接続 (容量結合) し、応答速度の改善を図る応答改善方法が提案されている。

【 0 0 1 1 】

この応答改善方法において、データ書き込み期間では、スイッチング素子 4 およびスイッチング素子 5 がオン、スイッチング素子 2 がオフとされる。これにより、ソース信号線 8 を電流 i_d が流れる。すなわち、E L 電源線 9 → ドライバ素子 3 → スwitching素子 4 → ソース信号線 8 という経路で電流 i_d が流れる。

30

【 0 0 1 2 】

つぎの発光期間では、スイッチング素子 4 およびスイッチング素子 5 がオフとされ、スイッチング素子 2 がオンとされる。この場合、容量 1 C t があるため、ゲート信号線 6 の電位変化に応じて、ドライバ素子 3 のゲート電位 V_G が変化する。

【 0 0 1 3 】

この場合のゲート電位 V_G の変化量 ΔV_G は、スイッチング素子 5 のゲートソース間容量を C_{gs} とすると、 $\Delta V_G = \Delta V_{gg} \times (C_{gs} + C_t) / (C_{gs} + C_t + C_s)$ で表される。ここで、 C_t は、容量 1 C t の容量値である。 C_s は、蓄積容量 1 C s の容量値である。 ΔV_{gg} は、ゲート信号線 6 の電位変化量である。

【 0 0 1 4 】

また、データ書き込み期間と発光期間との切り替わり時点においては、ゲート信号線 6 の電位が高くなるため、ドライバ素子 3 のゲート電位 V_G が上昇する。上昇値は 3 つの容量の値により変化し、 C_{gs} は、スイッチング素子 5 のサイズ、構成により決められるため、実際には、容量 1 C t と蓄積容量 1 C s とにより、変化量を制御する。

40

【 0 0 1 5 】

また、ドライバ素子 3 のゲート電位の上昇はドレイン電流の低下を引き起こす。変化量 ΔV_G に相当する分だけ、ドライバ素子 3 のドレイン電流が低下する。従って、スイッチング素子 2 をオンとして、有機 E L 素子 1 に流れる電流 i_{OL} は、所定の電流値に比べ小さくなる。

【 0 0 1 6 】

50

このことは逆に、発光期間において有機 EL 素子 1 に所定の電流値の電流を流すためには、データ書き込み期間においてトランジスタ 3 に所定の電流値よりも大きな電流 i_d を流すことになることを示し、蓄積容量 $1C_s$ が小さいかまたは容量 $1C_t$ が大きくなれば流す電流 i_d をより大きくすることができる。

【0017】

蓄積容量 $1C_s$ を小さくすると電荷の保持能力が小さくなるため、発光期間でのドライバ素子 3 のゲート電位 V_G が変化しやすくなるので、現実には小さくできない。そこで容量 $1C_t$ を大きくすることで、実現することが望ましい。

【0018】

このようにソース信号線 8 に流す電流 i_d を大きくすれば、ドライバ素子 3 の見かけの抵抗値を小さくすることが可能となる。これにより抵抗とソース信号線 8 の浮遊容量との積による時定数が小さくなることから、データ書き込み期間において、電流 i_d を所定電流値へ変化する時間を短くすることができ、応答速度を改善することができる。

【0019】

ここで、ゲート信号線 6 の振幅が $14V$ の場合について、容量 $1C_t$ の値を変化させた時のソース信号線 8 に流す電流 i_d と有機 EL 素子 1 に流れる電流 i_{OL} との関係を図 15 に示す。容量比 $((C_{gs} + C_t) / (C_{gs} + C_t + C_s))$ が 0.03 のとき、ソース信号線 8 に流すべき電流 i_d は、有機 EL 素子 1 に流れる電流 i_{OL} の 5 倍程度となる。更に容量 $1C_t$ を大きくすると有機 EL 素子 1 に流れる電流 i_{OL} に対して、ソース信号線 8 に流す電流 i_d の割合が増加する。容量比が 0.8 となると 200 倍となる。更に 0.9 まで大きくすると 500 倍となる。

【0020】

ソース信号線 8 に流れる電流 i_d が大きくなるほど、ドライバ素子 3 の抵抗値が下がり、所定電流値に変化するのに要する時間が短くなるため、黒レベルの表示においては、容量 $1C_t$ の値が大きいほど、データ書き込み時の応答速度の改善に効果が高い。

【0021】

【特許文献 1】特開 2003 - 140612 号公報

【発明の開示】

【発明が解決しようとする課題】

【0022】

ところで、従来の画像表示装置においては、容量 $1C_t$ を大きくするほど、黒レベル表示におけるデータ書き込み時の応答速度の改善に効果が高いことを述べた。ここで、容量 $1C_t$ を大きくするためには、容量 $1C_t$ の面積を大きくすればよい。

【0023】

しかしながら、従来の画像表示装置においては、1 画素あたりの面積に制約があるため、おのずと、容量 $1C_t$ を大きくするにも限界がある。従って、従来の画像表示装置は、理論上の応答速度の改善が望めるが、実際には、製造上の制約により、黒レベルの表示におけるデータ書き込み時の応答速度がさほど期待できないという問題があった。

【0024】

本発明は、上記に鑑みてなされたものであって、1 画素あたりの面積の制約を受けることなく、黒レベルの表示におけるデータ書き込み時の応答速度を改善することができる画像表示装置を提供することを目的とする。

【課題を解決するための手段】

【0025】

上述した課題を解決し、目的を達成するために、本発明は、電流注入により発光する発光手段と、少なくとも第 1 端子および第 2 端子を備え、前記第 1 端子と前記第 2 端子との間に印加される、所定の駆動閾値よりも高い電位差に応じて前記発光手段を制御するドライバ手段と、前記ドライバ手段の第 1 端子の電位を保持するための蓄積容量手段と、黒レベルの表示に対応する電流のデータを書き込む際に、前記蓄積容量手段を介して前記第 1 端子の電位を変化させる制御手段と、を備えたことを特徴とする。

10

20

30

40

50

【発明の効果】

【0026】

本発明によれば、黒レベルの表示に対応する電流のデータを書き込む際に、蓄積容量手段を介して第1端子の電位を変化させることとしたので、データ書き込み電流が増加し、従来の容量のように、1画素あたりの面積の制約を受けることなく、黒レベルの表示におけるデータ書き込み時の応答速度を改善することができるという効果を奏する。

【発明を実施するための最良の形態】

【0027】

以下に、本発明にかかる画像表示装置の実施例を図面に基づいて詳細に説明する。なお、この実施例によりこの発明が限定されるものではない。

【実施例1】

【0028】

図1は、本発明にかかる実施例1による画像表示装置の1画素に対応する画素回路の構成を示す図である。同図において、画素回路は、有機EL素子10、スイッチング素子11、ドライバ素子12、スイッチング素子13、スイッチング素子14、ゲート信号線15、ゲート信号線16、ソース信号線17、書き込み制御線18、EL電源線19および蓄積容量10Csを備えている。なお、以下で参照される各図面においては、スイッチング素子、ドライバ素子等の各トランジスタについてチャンネル(n型またはp型)を明示していないが、n型またはp型のいずれかであり、本明細書中の記載に従うものとする。

【0029】

ここで、同図において、有機EL素子10、スイッチング素子11、ドライバ素子12、スイッチング素子13、スイッチング素子14、ゲート信号線15、ゲート信号線16、ソース信号線17、EL電源線19および蓄積容量10Csは、図14に示した有機EL素子1、スイッチング素子2、ドライバ素子3、スイッチング素子4、スイッチング素子5、ゲート信号線6、ゲート信号線7、ソース信号線8、EL電源線9および蓄積容量1Csに対応している。また、スイッチング素子11、ドライバ素子12、スイッチング素子13およびスイッチング素子14は、p型のトランジスタである。

【0030】

また、同図においては、蓄積容量10Csに接続された書き込み制御線18が新たに設けられている点が、従来の画像表示装置と異なる。

【0031】

つぎに、黒レベルを表示する場合について説明する。以下の動作は、制御手段(図示略)の制御の下で実行される。はじめに、黒レベルの表示にあたって、図2のデータ書き込み期間(1)に対応するデータ書き込み動作が行われる。すなわち、データ書き込み期間(1)では、ゲート信号線15の電位がハイレベル、ゲート信号線16の電位がローレベル、書き込み制御線18の電位がローレベル(VL)とされる。

【0032】

この場合、スイッチング素子11がオフ、スイッチング素子13およびスイッチング素子14がそれぞれオンとされる。この場合、ドライバ素子12のゲート電位Vgは、同図に示した(1)式で表される。(1)式において、VDDは、EL電源線19に印加される電源電位である。VTは、ドライバ素子12の駆動閾値に対応する閾値電圧である。idataは、後述する(2)式で表されるデータ電流である。βLは、ドライバ素子12におけるキャリアの移動度に比例した値(以下、移動度パラメータと称する)である。

【0033】

この移動度パラメータβLは、ドライバ素子12(例えば、MOSFET(Metal Oxide Semiconductor Field Effect Transistor等のトランジスタ)のチャンネル幅をW、チャンネル長をL、キャリアの移動度をμeff、ゲート絶縁膜の容量をCoxとすると、つぎの(A)式で示される。

【0034】

$$\beta L = (W \times L) \times \mu_{eff} \times C_{ox} \cdots (A)$$

10

20

30

40

50

【 0 0 3 5 】

また、E L 電源線 1 9 → ドライバ素子 1 2 → スイッチング素子 1 3 → ソース信号線 1 7 → 電流源 2 0 という経路で同図に示した (1) 式で表されるデータ電流 i_{data} が流れる。このデータ電流 i_{data} は、(2) 式で表される。(2) 式において、 α は係数であり、 i_{base} は、黒レベル電流である。

【 0 0 3 6 】

ここで、データ書き込み時、書き込み制御線 1 8 の電位が、前工程において有機 E L 素子 1 0 が発光する際の書き込み制御線 1 8 の電位よりも δV_r (後に詳述) 低い値になっているため、データ電流 i_{data} を大きくしても、発光時において有機 E L 素子 1 0 に流れる i_{OLED} の電流値を、黒レベルを維持できる値とすることができる。本実施例 1 において 10
 は、例えば、図 8 に示したように、 i_{data} を $10 \mu A$ に設定しても、黒レベルを維持できしており、応答速度を従来の画像表示装置 ($i_d=1 \mu A$ 前後、図 1 5 参照) に比べ約 1 0 倍に高めることができていることが判る。

【 0 0 3 7 】

つぎに、図 3 の発光期間 (2) に対応する発光動作が行われる。すなわち、発光期間 (2) では、ゲート信号線 1 5 の信号がローレベル、ゲート信号線 1 6 の電位がハイレベル、ソース信号線 1 7 の電位がハイレベル、書き込み制御線 1 8 の電位がハイレベル (V_H) とされる。ここで、書き込み制御線 1 8 の電位差 δV_r は、(3) 式で表される。(3) 式において、平均移動度パラメータ β_{ave} は、上述した移動度パラメータ β_L ((2) 式：図 2 参照) の平均値である。 i_{base} は、上述した黒レベル電流である。 20

【 0 0 3 8 】

δV_r の値は、次のように求められる。すなわち、発光時におけるドライバ素子 1 2 のゲート電位 V_g は、(5) 式の通りである。黒レベルを維持するには、ゲート電位 V_g は $V_{DD} - V_T$ である必要がある。従って、 $\delta V_r = (2 \times i_{data} / \beta_L)^{1/2}$ となる。

【 0 0 3 9 】

ここで、黒レベルを表示する際に書き込むデータ電流 i_{data} を i_{base} と定義しているため、 $\delta V_r = (2 \times i_{base} / \beta_L)^{1/2}$ となる。移動度パラメータ β_L は、個々のドライバ素子によって値が異なるため、 δV_r の最適値も個々の画素によって異なる。従って、理論的には各画素に個別に書き込み制御線 1 8 を接続し、各画素に異なる δV_r を個別に付与することが好ましいように思えるが、この場合、制御線 1 8 の回路構成が非常に複雑になる上に、駆動の仕方も複雑化する。従って、制御線 1 8 を画素ライン毎に共通に接続するか、あるいは、全画素に共通に接続するとともに、全ての画素に共通の δV_r の値を付与することが好ましい。 30

【 0 0 4 0 】

全ての画素に共通の δV_r の値を付与する場合、 β_L を各画素共通の値とする必要があるため、各画素における移動度パラメータ β_L を β_x に置き換える。その結果、 $(2 \times i_{base} / \beta_x)^{1/2}$ である。 β_x は全ての画素における移動度パラメータ β の平均値である β_{ave} が良く、その場合が (3) 式であるが、 β_x は $0.5 \beta_{ave} \sim 1.5 \beta_{ave}$ の範囲であっても良い。更に好ましくは、 $0.9 \beta_{ave} \sim 1.1 \beta_{ave}$ に設定する。

【 0 0 4 1 】

この場合、スイッチング素子 1 1 がオン、スイッチング素子 1 3 およびスイッチング素子 1 4 がそれぞれオフとされる。これにより、E L 電源線 1 9 → ドライバ素子 1 2 → スイッチング素子 1 1 → 有機 E L 素子 1 0 という経路で同図に示した (4) 式で表される電流 i_{OLED} が流れる。

【 0 0 4 2 】

(4) 式において、電圧 V_{sg} は、ドライバ素子 1 2 のソース - ゲート間の電圧である。 V_T は、ドライバ素子 1 2 の駆動閾値に対応する閾値電圧である。(4) 式において、 α が 1、 β_{ave} が β_L であるとする、これらを一番下の式に代入すると、電流 i_{OLED} が 0 となり、完全な黒レベルの表示とされる。

【 0 0 4 3 】

10

20

30

40

50

ここで、平均移動度パラメータ β_{ave} は、図 4 に示したように、画像表示装置における全画素回路に対してテスト電流 i_{test} を書き込み、有機 EL 素子 10 を発光状態にして、書き込み制御線 18 の電位を時間的に変化させ、各画素回路における移動度パラメータを算出した後、求められる。

【0044】

具体的には、図 5 に示したように、スイッチング素子 13 およびスイッチング素子 14 がオンとされ、スイッチング素子 11 がオフとされると、ソース信号線 17 には、テスト電流 i_{test} が流れる。この場合、ドライバ素子 12 のゲート電位 V_g は、(6) 式で表される。

【0045】

10

つぎに、図 6 に示したように、スイッチング素子 13 およびスイッチング素子 14 がオフとされ、スイッチング素子 11 がオンとされると、有機 EL 素子 10 にテスト電流 $i_{test}(t)$ が流れ、有機 EL 素子 10 が発光する。この場合、ドライバ素子 12 のゲート電位 V_g は、(7) 式で表される。(7) 式において、 i_{test} は、図 5 に示したテスト電流 i_{test} である。

【0046】

この発光時に、書き込み制御線 18 の電位差 δV_r を変化させ、電位差 $\delta V_r(t)$ ((8) 式参照) で黒レベルになった場合、すなわち、(9) 式で表されるテスト電流 $i_{test}(t)$ が、0 ((10) 式参照) であって有機 EL 素子 10 が発光しない場合、当該画素回路の移動度パラメータ β_L は、黒になった瞬間の $\delta V_r(t)$ を用いて (11) 式で表される。

20

【0047】

実際には、図 7 の左側に示したように、全画素回路について、黒レベルとなった際の電位差 $\delta V_r(t)$ の分布 (電位差 $V_{1,1} \sim V_{n,m}$) が求められる。つぎに (11) 式の $\delta V_r(t)$ に各電位差 (電位差 $V_{1,1} \sim V_{n,m}$) と、既知のテスト電流 i_{test} の値を代入して、各画素回路の移動度パラメータ β_L を求める。これにより、図 7 の右側に示したように、全画素回路の移動度パラメータ β_L の分布が求められる。

【0048】

つぎに、移動度パラメータ β_L の分布より、平均移動度パラメータ β_{ave} が求められる。具体的には、移動度パラメータ β_L の分布 ($\beta_{1,1} \sim \beta_{n,m}$) の各値を加算し、加算結果を全画素回路の数 (サンプル数) で除算したものが平均移動度パラメータ β_{ave} として求められる。

30

【0049】

以上説明したように、実施例 1 によれば、黒レベルの表示に対応する電流のデータを書き込む際に、蓄積容量 10Cs を介してドライバ素子 12 のゲート電位 V_g を変化させ、データ書き込み用の電流 i_{data} を増加させることとしたので、従来の容量のように、1 画素あたりの面積の制約を受けることなく、黒レベルの表示におけるデータ書き込み時の応答速度を改善することができる。

【実施例 2】

【0050】

さて、前述した実施例 1 においては、図 1 に示した回路の構成例について説明したが、図 9 に示した回路の構成例としてもよい。以下では、この構成例を実施例 2 として説明する。図 9 は、本発明にかかる実施例 2 による画像表示装置の 1 画素に対応する画素回路の構成を示す図である。同図において、画素回路は、有機 EL 素子 40、スイッチング素子 41、ドライバ素子 42、スイッチング素子 43、スイッチング素子 44、ゲート信号線 45、ゲート信号線 46、ソース信号線 47、書き込み制御線 48、EL 電源線 49 および蓄積容量 40Cs を備えている。

40

【0051】

ここで、同図において、有機 EL 素子 40、スイッチング素子 41、ドライバ素子 42、スイッチング素子 43、スイッチング素子 44、ゲート信号線 45、ゲート信号線 46、ソース信号線 47、書き込み制御線 48、EL 電源線 49 および蓄積容量 40Cs は、

50

図 1 に示した有機 EL 素子 10、スイッチング素子 11、ドライバ素子 12、スイッチング素子 13、スイッチング素子 14、ゲート信号線 15、ゲート信号線 16、ソース信号線 17、書き込み制御線 18、EL 電源線 19 および蓄積容量 10 Cs に対応している。また、スイッチング素子 41、ドライバ素子 42、スイッチング素子 43 およびスイッチング素子 44 は、n 型のトランジスタである。

【実施例 3】

【0052】

さて、前述した実施例 2 においては、図 9 に示した回路の構成例について説明したが、図 10 に示したように、スイッチング素子 41 およびゲート信号線 46 を設けない構成例（実施例 3）としてもよい。

10

【実施例 4】

【0053】

さて、前述した実施例 1 においては、図 1 に示した回路の構成例について説明したが、図 11 に示したカレントミラー型の回路の構成例としてもよい。以下では、この構成例を実施例 4 として説明する。図 11 は、本発明にかかる実施例 4 による画像表示装置の 1 画素に対応する画素回路の構成を示す図である。同図において、画素回路は、有機 EL 素子 60、ドライバ素子 61、スイッチング素子 62、スイッチング素子 63、ドライバ素子 64、ゲート信号線 65、ゲート信号線 66、ソース信号線 67、書き込み制御線 68、EL 電源線 69、電流源 70 および蓄積容量 60 Cs を備えている。ドライバ素子 61 とドライバ素子 64 とはカレントミラー回路を構成している。また、ドライバ素子 61、スイッチング素子 62、スイッチング素子 63 およびドライバ素子 64 は、p 型のトランジスタである。

20

【0054】

つぎに、黒レベルを表示する場合について説明する。はじめに、黒レベルの表示にあたって、図 12 のデータ書き込み期間（1）に対応するデータ書き込み動作が行われる。すなわち、データ書き込み期間（1）では、ゲート信号線 66 の電位がローレベル、ゲート信号線 65 の電位がローレベル、書き込み制御線 68 の電位がローレベル（VL）とされる。

【0055】

この場合、ドライバ素子 64 のゲート電位 V_g は、前述した（1）式で表される。このとき流れるデータ電流 i_{data} は、前述した（2）式で表される。ここで、データ書き込み時に流れるデータ電流 i_{data} は、実施例 1 と同様にして、図 8 に示したように、 $10 \mu A$ も流れる。

30

【0056】

つぎに、図 13 の発光期間（2）に対応する発光動作が行われる。すなわち、発光期間（2）では、ゲート信号線 66 の信号がハイレベル、ゲート信号線 65 の電位がハイレベル、ソース信号線 67 の電位がハイレベル、書き込み制御線 68 の電位がハイレベル（VH）とされる。ここで、書き込み制御線 68 の電位差 δV_r は、前述したように（3）式で表される。また、有機 EL 素子 60 を流れる電流 i_{OLED} は、（4'）式で表される。ここで、 κ は、ドライバ素子 61 とドライバ素子 64 のそれぞれのチャネル幅を W_a 、 W_b およびチャネル長を L_a 、 L_b としたときに、 $\kappa = (W_b / L_b) / (W_a / L_a)$ で表される。また、ドライバ素子 61 のゲート電位 V_g は、前述したように、（5）式で表される。

40

【産業上の利用可能性】

【0057】

以上のように、本発明にかかる画像表示装置は、黒レベルの表示における応答速度の改善に対して有用である。

【図面の簡単な説明】

【0058】

【図 1】本発明にかかる実施例 1 による画像表示装置の 1 画素に対応する画素回路の構成

50

を示す図である。

【図 2】同実施例 1 におけるデータ書き込み動作を説明する図である。

【図 3】同実施例 1 における発光動作を説明する図である。

【図 4】同実施例 1 における平均移動度パラメータ β_{ave} の求め方を説明する図である。

【図 5】同実施例 1 における平均移動度パラメータ β_{ave} の求め方を説明する図である。

【図 6】同実施例 1 における平均移動度パラメータ β_{ave} の求め方を説明する図である。

【図 7】同実施例 1 における平均移動度パラメータ β_{ave} の求め方を説明する図である。

【図 8】同実施例 1 におけるデータ電流 i_{data} と電流 i_{OLED} との関係を示す図である。

【図 9】本発明にかかる実施例 2 による画像表示装置の 1 画素に対応する画素回路の構成を示す図である。

10

【図 10】本発明にかかる実施例 3 による画像表示装置の 1 画素に対応する画素回路の構成を示す図である。

【図 11】本発明にかかる実施例 4 による画像表示装置の 1 画素に対応する画素回路の構成を示す図である。

【図 12】同実施例 4 におけるデータ書き込み動作を説明する図である。

【図 13】同実施例 4 における発光動作を説明する図である。

【図 14】従来の画像表示装置の 1 画素に対応する画素回路の構成を示す図である。

【図 15】従来の画像表示装置におけるソース信号線に流す電流と有機 EL 素子に流れる電流との関係を示す図である。

【符号の説明】

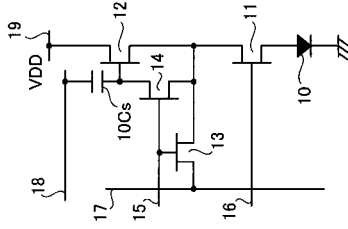
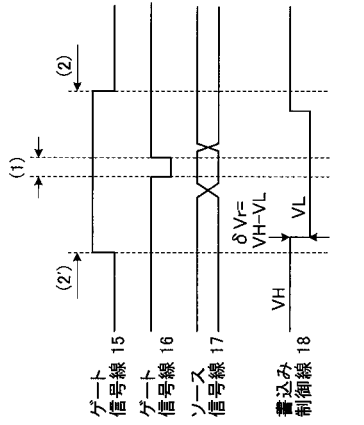
20

【0059】

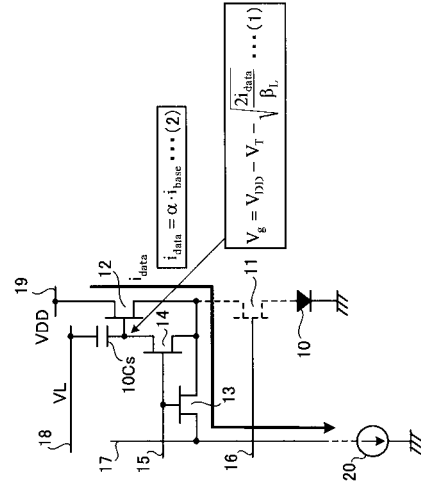
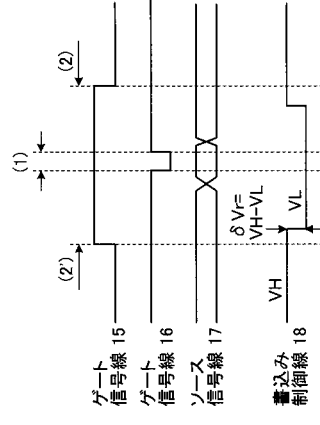
- 10 有機 EL 素子
- 12 ドライバ素子
- 18 書き込み制御線
- 10Cs 蓄積容量
- 40 有機 EL 素子
- 42 ドライバ素子
- 40Cs 蓄積容量
- 60 有機 EL 素子
- 61 ドライバ素子
- 64 ドライバ素子
- 60Cs 蓄積容量

30

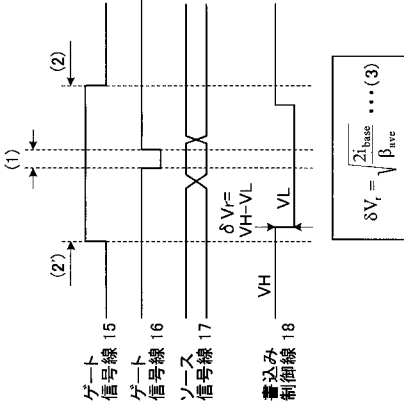
【図 1】



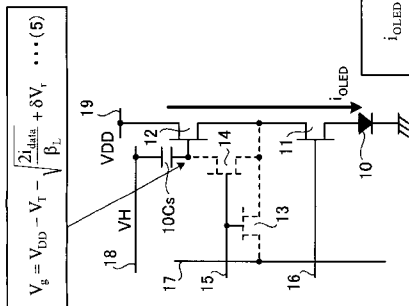
【図 2】



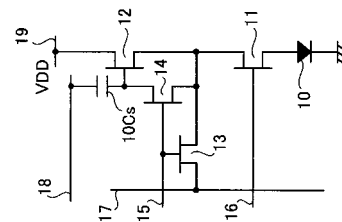
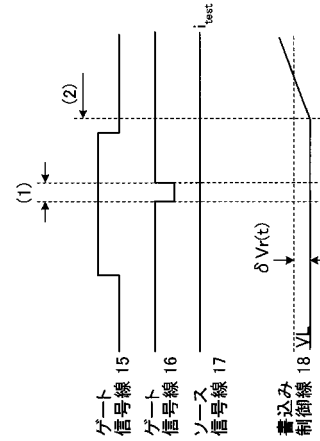
【図 3】



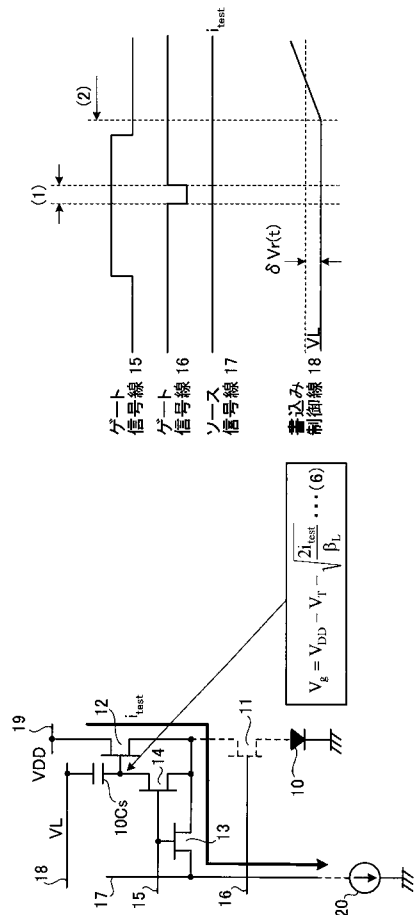
$$i_{OLED} = \frac{\beta_L (V_g - V_t)^2}{2} = \left(\sqrt{i_{data}} - \sqrt{\frac{\beta_L}{2}} \cdot \delta V_t \right)^2 = \left(\sqrt{i_{data}} - \sqrt{\frac{\beta_L}{\beta_{ave}}} \cdot i_{base} \right)^2 = i_{base} \left(\sqrt{\alpha} - \sqrt{\frac{\beta_L}{\beta_{ave}}} \right)^2 \dots (4)$$



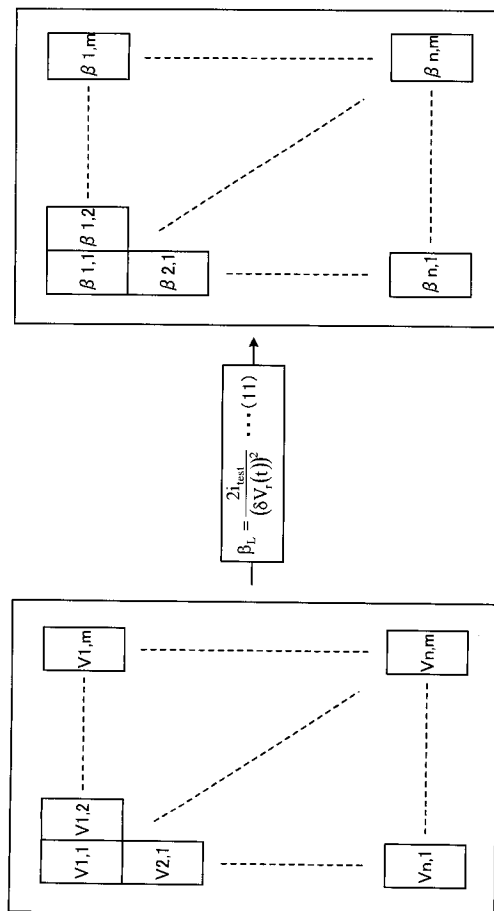
【図 4】



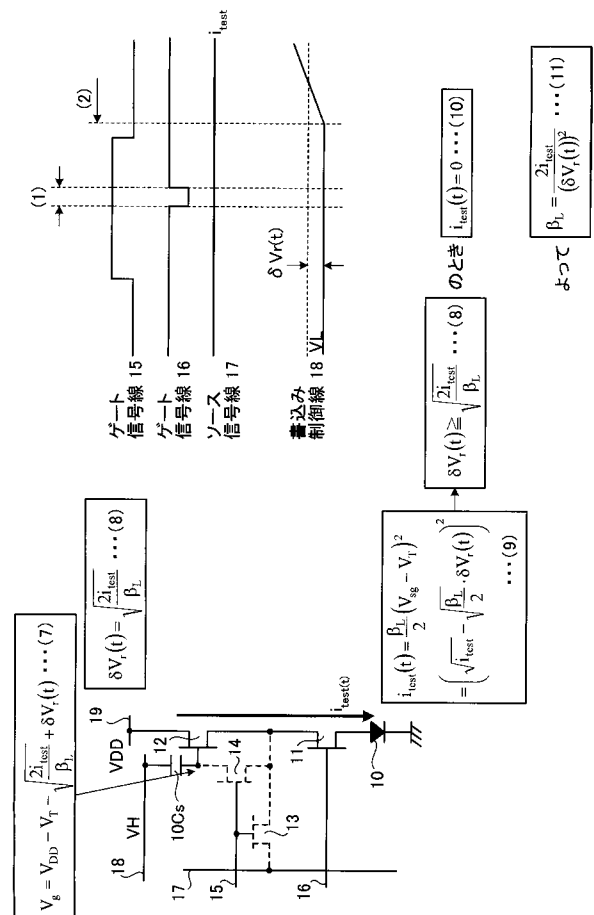
【 図 5 】



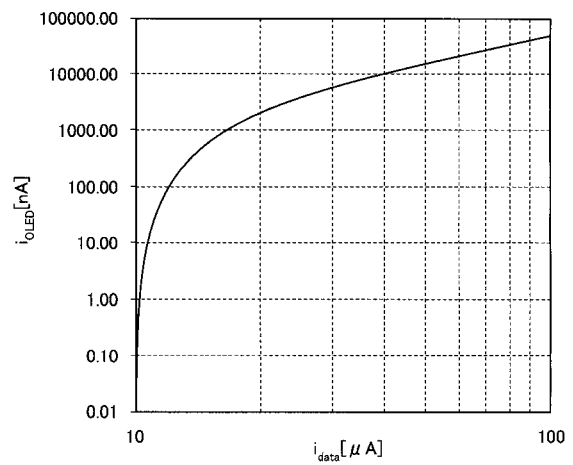
【 圖 7 】



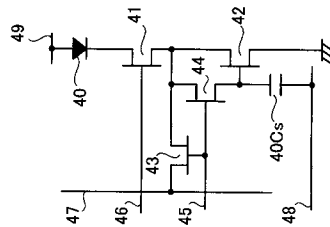
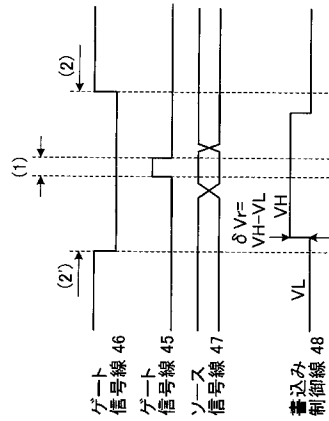
【 図 6 】



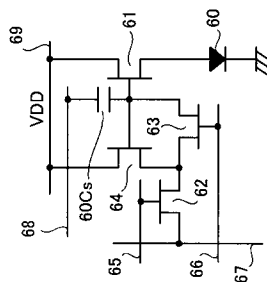
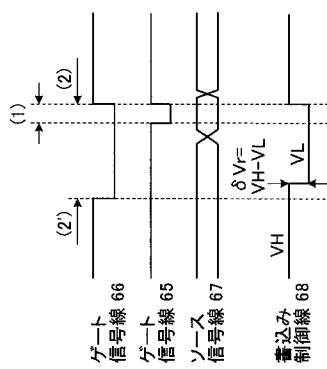
【圖 8】



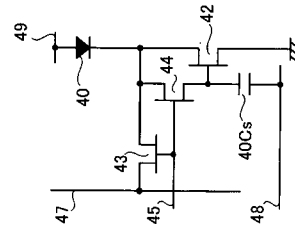
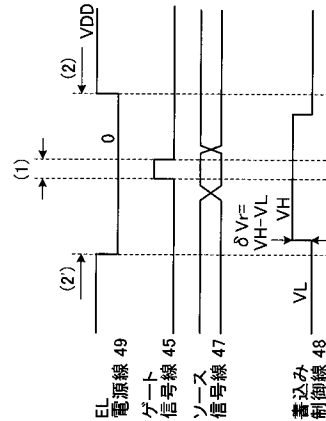
【図 9】



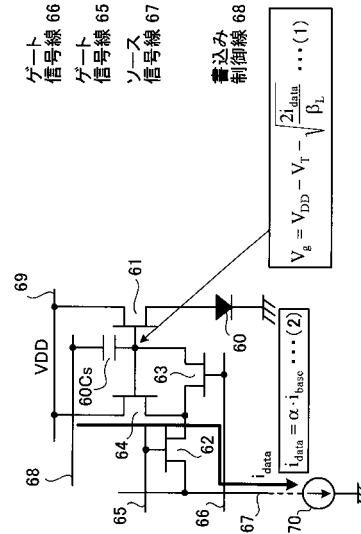
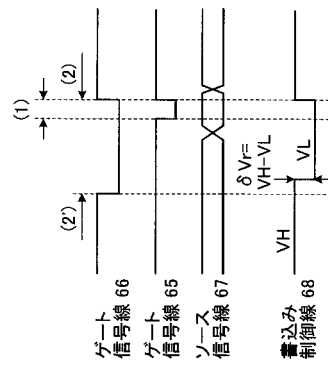
【図 11】



【図 10】



【図 12】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

H 0 5 B 33/14

A

F ターム(参考) 3K007 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD08 EE29 FF11 JJ03 JJ04 JJ05

专利名称(译)	画像表示装置		
公开(公告)号	JP2006011094A	公开(公告)日	2006-01-12
申请号	JP2004188834	申请日	2004-06-25
[标]申请(专利权)人(译)	京瓷株式会社 群创光电股份有限公司		
申请(专利权)人(译)	京瓷株式会社 奇美电子股▲ふん▼有限公司		
[标]发明人	小野晋也 小林芳直		
发明人	小野 晋也 小林 芳直		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/325 G09G3/3241 G09G3/3283 G09G2300/0842 G09G2300/0861 G09G2300/0876 G09G2310/08 G09G2320/0238		
FI分类号	G09G3/30.K G09G3/30.J G09G3/20.621.F G09G3/20.623.A G09G3/20.624.B H05B33/14.A G09G3/20.611.H G09G3/20.641.D G09G3/20.642.A G09G3/3241 G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC42 3K107/EE03 3K107/FF04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/BA11 5C380/BA19 5C380/BA20 5C380/BA46 5C380/BC03 5C380/BC06 5C380/BC09 5C380/BC13 5C380/BC15 5C380/CA08 5C380/CA13 5C380/CA51 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB31 5C380/CC13 5C380/CC14 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC37 5C380/CC39 5C380/CC43 5C380/CC52 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CD013 5C380/CD014 5C380/CF26 5C380/DA02 5C380/DA06 5C380/FA02 5C380/FA21 5C380/HA03 5C380/HA05		
代理人(译)	酒井宏明		
其他公开文献	JP4834876B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在黑电平显示中写入数据时提高响应速度，而不受每像素面积的限制。提供通过电流注入而发光的有机EL元件，栅极端子，源极端子和漏极端子，并且响应于高于预定驱动阈值的电势差将有机EL元件施加在栅极端子和源极端子之间。提供用于控制有机EL元件10的驱动器元件12和用于保持驱动器元件12的栅极端子的栅极电势的存储电容器10Cs，并且当写入与黑电平显示相对应的电流数据时，栅极电势通过10C改变，以增加数据写入电流。[选型图]图1

