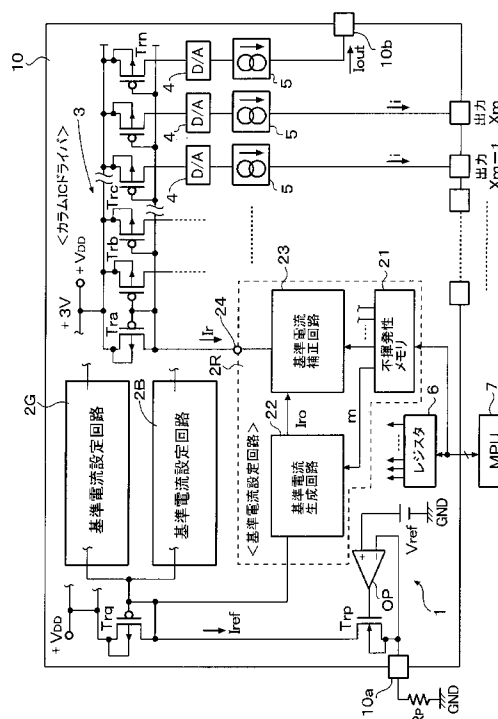




【特許請求の範囲】

【請求項 1】

基準電流発生回路から基準電流を受けて有機 E L パネルをその端子ピンを介して駆動するための電流あるいはその基礎となる電流を生成する有機 E L 駆動回路において、

前記基準電流発生回路から前記基準電流を受けて第 1 の設定データに応じて R , G , B の表示色のいずれか 1 つに対応する、輝度調整の基準となる電流値の電流を発生する基準電流生成回路と、

この基準電流生成回路から前記輝度調整の基準となる電流を受けて輝度調整のためにこの電流に対して、第 2 の設定データに応じて発生させた電流値を加算あるいは減算して補正した基準電流を R , G , B の表示色のいずれかに対して発生する基準電流補正回路とを備え、

前記第 1 および第 2 の設定データがこの有機 E L 駆動回路あるいはこの有機 E L 表示装置の外部から設定される有機 E L 駆動回路。

【請求項 2】

前記基準電流生成回路と前記基準電流補正回路とは、前記 R , G , B の表示色に対応してそれぞれ設けられている請求項 1 記載の有機 E L 駆動回路。

【請求項 3】

3 . さらに前記第 1 および第 2 の設定データを記憶するメモリを有し、前記 R , G , B に対応して設けられたそれぞれの前記基準電流補正回路と前記基準電流生成回路は、それぞれ複数のスイッチ回路を有し、前記第 1 および第 2 の設定データが前記メモリから読出されて読出されたデータに応じて複数の前記スイッチ回路の ON / OFF が選択されて前記補正した基準電流が生成される請求項 2 記載の有機 E L 駆動回路。

【請求項 4】

前記メモリは不揮発性メモリであり、前記基準電流生成回路は、1 個の入力側トランジスタに対して複数の出力側トランジスタを有する第 1 のカレントミラー回路を有し、前記複数の出力トランジスタの出力側は、それぞれ自己に設けられた前記複数のスイッチ回路のそれぞれを介して前記輝度調整の基準となる電流を出力する第 1 の出力端子に接続されている請求項 3 記載の有機 E L 駆動回路。

【請求項 5】

前記基準電流補正回路は、入力端子と、第 2 の出力端子と、補正電流値発生回路と、前記第 1 の出力端子から出力された電流を前記入力端子に受けて前記補正した基準電流を前記第 2 の出力端子に出力する電流合成回路とを有し、前記補正電流値発生回路は、1 個の入力側トランジスタに対して複数の出力側トランジスタをそれぞれ有する第 2 および第 3 のカレントミラー回路を有し、この第 2 および第 3 のカレントミラー回路の前記複数の出力トランジスタの出力側は、それぞれ自己に設けられた前記複数のスイッチ回路のそれぞれを介して前記入力端子あるいは前記第 2 の出力端子に接続されている請求項 4 記載の有機 E L 駆動回路。

【請求項 6】

前記電流合成回路は、前記入力端子に入力側トランジスタが接続され、出力側トランジスタの出力側が前記第 2 の出力端子に接続された第 4 のカレントミラー回路を有し、前記第 2 の出力端子から電流をシンクする出力を発生する請求項 5 記載の有機 E L 駆動回路。

【請求項 7】

前記第 2 のカレントミラー回路は、前記第 2 の出力端子からシンクする電流に対してシンクする電流を加算する電流加算回路であり、前記第 3 のカレントミラー回路は、前記第 2 の出力端子からシンクする電流に対してシンクする電流を減算する電流減算回路である請求項 6 記載の有機 E L 駆動回路。

【請求項 8】

前記第 4 のカレントミラー回路の前記入力側トランジスタは、前記第 2 のカレントミラー回路の入力側トランジスタとなっていて、前記第 2 のカレントミラー回路の前記複数の出力側トランジスタの出力側は、前記複数のスイッチ回路を介して前記第 2 の出力端子に

接続されている請求項 7 記載の有機 E L 駆動回路。

【請求項 9】

前記第 3 のカレントミラー回路の前記入力側トランジスタは、前記第 4 のカレントミラー回路の前記入力側トランジスタを介して駆動され、前記第 3 のカレントミラー回路の前記複数の出力側トランジスタの出力側は、前記複数のスイッチ回路を介して前記第 2 の出力端子に接続されている請求項 8 記載の有機 E L 駆動回路。

【請求項 10】

前記第 2 および第 3 のカレントミラー回路の前記入力側トランジスタは、それぞれ定電流源により駆動され、前記第 2 のカレントミラー回路は、前記第 2 の出力端子からシンクする電流に対してシンクする電流を加算する電流加算回路であり、前記第 3 のカレントミラー回路は、前記入力端子からシンクする電流に対してシンクする電流を減算する電流減算回路である請求項 6 記載の有機 E L 駆動回路。

10

【請求項 11】

前記第 2 のカレントミラー回路の前記複数の出力側トランジスタは、前記複数のスイッチ回路を介して前記第 2 の出力端子に接続され、前記第 3 のカレントミラー回路の前記複数の出力側トランジスタは、前記複数のスイッチ回路を介して前記入力端子に接続されている請求項 10 記載の有機 E L 駆動回路。

【請求項 12】

第 1 の基準電流発生回路から第 1 の基準電流を受けて少なくとも R , G , B の 3 原色の 1 つの色について所定の基準電流を発生するための基準電流設定回路を有する有機 E L 駆動回路において、

20

前記基準電流設定回路は、

前記第 1 の基準電流発生回路から前記第 1 の基準電流を受けて第 1 の設定データに応じて輝度調整の基準となる電流を発生する第 2 の基準電流生成回路と、

この第 2 の基準電流生成回路から前記輝度調整の基準となる電流を受けてこの電流に対して、第 2 の設定データに応じて発生させた電流値を加算あるいは減算して補正した基準電流を前記所定の基準電流として発生する基準電流補正回路とを有し、

前記第 1 および第 2 の設定データがこの有機 E L 駆動回路あるいはこの有機 E L 表示装置の外部から設定される有機 E L 駆動回路。

【請求項 13】

30

前記第 2 の基準電流発生回路と前記基準電流補正回路とは、前記 R , G , B の表示色に対応してそれぞれ設けられている請求項 12 記載の有機 E L 駆動回路。

【請求項 14】

さらに前記第 1 および第 2 の設定データを記憶するためのメモリを有し、前記 R , G , B に対応して設けられたそれぞれの前記基準電流補正回路と前記第 2 の基準電流発生回路は、それぞれ複数のスイッチ回路を有し、前記第 1 および第 2 の設定データが前記メモリから読出されて読出されたデータに応じて複数の前記スイッチ回路の ON / OFF が選択されて前記補正した基準電流が生成される請求項 13 記載の有機 E L 駆動回路。

【請求項 15】

前記メモリは不揮発性メモリであり、それぞれの前記第 2 の基準電流発生回路は、1 個の入力側トランジスタに対して複数の出力側トランジスタを有する第 1 のカレントミラー回路を有し、前記複数の出力トランジスタの出力側は、前記輝度調整の基準となる電流を出力するためにそれぞれ自己に設けられた前記複数のスイッチ回路のそれぞれを介して第 1 の出力端子に接続されている請求項 14 記載の有機 E L 駆動回路。

40

【請求項 16】

請求項 1 ~ 15 のいずれか 1 項に記載されたアクティブマトリックス型有機 E L パネルの駆動回路を有する有機 E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

50

この発明は、有機 E L 駆動回路およびこれを用いる有機 E L 表示装置に関し、詳しくは、携帯電話機、PHS 等の表示装置を有する電子機器において、駆動電流の調整に対して広いダイナミックレンジを確保でき、有機 E L 発光材料の相違による発光輝度の相違を吸収できるような高輝度カラー表示に適した有機 E L 表示装置に関する。

【背景技術】

【0002】

携帯電話機、PHS、DVD プレーヤ、PDA (携帯端末装置) 等に搭載される有機 E L 表示装置の有機 E L 表示パネルでは、カラムラインの数が 396 個 (132 × 3) の端子ピン、ローラインが 162 個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。

10

このような有機 E L 表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のもので端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。

有機 E L 表示装置の問題点は、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R、G、B に発光感度差があることから表示制御が難しくなる点である。そのため、電流駆動を行っても、R、G、B の駆動電流に対する発光効率の比は、例えば、R : G : B = 6 : 11 : 10 程度となる。しかも、このような発光効率は、使用される有機 E L 素子の材料によって異なってくる。

そのために、カラー表示における電流駆動回路では、表示画面上でホワイトバランスを採るために、R、G、B 対応に使用材料に応じてそれぞれの輝度調整を図る駆動電流調整回路が設けられる。

20

ところで、マトリックス状に配置した E L 素子を電流駆動し、かつ、E L 素子の陽極と陰極をグランドに落としてリセットする E L 素子の駆動回路が特許文献 1 として公知である。また、DC - DC コンバータを用いて E L 素子を低消費電力で電流駆動する技術が特許文献 2 として公知である。

【0003】

【特許文献 1】特開平 9 - 232074 号公報

【特許文献 2】特開 2001 - 143867 号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0004】

有機 E L 表示装置の電流駆動回路では、通常、基準電流を電流増幅して各カラムピン対応に有機 E L 素子の駆動電流を生成するので、ホワイトバランスを採るための駆動電流の調整は、R、G、B に対応するそれぞれの基準電流を調整することで行われている。

従来、基準電流を調整するために、従来の駆動電流調整回路は、基準電流発生回路に 4 ビット程度の D / A 変換回路を設けて R、G、B 対応に、例えば、30 μ A ~ 75 μ A の範囲で 5 μ A 刻みで所定のビットデータを設定することで R、G、B それぞれの基準電流を調整しているが、最近では各種の有機 E L 材料が開発されてきているので、ホワイトバランスを採るための輝度調整の範囲は、4 ビット程度の D / A 変換回路では対応しきれなくなっている。

40

しかし、輝度調整のための D / A 変換回路のビット数を、例えば、6 ビットないし 8 ビットに増加とすると、R、G、B 対応に D / A 変換回路がそれぞれ設けられる関係から回路規模が大きくなり、電流駆動回路のワンチップ化が難しくなる。さらには表示装置部分の小型化の要請に十分応えられなくなる。

【0005】

一方、最近では、R、G、B の調整範囲をカバーする基準電流値の調整範囲として 0 μ A ~ 75 μ A で 1 μ A 刻みのダイナミックレンジの確保の要請がある。この発明の目的は、このような従来技術の問題点を解決し、前記の要請に応えるものであって、駆動電流の調整に対して広いダイナミックレンジを確保でき、有機 E L 発光材料の相違による発光輝度の相違を吸収できるので、ホワイトバランス等の輝度調整が容易となり、高輝度カラ

50

ー表示に適する有機 E L 駆動回路を提供することにある。

この発明の他の目的は、駆動電流の調整に対して広いダイナミックレンジを確保でき、高輝度カラー表示に適する有機 E L 表示装置を提供することにある。

【課題を解決するための手段】

【0006】

このような目的を達成するためのこの発明の有機 E L 駆動回路およびこれを用いる有機 E L 表示装置の特徴は、基準電流発生回路から基準電流を受けて第 1 の設定データに応じて R , G , B の表示色のいずれか 1 つに対応する輝度調整の基準となる電流値の電流を発生する基準電流生成回路と、この基準電流生成回路から輝度調整の基準となる電流を受けて輝度調整のためにこの電流に対して、第 2 の設定データに応じて発生させた電流値を加算あるいは減算して補正した基準電流を R , G , B の表示色のいずれかに対して発生する基準電流補正回路とを備え、第 1 および第 2 の設定データがこの有機 E L 駆動回路あるいはこの有機 E L 表示装置の外部から設定されるものである。

【発明の効果】

【0007】

このように、この発明にあっては、外部から設定される第 1 の設定データにより R , G , B のいずれか 1 つに対応する輝度調整の基準となる電流（調整基準の電流）をまず発生して、その基準電流値を中心にして第 2 の設定データで補正して装置ごとの表示色に対応して補正した基準電流を発生している。これにより、表示色に対応する補正前のそれぞれの基準電流は、発光材料や有機 E L 素子の製造ばらつきなどに応じて決定される平均値、中央値あるいは設計値の電流として各 R , G , B に対応して選択でき、選択した電流値を輝度調整の基準となる電流とし、これに対して補正を行えばよい。そこで、補正前の基準電流に対する補正範囲は、発光材料や有機 E L 素子の製造ばらつきなどから生じる、前記の平均値、中央値あるいは設計値の電流値から、さらにばらつく範囲となり、微小であるので、狭い範囲に制限できる。その結果、補正範囲についてのダイナミックレンジを広く採らなくても高精度な電流補正ができる。

【0008】

一方、補正前の輝度調整の基準となる電流は、補正ができる範囲に入るような粗い間隔で発生させればよいので、この電流の選択範囲もダイナミックレンジを広く採らなくても済む。

このように、この発明は、基準電流発生回路からの基準電流に対して、R , G , B それぞれに対応する基準電流を粗いレベルで一旦設定にして、その後それを微調整をする 2 段階調整を採ることにより、駆動電流の調整に対して広い範囲でダイナミックレンジを確保できる。

その結果、有機 E L 発光材料の相違による発光輝度の相違に影響されずに発光材料に対して汎用性のある電流駆動が生成できる。これによりホワイトバランス等の輝度調整が容易となり、高輝度カラー表示に適する有機 E L 駆動回路および有機 E L 表示装置を実現できる。

【発明を実施するための最良の形態】

【0009】

図 1 は、この発明の有機 E L 駆動回路を適用した一実施例の有機 E L パネルのカラムドライバを中心とするブロック図、図 2 は、その基準電流生成回路を中心としたブロック図、そして、図 3 は、他の基準電流生成回路の具体例のブロック図である。

図 1 において、10 は、有機 E L パネルの有機 E L 駆動回路のカラム I C ドライバ（以下カラムドライバ）である。

カラムドライバ 10 は、基準電流発生回路 1（この発明の第 1 の基準電流発生回路）と、R（赤）に対応して設けられた基準電流設定回路 2 R、G（緑）に対応して設けられた基準電流設定回路 2 G、そして、B（青）に対応して設けられた基準電流設定回路 2 B とを有している。

【0010】

10

20

30

40

50

各基準電流設定回路 2 R , 2 G , 2 B は、それぞれ基準電流発生回路 1 から基準電流 I_{ref} を受けてそれぞれの表示色に対応した基準電流を生成する。これらは、それぞれにカレントミラー回路を入力段に有して、ここで生成した基準電流で R , G , B に対応して設けられたカレントミラー回路 3 の入力側トランジスタをそれぞれに駆動する。それぞれのカレントミラー回路 3 は、端子ピン対応に、生成した基準電流を分配する。

なお、基準電流設定回路 2 G、基準電流設定回路 2 B が接続されるカレントミラー回路 3 については基準電流設定回路 2 R が接続されているカレントミラー回路 3 と同様な構成であるので、特に図示してはいない。

【 0 0 1 1 】

基準電流発生回路 1 は、R , G , B に共通の基準電流を発生する回路であって、オペアンプ O P と、このオペアンプ O P の出力をゲートに受けて駆動される N チャネルトランジスタ T_{rp} 、このトランジスタ T_{rp} のソースとグラウンド G N D 間に設けられた抵抗 R_p 、トランジスタ T_{rp} の上流でこのトランジスタのドレインにそのドレインが接続された P チャネルトランジスタ T_{rq} とからなり、トランジスタ T_{rq} のソースが、例えば、3 V の電源ライン + V_{DD} に接続されている。そして、このトランジスタ T_{rq} が基準電流設定回路 2 R、基準電流設定回路 2 G、基準電流設定回路 2 B のそれぞれの入力段のカレントミラー回路の共通の入力側トランジスタとされ、それぞれの基準電流設定回路の出力側の P チャネル MOS FET トランジスタ $T_{r1} \sim T_{rk}$ (図 2 参照) を駆動する。

オペアンプ O P の入力側は、(+) 入力基準電圧源 V_{ref} を介してグラウンド G N D に接続され、(-) 入力基準電圧源 V_{ref} を介してトランジスタ T_{rp} のソースに接続されている。トランジスタ T_{rp} のソースは、抵抗 R_p を介して接地されている。なお、抵抗 R_p は、この I C の端子 1 0 a を介してこの I C の外に取付けされている。

【 0 0 1 2 】

基準電流設定回路 2 G と基準電流設定回路 2 B とは、基準電流設定回路 2 R と同様な構成であるので、以下では、基準電流設定回路 2 R について説明し、基準電流設定回路 2 G、基準電流設定回路 2 B の説明は割愛する。

基準電流設定回路 2 R は、基準電流設定回路 2 G、基準電流設定回路 2 B に共通に設けられた不揮発性メモリ 2 1 と、基準電流生成回路 2 2 と、基準電流補正回路 2 3 とを有している。基準電流生成回路 (前記のカレントミラー回路、この発明の第 2 の基準電流発生回路に相当) 2 2 は、この不揮発性メモリ 2 1 の R に対応する領域から読出された R のデータ値、例えば m に応じて基準電流値 I_{ref} を m 倍にした電流値 I_{ro} の R についての基準電流を出力する。基準電流補正回路 2 3 は、基準電流生成回路 2 2 の出力電流値 I_{ro} を約 $1 \mu A$ の分解能で補正する R についての基準電流の補正回路である。

さらに、基準電流補正回路 2 3 は、図 2 に示すように、補正電流値発生回路 2 3 a と電流合成回路 2 3 b とからなる。補正電流値発生回路 2 3 a は、基準電流生成回路 2 2 の電流値に対して $1 \mu A$ の分解能で加算あるいは減算する電流を発生する。電流合成回路 2 3 b は、基準電流生成回路 2 2 の電流値と補正電流値発生回路 2 3 a の電流値とを合成してシンク電流 I_r を出力端子 2 4 に発生する。これにより基準電流補正回路 2 3 は、電流合成回路 2 3 b によりその出力端子 2 4 を介して R に対して補正された基準電流 I_r を発生し、この基準電流 I_r によりカレントミラー回路 3 の入力側トランジスタ T_{ra} を駆動する。

【 0 0 1 3 】

カレントミラー回路 3 は、入力側のトランジスタ T_{ra} と、これとカレントミラー接続される $T_{rb} \sim T_{rn}$ とを有して、P チャネル MOS FET トランジスタ $T_{rb} \sim T_{rn}$ のソースは、電源ライン + V_{DD} (= + 3 V) に接続されている。

トランジスタ $T_{rb} \sim T_{rn}$ のドレインは、D / A 変換回路 4 , 4 ... に接続され、それぞれのドレインからの出力電流は、この D / A 変換回路 4 の基準駆動電流とされる。

各 D / A 変換回路 4 は、M P U 7 からレジスタ 6 を介して表示データを受けてこの基準駆動電流 I_r を表示データ値分増幅してそのときどきの表示輝度に応じた駆動電流を生成し、それぞれに出力段電流源 5 を駆動する。各出力段電流源 5 は、一対のトランジスタか

らなるカレントミラー回路で構成され、カラム側の出力端子 $X1 \sim Xm$ を介して駆動電流 i を有機 EL パネル（各有機 EL 素子の陽極）に出力する。

最終段のトランジスタ T_{rn} のドレインは、D/A 変換回路 4 に接続され、この D/A 変換回路 4 を駆動する。D/A 変換回路 4 は、設定されたデータに応じて出力段電流源 5 を駆動し、出力段電流源 5 が出力電流 I_{out} をこの IC の外部出力端子 10b から外部へと出力する。この出力は、次段に設けられたカラム IC ドライバに入力されて、同様な駆動電流を発生するモニタ電流にされる。

【0014】

図 2 は、基準電流設定回路 2R の具体的な構成を示すものであって、基準電流設定回路 2R は、データ設定によりプログラム可能な電流値調整回路である。

基準電流生成回路 22 は、基準電流値 I_{ref} が流れるトランジスタ T_{rq} により駆動される P チャネルのトランジスタ $T_{r1} \sim T_{rk}$ からなるカレントミラー回路である。カレントミラー接続のトランジスタ $T_{r1} \sim T_{rk}$ のソースは、電源ライン + V_{DD} に接続され、各トランジスタのドレインは、スイッチ回路 $S_{W1} \sim S_{Wk}$ を介して出力端子 22a に接続され、これに R についての基準電流として電流値 I_{ro} の電流を出力する。出力端子 22a は、電流合成回路 23b の N チャネルのカレントミラーの入力側トランジスタ T_{rr} のドレインに接続されていて、トランジスタ T_{rr} に電流値 I_{ro} を流す。このトランジスタのソースは接地されている。

電流合成回路 23b は、トランジスタ T_{rr} を入力側トランジスタとし、N チャネルトランジスタ T_{rs} を出力トランジスタとするカレントミラー回路で構成され、トランジスタ T_{rs} のドレインが出力端子 24 に接続され、そのソースは接地されている。

【0015】

補正電流値発生回路 23a は、電流加算回路 23c と電流減算回路 23d とを有している。電流加算回路 23c は、トランジスタ T_{rr} の入力側トランジスタとカレントミラー接続された N チャネルの出力トランジスタ $Q_{n1}, Q_{n2} \sim Q_{nn}$ からなるカレントミラー回路であり、トランジスタ $Q_{n2} \sim Q_{nn}$ のソースがグランド GND に接続され、それぞれのドレインは、スイッチ回路 $S_{Wn2} \sim S_{Wnn}$ を介して出力端子 24 に接続されている。これによりスイッチ回路 $S_{Wn2} \sim S_{Wnn}$ の ON/OFF に応じて発生した電流の電流値分が出力端子 24 からシンクされる。そこで、出力端子 24 にシンクされる電流 I_r には、スイッチ回路 $S_{Wn2} \sim S_{Wnn}$ の ON/OFF に応じて発生する電流値分が加算される。なお、出力側トランジスタ $Q_{n2} \sim Q_{nn}$ に対するカレントミラーの入力側トランジスタは、電流合成回路 23b の入力側トランジスタ T_{rr} になっている。

【0016】

電流減算回路 23d は、出力トランジスタ Q_{n1} の上流側に設けられたトランジスタ Q_{p1} と、このトランジスタ Q_{p1} が入力トランジスタとされ、トランジスタ $Q_{p2} \sim Q_{pn}$ が出力トランジスタとされたカレントミラー回路を有している。

トランジスタ $Q_{p1} \sim Q_{pn}$ のソースは、電源ライン + V_{DD} に接続され、トランジスタ $Q_{p2} \sim Q_{pn}$ のドレインは、スイッチ回路 $S_{Wp2} \sim S_{Wpn}$ を介して出力端子 24 に接続されている。これによりスイッチ回路 $S_{Wp2} \sim S_{Wpn}$ の ON/OFF に応じて発生した電流の電流値分が出力端子 24 へ流出する。そこで、出力端子 24 にシンクする電流 I_r には、スイッチ回路 $S_{Wp2} \sim S_{Wpn}$ の ON/OFF に応じて発生する電流値分が減算される。

したがって、基準電流補正回路 23 は、スイッチ回路 $S_{Wn2} \sim S_{Wnn}$ とスイッチ回路 $S_{Wp2} \sim S_{Wpn}$ との選択的な ON/OFF によりシンクされる出力端子 24 の電流値 I_r を調整することができる。なお、このとき加算あるいは減算する電流値は、スイッチ回路の ON させた個数で決定される。

【0017】

ここで、トランジスタ T_{rr} とトランジスタ T_{rs} とのゲート幅比（チャネル幅比）は 20 : 20 であり、トランジスタ T_{rr} とトランジスタ $Q_{n1} \sim Q_{nn}$ のゲート幅比（チャネル幅比）は 20 : 1、そして、トランジスタ T_{rr} とトランジスタ $Q_{p1} \sim Q_{pn}$ のゲート幅比（チャネル幅比）は 20 : 1 である。これにより、ここで、調整される電流値は、出力端子 22

10

20

30

40

50

から流入する電流値 I_{ro} に対して $I_{ro}/20$ の分解能において出力端子 24 の電流値 I_r を加減算することができる。ここで、 I_{ro} を $20\ \mu\text{A}$ とすれば、補正する電流値の分解能は、 $1\ \mu\text{A}$ 程度になる。

【0018】

スイッチ回路 $SW1 \sim SWk$ とスイッチ回路 $SWn2 \sim SWnn$ とスイッチ回路 $SWn2 \sim SWnn$ とは、不揮発性メモリ 21 の R についての設定データに応じてそれぞれの ON/OFF が設定される。R についての設定データは、R についての記憶した領域から、例えば、MPU7 によって読出される。なお、これは、電源 ON と同時に不揮発性メモリ 21 から自動的に読出されるものでもよい。

まず、基準電流生成回路 22 のスイッチ回路 $SW1 \sim SWk$ の ON/OFF を選択することで、R, G, B の発光輝度に対応した電流値を粗いレベルで設定して輝度調整の基準となる電流値 I_{ro} の R についての基準電流を発生させる。次に、この輝度調整の基準となる電流値 I_{ro} に対して装置ごとに発光材料や有機 EL 素子の製造ばらつきなどによる輝度を調整するために加算側スイッチ回路 $SWn2 \sim SWnn$ あるいは減算側スイッチ回路 $SWp2 \sim SWpn$ の ON/OFF を設定する。

【0019】

これらの調整をするためのデータは、この有機 EL 駆動回路あるいはこの有機 EL 表示装置の外部から MPU7 を介して不揮発性メモリ 21 にデータを設定することで行われる。R, G, B の使用材料に対応する発光輝度に対応してあらかじめ得られた値をデータとして不揮発性メモリ 21 に記憶しておき、スイッチ回路 $SW1 \sim SWk$ の ON/OFF させる。この場合のデータ値は、発光材料や有機 EL 素子の製造ばらつきなどに応じて決定される平均値、中央値あるいは設計値として与えられるものである。

これとは別に、例えば、製品の動作テスト段階あるいは出荷テスト段階において、実際に装置ごと R, G, B についてそれぞれに最大輝度に設定して表示輝度を表示画面を測定器で測定してあるいは目視観測によりスイッチ回路 $SWn2 \sim SWnn$ とスイッチ回路 $SWp2 \sim SWpn$ を ON/OFF する設定データを決定し、これを外部から MPU7 を介して設定してホワイトバランスの調整を行うものである。

この不揮発性メモリ 21 に記憶されるデータは、MPU7 から設定され、不揮発性メモリ 21 は、R, G, B ごとに各領域が割り当てられていて、基準電流設定回路 2R、基準電流設定回路 2G、基準電流設定回路 2B のそれぞれの同様なスイッチ回路に対して ON/OFF するデータが送出される。

【0020】

ところで、図 2 の実施例の基準電流補正回路 23 は、基準電流生成回路（カレントミラー回路）22 の電流値 I_{ro} に対して電流加算回路 23c と電流減算回路 23d でそれぞれに $1/20$ の単位で電流を発生して加算、減算して補正をする回路になっている。そのため、補正する電流値が電流値 I_{ro} に応じて決定され、電流値 I_{ro} に応じて相違してくる。

このような補正上の問題を回避するには、スイッチ回路 $SWn2 \sim SWnn$ とスイッチ回路 $SWp2 \sim SWpn$ の ON する数を増減して調整することにより対応できる。

これとは別に、加減算補正する電流を一定の電流値単位とすることも可能である。これは、例えば、電流加算回路 23c と電流減算回路 23d とを駆動する電流をトランジスタ T_{rr} を入力側トランジスタとするカレントミラー接続の出力側トランジスタ $Q_{n1} \sim Q_{nn}$ により発生するのではなく、トランジスタ T_{rr} とは独立に入力側トランジスタを設け、これを $1\ \mu\text{A}$ 程度の電流を発生する電流源で駆動し、その入力側トランジスタによりトランジスタ Q_{p1} とトランジスタ $Q_{n2} \sim Q_{nn}$ をそれぞれ駆動するようにすればよい。

なお、電流加算回路 23c のトランジスタ $Q_{n2} \sim Q_{nn}$ の出力と電流減算回路 23d のトランジスタ $Q_{p2} \sim Q_{pn}$ の出力は、出力端子 24 ではなく、基準電流生成回路 22 の出力端子 22a の電流に対して加えるようにすることで可能である。この場合には、電流加算回路 23c が電流減算回路となり、電流減算回路 23d が電流加算回路となる。

【0021】

図 3 は、他の基準電流設定回路 20 の具体例のブロック図である。

10

20

30

40

50

図2の回路との相違する点は、図2の電流減算回路23dをNチャネルトランジスタ $Q_1 \sim Q_n$ からなるカレントミラー回路で形成される電流減算回路23eとし、出力端子24のシンク電流値 I_r に対して $1\mu A$ の分解能に相当する電流値 ΔI の電流源8, 9を設けて、電流合成回路23bの入力側と出力側とに分けて電流 I_r に対する加減算をすることにある。

図2と同じ電流減算回路23cは、トランジスタ Q_{n1} を入力側とし、トランジスタ $Q_{n2} \sim Q_{nn}$ を出力側トランジスタとするカレントミラー回路で構成され、入力側トランジスタ Q_{n1} が電流値 ΔI の電流源8から駆動電流を受けて出力側トランジスタ $Q_{n2} \sim Q_{nn}$ にそのミラー電流（グラウンドへシンクする電流）を発生し、これをスイッチ回路 $SW_{n2} \sim SW_{nn}$ を介して出力端子24に出力する。これにより出力端子24から出力される電流 I_r に $\Delta I \times P$ の電流を加算する。なお、 P は、このときONさせたスイッチ回路の個数である。

10

【0022】

一方、電流減算回路23eは、カレントミラーの入力側トランジスタ Q_1 が電流値 ΔI の電流源9から駆動電流を受けて出力側トランジスタ $Q_2 \sim Q_n$ にそのミラー電流（グラウンドへシンクする電流）を発生し、これをスイッチ回路 $SW_{p2} \sim SW_{pn}$ を介して電流合成回路23bの入力側である出力端子22aからの供給される電流の一部をグラウンドGNDへとシンクする。これによりトランジスタ T_{rr} の駆動電流が減少して、出力端子24から出力される電流 I_r から $\Delta I \times K$ の電流を減算する。

なお、 K は、このときONさせたスイッチ回路の個数である。

ここでは、トランジスタ T_{rs} とトランジスタ $Q_{n1} \sim Q_{nn}$ のゲート幅比（チャネル幅比）は $10:1$ 、そして、トランジスタ T_{rr} とトランジスタ $Q_1 \sim Q_n$ のゲート幅比（チャネル幅比）は $10:1$ である。 ΔI を $1\mu A$ とすれば、補正する電流値の分解能は、 $1\mu A$ 程度になる。

20

その動作は、図2と同様であるので割愛する。

【産業上の利用可能性】

【0023】

以上説明してきたが、実施例の不揮発性メモリ21は、不揮発性メモリではなく、通常のRAMあるいはレジスタ等の揮発性メモリを使用することができる。この場合には、電源投入時あるいは表示装置の起動時等にMPU7（あるいはCPU）から必要なデータをこの揮発性メモリに格納すればよい。なお、不揮発性メモリ21あるいはこれらのデータが転送されるRAMからの設定データの読出は、コントローラ等によって読出されてもよく、あるいは常時読出状態にあってもよい。

30

また、実施例の補正電流値発生回路には電流加算回路と電流減算回路とが設けられているが、基準電流生成回路で発生する電流値を、そのばらつきの下限側に設定しておけば、電流加算回路だけ設けることでも微調整が可能である。逆に基準電流生成回路で発生する電流値を、そのばらつきの上限側に設定しておけば、電流減算回路だけ設けるだけでも微調整が可能である。

さらに、現在のところG, Bの表示色に対する有機EL素子の材料の発光輝度の差はRに比べては大きくないので、基準電流設定回路は、G, Bの表示色に共通に設けられていてもよい。

40

なお、実施例では、MOSFETトランジスタを主体として構成しているが、バイポーラトランジスタを主体としても構成してもよいことはもちろんである。また、実施例のNチャネル型トランジスタ（あるいはnpn型）は、Pチャネル型（あるいはpnp型）トランジスタに、Pチャネル型トランジスタは、Nチャネル（あるいはnpn型）トランジスタに置き換えることができる。

【図面の簡単な説明】

【0024】

【図1】図1は、この発明の有機EL駆動回路を適用した一実施例の有機ELパネルのラムドライバを中心とするブロック図である。

【図2】図2は、その基準電流生成回路を中心としたブロック図である。

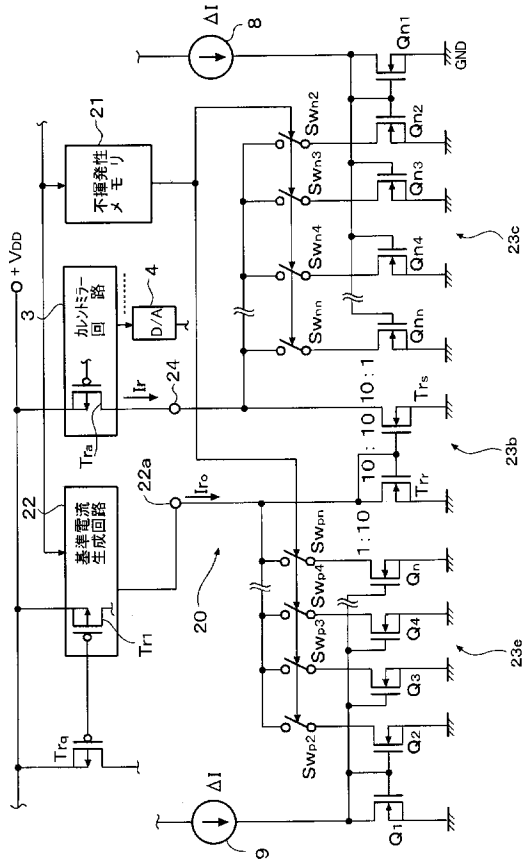
50

【 0 0 2 5 】

1 ... 基準電流発生回路、
2 R , 2 G , 2 B ... 基準電流設定回路、
3 , 2 5 , 2 6 ... カレントミラー回路、
4 ... D / A 変換回路、 5 ... 出力段電流源、
6 ... レジスタ、 7 ... M P U 、 1 0 ... カラム I C ドライバ（カラムドライバ）、
2 1 ... 不揮発性メモリ、 2 2 ... 基準電流生成回路、
2 3 ... 基準電流補正回路、 2 3 a ... 補正電流値発生回路、
2 3 b ... 電流合成回路、 2 3 c ... 電流加算回路、
2 3 d ... 電流減算回路、 2 4 ... 出力端子、
T r 1 ~ T r k , T r a ~ T r n , Q n 1 , Q n 2 ~ Q n n , Q p 1 ~ Q p n ... トランジスタ、
S W 1 ~ S W k , S W p 2 ~ S W p n , S W n 2 ~ S W n n ... スイッチ回路。

10

【図 3】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 4 A
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 2 D
G 0 9 G	3/20	6 4 2 L
G 0 9 G	3/20	6 4 2 P
H 0 5 B	33/14	A

(72)発明者 的場 好夫

京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

F ターム(参考) 3K007 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 CC03 DD05 EE30 FF11 JJ02 JJ03

