

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2003 - 308044

(P2003 - 308044A)

(43)公開日 平成15年10月31日(2003.10.31)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト [*] (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
3/20	612	3/20	612 E 5 C 0 8 0
	623		623 F 5 J 0 2 2
	641		641 D
H 0 3 M 1/74		H 0 3 M 1/74	

審査請求 有 請求項の数 12 O L (全 8 数) 最終頁に続く

(21)出願番号	特願2003 - 28087(P2003 - 28087)	(71)出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町21番地
(22)出願日	平成15年2月5日(2003.2.5)	(72)発明者	花田 幸一 京都市右京区西院溝崎町21番地 ローム株式会社内
(31)優先権主張番号	特願2002 - 36236(P2002 - 36236)	(72)発明者	嶋田 雄二 京都市右京区西院溝崎町21番地 ローム株式会社内
(32)優先日	平成14年2月14日(2002.2.14)	(74)代理人	100079555 弁理士 梶山 信是 (外 1 名)
(33)優先権主張国	日本(JP)		

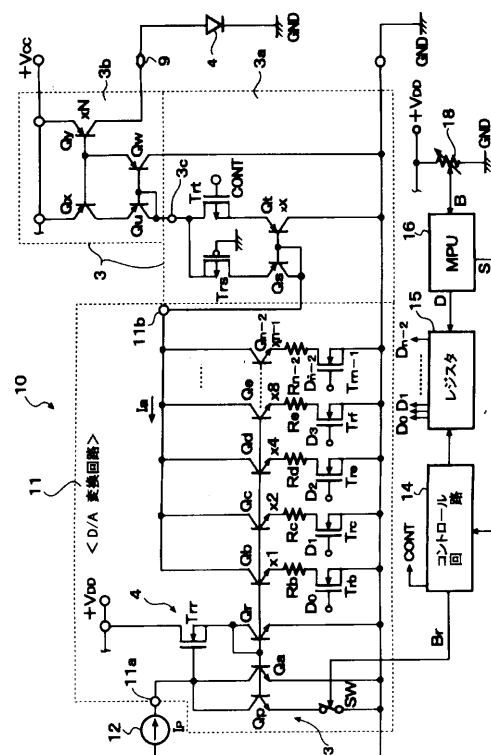
最終頁に続く

(54)【発明の名称】 有機 E L 駆動回路および有機 E L 表示装置

(57)【要約】

【課題】有機 E L パネルの輝度調整が容易にでき、かつ、駆動回路の占有面積を小さくすることができる有機 E L 駆動回路および有機 E L 表示装置を提供することにある。

【解決手段】この発明は、カレントミラー接続の入力側トランジスタを複数並列に設けてその 1 つに直列に挿入したスイッチ回路で入力側の駆動電流を制御する。このとき、スイッチの 1 つを O N から O F F にすることで、複数の入力側トランジスタに分流されていた定電流がスイッチ回路が O F F にされた入力側トランジスタに分流されなくなる。これによりカレントミラー接続の残りの入力トランジスタに多くの電流が流れ、その分、カレントミラー接続の出力側トランジスタに大きな D / A 変換電流が発生する。そこで、表示データの値をその分、小さくすることができ、1 桁かそれ以上桁数の少ない D / A 変換回路にすることができる。



【特許請求の範囲】

【請求項 1】複数の出力側トランジスタが並列にカレントミラー接続され入力側トランジスタに所定の駆動電流を受けるカレントミラー回路を有し、それぞれの前記出力側トランジスタが表示データのビット桁位置に対応して入力された前記表示データに応じて選択的に動作して、前記表示データに対応する変換アナログ電流を前記出力側トランジスタに流れる電流の合計値として出力端子に発生する D/A 変換回路を有する有機 EL 駆動回路であって、
並列に設けられた複数の前記入力側トランジスタと、
これら複数の入力側トランジスタの少なくとも 1 に直列に挿入されたスイッチ回路と、
前記複数の入力側トランジスタを所定の定電流で駆動する電流源と、
前記スイッチ回路の ON/OFF を制御する制御部とを備え、
前記スイッチ回路が ON している状態において、前記 D/A 変換回路による前記変換アナログ電流値が変換可能な前記表示データの桁数を越える大きな電流値になるときに、前記制御部は、前記スイッチ回路を OFF に設定して前記変換桁数が、これ以下の前記表示データを前記 D/A 変換回路に設定して求める前記大きな変換アナログ電流値を発生させることを特徴とする有機 EL 駆動回路。

【請求項 2】前記複数の 2 個であり、この 2 個の入力側トランジスタは、動作電流比が 1:1 の関係にあって、前記制御部は、前記スイッチ回路を OFF にしたときに前記求める大きな変換アナログ電流値に対応する表示データの値の 1/2 の表示データを前記 D/A 変換回路に設定する請求項 1 記載の有機 EL 駆動回路。

【請求項 3】前記制御部は、前記有機 EL パネルの表示輝度の調整に応じて前記表示データを算出し、算出した前記表示データが前記変換桁数を越える値か、それ以上になったときに、前記スイッチ回路を OFF にする請求項 2 記載の有機 EL 駆動回路。

【請求項 4】前記電流源は、基準電流を受けて端子ピンに対応して基準電流を分配する回路の前記端子ピンの 1 つに対する出力回路であり、前記スイッチ回路は、前記入力側トランジスタの下流に設けられ、前記制御部は、プロセッサとコントロール回路とレジスタとを有し、前記表示データは、前記プロセッサで算出されて前記レジスタにセットされる請求項 3 記載の有機 EL 駆動回路。

【請求項 5】前記プロセッサは、前記コントロール回路を介して前記スイッチ回路を OFF にする請求項 4 記載の有機 EL 駆動回路。

【請求項 6】前記制御部は、前記スイッチ回路を OFF に設定する情報を記憶する記憶回路を有し、前記記憶回路に所定の情報を記憶して、この情報により前記スイッチ回路が OFF にされる請求項 2 記載の有機 EL 駆動回

路。

【請求項 7】有機 EL 表示パネルと、
前記有機 EL パネルの端子ピンに電流を出力するカレントミラー電流出力回路と、
複数の出力側トランジスタが並列にカレントミラー接続され並列に接続された複数の入力側トランジスタに所定の駆動電流を受けるカレントミラー回路を有し、それぞれの前記出力側トランジスタが表示データのビット桁位置に対応して入力された前記表示データに応じて選択的に動作し、前記表示データに対応する変換アナログ電流を前記出力側トランジスタに流れる電流の合計値として発生して前記カレントミラー電流出力回路を駆動する D/A 変換回路と、
前記複数の入力側トランジスタの少なくとも 1 に直列に挿入されたスイッチ回路と、
前記複数の入力側トランジスタを所定の定電流で駆動する電流源と、
前記スイッチ回路の ON/OFF を制御する制御部とを備え、

前記スイッチ回路が ON している状態において、前記 D/A 変換回路による前記変換アナログ電流値が変換可能な前記表示データの桁数を越える大きな電流値になるときに、前記制御部は、前記スイッチ回路を OFF に設定して前記変換桁数が、これ以下の前記表示データを前記 D/A 変換回路に設定して求める前記大きな変換アナログ電流値を発生させることを特徴とする有機 EL 表示装置。

【請求項 8】前記複数の 2 個であり、この 2 個の入力側トランジスタは、動作電流比が 1:1 の関係にあって、前記制御部は、前記スイッチ回路を OFF にしたときに前記求める大きな変換アナログ電流値に対応する表示データの値の 1/2 の表示データを前記 D/A 変換回路に設定する請求項 7 記載の有機 EL 表示装置。

【請求項 9】前記制御部は、前記有機 EL パネルの表示輝度の調整に応じて前記表示データを算出し、算出した前記表示データが前記変換桁数を越える値か、それ以上になったときに、前記スイッチ回路を OFF にする請求項 8 記載の有機 EL 表示装置。

【請求項 10】前記電流源は、基準電流を受けて端子ピンに対応して基準電流を分配する回路の前記端子ピンの 1 つに対する出力回路であり、前記スイッチ回路は、前記入力側トランジスタの下流に設けられ、前記制御部は、プロセッサとコントロール回路とレジスタとを有し、前記表示データは、前記プロセッサで算出されて前記レジスタにセットされる請求項 9 記載の有機 EL 表示装置。

【請求項 11】前記プロセッサは、前記コントロール回路を介して前記スイッチ回路を OFF にする請求項 10 記載の有機 EL 表示装置。

【請求項 12】前記制御部は、前記スイッチ回路を OFF に設定する情報を記憶する記憶回路を有し、前記記憶回路に所定の情報を記憶して、この情報により前記スイ

ッチ回路が OFF にされる請求項 8 記載の有機 EL 表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、有機 EL 駆動回路および有機 EL 表示装置に関し、詳しくは、カレントミラー回路を利用した D/A 変換回路により入力デジタル値に対応する電流値を生成して有機 EL パネルのピン駆動電流を発生するカラムライン（有機 EL 素子の陽極側ドライバライン、以下同じ）の電流駆動回路において、変換ビット数を越える D/A 変換電流値を得ることができ、かつ、有機 EL 駆動回路の占有面積を小さくすることができるような有機 EL 駆動回路および有機 EL 表示装置の改良に関する。

【0002】

【従来の技術】有機 EL 表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機、DVD プレーヤ、PDA（携帯端末装置）等に搭載される次世代表示装置として現在注目されている。この有機 EL 表示装置には、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R（赤）、G（緑）、B（青）に感度差があることから制御が難しくなる問題点がある。そこで、最近では、電流駆動のドライバを用いた有機 EL 表示装置が提案されている。例えば、特開平 10 - 112391 号などでは、電流駆動により輝度ばらつきの問題を解決する技術が記載されている。

【0003】携帯電話機用の有機 EL 表示装置の有機 EL 表示パネルでは、カラムラインの数が 396 個（ 13×3 ）の端子ピン（以下ピン）、ローラインが 162 個のピンを持つものが提案され、カラムライン、ローラインのピンはこれ以上に増加する傾向にある。このような有機 EL 表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のものでもピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。そのドライブ段は、例えば、特願 2002 - 82662 号（特願 2001 - 86967 号と特願 2001 - 396219 号の国内優先出願）のようにピン対応に多数の出力側トランジスタを有するパラレル駆動のカレントミラー回路（基準電流分配回路）を有して、手前の入力段となる基準電流発生回路から基準電流を受けてピン対応に多数のミラー電流を発生することで基準電流をピン対応に分配して出力回路を駆動する。あるいはピン対応に分配されたこのミラー電流をさらに k 倍（ k は 2 以上の整数）の電流に増幅して出力回路を駆動する。そして、その k 倍電流増幅回路には、ピン対応に D/A 変換回路を設けたこの出願人の特願 2002 - 33719 号の出願がある。これは、カラム側のピン対応に D/A 変換回路が表

換してカラム方向の駆動電流を同時に生成する。

【0004】

【発明が解決しようとする課題】ところで、液晶表示装置などでは、可変抵抗器等の調整により表示輝度をマニュアル調整ができる。有機 EL パネルのこのような輝度調整は、通常、基準電流発生回路側で外部からの輝度調整信号に応じた基準電流を発生することで行われる。しかし、前記のような D/A 変換回路を有する電流駆動回路の場合には、表示データの数値を設定された輝度に応じて演算することで輝度調整をすることが可能である。D/A 変換回路での輝度調整は、例えば、輝度を 2 倍とする場合には、表示輝度データ D を $D \times 2$ として 2 倍の輝度となる表示データを D/A 変換回路に設定し、輝度を $1/2$ にする場合には、 $D \times 1/2$ の表示輝度データを D/A 変換回路に設定することによる。図 3 は、このような輝度調整が可能な有機 EL 駆動回路のカラムドライバ 1 であって、前記の特願 2002 - 33719 号に記載されているものである。2 は、その D/A 変換回路、3 は、そのカレントミラー電流出力回路である。D/A 変換回路 2 は、定電流源 14a からの電流 I を入力端子 2a を介してコレクタに受けるダイオード接続の入力側 npn 型バイポーラトランジスタ Qa を有し、これにカレントミラー接続された出力側 npn 型バイポーラトランジスタ $Qb \sim Qn-1$ と、各出力側トランジスタ $Qb \sim Qn-1$ のエミッタとグランド GND 間にスイッチ回路として接続された N チャネル MOSFET トランジスタ $Trb \sim Trn-1$ とが設けられている。そして、トランジスタ $Trb \sim Trn-1$ のゲートがそれぞれ表示データ $D0 \sim Dn-1$ を受ける D/A 変換データの各入力端子に接続されている。

【0005】出力側トランジスタ $Qb \sim Qn-1$ は、それぞれのコレクタが出力端子 2b に接続され、トランジスタ Qa のエミッタ面積に対してそれぞれのトランジスタが $\times 1, \times 2, \times 4, \dots \times n$ の倍数の各桁の重みに対応するエミッタ面積比を持っている。なお、入力側トランジスタ Qa のエミッタは、抵抗 Ra と N チャネル型の MOSFET トランジスタ Tra の直列回路を介してグランド GND に接続され、トランジスタ Tra のゲートは電源ライン + VDD に接続されている。この D/A 変換回路 2 は、CPU、MPU 等のプロセッサからそのときどきの表示輝度に応じたデジタル値の表示データを入力端子 $D0 \sim Dn-1$ に受けて出力端子 2b に入力データ（表示データ）に応じたアナログの変換電流値を発生する。なお、この図では、ドライブ段のそれぞれの 1 ピン分の、基準電流分配回路の出力回路を簡略化して定電流源 14a として示してある。また、トランジスタ Trr とトランジスタ Qr は、カレントミラー接続の共通ベースラインへベース電流を供給するベース電流供給回路であり、トランジスタ Qr のエミッタは、抵抗 Rr と N チャネル型の MOSFET トランジスタ $Trra$ の直列回路を介してグラン

ド GND に接続され、トランジスタ T_{rra} のゲートは電源ライン + VDD に接続されている。

【0006】カレントミラー電流出力回路 3 は、ドライブ段カレントミラー回路 3 a と出力段カレントミラー回路 3 b とからなる。カレントミラー回路 3 a は、ピーク電流生成回路であって、ダイオード接続された npn 型の入力側トランジスタ Q_s と出力側トランジスタ Q_t とがとなり、それぞれのエミッタ側が P チャネル MOS FET トランジスタ T_{rs} 、N チャネル MOS FET トランジスタ T_{rt} を介して出力段カレントミラー回路 3 b の入力端子 3 c に接続されている。入力側トランジスタ Q_s のコレクタは、D / A 変換回路 2 の出力端子 2 b に接続され、出力側トランジスタ Q_t のコレクタは、グラウンド GND に接続されている。トランジスタ Q_s とトランジスタ Q_t のエミッタ面積比は $1 : x$ である。ここで、D / A 変換回路 2 の出力電流を I_a とすると、これに対して入力端子 3 c に $(x + 1) I_a$ の駆動電流を発生することができる。そこで、カレントミラー回路 3 a は、トランジスタ T_{rt} が ON しているときには、 $(1 + x)$ 倍の駆動電流を生成する。トランジスタ T_{rs} は、トランジスタ T_{rt} に対応して設けられた負荷トランジスタであって、そのゲートはグラウンド GND に接続されていて、駆動ラインをバランスさせるために挿入されている。なお、トランジスタ T_{rt} は、駆動初期の一定期間だけコントロール信号 CONT を受けて ON になる。このカレントミラー回路 3 a は、出力段カレントミラー回路 3 b の入力側トランジスタ Q_x をベース電流補正駆動用のカレントミラー トランジスタ Q_u 、 Q_w を介して駆動する。その結果、入力側トランジスタ Q_x には、トランジスタ T_{rt} が ON してピーク駆動を行う一定期間の間は $(1 + x) I_a$ の電流が流れる。その後通常駆動電流として駆動電流 I_a が出力される。

【0007】近年、駆動ピン数は高解像度の要請により増加する傾向にある。前記のピーク電流生成回路と D / A 変換回路は、有機 E L 素子を電流駆動する各ピン対応に設けられる回路であるので、集積回路規模は大きくなる一方である。そのためこれら回路をいかに小さくするかが、消費電力の低減と駆動ピン数の増加にともなう占有面積の低減に貢献する。しかし、D / A 変換回路で輝度調整することを考えると、その表示データは、設定された輝度に応じて CPU、MPU 等のプロセッサ側で演算されて設定することになる。この場合には、変換ビット数は、6 ビット乃至 7 ビット程度となり、本来の表示データビット数に対して輝度の調整分として 1 桁乃至 2 桁以上多くの桁が必要になる。その分、D / A 変換回路の占有面積が増える問題がある。このような輝度調整に限らず、高精度なカラー表示をする場合、あるいはモノクロの場合の表示階調を大きく採る場合などには D / A 変換回路の変換ビット数（桁数）は多くなる。しかし、図 3 に示すようにピン対応に D / A 変換回路を設ける有

機 E L の駆動回路においては、変換ビット数（桁数）の増加が D / A 変換回路の占有面積の増加につながり、それがピン数分加算されることになる。その分、他の回路よりも有機 E L パネルの電流駆動回路の占有面積の増加に与える影響が非常に大きい。この発明の目的は、このような従来技術の問題点を解決するものであって、変換ビット数を越える D / A 変換電流値を得ることができ、かつ、有機 E L 駆動回路の占有面積を小さくすることができる有機 E L 駆動回路を提供することにある。この発明の他の目的は、有機 E L 駆動回路の占有面積を小さくすることができる有機 E L 表示装置を提供することにある。

【0008】

【課題を解決するための手段】このような目的を達成するためのこの発明の有機 E L 駆動回路および有機 E L 表示装置の特徴は、複数の出力側トランジスタが並列にカレントミラー接続され入力側トランジスタに所定の駆動電流を受けるカレントミラー回路を有し、それぞれの出力側トランジスタが表示データのビット桁位置に対応して入力された表示データに応じて選択的に動作し、表示データに対応する変換アナログ電流を出力側トランジスタに流れる電流の合計値として出力端子に発生する D / A 変換回路を有する有機 E L 駆動回路であって、並列に設けられた複数の前記入力側トランジスタと、複数の入力側トランジスタの少なくとも 1 に直列に挿入されたスイッチ回路と、複数の入力側トランジスタを所定の定電流で駆動する電流源と、スイッチ回路の ON / OFF を制御する制御部とを備えていて、スイッチ回路が ON している状態において、D / A 変換回路による前記変換アナログ電流値が変換可能な表示データの桁数を越える大きな電流値になるときに、制御部がスイッチ回路を OFF に設定して変換桁数か、これ以下の表示データを前記 D / A 変換回路に設定して求める前記大きな変換アナログ電流値を発生させるものである。

【0009】このように、この発明にあっては、カレントミラー接続の入力側トランジスタを複数並列に設けてその 1 つに直列に挿入したスイッチ回路で入力側の駆動電流を制御する。このとき、スイッチの 1 つを ON から OFF にすることで、複数の入力側トランジスタに分流されていた定電流がスイッチ回路が OFF にされた入力側トランジスタに分流されなくなる。これによりカレントミラー接続の残りの入力トランジスタに多くの電流が流れて、その分、カレントミラー接続の出力側トランジスタに大きな D / A 変換電流が発生する。そこで、表示データの値をその分、小さくすることができ、1 桁かそれ以上桁数の少ない D / A 変換回路にすることができる。これにより、D / A 変換回路の桁数を低減でき、最上位の桁位置が変換可能な表示データの桁数を越えた上位ビットに対応させることができるので、この上位ビットの桁をさらに D / A 変換回路に設ける場合よりもその

分トランジスタの数を大きく低減できる。その結果、D/A変換回路の変換ビット数(桁数)を少なくすることが可能になり、有機EL駆動回路の占有面積を小さくすることができる。また、D/A変換回路で輝度調整を行う場合にあっては、輝度調整に対応させてD/A変換回路の桁数を多く採らなくても、表示データにより輝度調整をすることが可能になる。

【0010】

【実施例】図1は、この発明の有機EL駆動回路を適用した一実施例の電流駆動回路のブロック図、そして図2は、この発明の有機EL駆動回路を適用した他の実施例の電流駆動回路のブロック図である。なお、図2と同一の構成要素は同一の符号で示す。図1において、10は、有機EL駆動回路のカラムドライバであって、11は、そのD/A変換回路、12は、基準電流分配回路の1ピン分の出力回路を簡略化した、図3の定電流源14aに対応する定電流源、13は、輝度調整成回路、14は、コントロール回路、15は、レジスタ、そして16は、MPUである。D/A変換回路11は、図3のD/A変換回路2に対応しているが、D/A変換回路2の入力側トランジスタQaに対して、これに並列に接続されたカレントミラーのnpnの入力側トランジスタQpを有している。そして、トランジスタQaとトランジスタQpは、エミッタの面積比が1:1に設定されていて、トランジスタQpのエミッタは、スイッチ回路SWを介してグランドGNDに接続されている。ここで、スイッチ回路SWは、通常、ON状態となっていて、コントロール回路14から輝度制御信号Brを受けてOFFする。このスイッチ回路SWとトランジスタQpとは輝度調整回路13を構成している。なお、2個の入力側トランジスタQaと入力側トランジスタQpとに対する各出力側のカレントミラー接続のトランジスタは、トランジスタQb~Qn-2となっていて、図3の最上位の桁位置のトランジスタQn-1がなく、出力側トランジスタが1つ少ない。これにより、図3の場合よりも桁数の少ないD/A変換回路とすることができる。

【0011】ところで、図1では示していないが、このD/A変換回路11は、図3に示すトランジスタQaと同様に、トランジスタQpの下流のスイッチSWとトランジスタQpのエミッタとの間に抵抗を挿入して、スイッチSWとしてNチャネル型のMOSFETトランジスタを設け、さらに、図1のトランジスタQaについても図3に示すようにトランジスタQaのエミッタとグランドGNDとの間に抵抗とNチャネル型のMOSFETトランジスタの直列回路、そしてトランジスタQrのエミッタとグランドGNDとの間に抵抗とNチャネル型のMOSFETトランジスタの直列回路をそれぞれ設けてもよい。このようにすれば、D/A変換回路11の出力側の各トランジスタQb~Qn-2との電流バランスを採ることができるので、高い精度のD/A変換が可能になる。図

2の実施例がこのような抵抗とスイッチ回路とを設けたMOSFETトランジスタ構成のD/A変換回路である。なお、この場合、トランジスタQaとトランジスタQrの下流にそれぞれの設けられた直列回路のMOSFETトランジスタのゲートは、図2、図3と同様に電源ライン+VDD等のバイアスラインにプルアップされる。【0012】さて、2個の入力側トランジスタQaと入力側トランジスタQpとは、定電流源12から電流 $I_p = 2 \times I$ を入力端子11aを介して受ける。定電流源12は、図3の定電流源14aの2倍の電流値を発生する定電流源である。そこで、このD/A変換回路11は、スイッチ回路SWがONしているときには、トランジスタQaとトランジスタQpにそれぞれ $I_p / 2 (= I)$ の電流が流れ、図3の場合の動作に対応する。このとき設定される表示データは、トランジスタQn-1の位置に対応する最上位ビットが“0”である表示データであり、その表示データのうちの入力端子D0~Dn-2のデータがD/A変換回路11に入力される。一方、コントロール回路14から輝度制御信号Brを受けたときには、このD/A変換回路11は、トランジスタQpがOFFになって、トランジスタQaには $I_p = (2 \times I)$ の電流が流れる。ここで、Iは、トランジスタQaとトランジスタQpにそれぞれ流れていた電流である。その結果、各出力側の出力側トランジスタQb~Qn-2には、レジスタ15により入力端子D0~Dn-2に設定された表示データD(D0~Dn-2)に対して2倍の電流を発生して、それぞれのコレクタが出力端子11bには、2倍の駆動電流のIaが生成される。そこで、入力端子Dn-2の桁位置は、図3の入力端子Dn-1の桁位置に対応する。

【0013】MPU16は、有機ELパネルの輝度を調整するために設けられたマニュアル操作の可変抵抗器18等により調整される輝度設定信号Bを受けて表示データを演算してその演算結果の表示データDが所定値M(トランジスタQn-1の位置に対応する最上位ビットが“1”となり、他の桁は“0”の表示データ“1000...000”に対応)か、これ以上の表示データになっているときには表示データDを1/2にする。すなわち、1桁下側に表示データをビットシフトして表示データD/2を生成して、それを入力端子D0~Dn-2のデータとしてレジスタ15に設定する。この処理をするプログラムがMPU16には内蔵されている。これにより入力端子Dn-1の桁位置ビットのデータが入力端子Dn-2の桁位置にシフトして、入力端子Dn-2の桁位置に設定される。最上位ビットは“1”であるので、最上位桁のトランジスタQn-2はONになる。このとき同時にMPU16は、最上位ビット“1”に従って制御信号Sをコントロール回路14に送出し、コントロール回路14に輝度制御信号Brを発生させる。これにより、入力端子11aに表示データD/2のデータが設定されても、トランジスタQpがOFFになっていて、2倍の電流が出力ト

ランジスタ $Q_b \sim Q_{n-2}$ に流れているので、 D/A 変換回路 11 は、所定値 M を越えたときには $1/2$ の表示データ値に対して 2 倍の出力電流を生成する。その結果、発生すべき表示データ D に対応する出力電流値が出力端子 11b に発生する。なお、所定値 $M (= "1000...000")$ は、 D/A 変換回路 11 による変換アナログ電流値が変換可能な表示データの桁数 $D_0 \sim D_{n-2}$ を越えたときの変換電流値に対応している。また、このとき最下位ビットに対応する電流値は微小なものとして無視される。MPU 16 の表示データの演算結果が所定値 M 以上

10 となるときは、輝度設定信号 B が高輝度になっているときであるので、最下位ビットが無視されてもほとんど問題は生じない。

【0014】図 2 は、この発明の他の実施例であって、フリップフロップ (FF) 17 を設けて、最上位ビットの D_{n-1} を制御信号 S としてこのフリップフロップ 17 のセットし、輝度制御信号 B_r に換えてこのフリップフロップ 17 の出力に応じてスイッチ SW を ON/OFF するようにしたものである。MPU 16 の制御信号 S を

20 フリップフロップ 17 に送出して、フリップフロップ 17 に "1" をセットしたときにスイッチ SW を ON にする。そして、フリップフロップ 17 を制御信号 S によりリセットしたときに OFF にする。このとき、制御信号 S は、表示データ D の最上位ビットを割り当てる。なお、図 2 の D/A 変換回路は、図 1 のバイポーラトランジスタ $Q_a, Q_p, Q_b \sim Q_{n-2}$ に換えて、MOS トランジスタ $T_{Na}, T_{Np}, T_{Nb} \sim T_{Nn-2}$ が設けられ、MOS トランジスタ構成になっている。この D/A 回路は、輝度設定信号 B とは関係なしに、表示データが所定値 M を越えたときにスイッチ SW を ON にして D/A 変換電流を得

30 る。すなわち、図 3 における表示データのうち最上位ビット D_{n-1} がそのままフリップフロップ 17 にセットされ、 $D_0 \sim D_{n-2}$ のデータを発生するレジスタ 15 には、表示データ D が所定値 M 以上になっているときに表示データ $D/2$ がセットされて、 D/A 変換回路 11 に設定される。この場合、このフリップフロップ 17 に換えて、レジスタ 15 の最上位ビット D_{n-1} の記憶位置を設けて、このレジスタに前記データをセットするようにしてもよい。

【0015】さて、以上の D/A 変換回路 11 は、上位 40 の桁位置のトランジスタ Q_{n-1} が無い。このトランジスタ Q_{n-1} は、エミッタ面積比が n 倍のトランジスタである。ここで各トランジスタに流れる電流値は、 μA オーダの微小電流であるので、セル化されて形成された 1 個のトランジスタにおいてエミッタ面積比が $\times 1$ のものであっても、数十倍の電流値を十分に流せる能力がある。また、微小な電流を生成する場合に $\times n$ のエミッタ面積比のカレントミラー回路の出力側トランジスタ Q は、通常、セルとして形成されたトランジスタ Q を n 個並列に接続することで形成される。そこで、前記の場合に*

*は、 $\times n$ のトランジスタは、 n 個となるので、最上位桁の $\times n$ 個に換えて、入力側に 1 個のトランジスタ Q を追加するだけで、ピン対応に n 個のトランジスタ Q が削除されることになる。これにより、 D/A 変換回路 11 で使用されるトランジスタの量を大きく低減することができる。

【0016】以上説明してきたが、実施例では、カレントミラー回路で構成される D/A 変換回路 11 の入力側に 2 個のトランジスタを設けているが、これは、3 個以上であってもよく、複数個設けられていればよい。また、そのエミッタ面積比も一対一に限定されるものではない。また、実施例では、前記の入力側に 2 個のトランジスタの 1 つに挿入したスイッチ回路を OFF する制御をコントロール回路からの制御信号で行っているが、これは、MPU (プロセッサ) 側からバスを介して直接行うようにしてもよい。さらに、実施例の $n p n$ 型 (あるいは N チャンネル型トランジスタ) は、 $p n p$ 型 (あるいは P チャンネル型) トランジスタに、 $p n p$ 型 (あるいは P チャンネル型) トランジスタは、 $n p n$ 型 (あるいは N チャンネル) トランジスタに置き換えることができる。この場合には、電源電圧は負となり、上流に設けたトランジスタは下流に設けることになる。

【0017】

【発明の効果】以上説明してきたように、この発明においては、カレントミラー接続の入力側トランジスタを複数並列に設けてその 1 つに直列に挿入したスイッチ回路で入力側の駆動電流を制御する。このとき、スイッチの 1 つを ON から OFF にすることで、複数の入力側トランジスタに分流されていた定電流がスイッチ回路が OFF にされた入力側トランジスタに分流されなくなる。これによりカレントミラー接続の残りの入力トランジスタに多くの電流が流れ、その分、カレントミラー接続の出力側トランジスタに大きな D/A 変換電流が発生する。そこで、表示データの値をその分、小さくすることができる。1 桁かそれ以上桁数の少ない D/A 変換回路にすることができる。その結果、有機 EL パネルの輝度調整が容易にでき、かつ、駆動回路の占有面積を小さくすることができる。

【図面の簡単な説明】

【図 1】図 1 は、この発明の有機 EL 駆動回路を適用した一実施例の電流駆動回路のブロック図である。

【図 2】図 2 は、この発明の有機 EL 駆動回路を適用した他の実施例の電流駆動回路のブロック図である。

【図 3】図 3 は、先行技術の有機 EL 駆動回路の D/A 変換回路の一例の説明図である。

【符号の説明】

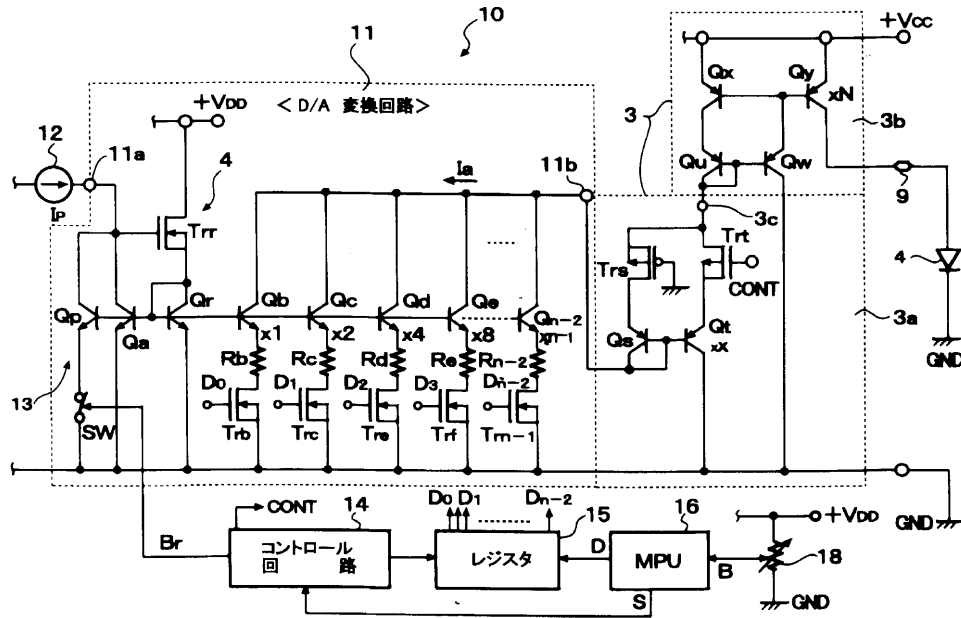
1, 10...カラムドライバ、2, 11... D/A 変換回路、2a, 11a...入力端子、2b, 11b...出力端子、3...カレントミラー電流出力回路、3a...ドライブ段カレントミラー回路、3b...出力段カレントミラー回路、

11

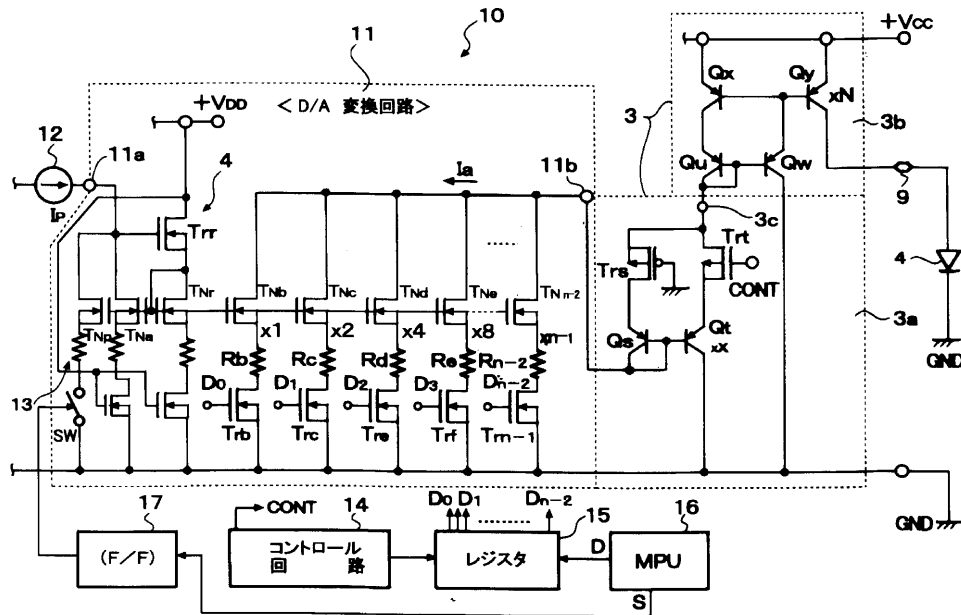
12

4...有機EL素子、9...ピン、12...ピーク電流生成回路 *MPU、Q1~Qm、Qa~Qn-1...トランジスタ
 路、14...コントロール回路、15...レジスタ、16...*

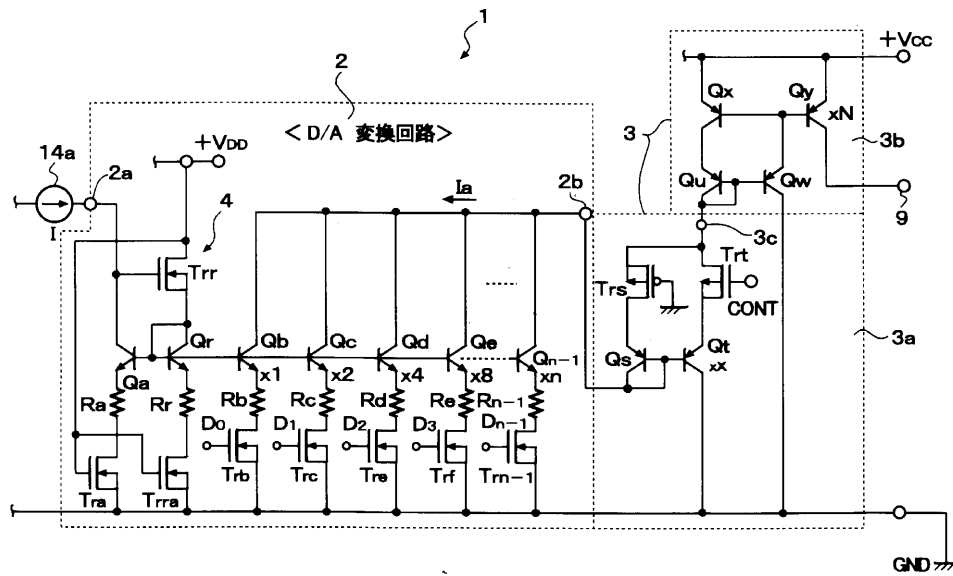
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl.⁷

H 0 5 B 33/14

識別記号

F I

H 0 5 B 33/14

テ-マ-ド' (参考)

A

(72)発明者 藤沢 雅憲
 京都市右京区西院溝崎町21番地 ローム株
 式会社内

F タ-ム (参考) 3K007 AB18 BA06 DB03 GA04
 5C080 AA06 BB05 DD22 DD26 EE29
 FF03 FF12 GG02 GG12 JJ03
 5J022 AB06 BA06 CE08 CF04 CF09
 CG01

专利名称(译)	有机EL驱动电路和有机EL显示装置		
公开(公告)号	JP2003308044A	公开(公告)日	2003-10-31
申请号	JP2003028087	申请日	2003-02-05
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
[标]发明人	花田幸一 嶋田雄二 藤沢雅憲		
发明人	花田 幸一 嶋田 雄二 藤沢 雅憲		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H03M1/74 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.612.E G09G3/20.623.F G09G3/20.641.D H03M1/74 H05B33/14.A G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD22 5C080/DD26 5C080/EE29 5C080/FF03 5C080/FF12 5C080/GG02 5C080/GG12 5C080/JJ03 5J022/AB06 5J022/BA06 5J022/CE08 5J022/CF04 5J022/CF09 5J022/CG01 3K107/AA01 3K107/BB01 3K107/CC43 3K107/EE02 3K107/EE03 3K107/HH00 3K107/HH04 5C380/AA01 5C380/AC11 5C380/AC12 5C380/BA13 5C380/BA45 5C380/CA04 5C380/CA13 5C380/CA35 5C380/CF06 5C380/CF10 5C380/CF25 5C380/CF26 5C380/CF41 5C380/CF42 5C380/CF48 5C380/CF62 5C380/DA19 5C380/DA57		
优先权	2002036236 2002-02-14 JP		
其他公开文献	JP3647847B2		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种有机EL驱动电路和有机EL显示装置，其能够容易地调节有机EL面板的亮度并减小驱动电路的占用面积。根据本发明，输入侧的驱动电路由开关电路控制，其中电流镜连接中的多个输入侧晶体管并联设置并串联插入其中一个晶体管中。此时，通过将其中一个开关从ON切换到OFF，分流到多个输入侧晶体管的恒定电流不会分流到开关电路关断的输入侧晶体管。结果，大量电流流过电流镜连接中的剩余输入晶体管，并且在电流镜连接中的输出侧晶体管中产生大的D/A转换电流。因此，可以相应地减小显示数据的值，并且可以形成具有一个或多个数字的D/A转换电路。

