

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 5 B 33/26		H 0 5 B 33/26	Z 3 K 0 0 7
G 0 9 F 9/30	365	G 0 9 F 9/30	Z 5 C 0 9 4
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数 3 O L (全 10数)

(21)出願番号	特願2000－82876(P2000－82876)	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22)出願日	平成12年3月23日(2000.3.23)	(72)発明者	笥 達也 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72)発明者	大堀 達也 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74)代理人	100108187 弁理士 横山 淳一

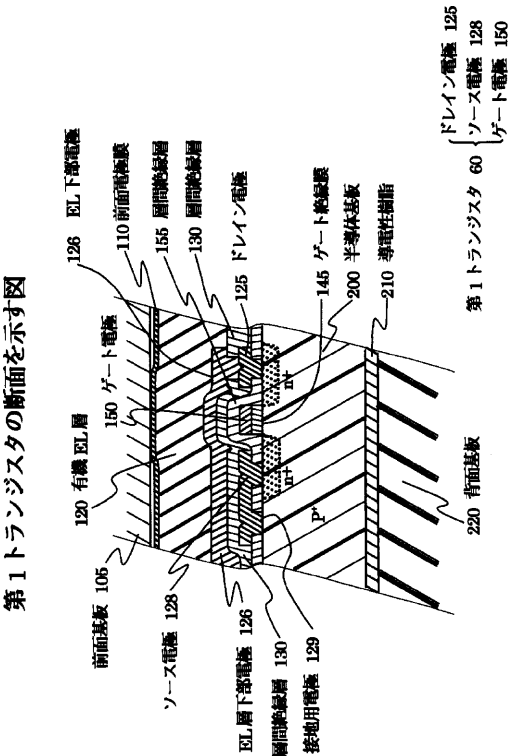
最終頁に続く

(54)【発明の名称】 ディスプレイパネルおよびそのパネルを搭載した情報処理装置

(57)【要約】

【課題】有機ELディスプレイパネルの開口率を低減することなく、発熱を軽減する。

【解決手段】半導体基板200にトランジスタを構成し、このトランジスタのドレイン電極125と有機EL層120のEL下部電極126を電氣的に接続し、ソース電極128は接地用電極129を介して半導体基板200に電氣的に接続する。有機EL層120には、前面電極膜110を介して、電流が注入され、この電流は、有機EL層120、EL下部電極126、ドレイン電極125、半導体活性層、ソース電極128、接地用電極129を介して半導体基板200に流入する。



【特許請求の範囲】

【請求項1】トランジスタを介してエレクトロルミネッセンス体に電流を流し前記エレクトロルミネッセンス体を発光させるディスプレイパネルにおいて、前記トランジスタが形成された半導体基板に前記トランジスタのソースまたはドレインの一方を電氣的に接続して、前記半導体基板に前記電流を流すことを特徴とするディスプレイパネル。

【請求項2】請求項1に記載のディスプレイパネルにおいて、前記半導体基板は単結晶半導体であって、前記エレクトロルミネッセンス体の前記半導体基板に近い側の第1の電極は前記半導体基板に電氣的に接続されていない前記ソースまたは前記ドレインに電氣的に接続され、前記エレクトロルミネッセンス体の第2の電極は透明電極であり、前記第1の電極と前記半導体基板との間に前記トランジスタが配置され、前記半導体基板の前記トランジスタが形成された面と異なる面側に導電性板が備えられたことを特徴とするディスプレイパネル。

【請求項3】バッテリーを搭載することが可能な情報処理装置であって、請求項1または請求項2に記載のディスプレイパネルを備えたことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発光光源、表示装置に適用可能なEL（エレクトロルミネッセンス）ディスプレイパネルに関し、さらに詳しくは、有機EL層からなる発光層を備えた有機EL素子をトランジスタ素子を介して駆動するアクティブマトリクス型有機ELディスプレイパネル、およびそのパネルを備えた情報処理装置に関する。

【0002】

【従来の技術】有機EL素子は、発光ダイオードと同じく電流駆動型の発光素子であり、この有機EL素子に流れる電流値によって輝度を制御できるので、表示デバイスへの応用が研究、開発されている。現在主流である液晶表示パネルに比べて、この有機EL素子は自発光素子であるので、液晶表示装置のようなバックライトを必要とせず、また液晶を挟むような構造が必要でないためにパネル製作工程を簡略化でき、さらに低電圧で駆動が可能である利点を有している。

【0003】この有機EL素子を使用したディスプレイパネルは、多数の有機EL素子をマトリクス状に配列し、各素子をアクティブマトリクス型の駆動方法で発光させる構成が採用されている。各素子には、行毎に素子を選択するための選択バスおよび選択された行の各素子に発光輝度に応じた電圧を印加するためのデータバスが接続されているとともに、発光層に電流を注入するために電源バスとグランドバスが接続されている。

【0004】

【発明が解決しようとする課題】情報処理装置のディス

プレイの表示画面は、大画面化、高精細化が望まれている。表示画面を大きくすれば、電源バスおよびGNDバスの長さが長くなり、表示を高精細化すれば、これらのバス幅が狭くなり、各バスの抵抗値は増える。

【0005】一方、有機EL素子の発光を維持するためには、発光層に常に電流を流すので、表示画面の大画面化、高精細化に伴って、電源バスやGNDバスの抵抗値を低減して、パネルが発熱するのを防止する必要が生じてきている。

【0006】しかしながら、この抵抗値を低減するためには、電源バスやGNDバスの配線幅を広げれば、それだけ発光のための領域が少なくなり、したがって開口率が低下することになる。本発明は、このように常時電流が流れる場合であっても配線による開口率の低下を防ぐとともに、発熱の問題を解決することを目的とする。

【0007】

【課題を解決するための手段】本発明は、第1に、トランジスタを介してエレクトロルミネッセンス体に電流を流して前記エレクトロルミネッセンス体を発光させるディスプレイパネルにおいて、前記トランジスタが形成された半導体基板に前記トランジスタのソースまたはドレインの一方を電氣的に接続して、前記半導体基板に前記電流を流すディスプレイパネルを要旨とした。

【0008】本発明はまた第2に、前記ディスプレイパネルにおいて、前記半導体基板は単結晶半導体であって、前記エレクトロルミネッセンス体の前記半導体基板に近い側の第1の電極は前記半導体基板に電氣的に接続されていない前記ソースまたは前記ドレインに電氣的に接続され、前記エレクトロルミネッセンス体の第2の電極は透明電極であり、前記第1の電極と前記半導体基板との間に前記トランジスタが配置され、前記半導体基板の前記トランジスタが形成された面と異なる面側に導電性板が備えられたディスプレイパネルを特徴とする。

【0009】さらに、本発明は第3にバッテリーを搭載することが可能な情報処理装置であって、前記第1または第2の特徴を有するディスプレイパネルを備えた情報処理装置を特徴とする。

【0010】

【発明の実施の形態】本発明の第1の実施例を図面に沿って説明する。図1は、本発明のディスプレイパネルに配列された複数の有機EL素子と駆動回路との等価回路の概略を示した図である。図1に示した1組の有機EL素子と駆動回路とを合わせて発光素子と称し、点線で囲んだ部分が一例である。

【0011】各発光素子は、行毎に各々選択バス Y_j 、 Y_{j+1} 、 Y_{j+2} 、・・・に接続されるとともに、列毎に各々データバス X_i 、 X_{i+1} 、 X_{i+2} 、・・・に接続されている。この選択バス Y_j 、 Y_{j+1} 、 Y_{j+2} 、・・・には順次、選択信号が付与され、選択された行の各発光素子には、表示データに応じて設定した電圧の情報信号

がデータバス X_i 、 X_{i+1} 、 X_{i+2} 、・・・を介して印加される。さらに、各発光素子は、有機EL素子に電流注入のために電源およびGNDに接続されている。

【0012】つぎに、発光素子の回路構成を図2に沿って説明する。本発明の発光素子は、スイッチングのための第2トランジスタ70と、EL素子50に流す電流を制御する第1トランジスタ60と、この第1トランジスタ60のゲート・ソース間に並列に接続されてゲート電位を保持するための容量保持素子80を含む。

【0013】第2トランジスタ70のゲートは選択バス10に接続されており、選択バス10に選択信号が印加されると、データバス20に印加されている情報信号の電圧値に応じた電流が第2トランジスタ70のソース側に接続された容量保持素子80に流入する。したがって、この容量保持素子80には情報信号の電圧値に対応した電圧が保持される。また、容量保持素子80は、第1トランジスタ60のゲートとソースとの間に接続されているので、容量保持素子80の保持電圧に応じた第1トランジスタ60のドレイン電流 I_D がEL素子50を流れる。

【0014】このように、データバス20に印加される電圧値に応じた電流がエレクトロルミネッセンス体を含むEL素子50に流れるので発光素子の輝度の大小の制御をデータバス20に印加する電圧値で制御することが可能となる。また、容量保持素子80によって、情報信号に応じた電圧値が保持されているので、発光素子はほぼ100%のデューティで発光する。

【0015】ここで、EL素子50の一端は電源に接続され、ほぼ100%のデューティで流される電流は、第1トランジスタ60のソース側と容量保持素子80の一端に接続されているGNDに流入する。

【0016】つぎに、以上に説明した回路構成を有する発光素子の構造を図3から図9に沿って説明する。

【0017】図3は、発光素子の概略を示す平面図である。選択バス10とデータバス20で囲まれた矩形の領域に発光素子が形成されている。第2トランジスタ70のゲート電極は選択バス10に、ドレイン電極はデータバス20に接続されている。また、ソース電極は、第1トランジスタ60のゲート電極150に接続されている。この第1トランジスタ60のゲート電極150の一端はコンタクトホール151を介して、容量保持素子80の上部電極である容量素子上部電極135に接続されている。第1トランジスタ60のドレイン電極125は、1点鎖線で示したEL層下部電極126に接続され、このEL層下部電極126の上部に鎖線で示す有機EL層120が積層されている。

【0018】第1トランジスタ60のソース電極128、および容量保持素子80の一端は半導体基板200に接続され本発明の1つの特徴で構成している（図4参照）。

【0019】この図3に示したAA矢視方向、BB矢視方向の断面図を各々図4、図5に示して、本発明の特徴を詳述する。

【0020】図4は発光素子の断面を示す図であり、図示の様に本発明の発光素子の特徴は半導体基板200を基板として使用して発光素子を構成し、且つこの半導体基板200をGNDとして使用していることである。

【0021】本実施例では半導体基板200には、P型半導体を使用し、第1トランジスタ60、第2トランジスタ70のソース部やドレイン部はN型半導体を用いている。

【0022】ゲート絶縁膜188上にゲート電極185を形成し、ゲート電極185の左右の近傍に絶縁層を介して、ドレイン電極190およびソース電極180が形成され、これらゲート電極185、ドレイン電極190、ソース電極180と半導体基板200に形成した n^+ 層とでMOS型電界効果型トランジスタである第2トランジスタ70が構成されている。ここで、ゲート絶縁膜188は好ましくはプラズマCVD（PCVD）、または減圧CVD（LPCVD）の様な化学蒸着により積層される二酸化シリコンである。またゲート電極185は蒸着またはスパッタリングで成膜する。このゲート電極185はまた、Ta₂N₅を用いても良い。別の方法として、ゲート電極185にポリシリコンを使用する場合には、ゲート絶縁膜188上にポリシリコンを積層し、イオンインプラントすることによって得られる。この時のゲート電極材料は、好ましくはアモルファスシリコンから形成されたポリシリコンである。イオンインプラントは、好ましくは砒素であるN型ドーパントで導電化する。

【0023】この第2トランジスタ70のゲート電極185は、SiO₂を堆積して構成された層間絶縁層156上に配置された選択バス10に接続されている。この選択バス10およびデータバス20（図3参照）は、Al合金、Al、Cr、W、Moなどの金属をフォトリソグラフィによって形成する。さらには、珪素化タングステンのような金属珪素化物を使用しても良い。

【0024】一方、ソース電極180は、導電層192、コンタクトホール194を介して、第1トランジスタ60のゲート電極150の一端に接続されている。このゲート電極150は、また、コンタクトホール151を介して、SiO₂を堆積して構成した容量層140の上に形成された容量素子上部電極135に電氣的に接続されている。この容量素子上部電極135、容量層140とGNDである半導体基板200とで容量保持素子80が構成されている。ここで、ドレイン電極190、ソース電極180および容量素子上部電極135は発光光をパネル前面側により多く放射させるために、アルミニウム、銀などの反射性能のある金属膜が好ましいが、ITO（Indium Tin Oxide）やZnOの

様な透明導電膜であってもよい。

【0025】つぎに、第1トランジスタの断面を示す図5を参照して、第1トランジスタ60の構造を説明する。ゲート電極150はゲート絶縁膜145上に形成され、層間絶縁層155を介して、左右の近傍にソース電極128およびドレイン電極125が形成されている。これらゲート電極150、ドレイン電極125、ソース電極128と半導体基板200に形成した n^+ 層とでMOS型電界効果型トランジスタである第1トランジスタ60が構成されている。ここで、各構成要素は第1トランジスタと同様の材料を使用している。

【0026】ソース電極128はさらに n^+ 層を避けた位置で半導体基板200に電氣的に接続された接地用電極129に接続されている。また、層間絶縁層130を介して、第1トランジスタ60を覆う様に形成されたEL層下部電極126にドレイン電極125は電氣的に接続されている。

【0027】このEL層下部電極126上に有機EL層120が堆積され、最上部には透明導電膜としてITOまたはZnOが前面電極膜110として配置される。この有機EL層120を形成する化合物は、一般的には蒸着によって堆積されるが、他の従来技術によって堆積してもよい。また、前面電極膜110も化学蒸着によって堆積させるが他の堆積技術であってもよい。

【0028】この前面電極膜110の上部に保護の目的で前面基板105を設けたが、この前面基板105は無くともよい。また、本実施例では、EL層下部電極126は第1トランジスタ60を覆う様に構成したが、さらに第2トランジスタ70を覆う様に構成してもよい。この様に構成することによって、発光面積を広げることが可能となり、また第2トランジスタ70への光の遮光をEL層下部電極126によって行うことが可能となる。

【0029】また、本実施例では、図3、図4に示す様に、第1トランジスタ60のゲート電極150の両端に第2トランジスタのソース電極180と容量保持素子80とを配置したが、第1トランジスタ60のゲート電極150と第2トランジスタのソース電極180との間に容量保持素子80を配置してもよい。

【0030】ここで、第1トランジスタ60のソースは電極を介して基板に電氣的に接続されているので、有機EL層120から第1トランジスタ60を通して流れる電流は半導体基板200に流れ込む。

【0031】つぎに、半導体基板200の背面には、銀ペーストなどの導電性樹脂210を用いてアルミニウム板等の導電性の背面基板220を貼り付けられている。この背面基板220はGND電位に保持され、上側の透明導電膜である前面電極膜110は電源電位に保持される。

【0032】つぎに、図6、図7を参照して、ディスプレイパネル1の電極の取り出し構造を説明する。図6は

ディスプレイパネルの電極取り出しを示す図であり、前面電極膜110、選択バス10、データバス20に各々電極取り出し用のフレキシブルプリント板250、252を取り付けた状態を示している。選択バス10はディスプレイパネル1の左右の周辺部に、データバス20は上下の周辺部にそれぞれの導体部が配置されている。各々の二カ所に分離して導体部を配置することによって、各々の電極引き出し箇所でのバスのピッチを広くしてある。前面電極膜110は1層の全面電極であるので、パネル外部への電極取り出しは一カ所から取り出しているが、複数の箇所から容易に引き出すことが可能である。この図6のC方向矢視図を図7に示す。

【0033】図7は電極の取り出しの構成を示す断面図であり、フレキシブルプリント板252の各導電性パターンは、選択バス10の端部で異方性導電接着膜を介させ電氣的に各選択バス10に対応して電氣的に接合されている。GNDとなる背面基板220に本実施例ではアルミニウム板を使用しているので、背面基板220にリード線を半田付けした金属端子をねじ留めし、電極を引き出している。

【0034】以上に示した構造にすることにより、有機EL素子に流れる電流は基板に流れ込むので、各発光素子をGNDバスで接続する必要がない。また、電源は上側のパターンニングされていないベタ状の透明導電膜に接続されているため各発光素子の電源バスはすでに接続されている状態となっている。よって、従来は各発光素子にデータバス、GNDバス、電源バス、選択バスの4本配線が必要であったが、本第1の実施例ではデータバス、選択バスの2本の配線のみでよい。このために、配線の占める面積による開口率の低下を防ぐことが可能となる。

【0035】さらに、半導体基板をGNDに使用したので、有機EL層を発光させるに必要な電流に基づく発熱を大きく招来することなく、大型または／および高精細のディスプレイパネルが可能となる。

【0036】また、GNDバスを使用しない構成としたので、GNDバスパターンが不要となり、パネル作製が容易となる。

【0037】さらに、本第1の実施例では前面電極膜110を有機EL層120にベタ状に積層したので、液晶表示パネルの様に液晶を挟むような構造が必要でないためにパネル製作工程を簡略化、またパネル部品数を削減することが可能となる。

【0038】つぎに、図8と図9を参照して、第2の実施例を説明する。この第2の実施例では、第1の実施例と同様の機能を有する各部材に同じ参照番号を付して使用している。

【0039】第2の実施例と第1の実施例との違いは、前面電極膜の構成にある。図8は、図3のAA矢視方向の発光素子の断面を示す図であり、前面電極膜110は

前面基板 105 上に形成した後に、有機 EL 層 120 に接する様に構成される。

【0040】また、この第 2 の実施例のディスプレイパネルの電極取り出しの構成を図 9 に示す。この電極取り出しの構成において、第 1 の実施例との違いは、前面電極膜 110 の電極取り出しを前面基板 105 側に接続した点である。

【0041】この様な構成をとることによって、凹凸のある有機 EL 層 120 上に直接前面電極膜 110 を堆積する際の膜形成不良を回避することが可能となる。

【0042】次に、図 10 と図 11 とを参照して、本発明の第 3 の実施例を説明する。この第 3 の実施例は、第 1、第 2 の実施例で示したディスプレイパネル 1 を搭載した情報処理装置である。

【0043】図 10 はこの情報処理装置の 1 例を示す図で、具体的にはノートブック型のパーソナルコンピュータ 400 のディスプレイに本発明のディスプレイパネル 1 を使用している。図 10 でこのパーソナルコンピュータ 400 は、携帯可能とするために、キーボード 430 や CPU を搭載した本体部 410 と表示部 420 とはヒンジ構造で結合され、重ね合わせ可能な構造であり、ディスプレイパネル 1 は表示部 420 内に収納されている。さらに、このパーソナルコンピュータ 400 はバッテリー駆動が可能で本実施例では本体部 410 内にバッテリーを収納している。

【0044】図 11 は、パーソナルコンピュータ 400 の構成を示す図である。ディスプレイパネル 1 の選択バスはゲートドライバ 510 に、データバスはデータドライバ 520 に各々接続され、所定の信号が各バスに印加される。これらのドライバ 510、520 はコントローラ 530 からの制御信号によって、所定の信号の送出タイミングや印加電圧値が制御されている。

【0045】一方、CPU 540 はコントローラ 542 を介して入力されたキーボード 560 からの命令に基づき処理を行うが、必要なデータをハードディスク 550 からコントローラ 552、バス 570 およびコントローラ 542 を介してメインメモリ 544 に一旦記憶させ、メインメモリ 544 と通信を行いつつ、順次処理を行う。この処理データは、外部記憶装置 562 やディスプレイパネル 1 に送られ、記憶蓄積や表示される。

【0046】このパーソナルコンピュータ 400 には、バッテリー 580 と商用電源の切替が可能であって、商用電源に接続されていない場合には電源コントローラ 575 がバッテリー 580 を電源とすべく電源切替部 571 を制御する。また、バッテリー 580 が所定の電圧値以下になると、アラーム信号を CPU 540 に送出することが可能となっている。

【0047】このような構成のパーソナルコンピュータ 400 において、本発明のディスプレイパネル 1 を使用する様にしたので、以下の効果がある。

*【0048】本ディスプレイパネルは、GND 層に半導体基板を使用したので、GND バスの配線が不要となり、開口率の低下を防ぎつつ、電源ラインの低抵抗化が可能となり、表示輝度の向上、発熱の低減が可能となる。

【0049】なお、以上の第 1 から第 3 の実施例に述べた以外に、本発明を以下の様に構成することも可能である。

【0050】1. 赤色発光、グリーン発光、ブルー発光の各発光素子を 1 組の画素として、マトリックス状に配列して、カラーディスプレイパネルを構成してもよい。

【0051】2. 各発光素子の有機 EL 層材は同じであって、色フィルタを配置し透過光が赤色、グリーン、ブルーとなる 1 組の発光素子を画素として、マトリックス状に配列して、カラーディスプレイパネルを構成してもよい。

【0052】3. 背面基板は、一様の厚さでなくともよく、また部分的に抜き孔があって半導体基板の変形に沿う柔軟形状であってもよい。さらに、放熱に好適な黒色処理がなされ、また表面積を増やすためにフィン形状であってもよい。

【0053】4. 液晶などのバックライト、プリンタの露光源、スキャナの露光源、信号器の発光源として各装置に組み込み使用してもよい。

【0054】

【発明の効果】請求項 1 の発明によれば、有機 EL 素子を流れる電流をトランジスタを介して GND 電位の半導体基板に流すことにより、GND バスの配線を省略でき、開口率の低下を防止でき、発熱を軽減することが可能となる。

【0055】また、請求項 1 の発明の効果に加え、請求項 2 の発明によれば、有機 EL 素子の層上に電源電位の透明導電膜層を配置することにより電源バスの配線を省略でき、パネルの製作を容易することが可能となる。

【0056】また、請求項 3 の発明によれば、請求項 1、2 の効果に加え、バッテリーの消費電力を軽減し、発熱を軽減することが可能となる。

【図面の簡単な説明】

【図 1】複数 EL 発光素子の等価回路を示す図

【図 2】発光素子の回路構成を示す図

【図 3】発光素子部分の構成を示す図

【図 4】発光素子の断面を示す図

【図 5】第 1 トランジスタの断面を示す図

【図 6】ディスプレイパネルの電極取り出しを示す図

【図 7】電極の取り出しの構成を示す図

【図 8】発光素子の断面を示す図

【図 9】電極の取り出しの構成の断面を示す図

【図 10】情報処理装置の 1 例を示す図

【図 11】パーソナルコンピュータの構成を示す図

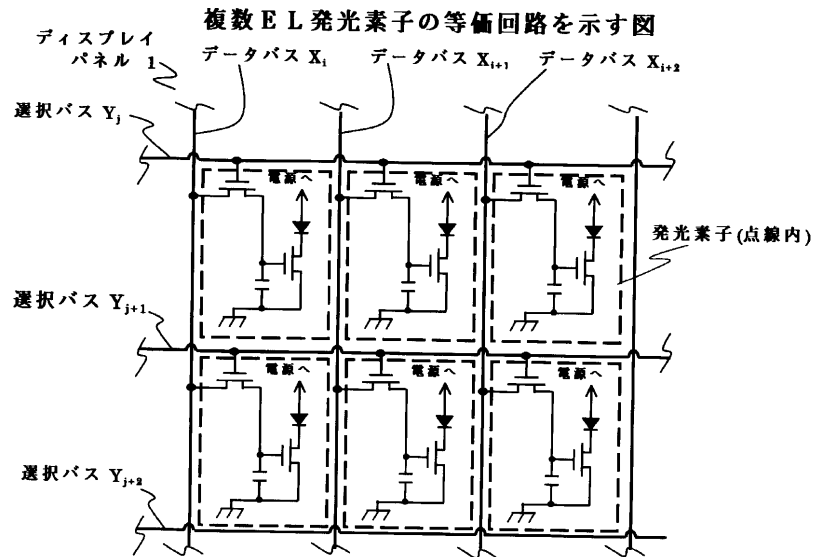
【符号の説明】

10 選択バス
20 データバス
60 第1トランジスタ
70 第2トランジスタ
50 EL素子
80 容量保持素子
110 前面電極膜

*120 有機EL層
125 ドレイン電極
128 ソース電極
150 ゲート電極
200 半導体基板
220 背面基板

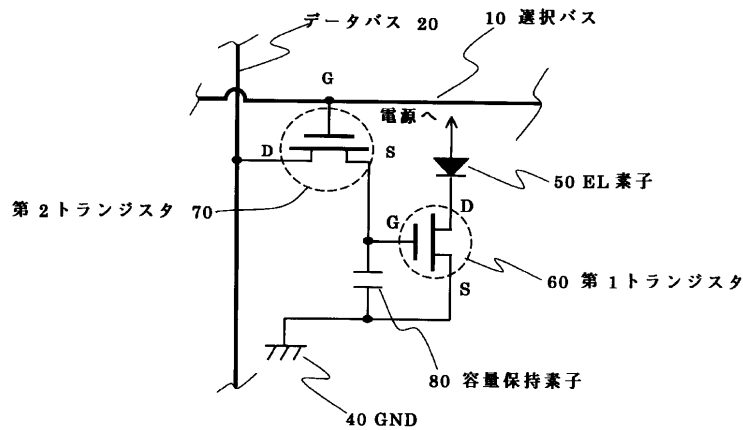
*

【図1】



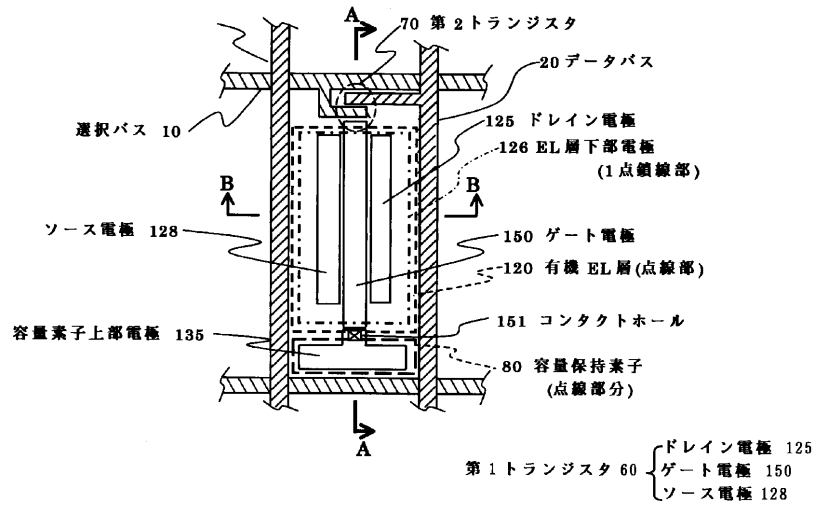
【図2】

発光素子の回路構成を示す図



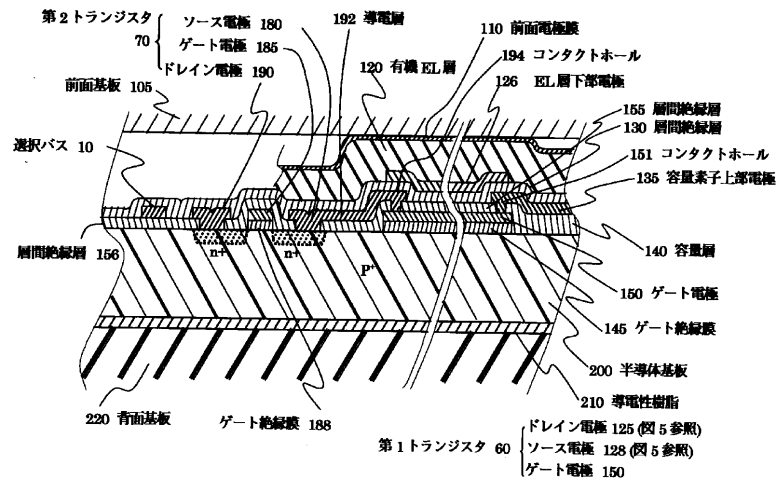
【図3】

発光素子部分の構成を示す図



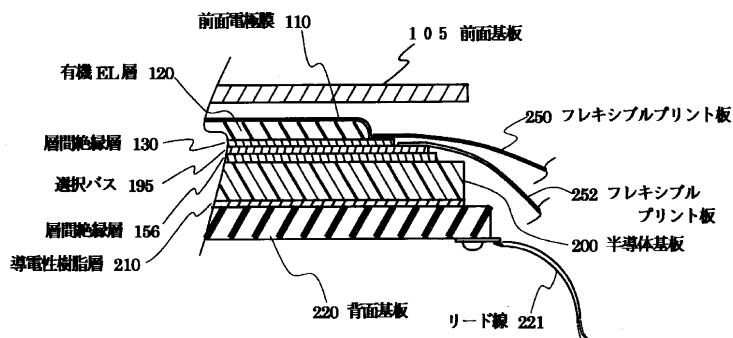
【図4】

発光素子の断面を示す図



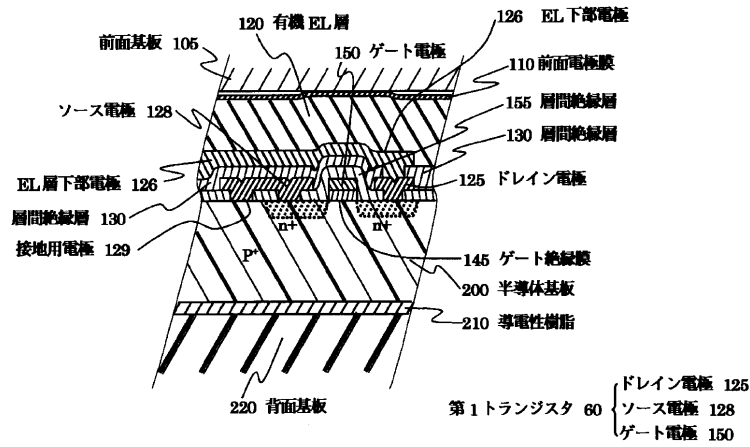
【図7】

電極の取り出しの構成を示す図



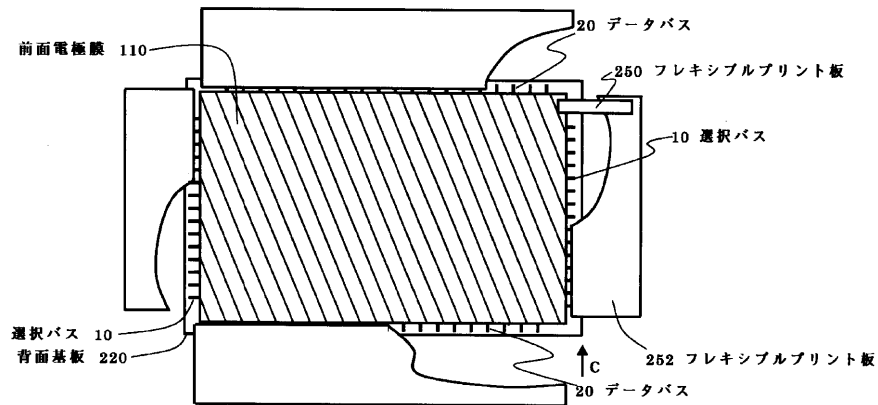
【図5】

第1トランジスタの断面を示す図



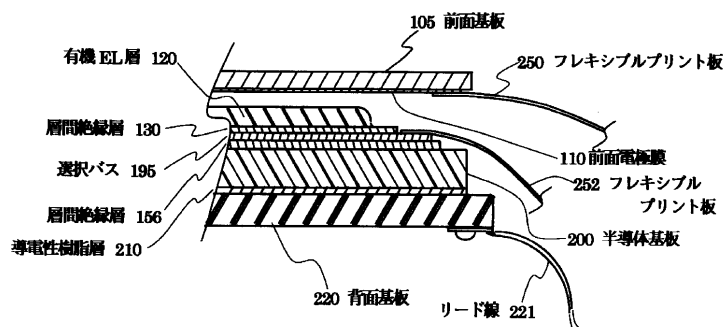
【図6】

ディスプレイパネルの電極取り出しを示す図

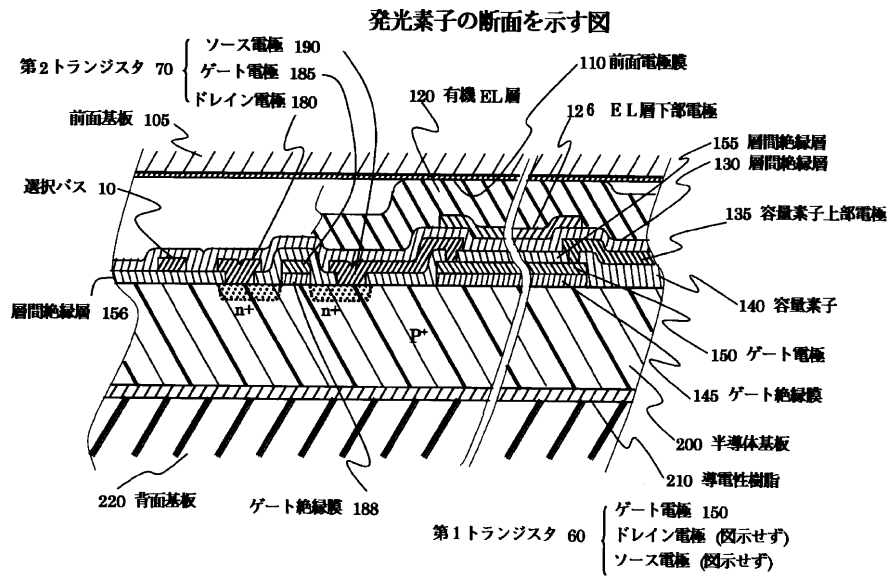


【図9】

電極の取り出しの構成の断面を示す図

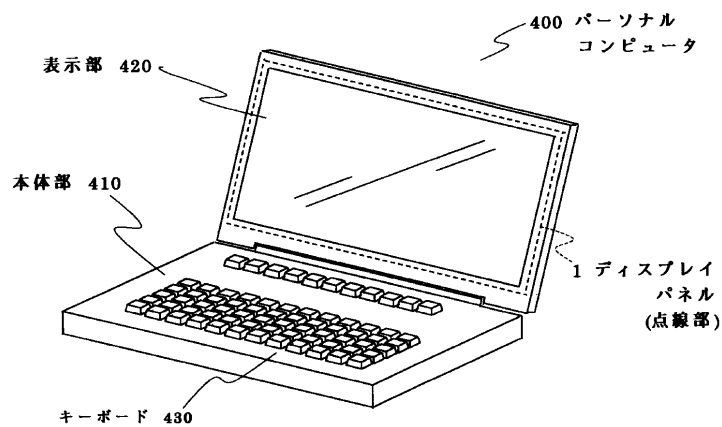


【図8】



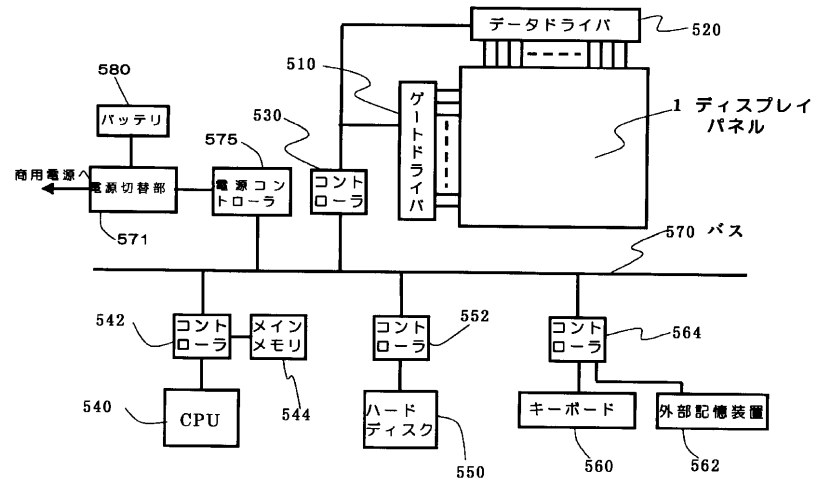
【図10】

情報処理装置の1例を示す図



【図11】

パーソナルコンピュータの構成を示す図



フロントページの続き

Fターム(参考) 3K007 AB05 AB14 AB18 BA06 BB06
 BB07 CA03 CB01 DA00
 5C094 AA05 AA22 AA60 BA03 BA27
 BA43 CA19 DA09 EA05 EB05
 ED02 HA08

专利名称(译)	显示面板和安装面板的信息处理设备		
公开(公告)号	JP2001267086A	公开(公告)日	2001-09-28
申请号	JP2000082876	申请日	2000-03-23
[标]申请(专利权)人(译)	富士通株式会社		
申请(专利权)人(译)	富士通株式会社		
[标]发明人	笥達也 大堀達也		
发明人	笥 達也 大堀 達也		
IPC分类号	H05B33/26 G09F9/30 H01L27/32 H01L51/50 H01L51/52 H05B33/12 H05B33/14		
CPC分类号	H01L27/3244 H01L51/529		
FI分类号	H05B33/26.Z G09F9/30.365.Z H05B33/14.A G09F9/30.365 H01L27/32 H05B33/12.Z H05B33/14.Z		
F-TERM分类号	3K007/AB05 3K007/AB14 3K007/AB18 3K007/BA06 3K007/BB06 3K007/BB07 3K007/CA03 3K007/CB01 3K007/DA00 5C094/AA05 5C094/AA22 5C094/AA60 5C094/BA03 5C094/BA27 5C094/BA43 5C094/CA19 5C094/DA09 5C094/EA05 5C094/EB05 5C094/ED02 5C094/HA08 3K107/AA01 3K107/BB01 3K107/BB02 3K107/BB03 3K107/BB04 3K107/CC24 3K107/CC36 3K107/DD03 3K107/DD14 3K107/EE04 3K107/EE62 3K107/HH05		
代理人(译)	横山純一		
外部链接	Espacenet		

摘要(译)

要解决的问题：在不降低有机EL显示屏的数值孔径的情况下减轻热量的产生。解决方案：晶体管构成在半导体衬底200上，晶体管的漏极125和有机EL层120的EL下电极126电连接，源电极128通过半导体衬底200电连接到半导体衬底200用于接地的电极129。电流通过前电极膜110注入有机EL层120，并且该电流通过有机EL层120，EL下电极126，漏电极125，半导体活性层，源流入半导体衬底200。电极128和用于接地的电极129。

