

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5524646号
(P5524646)

(45) 発行日 平成26年6月18日 (2014. 6. 18)

(24) 登録日 平成26年4月18日 (2014. 4. 18)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 J

G09G 3/20 (2006.01)

G09G 3/20 624B

H05B 33/08 (2006.01)

G09G 3/20 670J

H01L 51/50 (2006.01)

G09G 3/20 641D

H05B 33/08

請求項の数 2 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2010-23285 (P2010-23285)
(22) 出願日 平成22年2月4日 (2010. 2. 4)
(65) 公開番号 特開2011-164134 (P2011-164134A)
(43) 公開日 平成23年8月25日 (2011. 8. 25)
審査請求日 平成24年9月13日 (2012. 9. 13)

(73) 特許権者 510048417
グローバル・オーエルイーディー・テクノ
ロジー・リミテッド・ライアビリティ・カ
ンパニー
GLOBAL OLED TECHNOLO
GY LLC.
アメリカ合衆国、バージニア州、ハーンド
ン、パーク・センター・ロード 1387
3、スイート 330
13873 Park Center R
oad, Suite 330, Her
ndon, VA 20171, Uni
ted States of Ameri
ca

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の画素をマトリクス状に配し、各画素を駆動回路により駆動する表示装置であって、

各画素は、

流れる電流に応じて発光する発光素子と、

この発光素子の目標輝度を示すデータ信号に応じて、前記発光素子に供給する駆動電流を制御する駆動素子と

を含み、

前記駆動回路は、

前記発光素子の両端に掛かる駆動電圧に応じて、前記駆動素子に供給する前記データ信号を補正する補正手段を有し、

前記駆動素子はトランジスタであって、

前記補正手段によって、前記データ信号と前記駆動電圧に比例する電圧を前記駆動素子に印加し、

前記補正手段が、前記データ信号と前記駆動電圧を入力とする乗算回路を含み、

前記乗算回路は、ソース電極を前記データ信号の入力、ゲート電極を前記駆動電圧の入力、ドレイン電極を前記駆動素子のゲートに印加する制御電圧の出力とする、トランジスタ素子1個で構成され、

前記補正手段により、前記データ信号に対応して前記発光素子に供給される駆動電流が

10

20

、前記発光素子の電圧降下量の増加に伴い増加するように補正されることを特徴とする表示装置。

【請求項 2】

請求項 1 に記載の表示装置において、
画素内に配した前記補正手段に加え、
画素内に、

前記駆動素子のゲートに印加する制御電圧を前記発光素子の駆動電圧の変動分をオフセットする手段を有すること
を特徴とする表示装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、自発光素子を用いた表示装置と、その駆動方法に関する。

【背景技術】

【0002】

近年、有機 EL ディスプレイの開発が盛んに行われ、進歩が著しい。有機 EL のような自発光素子を用いた表示装置は、画素ごとに発光を制御できるため、コントラストや視野角特性に優れる。映像表示用途などでは、平均表示階調が低い消費電力を低減できるメリットもある。一方で、発光素子の特性自体が使用に伴い劣化すると、画素ごとの使用履歴に従って輝度低下が起こる。表示画像や用途によっては、特定のパターンで輝度低下が起こり、それが「焼き付き」として知覚されることがある。

20

【0003】

発光素子として有機 EL 素子を用いる場合、発光強度は素子に流れる電流に比例する。発光強度と素子電流の比は電流発光効率と呼ばれる。電流発光効率は本来、発光素子を構成する有機材料や素子構造、界面状態などにより決まり、表示領域全体に渡って一様である。したがって、均一な表示特性を得ようとする場合、発光素子に供給する電流を画素単位で均一になるよう制御すればよい。アクティブマトリクス方式の有機 EL ディスプレイでは、画素ごとに設けられている TFT 素子により電流を制御し、有機 EL 素子を駆動する。TFT 素子としては、一般的に低温多結晶シリコン TFT などが用いられる。

【0004】

30

低温多結晶シリコン TFT の特徴として、結晶粒界における伝導電子散乱のため、移動度やターンオン電圧が画素ごとにばらつくという問題がある。このため、移動度やターンオン電圧のばらつきを抑えたり、補正したりすることで、均一な画素電流を供給し、均一な表示特性を得る努力がなされてきた。例えば、特許文献 1 には、多結晶シリコンの結晶成長方向を制御し、結晶粒の形を揃える技術が記載されている。また、画素回路に駆動 TFT のしきい値電圧をオフセットさせる機能を持たせ、TFT のしきい値電圧のばらつきに起因する表示特性のばらつきを改善する技術も多数考案されている。例えば、特許文献 2 などである。

【先行技術文献】

【特許文献】

40

【0005】

【特許文献 1】特開 2005-217214 号公報

【特許文献 2】特開 2008-203387 号公報

【非特許文献】

【0006】

【非特許文献 1】M. E. Kondakova et al., SID 09 DIGEST, p1677

【発明の概要】

【発明が解決しようとする課題】

【0007】

50

ここで、上記従来技術は、有機ELの電流発光効率の面内均一性が保たれていることを前提としている。しかしながら、実際には、有機EL素子自体は使用とともに劣化し電流発光効率が低下する。画素ごとの使用履歴の違いを反映して、電流発光効率は画素ごとに異なる速さで低下することになる。表示装置の用途や表示される画像などにより、有機EL素子の劣化速度の差が無視できない程度になると、その差が表示輝度ムラや焼き付きとして視認される。通常、有機ELディスプレイの装置寿命は輝度半減寿命で規定されるが、輝度ムラや焼き付きは数%の輝度差で許容限界に達するため、有機EL素子の効率低下は装置寿命を著しく損なう原因となる。そこで、有機EL素子の電流効率の低下に起因する表示輝度低下を補償したいという要望がある。

【課題を解決するための手段】

10

【0008】

本発明は、複数の画素をマトリクス状に配し、各画素を駆動回路により駆動する表示装置であって、各画素は、流れる電流に応じて発光する発光素子と、この発光素子の目標輝度を示すデータ信号に応じて、前記発光素子に供給する駆動電流を制御する駆動素子とを含み、前記駆動回路は、前記発光素子の両端に掛かる駆動電圧に応じて、前記駆動素子に供給する前記データ信号を補正する補正手段を有し、前記駆動素子はトランジスタであって、前記補正手段によって、前記データ信号と前記駆動電圧に比例する電圧を前記駆動素子に印加し、前記補正手段が、前記データ信号と前記駆動電圧を入力とする乗算回路を含み、前記乗算回路は、ソース電極を前記データ信号の入力、ゲート電極を前記駆動電圧の入力、ドレイン電極を前記駆動素子のゲートに印加する制御電圧の出力とする、トランジスタ素子1個で構成され、前記補正手段により、前記データ信号に対応して前記発光素子に供給される駆動電流が、前記発光素子の電圧降下量の増加に伴い増加するように補正されることを特徴とする。

20

【発明の効果】

【0013】

このように、本発明によれば、データ信号が発光素子の駆動電圧（ターンオン電圧）の変化に応じて補正されるため、発光素子の劣化によりデータ信号による駆動電流の減少を補償することができる。

【図面の簡単な説明】

【0014】

30

【図1】実施形態1の画素回路の構成を示す図である。

【図2】実施形態1の駆動波形図である。

【図3】実施形態2の画素回路の構成を示す図である。

【図4】実施形態2の駆動波形図である。

【図5A】有機EL素子の低電流発光輝度と素子電圧の関係を示す図である。

【図5B】有機EL素子の低電流発光輝度と素子電圧の関係を示す図である。

【図6】実施形態2の回路の画素電流シミュレーション例を示す図である。

【図7A】実施形態2の回路による画素機度補償計算例を示す図である。

【図7B】実施形態2の回路による画素機度補償計算例を示す図である。

【発明を実施するための形態】

40

【0015】

以下、本発明の実施形態について、図面に基づいて説明する。

【0016】

「電流効率の低下についての検討」

有機EL素子は使用に伴い素子特性が劣化する。通常、劣化により素子の電流発光効率が低下し、素子駆動電圧が上昇する。電流発光効率の低下の原因は完全には解明されていないが、発光材料の変質による非発光再結合中心の生成が発光効率を低下させ、駆動電圧を上昇させる一因となっていることがわかっている（非特許文献1）。この非特許文献1によると、有機EL素子の駆動電圧の上昇と電流発光効率の低下には強い相関がある。このため、駆動電圧の上昇から、有機EL素子の発光特性の劣化を推測することができる。

50

すなわち、発光効率の低下と駆動電圧（容量遷移電圧）の上昇はほぼ線形で、しかも、温度にほとんど依存しない。ここで、容量遷移電圧は有機層中にキャリアが励起され有機 E L 素子の容量の変化が観察される電圧である。非特許文献 1 によると、容量遷移電圧の上昇は深い順位の非発光再結合中心の生成で説明できる。

【0017】

このため、再結合中心はトラップとして機能し、有機 E L 素子の I V 特性は単純に電圧の正の方向にシフトする。これを利用すると、有機 E L 素子の劣化を比較的単純な方法で補償することができる。容量遷移電圧は、電圧の印加に伴い素子内にキャリアが増加し始める電圧であるから、I V 特性上、巨視的には素子のターンオン電圧に対応する。容量遷移電圧の上昇は、素子のターンオン電圧の上昇として観察され、素子駆動電圧全体がター

10

【0018】

「電流効率低下についての補償」

有機 E L 素子からの発光強度 L は素子の駆動電流 I_d に比例する。電流発光効率を η と

$$L = \eta \cdot I_d \quad (1)$$

となる。

【0019】

有機 E L 素子の駆動電圧上昇を ΔV_{oled} とし、これが素子の電流発光効率の低下 $\Delta \eta$ に比例すると仮定すると、

$$\Delta \eta = \kappa \Delta V_{oled} \quad (2)$$

と表せる。ただし、 κ は温度に依らない定数である。

20

【0020】

一方、T F T 素子から供給される駆動電流 I_d は、

$$I_d = (\beta / 2) (V_g - V_{th})^2 \quad (3)$$

である。ただし、 β は相互コンダクタンス、 V_g 、 V_{th} は駆動 T F T のゲート・ソース間電圧およびしきい値電圧である。

【0021】

駆動 T F T のゲート・ソース間電圧 V_g として、表示データ信号電圧 V_{dat} と有機 E L 素子の駆動電圧 V_0 に比例する電圧を印加すると、

$$V_g = V_{dat} (a V_0 + b) \quad (4)$$

となる。ここで、駆動電圧 V_0 は、上述のように有機 E L 素子のターンオン電圧とすることができ、以下駆動電圧 V_0 をターンオン電圧 V_0 とする。

30

【0022】

これは、回路上は、 V_{dat} と V_0 の乗算出力と、 V_{dat} を加算することで実現できる。ただし、 a 、 b は乗算回路と加算回路の設計により決まる定数である。

【0023】

ここで、有機 E L 素子の駆動電圧が素子の劣化にともない Δv 変化したとすると、 V_g は、

$$V_g = V_{dat} \{a V_0^0 (1 + \Delta v) + b\} \quad (5)$$

となる。ただし、 V_0^0 は有機 E L 素子の劣化前の有機 E L 素子駆動電圧値である。

40

【0024】

Δv は 1 に比べて十分小さいと考えてよいので、式 (1)、(3)、(5) より、発光強度 L は、

$$L = (\beta / 2) V_{dat}^2 \cdot \xi^2 (1 - \Delta \eta) (1 + \lambda \Delta V_0)$$

となる。

【0025】

ただし、 ξ 、 λ は、

$$\xi = a V_0^0 + b$$

$$\lambda = (2 a V_0^0) / (a V_0^0 + b)$$

50

である。

【0026】

ここで、 $\kappa = \lambda$ となるように V_0 を決めると、式 (5) は、

$$L = (\beta / 2) V_{dat}^2 \cdot \xi^2$$

となり、有機 EL 素子からの発光強度 L は、素子の発光効率の低下に依らずほぼ一定となる。

【0027】

従って、駆動 TFT のゲート・ソース間電圧 V_g として、式 (4) に示されるような、表示データ信号電圧 V_{dat} と有機 EL 素子のターンオン電圧 V_0 に比例する電圧を印加し、定数 b を適切に設定することで、発光強度が発光効率 η の影響を受けないようにすることができるとわかる。

10

【0028】

「実施形態 1」

図 1 は、実施形態 1 の 1 画素分の回路図である。駆動トランジスタ T_1 、書込みトランジスタ T_2 、乗算器として機能するトランジスタ T_3 、 T_3 の乗算器入力を制御するトランジスタ T_4 と、保持容量 C_s と、有機 EL 素子 EL と、から構成される。

【0029】

駆動トランジスタ T_1 のドレインは高電圧 V_{dd} の電源 1 に、ソースは有機 EL 素子 EL のアノードに接続され、有機 EL 素子 EL のカソードは低電圧 V_{ss} の電源 2 に接続される。これによって、駆動トランジスタ T_1 に流れる駆動電流が有機 EL 素子 EL に電流に供給される。保持容量 C_s は、駆動トランジスタ T_1 のゲート・ソース間に接続される。

20

【0030】

トランジスタ T_2 のソースはデータ線 dat に、ドレインはトランジスタ T_3 のソースに接続されている。また、トランジスタ T_3 のドレインは、駆動トランジスタ T_1 のゲートに接続され、ゲートはトランジスタ T_4 を介して有機 EL 素子 EL のアノードに接続されている。

【0031】

トランジスタ T_2 のゲートは選択制御線 sel 、トランジスタ T_4 のゲートはマージ制御線 mr_g に接続され、これら線の印加される電圧により制御される。データ線 dat には、表示データ電圧 V_{dat} と一定電圧 V_{blk} が交互にロードされる。ここで、電圧 V_{blk} は駆動トランジスタ T_1 を非導通状態にする一定電圧である。

30

【0032】

図 2 は、実施形態 1 の回路の各所の信号波形であり、これを参照して、この回路の駆動方法について説明する。図 2 において、「 dat 」は、データ線 dat の信号の状態を示しており、白抜きの期間がデータ電圧である V_{dat} と、黒塗りの期間が所定の低電圧である V_{blk} とが交互に印加される。図 2 における選択制御線 sel が立ち上げられるタイミングからの動作について以下に説明する。なお、これ以前は、当該画素は、保持容量 C_s に保持されている電圧 V_{gs1} に応じて駆動トランジスタ T_1 に流れる電流によって有機 EL 素子 EL が駆動されている。

40

【0033】

データ線 dat の電圧が、所定の高電圧である V_{dat} に設定している状態で、選択制御線 sel を H レベルにするとともに、マージ制御 mr_g も H レベルとする。これによって、トランジスタ T_2 、 T_4 がオンする。このとき、トランジスタ T_3 のゲートは、有機 EL 素子 EL のアノードに接続されている。有機 EL 素子 EL のアノードは、カソード電位である V_{ss} (例えば、0 V) に対し、有機 EL 素子 EL での電圧降下分である、 V_{led} だけ高い電圧になっている。従って、トランジスタ T_3 もオンしている。

【0034】

次に、データ線の電圧が、所定の低電圧である V_{blk} に設定され、駆動トランジスタ T_1 のゲート (ノード na) には、データ線 dat から V_{blk} が供給される。 V_{blk}

50

は、低電圧であるため、駆動トランジスタT1はオフし、有機EL素子ELのアノード（ノードnb）の電位は下降して、有機EL素子ELのターンオン電圧 V_0 に漸近する。これによって、トランジスタT4を介して V_0 がトランジスタT3のゲートに保持される。この段階で、保持容量Csには、 $V_0 - V_{b1k}$ が保持される。また、 V_0 は、 V_{b1k} より高電圧であり、トランジスタT3はオン状態に保持される。

【0035】

次に、マージ制御線mrgがLレベルとしてトランジスタT4をオフにする。そして、データ線datを信号電圧 V_{dat} とする。このとき、T3のゲートには、有機EL素子ELのターンオン電圧 V_0 が印加されており、ドレインには信号電圧 V_{dat} が印加されることになる。

10

【0036】

トランジスタT3を線形領域で動作させると、トランジスタT3を流れる電流 I_3 はトランジスタT3の V_{gs3} （ V_0 に比例する）と V_{ds3} にほぼ比例する。すなわち、 V_0 と V_{dat} を乗算した値に応じた電流がトランジスタT3に流れ、この電流によって、駆動トランジスタT1のゲート電圧が上昇し、駆動トランジスタT1に電流が流れ、有機EL素子ELが発光する。

【0037】

この時の電流量は、駆動トランジスタT1のゲート・ソース間電圧 V_{gs1} に応じて決定されるが、上述のように、駆動トランジスタT1のゲート電圧は、そのときの V_0 に比例することになる。

20

【0038】

すなわち、 $V_{gs} = V_{dat} * (aV_0 + b)$ に設定される。

【0039】

なお、図2においては、データ電圧 V_{dat} は、一定電圧と仮定しており、従って上述のようなデータ電圧 V_{dat} の書き込み前後において、すべて同一の電圧に復帰する。実際は、データ電圧 V_{dat} は任意の値を取り得るが、本実施形態の説明については同様であるので、省略する。

【0040】

このように、本実施形態の回路によれば、トランジスタT2がオフされた時の駆動トランジスタT1のゲート・ソース間電圧（＝保持容量Csの充電電圧）は、トランジスタT3のゲート電圧である V_0 とドレイン電圧である V_{dat} を乗算した値に対応する電圧になる。なお、トランジスタT4がオフであるため、トランジスタT3のゲートngの電圧は、ソース電圧が V_{b1k} から V_{dat} に変化するに従って上昇し、トランジスタT3はオン状態を維持する。

30

【0041】

すなわち、トランジスタT1の V_{gs1} として、 V_0 および V_{dat} に比例する（ V_0 および V_{dat} を乗算した電圧に対応する）電圧が印加される。従って、有機EL素子ELの劣化に伴い V_0 が増加すると、同じ信号電圧入力 V_{dat} に対して有機EL素子ELに供給される電流が増加し、有機EL素子ELの発光効率の劣化分を補償する。

【0042】

40

本実施形態では、画素回路は、有機EL素子の発光効率の低下と駆動電圧の上昇のみ補償する。すなわち、駆動TFETの特性ばらつきや、使用に伴うTFETの劣化は無視できる程度であることが好ましい。例えば、プロセスの最適化などにより面内均一性が十分に取れている多結晶シリコンTFET基板や、面内均一性が良好で、駆動TFETの劣化が小さい微結晶シリコンTFET基板、酸化物TFET基板などでの応用が好適である。

【0043】

「実施形態2」

図3は、本発明の実施形態2の回路図である。実施形態2の回路はさらに一般的な応用を考えて、有機EL素子の発光効率劣化補償に加えて、駆動TFETのしきい値電圧補償機能を持たせた例である。実施形態1の回路に加え、発光制御トランジスタT5、および、

50

リセットトランジスタT6を加えた6トランジスタ・1容量により構成される。

【0044】

トランジスタT5は、電源1と駆動トランジスタT1の間に直列に挿入され、駆動電流のオンオフを行い、発光期間を制御する。トランジスタT6は有機EL素子ELのアノード電圧をリセットするため、有機EL素子ELのアノードと電圧V_{ss2}の電源3の間に配置される。

【0045】

図4に実施形態2の回路の駆動電圧波形を示す。まず、マージ制御線mrgをHレベルにしてトランジスタT4を導通する。このとき、トランジスタT5、T6を非導通、トランジスタT2を導通にしてデータ線から一定電圧V_{blk}を書き込む。V_{blk}は低電圧であり、有機EL素子ELのアノード(nb)の電位は有機EL素子ELのターンオン電圧V₀付近にセットされる。このとき、トランジスタT4が導通状態のため、トランジスタT3のゲートにV₀が保持される。

【0046】

さらに、トランジスタT4を非導通状態とし、トランジスタT6を導通させ有機EL素子ELのアノードを所定の低電圧V_{ss2}である電源3に接続し、有機EL素子ELのアノードをV_{ss2}にリセットする。これにより、有機EL素子ELの電圧はV₀以下となる。ここで、トランジスタT6を非導通とし、トランジスタT1のゲートに一定電圧V_{blk}を書込み、トランジスタT5を導通させると、有機EL素子ELに電流が流れることで、そのアノード電位が上昇し、V_{blk} - V_{th}となったところ(トランジスタT1のゲート/ソース間電圧がそのしきい値電圧V_{th}に一致したところ)でT1が非導通となる。

【0047】

次に、データ線datから所望の信号電圧Vdatを書き込む。このとき、トランジスタT3のゲートには有機EL素子ELのターンオン電圧V₀が、ドレインには信号電圧Vdatが印加される。

【0048】

トランジスタT3を線形領域で動作させると、トランジスタT3を流れる電流I3はトランジスタT3のV_{gs}(V_{gs2})とV_{ds}にほぼ比例する。一定時間の後にトランジスタT2をオフにすると、保持容量CsのトランジスタT1のゲート側の端子にはトランジスタT3のゲート電圧V_{gs2}とドレイン電圧V_{dat}に比例する電圧にV_{blk}を加えた電位が保持される。

【0049】

一方、保持容量Csの他方の端子はトランジスタT1のソースと有機EL素子ELのアノードに接続されており、V_{gbk} - V_{th}が保持されている。すなわち、T1のV_{gs}(V_{gs1})として、V₀とV_{dat}に比例する電圧(V_{dat} * (aV₀ + b) + V_{blk})にV_{th}を加えた電圧が印加される。

【0050】

このように、実施形態2では、トランジスタT1のゲート・ソース間電圧V_{gs1}はV_{th}分オフセットされるため、画素電流はトランジスタT1のしきい値電圧V_{th}の変化に依らない。また、トランジスタT1のゲート・ソース間電圧V_{gs1}はV₀とV_{dat}に比例するため、ELの劣化に伴いV₀が上昇すると画素電流が増加し、V₀の上昇と線形の関係にあるELの効率低下を補償する。

【0051】

以下、本実施形態2の画素回路を例にその効果を説明する。有機EL素子の劣化特性は、例として非特許文献1のデータを引用し、画素電流は回路シミュレーターによる計算で求めた。

【0052】

図5A、5Bは非特許文献3から引用した有機EL素子の輝度と容量遷移電圧の関係である。有機EL素子を様々な温度下で駆動して劣化させた後、室温下で定電流駆動したと

10

20

30

40

50

きの輝度の相対値と容量遷移電圧の上昇を測定し、プロットしている。定電流駆動したときの輝度の相対変化は、その電流密度における電流発光効率の相対変化と同じになる。

【0053】

また、前述のとおり、素子の容量遷移電圧の変化は素子の駆動電圧（素子のターンオン電位に対応する電圧）変化と同じになる。図5Aは、有機EL素子として、NPB、C545TドープAlq、Alqを積層したものを用い、様々な温度で素子を駆動し劣化させた場合の測定結果であり、図5Bは、発光層に赤色ドーパントRD3もしくは、DCJT Bを添加し、65℃で劣化させたときの測定結果である。

【0054】

図6は、実施形態2の回路で、駆動トランジスタT1のしきい値電圧 V_{th} を0～2Vの範囲で、有機EL素子のターンオン電圧 V_0 を0～1Vの範囲で、それぞれ変化させたときの、画素電流のシミュレーション結果である。画素電流は駆動トランジスタT1の V_{th} の変化にはほとんど依らない一方、有機EL素子の駆動電圧（ターンオン電圧）の上昇に伴いほぼ線形に増加していることがわかる。

10

【0055】

有機EL素子として図5A、5Bに示す素子を仮定し、図6の結果を用いて、有機EL素子の劣化に対する画素輝度の変化を計算する。図7A、7Bは、駆動トランジスタT1の V_{th} をパラメータとして、有機EL素子のターンオン電圧が0V、0.5V、1Vと変化したときの、画素輝度の相対変化を示している。

【0056】

20

図7Aは有機EL素子の劣化特性として図5Aに示す素子を仮定している。図7Aを見ると、有機EL素子のターンオン電圧が0Vから0.5Vの範囲では、 V_{th} の変化に対する画素輝度の相対値にはあまり差が無く、 V_{th} の変化は0Vから2Vの範囲で良好に補償されることがわかる。

【0057】

一方、有機EL素子のターンオンに対する画素輝度の相対値はターンオン電圧が0Vから0.5Vまではほぼ変化が無く、ターンオン電圧が1Vでやや減少するものの、元の有機EL素子のターンオン電圧変化1Vのときの定電流発光輝度相対値約75%（図5A）と比較すると大幅に改善されていることがわかる。

【0058】

30

図5Bの有機EL素子に対して計算した図7Bでは、その効果はさらに良好で、25%程度の有機EL素子の劣化（図5Bで有機EL素子ターンオン電圧変化1Vのとき）にも関わらず、画素輝度の相対値はほぼ初期値を保っている。

【0059】

以上の結果から、実施形態2による補償回路を適当に設計することにより、駆動トランジスタ（TFET）の V_{th} シフトのみならず、有機EL素子の駆動電圧（ターンオン電圧）変化および、発光効率劣化も補償することができることがわかる。

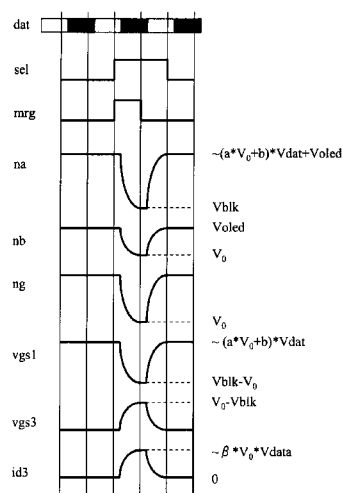
【符号の説明】

【0060】

1～3 電源、T1 駆動トランジスタ、T2～T4 トランジスタ、T5 発光制御トランジスタ、T6 リセットトランジスタ、Cs 保持容量。

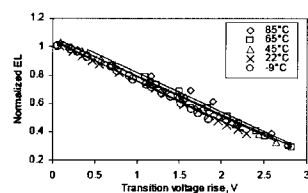
40

【図 2】



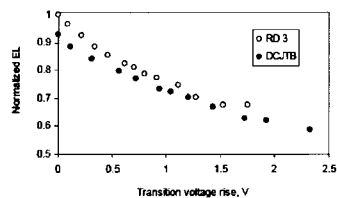
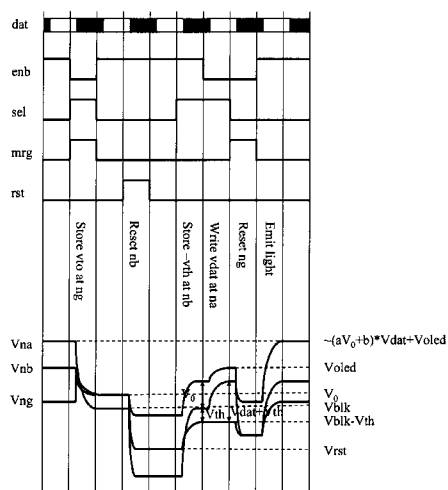
β : T3の相互コンダクタンス
a, b: 設計パラメータで決まる定数

【図 5 A】

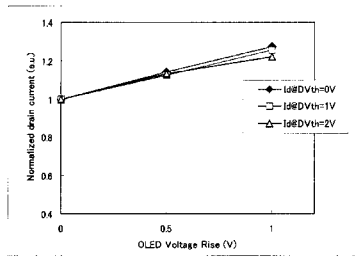


【図 5 B】

【図 4】

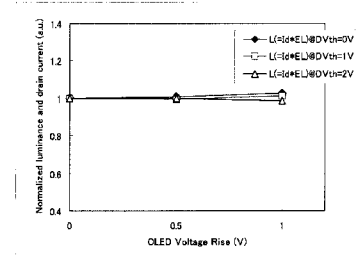


【図 6】

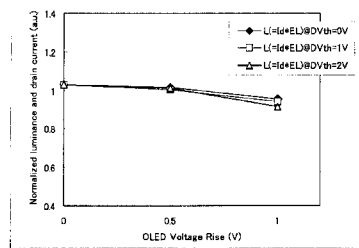


実施例2の回路の画素電流シミュレーション例

【図 7 B】

実施例2の画素回路の画素輝度計算例
(EL vs ΔV : DCJT @65C [Ref.3])

【図 7 A】

実施例2の画素回路の画素輝度計算例
(EL vs ΔV : C545T @22C [Ref.3])

フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(74)代理人 100110423
弁理士 曾我 道治

(74)代理人 100084010
弁理士 古川 秀利

(74)代理人 100094695
弁理士 鈴木 憲七

(74)代理人 100111648
弁理士 梶並 順

(74)代理人 100122437
弁理士 大宅 一宏

(74)代理人 100147566
弁理士 上田 俊一

(72)発明者 三和 宏一
東京都千代田区神田駿河台2-9 KDX御茶ノ水ビル コダック株式会社内

審査官 武田 悟

(56)参考文献 特開2006-91709 (JP, A)
特開2005-258427 (JP, A)
特開2003-58106 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 0 8

专利名称(译)	表示装置		
公开(公告)号	JP5524646B2	公开(公告)日	2014-06-18
申请号	JP2010023285	申请日	2010-02-04
[标]申请(专利权)人(译)	全球OLED TECH		
申请(专利权)人(译)	全球豪迪E.科技有限责任公司		
当前申请(专利权)人(译)	全球豪迪E.科技有限责任公司		
[标]发明人	三和宏一		
发明人	三和 宏一		
IPC分类号	G09G3/30 G09G3/20 H05B33/08 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/088 G09G2310/0251 G09G2310/0262 G09G2320/0233 G09G2320/043 G09G2320/045		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.670.J G09G3/20.641.D H05B33/08 H05B33/14.A G09G3/3233 G09G3/3275		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC34 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB21 5C380/AB23 5C380/AB24 5C380/BA36 5C380/BA39 5C380/BB02 5C380/BB05 5C380/BD05 5C380/BD11 5C380/CA53 5C380/CA54 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CC65 5C380/CD014 5C380/CD016 5C380/DA02 5C380/DA47		
代理人(译)	英年古河 Kajinami秩序 上田俊一		
审查员(译)	武田 悟		
其他公开文献	JP2011164134A		
外部链接	Espacenet		

摘要(译)

要解决的问题：补偿由发光元件的劣化引起的发光强度的变化。 驱动元件T1根据表示发光元件EL的目标亮度的数据信号控制提供给发光元件的驱动电流，并且发光元件EL根据流动的电流发光。然后，根据施加到发光元件EL两端的电压校正数据信号，并且校正提供给发光元件EL的驱动电流，以便随着发光元件EL的电压降量的增加而增加。 点域1

A]

