

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4293262号
(P4293262)

(45) 発行日 平成21年7月8日(2009.7.8)

(24) 登録日 平成21年4月17日(2009.4.17)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)
H01L 51/50 (2006.01)

G09G 3/30 J
G09G 3/20 611H
G09G 3/20 670J
G09G 3/20 624B
G09G 3/20 623A

請求項の数 5 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2007-101281 (P2007-101281)
(22) 出願日 平成19年4月9日(2007.4.9)
(65) 公開番号 特開2008-257085 (P2008-257085A)
(43) 公開日 平成20年10月23日(2008.10.23)
審査請求日 平成20年5月19日(2008.5.19)

(73) 特許権者 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100086298
弁理士 船橋 國則
(72) 発明者 種田 貴之
東京都港区港南1丁目7番1号 ソニー株
式会社内
(72) 発明者 山本 哲郎
東京都港区港南1丁目7番1号 ソニー株
式会社内
(72) 発明者 内野 勝秀
東京都港区港南1丁目7番1号 ソニー株
式会社内

最終頁に続く

(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【特許請求の範囲】

【請求項1】

電気光学素子と、信号線を通して与えられる入力信号電圧をサンプリングして書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量と、前記保持容量に保持された前記入力信号電圧に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記画素アレイ部の各画素を行単位で選択走査し、選択行ごとに前記駆動トランジスタの閾値電圧の変動に対する閾値補正を行う動作を1水平走査期間の周期で実行する駆動回路とを備え、

前記駆動回路は、補正対象画素行についての前記閾値補正の動作に先立って前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定の電位に固定する準備動作を、前記補正対象画素行についての1水平走査期間に入る前の複数の水平走査期間に亘って前記信号線に前記入力信号電圧が与えられない期間で実行する

ことを特徴とする表示装置。

【請求項2】

前記駆動回路は、前記補正対象画素行の1水平走査期間内において、前記閾値補正の動作後に前記駆動トランジスタの移動度の変動に対する移動度補正を行なう動作を実行することを特徴とする請求項1記載の表示装置。

【請求項3】

前記駆動回路は、前記書き込みトランジスタによる前記入力信号電圧の書き込み期間において前記移動度補正の動作を実行する

ことを特徴とする請求項 2 記載の表示装置。

【請求項 4】

電気光学素子と、信号線を通して与えられる入力信号電圧をサンプリングして書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量と、前記保持容量に保持された前記入力信号電圧に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記画素アレイ部の各画素を行単位で選択走査し、選択行ごとに前記駆動トランジスタの閾値電圧の変動に対する閾値補正を行う動作を 1 水平走査期間の周期で実行する駆動回路とを備えた表示装置の駆動方法であって、

補正対象画素行についての前記閾値補正の動作に先立って前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定の電位に固定する準備動作を、前記補正対象画素行についての 1 水平走査期間に入る前の複数の水平走査期間に亘って前記信号線に前記入力信号電圧が与えられない期間で実行する

ことを特徴とする表示装置の駆動方法。

【請求項 5】

電気光学素子と、信号線を通して与えられる入力信号電圧をサンプリングして書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量と、前記保持容量に保持された前記入力信号電圧に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記画素アレイ部の各画素を行単位で選択走査し、選択行ごとに前記駆動トランジスタの閾値電圧の変動に対する閾値補正を行う動作を 1 水平走査期間の周期で実行するとともに、補正対象画素行についての前記閾値補正の動作に先立って前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定の電位に固定する準備動作を、前記補正対象画素行についての 1 水平走査期間に入る前の複数の水平走査期間に亘って前記信号線に前記入力信号電圧が与えられない期間で実行する駆動回路と

を備えた表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置、例えば、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機 E L (Electro Luminescence) 素子を用いた有機 E L 表示装置が開発され、商品化が進められている。

【0003】

有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子が 10 V 以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機 E L 素子の応答速度が数 μ s e c 程度と非常に高速であるため

10

20

30

40

50

に動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFT（Thin Film Transistor；薄膜トランジスタ））によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。

【0005】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFTを用いた画素回路では、駆動トランジスタのソース側に有機EL素子が接続されることになるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

【0006】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子との動作点が変動してしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0007】

また、ポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

【0008】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面の均一性（ユニフォーミティ）が損なわれる。

【0009】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

【0010】

このように、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。

【0011】

10

20

30

40

50

【特許文献1】特開2006-133542号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

上述したように、閾値補正および移動度補正の各補正機能を画素回路の各々に持たせる構成を採る有機EL表示装置では、駆動トランジスタのゲート電位 V_g およびソース電位 V_s をそれぞれ所定の電位に固定する閾値補正準備と、駆動トランジスタのソース電位 V_s を十分に上昇させ、当該駆動トランジスタのゲート-ソース間電圧 V_{gs} をその閾値電圧 V_{th} に固定する閾値補正と、輝度情報に応じた映像信号の信号電圧 V_{sig} を画素内に書き込む信号書き込みと、移動度 μ の補正を行う移動度補正の4つの動作を画素行ごとに周期的に行うことになる(各動作の詳細については後述する)。

10

【0013】

これら4つの動作を画素行ごとに1H(Hは水平走査期間/水平同期周期)の期間内で実行するとした場合、閾値補正期間および移動度補正期間として、各補正動作を確実に実行するのに十分な時間を確保するのが難しいという問題がある。特に、表示装置の高精細化に対応して画素数が年々増加する傾向にあり、それに伴って1Hの時間が短くなってきているために、閾値補正期間および移動度補正期間として十分な時間を確保するのが難しくなっているのが現状である。

【0014】

なお、ここでは、閾値補正および移動度補正の両補正機能を備えた有機EL表示装置の場合を例に挙げたが、閾値補正機能だけを備えた有機EL表示装置の場合であっても同様に、1Hの時間が短くなることによって閾値補正期間として確保できる時間も短くなってしまふ。

20

【0015】

閾値補正の補正期間または閾値補正および移動度補正の各補正期間として十分な時間を確保できなければ、閾値補正動作または閾値補正および移動度補正の各補正動作を確実に実行できないことになる。その結果、駆動トランジスタに流れる画素ごとの電流値のばらつきを十分に抑えることができなくなるために、先述したように、駆動トランジスタのゲートに同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じることによって画面のユニフォーミティが損なわれることになる。

30

【0016】

そこで、本発明は、少なくとも閾値補正の補正期間として、その補正動作を確実に実行するのに十分な時間を確保できるようにした表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0017】

上記目的を達成するために、本発明は、電気光学素子と、信号線を通して与えられる入力信号電圧をサンプリングして書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記入力信号電圧を保持する保持容量と、前記保持容量に保持された前記入力信号電圧に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、前記画素アレイ部の各画素を行単位で選択走査し、選択行ごとに前記駆動トランジスタの閾値電圧の変動に対する閾値補正を行う動作を1水平走査期間の周期で実行する駆動回路とを備えた表示装置において、補正対象画素行についての前記閾値補正の動作に先立って前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定の電位に固定する準備動作を、前記補正対象画素行についての1水平走査期間に入る前の複数の水平走査期間に亘って前記信号線に前記入力信号電圧が与えられない期間で実行することを特徴としている。

40

【0018】

上記構成の表示装置および当該表示装置を用いた電子機器において、駆動トランジスタのゲート電位およびソース電位をそれぞれ所定の電位に固定する閾値補正準備の動作を、

50

補正対象画素行についての1水平走査期間に入る前に実行することで、補正対象画素行の1水平走査期間内に閾値補正準備の期間を確保する必要がなくなるために、その分だけ閾値補正のための補正期間を長く設定できる。

【0019】

そして、補正対象画素行についての1水平走査期間に入る前の複数の水平走査期間に亘って信号線に入力信号電圧が与えられない期間で間欠的に閾値補正準備の動作を実行することで、補正対象画素行が入力信号電圧の書き込み状態にあるときには、他の画素行が全て非書き込み状態にあり、他の画素行の各画素の保持容量が信号線に付加されることがないために、信号線の容量の増加を防止しつつ、閾値補正準備期間を十分に確保して閾値補正準備の動作を確実に行うことができる。

10

【発明の効果】

【0020】

本発明によれば、閾値補正の補正期間としてその補正動作を確実に実行するのに十分な時間を確保できるとともに、信号線の容量の増加を防止しつつ、閾値補正準備期間を十分に確保して閾値補正準備の動作を確実に行うことができることにより、電気光学素子の経時劣化や駆動トランジスタの特性ばらつきを十分に抑えることができるために、良好な画質の表示画像を得ることができる。

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

20

【0022】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度に変化する電流駆動型の電気光学素子、例えば有機EL素子を画素の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明する。

【0023】

図1に示すように、本実施形態に係る有機EL表示装置10は、画素(PXLC)20が行列状(マトリクス状)に2次元配置されてなる画素アレイ部30と、当該画素アレイ部30の周辺に配置され、各画素20を駆動する駆動部、例えば書き込み走査回路40、電源供給走査回路50および水平駆動回路60とを有する構成となっている。

30

【0024】

画素アレイ部30には、m行n列の画素配列に対して、画素行ごとに走査線31-1~31-mと電源供給線32-1~32-mとが配線され、画素列ごとに信号線33-1~33-nが配線されている。

【0025】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型(フラット型)のパネル構造となっている。画素アレイ部30の各画素20は、アモルファスシリコンTFT(Thin Film Transistor; 薄膜トランジスタ)または低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、走査回路40、電源供給走査回路50および水平駆動回路60についても、画素アレイ部30を形成する表示パネル(基板)70上に実装することができる。

40

【0026】

書き込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト(転送)するシフトレジスタ等によって構成され、画素アレイ部30の各画素20への映像信号の書き込みに際して、走査線31-1~31-mに順次走査信号WS1~WSmを供給して画素20を行単位で順番に走査(線順次走査)する。

【0027】

電源供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成され、書き込み走査回路40による線順次走査に同期して、第1電位Vccpと当該第1電位Vccpよりも低い第2電位Viniで切り

50

替わる電源供給線電位 $D S 1 \sim D S m$ を電源供給線 $3 2 - 1 \sim 3 2 - m$ に供給する。

【 0 0 2 8 】

水平駆動回路 6 0 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧 $V s i g$ とオフセット電圧 $V o f s$ のいずれか一方を適宜選択し、信号線 $3 3 - 1 \sim 3 3 - n$ を介して画素アレイ部 3 0 の各画素 2 0 に対して例えば行単位で一斉に書き込む。すなわち、水平駆動回路 6 0 は、入力信号電圧 $V s i g$ を行（ライン）単位で一斉に書き込む線順次書き込みの駆動形態を採っている。

【 0 0 2 9 】

ここで、オフセット電圧 $V o f s$ は、映像信号の信号電圧（以下、「入力信号電圧」、または単に「信号電圧」と記述する場合もある） $V s i g$ の基準となる電圧（例えば、黒レベルに相当）である。また、第 2 電位 $V i n i$ は、オフセット電圧 $V o f s$ よりも十分に低い電位である。

10

【 0 0 3 0 】

（画素回路）

図 2 は、画素（画素回路）2 0 の具体的な構成例を示す回路図である。図 2 に示すように、画素 2 0 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子 2 1 を発光素子として有し、当該有機 E L 素子 2 1 に加えて、駆動トランジスタ 2 2、書き込みトランジスタ 2 3 および保持容量 2 4 を有する構成となっている。

【 0 0 3 1 】

ここで、駆動トランジスタ 2 2 および書き込みトランジスタ 2 3 として N チャンネル型の T F T が用いられている。ただし、ここでの駆動トランジスタ 2 2 および書き込みトランジスタ 2 3 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

20

【 0 0 3 2 】

有機 E L 素子 2 1 は、全ての画素 2 0 に対して共通に配線された共通電源供給線 3 4 にカソード電極が接続されている。駆動トランジスタ 2 2 は、ソース電極が有機 E L 素子 2 1 のアノード電極に接続され、ドレイン電極が電源供給線 3 2（ $3 2 - 1 \sim 3 2 - m$ ）に接続されている。

【 0 0 3 3 】

書き込みトランジスタ 2 3 は、ゲート電極が走査線 3 1（ $3 1 - 1 \sim 3 1 - m$ ）に接続され、一方の電極（ソース電極 / ドレイン電極）が信号線 3 3（ $3 3 - 1 \sim 3 3 - n$ ）に接続され、他方の電極（ドレイン電極 / ソース電極）が駆動トランジスタ 2 2 のゲート電極に接続されている。保持容量 2 4 は、一端が駆動トランジスタ 2 2 のゲート電極に接続され、他端が駆動トランジスタ 2 2 のソース電極（有機 E L 素子 2 1 のアノード電極）に接続されている。

30

【 0 0 3 4 】

かかる構成の画素 2 0 において、書き込みトランジスタ 2 3 は、書き込み走査回路 4 0 から走査線 3 1 を通してゲート電極に印加される走査信号 $W S$ に応答して導通状態となることにより、信号線 3 3 を通して水平駆動回路 6 0 から供給される輝度情報に応じた映像信号の信号電圧（入力信号電圧） $V s i g$ またはオフセット電圧 $V o f s$ をサンプリングして画素 2 0 内に書き込む。この書き込まれた入力信号電圧 $V s i g$ またはオフセット電圧 $V o f s$ は保持容量 2 4 に保持される。

40

【 0 0 3 5 】

駆動トランジスタ 2 2 は、電源供給線 3 2（ $3 2 - 1 \sim 3 2 - m$ ）の電位 $D S$ が第 1 電位 $V c c p$ にあるときに、電源供給線 3 2 から電流の供給を受けて、保持容量 2 4 に保持された入力信号電圧 $V s i g$ の電圧値に応じた電流値の駆動電流を有機 E L 素子 2 1 に供給することによって当該有機 E L 素子 2 1 を電流駆動する。

【 0 0 3 6 】

（画素構造）

50

図3に、画素20の断面構造の一例を示す。図3に示すように、画素20は、駆動トランジスタ22、書き込みトランジスタ23等の画素回路が形成されたガラス基板201上に絶縁膜202およびウインド絶縁膜203が形成され、当該ウインド絶縁膜203の凹部203Aに有機EL素子21が設けられた構成となっている。

【0037】

有機EL素子21は、上記ウインド絶縁膜203の凹部203Aの底部に形成された金属等からなるアノード電極204と、当該アノード電極204上に形成された有機層（電子輸送層、発光層、ホール輸送層/ホール注入層）205と、当該有機層205上に全画素共通に形成された透明導電膜等からなるカソード電極206とから構成されている。

【0038】

この有機EL素子21において、有機層208は、アノード電極204上にホール輸送層/ホール注入層2051、発光層2052、電子輸送層2053および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図2の駆動トランジスタ22による電流駆動の下に、駆動トランジスタ22からアノード電極204を通して有機層205に電流が流れることで、当該有機層205内の発光層2052において電子と正孔が再結合する際に発光するようになっている。

【0039】

図3に示すように、画素回路が形成されたガラス基板201上に、絶縁膜202およびウインド絶縁膜203を介して有機EL素子21が画素単位で形成された後は、パッシベーション膜207を介して封止基板208が接着剤209によって接合され、当該封止基板208によって有機EL素子21が封止されることにより、表示パネル70が形成される。

【0040】

（閾値補正機能）

ここで、電源供給走査回路50は、書き込みトランジスタ23が導通した後で、水平駆動回路60が信号線33（33-1～33-n）にオフセット電圧 V_{ofs} を供給している間に、電源供給線32の電位 D_S を第1電位 V_{ccp} と第2電位 V_{ini} との間で切り替える。この電源供給線32の電位 D_S の切り替えにより、駆動トランジスタ22の閾値電圧 V_{th} に相当する電圧が保持容量24に保持される。

【0041】

保持容量24に駆動トランジスタ22の閾値電圧 V_{th} に相当する電圧を保持するのは次の理由による。駆動トランジスタ22の製造プロセスのばらつきや経時変化により、画素ごとに駆動トランジスタ22の閾値電圧 V_{th} や移動度 μ などのトランジスタ特性の変動がある。このトランジスタ特性の変動により、駆動トランジスタ22に同一のゲート電位を与えても、画素ごとにドレイン・ソース間電流（駆動電流） I_{ds} が変動し、発光輝度のばらつきとなって現れる。この閾値電圧 V_{th} の画素ごとのばらつきの影響をキャンセル（補正）するために、閾値電圧 V_{th} に相当する電圧を保持容量24に保持するのである。

【0042】

駆動トランジスタ22の閾値電圧 V_{th} の補正は次のようにして行われる。すなわち、保持容量24にあらかじめ閾値電圧 V_{th} を保持しておくことで、入力信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われる。

【0043】

これが閾値補正機能である。この閾値補正機能により、画素ごとに閾値電圧 V_{th} にばらつきや経時変化があっても、それらの影響を受けることなく、有機EL素子21の発光輝度を一定に保つことができることになる。閾値補正の原理については後で詳細に説明する。

【0044】

10

20

30

40

50

(移動度補正機能)

図2に示した画素20は、上述した閾値補正機能に加えて、移動度補正機能を備えている。すなわち、水平駆動回路60が映像信号の信号電圧 V_{sig} を信号線33(33-1~33-n)に供給している期間で、かつ、書き込み走査回路40から出力される走査信号 WS ($WS1 \sim WS_m$)にตอบสนองして書き込みトランジスタ23が導通する期間、即ち移動度補正期間において、保持容量24に入力信号電圧 V_{sig} を保持する際に、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す移動度補正が行われる。この移動度補正の具体的な原理および動作については後述する。

【0045】

(ブートストラップ機能)

図2に示した画素20はさらにブートストラップ機能も備えている。すなわち、書き込み走査回路40は、保持容量24に入力信号電圧 V_{sig} が保持された段階で走査線31(31-1~31-m)に対する走査信号 WS ($WS1 \sim WS_m$)の供給を解除し、書き込みトランジスタ23を非導通状態にして駆動トランジスタ22のゲートを信号線33(33-1~33-n)から電氣的に切り離す。これにより、駆動トランジスタ22のゲート電位 V_g がソース電位 V_s に連動して変動するために、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} を一定に維持することができる。

【0046】

すなわち、有機EL素子21のI-V特性が経時変化し、これに伴って駆動トランジスタ22のソース電位 V_s が変化したとしても、保持容量24の作用によって駆動トランジスタ22のゲート-ソース間電位 V_{gs} が一定に保たれるために、有機EL素子21に流れる電流は変わらず、したがって当該有機EL素子21の発光輝度も一定に保たれる。この輝度補正のための動作がブートストラップ動作である。このブートストラップ動作により、有機EL素子21のI-V特性が経時変化しても、それに伴う輝度劣化のない画像表示が可能になる。

【0047】

以上の説明から明らかなように、書き込み走査回路40と電源供給走査回路50は、画素アレイ部30の各画素20を行単位で選択走査し、選択行ごとに駆動トランジスタ22の閾値電圧 V_{th} の変動に対する閾値補正と、駆動トランジスタ22の移動度 μ の変動に対する移動度補正の各補正動作を1Hの周期で実行する駆動回路を構成している。

【0048】

[本実施形態の特徴部分]

上述したように、閾値補正および移動度補正の各補正機能を有する有機EL表示装置10において、本実施形態では、垂直走査によって選択される画素行(以下、「補正対象画素行」と記述する)ごとに、閾値補正および移動度補正の各補正動作を1H(Hは水平走査期間/水平同期周期)の周期で実行するに当たり、駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s をそれぞれ所定の電位に固定する閾値補正準備の動作を、補正対象画素行についての1H期間に入る前の複数H期間に亘って信号線33(33-1~33-n)に入力信号電圧 V_{sig} が与えられない期間で実行することを特徴としている。

【0049】

(有機EL表示装置の回路動作)

以下に、本実施形態に係る有機EL表示装置10の回路動作について、図4のタイミングチャートを基に、図5乃至図7の動作説明図を用いて説明する。なお、図5乃至図7の動作説明図では、図面の簡略化のために、書き込みトランジスタ23をスイッチのシンボルで図示している。また、有機EL素子21は寄生容量 C_{el} を持っていることから、当該寄生容量 C_{el} についても図示している。

【0050】

図4のタイミングチャートでは、ある補正対象画素行について、時間軸を共通にして、走査線31(31-1~31-m)の電位(走査信号)WSの変化、電源供給線32(32-1~32-m)の電位DSの変化、信号線33(33-1~33-n)の電位(V_o

10

20

30

40

50

$f s / V s i g$) の変化、駆動トランジスタ 22 のゲート電位 $V g$ およびソース電位 $V s$ の変化を表している。

【 0 0 5 1 】

図 4 のタイミングチャートにおいて、時刻 $t 8$ から時刻 $t 16$ までの期間が、補正対象画素行についての 1 H 期間、即ち補正対象画素行において閾値補正、入力信号電圧 $V s i g$ の書き込みおよび移動度補正の各動作が行われる 1 H 期間となる。

【 0 0 5 2 】

なお、時刻 $t 8$ は、補正対象画素行の 1 行前の画素行について信号線 33 の電位が入力信号電圧 $V s i g$ からオフセット電圧 $V o f s$ に切り替わるタイミングである。また、時刻 $t 16$ は、補正対象画素行について信号線 33 の電位が入力信号電圧 $V s i g$ からオフ

10

【 0 0 5 3 】

< 発光期間 >

図 4 のタイミングチャートにおいて、時刻 $t 1$ 以前は有機 EL 素子 21 が発光状態にある (発光期間)。この発光期間では、電源供給線 32 の電位 $D S$ が高電位 $V c c p$ (第 1 電位) にあり、また、書き込みトランジスタ 23 が非導通状態にある。このとき、駆動トランジスタ 22 は飽和領域で動作するように設定されているために、図 5 (A) に示すように、電源供給線 32 から駆動トランジスタ 22 を通して当該駆動トランジスタ 22 のゲート - ソース間電圧 $V g s$ に応じた駆動電流 (ドレイン - ソース間電流) $I d s$ が有機 EL 素子 21 に供給され、よって有機 EL 素子 21 が駆動電流 $I d s$ の電流値に応じた輝度

20

【 0 0 5 4 】

< 閾値補正準備期間 >

そして、時刻 $t 1$ になると、線順次走査の新しいフィールドに入り、図 5 (B) に示すように、電源供給線 32 の電位 $D S$ が高電位 $V c c p$ から信号線 33 のオフセット電圧 $V o f s$ よりも十分に低い電位 $V i n i$ (第 2 電位) に切り替わる。ここで、有機 EL 素子 21 の閾値電圧を $V e l$ 、共通電源供給線 34 の電位を $V c a t h$ とするとき、低電位 $V i n i$ を $V i n i < V e l + V c a t h$ とすると、駆動トランジスタ 22 のソース電位 $V s$ が低電位 $V i n i$ にほぼ等しくなるために、有機 EL 素子 21 は逆バイアス状態となって消光する。

30

【 0 0 5 5 】

次に、時刻 $t 2$ で走査線 31 の電位 $W S$ が低電位 $W S _ L$ から高電位 $W S _ H$ に遷移することで、図 5 (C) に示すように、書き込みトランジスタ 23 が導通状態となる。このとき、水平駆動回路 60 から信号線 33 に対してオフセット電圧 $V o f s$ が供給されているために、駆動トランジスタ 22 のゲート電位 $V g$ がオフセット電圧 $V o f s$ になる。また、駆動トランジスタ 22 のソース電位 $V s$ は、オフセット電圧 $V o f s$ よりも十分に低い電位 $V i n i$ にある。

【 0 0 5 6 】

このとき、駆動トランジスタ 22 のゲート - ソース間電圧 $V g s$ は $V o f s - V i n i$ となる。この $V o f s - V i n i$ が駆動トランジスタ 22 の閾値電圧 $V t h$ よりも大きく

40

ないと、先述した閾値補正動作を行うことができないために、 $V o f s - V i n i > V t h$ と設定する必要がある。このように、駆動トランジスタ 22 のゲート電位 $V g$ をオフセット電圧 $V o f s$ に、ソース電位 $V s$ を低電位 $V i n i$ にそれぞれ固定して (確定させて) 初期化する動作が閾値補正準備の動作である。

【 0 0 5 7 】

そして、時刻 $t 3$ で走査線 31 の電位 $W S$ が高電位 $W S _ H$ から低電位 $W S _ L$ に遷移することによって閾値補正準備期間が終了する。この閾値補正準備の動作は、信号線 33 に入力信号電圧 $V s i g$ が与えられない期間、換言すれば信号線 33 にオフセット電圧 $V o f s$ が与えられている期間、本例では $t 2 - t 3$ の期間で実行される。

【 0 0 5 8 】

50

以降、 $t_2 - t_3$ の期間での閾値補正準備の動作と同様の閾値補正準備の動作が、補正対象画素行についての1H期間に入る前の複数H期間に亘って信号線33に入力信号電圧 V_{sig} が与えられない期間(信号線33にオフセット電圧 V_{ofs} が与えられている期間)において、本例では $t_4 - t_5$ および $t_6 - t_7$ の各期間で間欠的に実行されることになる。

【0059】

その後、時刻 t_8 で補正対象画素行の1行前の画素行について、信号書き込みおよび移動度補正の各動作を実行するために信号線33の電位がオフセット電圧 V_{ofs} から入力信号電圧 V_{sig} に切り替わる。これは1行前の画素行についての動作である。したがって、補正対象画素行においては、図6(A)に示すように、書き込みトランジスタ23が非導通状態にある。2行以上前の画素行についても同様のことが言える。

10

【0060】

そして、時刻 t_9 で補正対象画素行の1行前の画素行について信号線33の電位が入力信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わり、補正対象画素行についての1H期間に入る。

【0061】

次に、時刻 t_{10} で走査線31の電位 WS が再び低電位 WS_L から高電位 WS_H に遷移すると、図6(B)に示すように、書き込みトランジスタ23が導通状態になる。この時刻 t_{10} から時刻 t_{11} までの期間では、走査線31の電位 WS 、電源供給線32の電位 DS および信号線33の電位(V_{ofs})が $t_2 - t_3$ 、 $t_4 - t_5$ 、 $t_6 - t_7$ の各期間と同じ状態にある。したがって、 $t_{10} - t_{11}$ の期間も、駆動トランジスタ22のゲート電位 V_g をオフセット電圧 V_{ofs} 、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定する閾値補正準備期間となる。

20

【0062】

< 閾値補正期間 >

次に、時刻 t_{11} で電源供給線32の電位 DS が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、書き込みトランジスタ23が導通状態にあるために、駆動トランジスタ22のソース電位 V_s が上昇を開始する。やがて、図6(C)に示すように、駆動トランジスタ22のソース電位 V_s が $V_{ofs} - V_{th}$ の電位まで上昇すると、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が当該駆動トランジスタ22の閾値電圧 V_{th} になり、当該閾値電圧 V_{th} に相当する電圧が保持容量24に書き込まれる。

30

【0063】

ここでは、便宜上、閾値電圧 V_{th} に相当する電圧を保持容量24に書き込む期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 V_{cath} を設定しておくこととする。

【0064】

次に、時刻 t_{12} で走査線31の電位 WS が高電位 WS_H から低電位 WS_L に切り替わることで、図7(A)に示すように、書き込みトランジスタ23が非導通状態となる。このとき、駆動トランジスタ22のゲートがフローティング状態になるが、ゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ22はカットオフ状態にある。したがって、ドレイン-ソース間電流 I_{ds} は流れない。

40

【0065】

< 書き込み期間 / 移動度補正期間 >

次に、時刻 t_{13} で信号線33の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わり、次いで、時刻 t_{14} で走査線31の電位 WS が低電位 WS_L から高電位 WS_H に切り替わることで、図7(B)に示すように、書き込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素20内に書き込む。

50

【0066】

この書き込みトランジスタ23による入力信号電圧 V_{sig} の書き込みにより、駆動トランジスタ22のゲート電位 V_g が入力信号電圧 V_{sig} となる。そして、入力信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。

【0067】

このとき、有機EL素子21は始めカットオフ状態（ハイインピーダンス状態）にあるために、入力信号電圧 V_{sig} に応じて電源から駆動トランジスタ22に流れる電流（ドレイン - ソース間電流 I_{ds} ）は有機EL素子21の寄生容量 C_{e1} に流れ込み、よって当該寄生容量 C_{e1} の充電が開始される。

10

【0068】

寄生容量 C_{e1} の充電により、駆動トランジスタ22のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ22の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ22のドレイン - ソース間電流 I_{ds} は当該駆動トランジスタ22の移動度 μ に依存したものとなる。

【0069】

やがて、駆動トランジスタ22のソース電位 V_s が $V_{ofs} - V_{th} + V$ の電位まで上昇すると、駆動トランジスタ22のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ となる。すなわち、ソース電位 V_s の上昇分 V は、保持容量24に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持容量24の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 V は負帰還の帰還量となる。

20

【0070】

このように、駆動トランジスタ22に流れるドレイン - ソース間電流 I_{ds} を当該駆動トランジスタ22のゲート入力に、即ちゲート - ソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ22のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0071】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレイン - ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量（補正量） V の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig} を一定とした場合、駆動トランジスタ22の移動度 μ が大きいほど負帰還の帰還量 V の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。

30

【0072】

<発光期間>

次に、時刻 t_{15} で走査線31の電位 W_S が高電位 W_S_H から低電位 W_S_L に切り替わることで、図7(C)に示すように、書き込みトランジスタ23が非導通状態となる。これにより、駆動トランジスタ22のゲートは信号線33から切り離される。これと同時に、ドレイン - ソース間電流 I_{ds} が有機EL素子21に流れ始めることにより、有機EL素子21のアノード電位はドレイン - ソース間電流 I_{ds} に応じて上昇する。

40

【0073】

有機EL素子21のアノード電位の上昇は、即ち駆動トランジスタ22のソース電位 V_s の上昇に他ならない。駆動トランジスタ22のソース電位 V_s が上昇すると、保持容量24のブートストラップ動作により、駆動トランジスタ22のゲート電位 V_g も連動して上昇する。このとき、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ22のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ で一定に保持される。そして、時刻 t_{16} で信号線33の電位が映像信号の信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わる。

【0074】

50

(閾値補正の原理)

ここで、駆動トランジスタ 2 2 の閾値補正の原理について説明する。駆動トランジスタ 2 2 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 E L 素子 2 1 には駆動トランジスタ 2 2 から、次式 (1) で与えられる一定のドレイン - ソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1 / 2) \cdot \mu (W / L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots\dots (1)$$

ここで、 W は駆動トランジスタ 2 2 のチャンネル幅、 L はチャンネル長、 C_{ox} は単位面積当たりのゲート容量である。

【 0 0 7 5 】

図 8 に、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。この特性図に示すように、駆動トランジスタ 2 2 の閾値電圧 V_{th} のばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になるのに対し、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【 0 0 7 6 】

これに対し、上記構成の画素 (画素回路) 2 0 では、先述したように、発光時の駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - V$ であるために、これを式 (1) に代入すると、ドレイン - ソース間電流 I_{ds} は、

$$I_{ds} = (1 / 2) \cdot \mu (W / L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \quad \dots\dots (2)$$

で表される。

【 0 0 7 7 】

すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 2 2 から有機 E L 素子 2 1 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 2 2 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 2 2 の製造プロセスのばらつきや経時変化により、各画素ごとに駆動トランジスタ 2 2 の閾値電圧 V_{th} が変動しても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機 E L 素子 2 1 の発光輝度も変動しない。

【 0 0 7 8 】

(移動度補正の原理)

次に、駆動トランジスタ 2 2 の移動度補正の原理について説明する。図 9 に、駆動トランジスタ 2 2 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 2 2 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 2 2 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【 0 0 7 9 】

画素 A と画素 B で移動度 μ にばらつきがある状態で、例えば両画素 A , B に同レベルの入力信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレイン - ソース間電流 I_{ds1} と移動度 μ の小さい画素 B に流れるドレイン - ソース間電流 I_{ds2} との間には大きな差が生じてしまう。このように、移動度 μ のばらつきに起因してドレイン - ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームリティが損なわれることになる。

【 0 0 8 0 】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 V は移動度 μ が大きくなるほど大きくなる。図 9 に示すように、移動度 μ の大きな画素 A の帰還量 V_1 は、移動度の小さな画素 B の帰還量 V_2 に比べて大きい。そこで、移動

10

20

30

40

50

度補正動作によって駆動トランジスタ22のドレイン - ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ が大きいほど負帰還が大きくかかることになるために、移動度 μ のばらつきを抑制することができる。

【0081】

具体的には、移動度 μ の大きな画素Aで帰還量 V_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1} から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 V_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2} から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン - ソース間電流 I_{ds1} と画素Bのドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ のばらつきが補正される。

10

【0082】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 V_1 は移動度 μ の小さい画素Bの帰還量 V_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 V が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。したがって、駆動トランジスタ22のドレイン - ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化され、その結果、移動度 μ のばらつきを補正することができる。

【0083】

ここで、図2に示した画素(画素回路)20において、閾値補正、移動度補正の有無による映像信号の信号電位(サンプリング電位) V_{sig} と駆動トランジスタ22のドレイン - ソース間電流 I_{ds} との関係について図10を用いて説明する。

20

【0084】

図10において、(A)は閾値補正および移動度補正を共に行わない場合を、(B)は移動度補正を行わず、閾値補正のみを行った場合を、(C)は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図10(A)に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素A, Bごとのばらつきに起因してドレイン - ソース間電流 I_{ds} に画素A, B間で大きな差が生じることになる。

【0085】

これに対して、閾値補正のみを行った場合は、図10(B)に示すように、当該閾値補正によってドレイン - ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン - ソース間電流 I_{ds} の差は残る。

30

【0086】

そして、閾値補正および移動度補正を共に行うことで、図10(C)に示すように、閾値電圧 V_{th} および移動度 μ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン - ソース間電流 I_{ds} の差をほぼ無くすることができるため、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0087】

(本実施形態の作用効果)

上述したように、閾値補正および移動度補正の各補正機能を有する有機EL表示装置10において、補正対象画素行ごとに、閾値補正および移動度補正の各補正動作を1Hの周期で実行するに当たり、駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s をそれぞれ所定の電位に、例えばゲート電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定する閾値補正準備の動作を、補正対象画素行についての1H期間に入る前に実行することにより、補正対象画素行の1H期間内に閾値補正準備期間を確保する必要がなくなる分だけ閾値補正および移動度補正の各補正期間を長く設定できる。

40

【0088】

50

これにより、閾値補正および移動度補正の各補正期間として、各補正動作を確実に実行するのに十分な時間を確保することができるために、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化に起因する駆動トランジスタ 22 の閾値電圧 V_{th} や移動度 μ などのトランジスタ特性の画素ごとのばらつきや、有機 EL 素子 21 の経時劣化を十分に抑えることができるために、ムラやシェーディングのない均一な画質の表示画像を得ることができる。

【0089】

特に、閾値補正準備の動作を補正対象画素行についての 1 H 期間に入る前に実行する駆動は、次のような表示装置の駆動に用いて最適である。

【0090】

一例として、細かい地図や文字を表示する携帯電話機等のモバイル機器に搭載される表示装置として、高精細な表示装置の需要が高まってきている。そして、表示装置を高精細化していくと、それに伴って水平走査期間 (1 H) が縮まるために、閾値補正および移動度補正の各補正時間を十分に確保できなくなってくる。

【0091】

このように、表示装置の高精細化に対応して画素数が増加し、それに伴って 1 H の時間が高精細化を図る前よりも短くなった有機 EL 表示装置であっても、閾値補正準備の動作を補正対象画素行についての 1 H 期間に入る前に実行する駆動法を用いて、閾値補正および移動度補正の各補正期間として十分な時間を確保することにより、有機 EL 素子 21 の経時劣化や、駆動トランジスタ 22 の特性ばらつきを抑えることができるために、良好な画質の表示画像を得ることができる。

【0092】

さらに、低コスト化を目的として、a-Si (アモルファスシリコン) のような移動度 μ の小さなトランジスタを用いた画素 20 を有する有機 EL 表示装置においても、閾値補正準備の動作を補正対象画素行についての 1 H 期間に入る前に実行する駆動法を用いて、閾値補正および移動度補正の各補正期間として十分な時間を確保することにより、有機 EL 素子 21 の経時劣化や、駆動トランジスタ 22 の特性ばらつきを抑えることができるために、良好な画質の表示画像を得ることができる。

【0093】

ところで、閾値補正準備の動作を補正対象画素行についての 1 H 期間に入る前に実行する場合、当該 1 H 期間に入る前の複数 H 期間に亘って連続的に、上記の例では、図 4 の時刻 t_2 から時刻 t_7 の期間において連続的に閾値補正準備の動作を実行することが考えられる。しかしながら、この場合、次のような不具合が発生する。

【0094】

すなわち、a-Si 等の移動度 μ が小さなトランジスタを用いた画素回路では、駆動トランジスタ 22 の流せる電流量が少ないために、閾値補正準備期間において駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} に固定されるのに時間がかかる。そのため、a-Si 等の移動度 μ が小さなトランジスタを用いた画素回路において、閾値補正準備期間として非常に長い時間を設定する必要がある。

【0095】

これにより、閾値補正の準備として、駆動トランジスタ 22 のゲート電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定することが可能であるが、図 11 に示すように、信号線 33 (33-1 ~ 33-n) において、同一タイミングで走査線 31 (31-1 ~ 31-m) の電位 W_S ($W_{S1} \sim W_{Sm}$) が高電位 W_{SH} の状態 (以下、「ON 状態」と記述する) である画素が多数存在することとなる。これを模式的に示したのが図 12 である。

【0096】

このように、閾値補正準備期間を長時間とった場合、同一信号線上で走査線 31 の電位 W_S が ON 状態である画素が多数存在することとなり、その結果、各画素 20 の保持容量 C_{24} が信号線 33 (33-1 ~ 33-n) の容量に付加されることとなる。これにより、

10

20

30

40

50

信号線 33 の容量が増加し、信号線 33 のトランジェントが増加するために、信号線 33 に印加される入力信号電圧 V_{sig} の立ち上がり波形 / 立ち下がり波形がなまる。

【 0097 】

特に、1H 期間が短い高精細化の表示装置においては、閾値補正準備期間に必要な時間は 1H 期間が長い表示装置と変わらないために、同一信号線上に走査線 31 の電位 W_S が ON 状態である画素が多数存在することとなり、信号線 33 の容量が大きく増加するために、入力信号電圧 V_{sig} の波形なまりが悪化する。

【 0098 】

例えば、入力信号電圧 V_{sig} の立ち上がりの波形なまりが悪化すると、入力信号電圧 V_{sig} を書き込むと同時に移動度補正を行う場合、入力信号電圧 V_{sig} の書き込みが不十分な状態で移動度補正が開始されることになるために、画素間で移動度補正にばらつきが生じ、画質を悪化させることになる。

【 0099 】

これに対して、本実施形態に係る有機 EL 表示装置 10 では、閾値補正準備の動作を、補正対象画素行についての 1H 期間に入る前の複数 H 期間に亘って連続的に実行するのではなく、特に図 4 のタイミングチャートから明らかなように、補正対象画素行についての 1H 期間に入る前の複数 H 期間に亘って信号線 33 に映像信号の信号電圧 V_{sig} が与えられない期間、換言すれば信号線 33 にオフセット電圧 V_{ofs} が与えられている期間で間欠的に実行する構成を採っている。

【 0100 】

このように、補正対象画素行についての 1H 期間に入る前の複数 H 期間に亘って、信号線 33 の電位がオフセット電圧 V_{ofs} にあるときに（信号線 33 に入力信号電圧 V_{sig} が与えられていないときに）間欠的に閾値補正準備の動作を行うことにより、図 13 に示すように、補正対象画素行の信号線 33 の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に遷移するときには、他の画素行の走査線 31 の電位 W_S がすべて低電位 W_{S_L} の状態（OFF 状態）にある、即ち補正対象画素行が映像信号の信号電圧 V_{sig} の書き込み状態にあるときには、他の画素行が全て非書き込み状態にあるために、複数 H 期間に亘って連続的に閾値補正準備の動作を実行する場合のように信号線 33 の容量が増加するのを防止できる。

【 0101 】

これにより、低コスト化を目的として、a-Si のような移動度 μ の小さなトランジスタを用いた画素 20 を有する有機 EL 表示装置や、高精細化に対応して 1H 期間が短い有機 EL 表示装置においても、信号線 33 の容量の増加を防止しつつ、閾値補正準備期間を十分に確保して閾値補正準備の動作を確実に行うことができるために、有機 EL 素子 21 の経時劣化や、駆動トランジスタ 22 の特性ばらつきを抑え、良好な画質の表示画像を得ることができる。

【 0102 】

< セレクタ方式の有機 EL 表示装置 >

上記実施形態に係る有機 EL 表示装置 10 では、水平駆動回路 60 を表示パネル 70 上に実装した構成の場合を例に挙げたが、水平駆動回路 60 を表示パネル 70 外に設けてパネル外部から外部配線を通して表示パネル 70 上の信号線 30 (30-1 ~ 30-n) に映像信号を供給する構成を採ることも可能である。

【 0103 】

このように、パネル外部から映像信号を入力する構成を採る場合、外部配線と信号線を R (赤), G (緑), B (青) 別々に配線すると、(1920 x 1080) 解像度の Full HD (High Definition) では、外部配線として 5760 (= 1920 x 3) 本の配線が必要となるために外部配線の配線数が多本数になる。

【 0104 】

これに対して、外部配線の配線数の削減を図るために、表示パネル上の信号線を、パネル外部のドライバ IC の 1 つの出力に対して複数本を単位 (組) として割り当て、この複

10

20

30

40

50

数本の信号線を時分割にて順次選択する一方、その選択した信号線に対してドライバICの各出力毎に時系列で出力される映像信号を時分割で振り分けて供給することによって各信号線を駆動する、いわゆるセレクト駆動方式（または、時分割駆動方式）が採用されている。

【0105】

具体的には、セレクト駆動方式は、ドライバICの出力と表示パネル上の信号線の関係を1対 x （ x は2以上の整数）の対応関係をもって設定し、ドライバICの1つの出力に対して割り当てられた x 本の信号線を x 時分割にて選択して駆動するという駆動方式である。このセレクト駆動方式を採用することにより、ドライバICの出力数および外部配線の配線数を、信号線の本数の $1/x$ に削減可能になる。

10

【0106】

一例として、図14に示すように、横に並んだ3つの色R、G、Bを単位として、これら3色に対応する映像信号Data1, ..., Data p を1H期間内に時系列に入力する一方、3画素を単位として配置されたセクタスイッチSEL_R, SEL_G, SEL_Bを3画素単位で順にスイッチング駆動して映像信号Data1, ..., Data p を書き込むセレクト駆動方式を採ることにより、外部配線80-1, ..., 80-pの配線数 p を信号線33-1~33-nの本数 n の $1/x$ に削減できるメリットがある。

【0107】

ところが、セレクト駆動方式（時分割駆動方式）を採る有機EL表示装置の場合には、単位となるR、G、Bの3画素に対して1H期間内に映像信号を書き込む必要があることから、閾値補正および移動度補正の各補正時間を十分に確保するのがさらに難しくなってくる。

20

【0108】

このように、例えばR、G、Bの3画素に対して1H期間内に映像信号を書き込むセレクト駆動方式を採る有機EL表示装置10において、R、G、Bの映像信号の信号電圧Vsigを書き込むための信号線電位書き込み期間を設ける必要があったとしても、閾値補正準備の動作を補正対象画素行についての1H期間に入る前に実行する駆動法を用い、しかも、補正対象画素行についての1H期間に入る前の複数H期間に亘って、信号線33の電位がオフセット電圧Vofsにあるときに間欠的に閾値補正準備の動作を行うことにより、閾値補正および移動度補正の各補正期間として十分な時間を確保することができるために、有機EL素子21の経時劣化や、駆動トランジスタ22の特性ばらつきを抑え、良好な画質の表示画像を得ることができる。

30

【0109】

（変形例）

上記実施形態では、閾値補正および移動度補正の両補正機能を備える有機EL表示装置に適用した場合を例に挙げて説明したが、移動度補正機能を備えず、閾値補正機能だけを備える有機EL表示装置であっても、閾値補正準備の動作を補正対象画素行についての1H期間に入る前に実行することにより、補正対象画素行の1H期間内に閾値補正準備の動作を実行する場合に比べて閾値補正期間を長く確保することができるために、閾値補正をより確実に実行できることになる。

40

【0110】

また、上記実施形態では、画素20が駆動トランジスタ22と書き込みトランジスタ23の2つのトランジスタを有し、入力信号電圧Vsigの書き込み期間において移動度補正を構成の有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られものではなく、例えば特許文献1に記載されているように、駆動トランジスタ22に直接に接続されたスイッチングトランジスタをさらに有し、当該スイッチングトランジスタによって有機EL素子21の発光/非発光の制御を行うとともに、入力信号電圧Vsigの書き込みに先立って移動度補正を行う構成の有機EL表示装置に対しても同様に適用することができる。

【0111】

50

ただし、本実施形態に係る有機EL表示装置の場合のように、入力信号電圧 V_{sig} の書き込み期間において移動度補正を行う構成を採った方が、移動度補正期間とは別に信号書き込み期間を確保する必要がなく、その分だけ閾値補正および移動度補正の各補正期間を長く設定できる利点がある。

【0112】

また、上記実施形態では、画素回路20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0113】

[適用例]

以上説明した本発明に係る表示装置は、一例として、図15～図19に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。以下に、本発明が適用される電子機器の一例について説明する。

【0114】

なお、本発明に係る表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部30に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

【0115】

図15は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明に係る表示装置を用いることにより作成される。

【0116】

図16は、本発明が適用されるデジタルカメラを示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本発明に係る表示装置を用いることにより作製される。

【0117】

図17は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するとき操作されるキーボード122、画像を表示する表示部123等を含み、その表示部123として本発明に係る表示装置を用いることにより作製される。

【0118】

図18は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時のスタート/ストップスイッチ133、表示部134等を含み、その表示部134として本発明に係る表示装置を用いることにより作製される。

【0119】

図19は、本発明が適用される携帯端末装置、例えば携帯電話機を示す斜視図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。本適用例に係る携帯電話機は、上側筐体141、下側筐体142、連結部（ここではヒンジ部）

10

20

30

40

50

143、ディスプレイ144、サブディスプレイ145、ピクチャーライト146、カメラ147等を含み、そのディスプレイ144やサブディスプレイ145として本発明に係る表示装置を用いることにより作製される。

【図面の簡単な説明】

【0120】

【図1】本発明の一実施形態に係る有機EL表示装置の構成の概略を示すシステム構成図である。

【図2】画素（画素回路）の具体的な構成例を示す回路図である。

【図3】画素の断面構造の一例を示す断面図である。

【図4】本発明の一実施形態に係る有機EL表示装置の動作説明に供するタイミングチャートである。

10

【図5】本発明の一実施形態に係る有機EL表示装置の回路動作の説明図（その1）である。

【図6】本発明の一実施形態に係る有機EL表示装置の回路動作の説明図（その2）である。

【図7】本発明の一実施形態に係る有機EL表示装置の回路動作の説明図（その3）である。

【図8】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図9】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

20

【図10】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図11】閾値補正準備の動作を複数H期間に亘って連続的に実行する場合の動作説明に供するタイミングチャートである。

【図12】閾値補正準備の動作を複数H期間に亘って連続的に実行するときを模式図的に示した図である。

【図13】閾値補正準備の動作を複数H期間に亘って、信号線の電位がオフセット電圧 V_{ofs} にあるときに間欠的に実行する場合の動作説明に供するタイミングチャートである。

30

【図14】セレクト駆動方式を採る有機EL表示装置の構成の概略を示すシステム構成図である。

【図15】本発明が適用されるテレビを示す斜視図である。

【図16】本発明が適用されるデジタルカメラを示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。

【図17】本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。

【図18】本発明が適用されるビデオカメラを示す斜視図である。

【図19】本発明が適用される携帯電話機を示す斜視図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

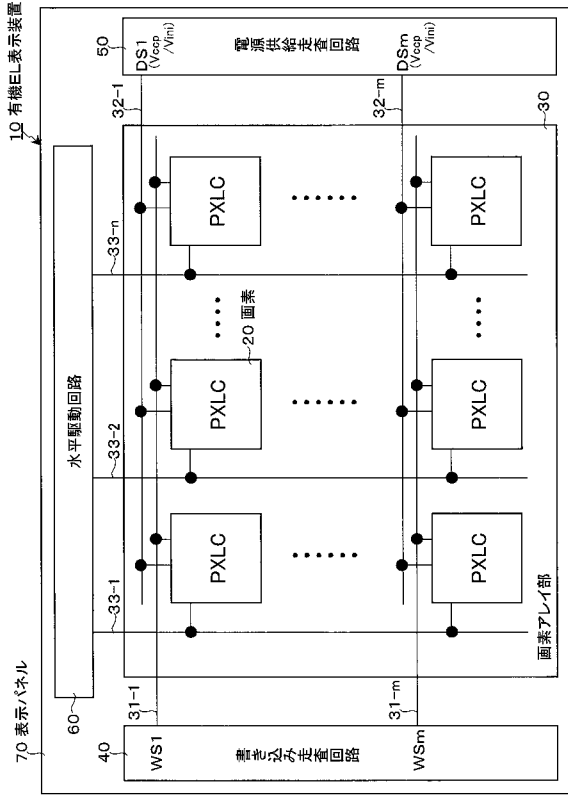
40

【符号の説明】

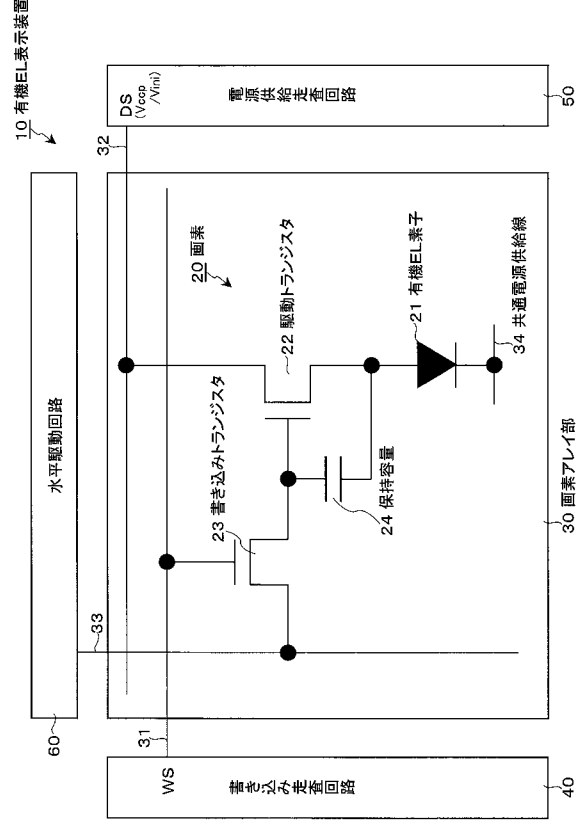
【0121】

10, 10 ...有機EL表示装置、20...画素（画素回路）、21...有機EL素子、22...駆動トランジスタ、23...書き込みトランジスタ、24...保持容量、30...画素アレイ部、31(31-1~31-m)...走査線、32(32-1~32-m)...電源供給線、33(33-1~33-n)...信号線、34...共通電源供給線、40...書き込み走査回路、50...電源供給走査回路、60...水平駆動回路、70...表示パネル

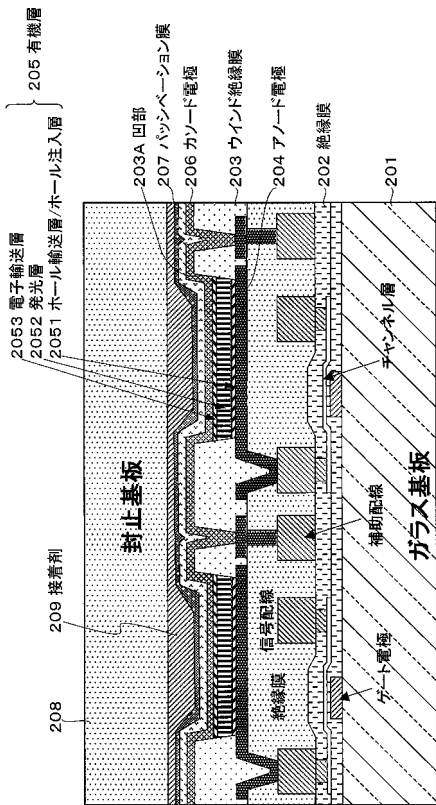
【図1】



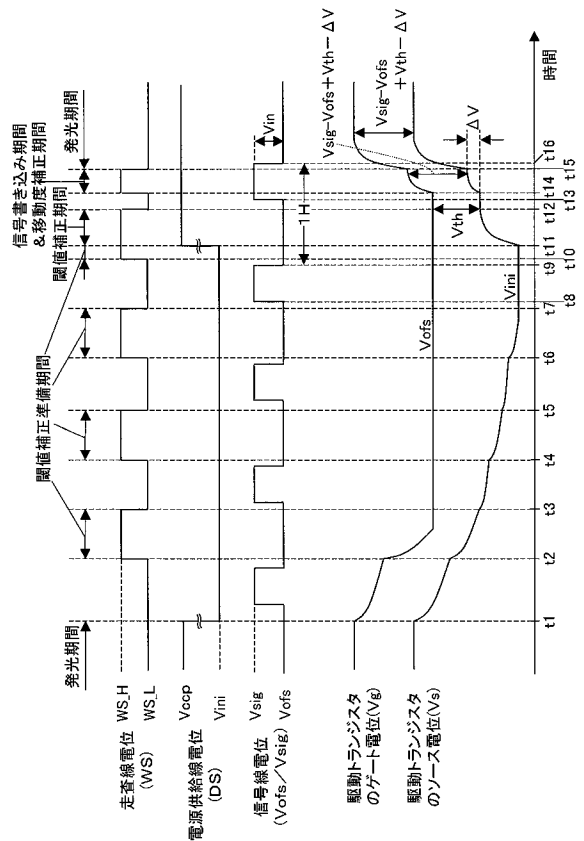
【図2】



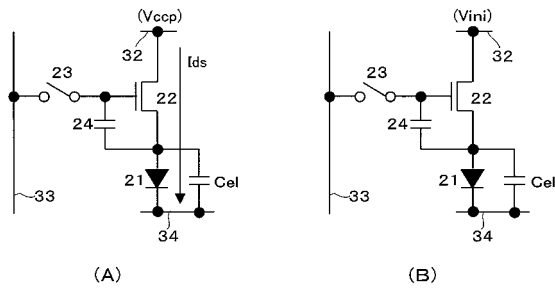
【図3】



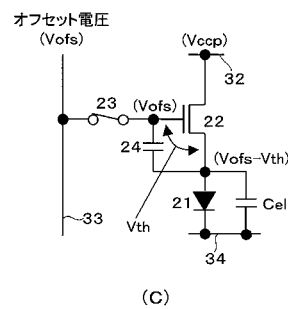
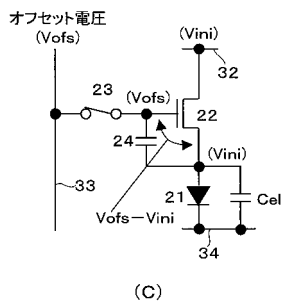
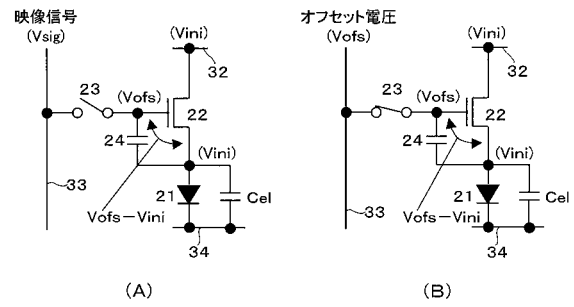
【図4】



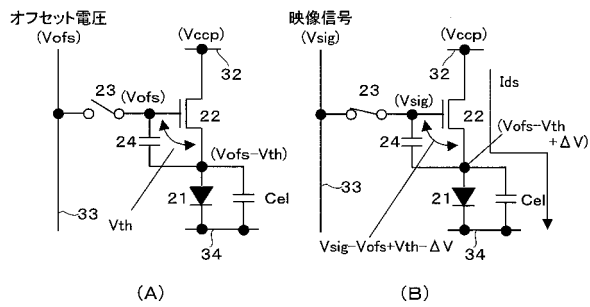
【図5】



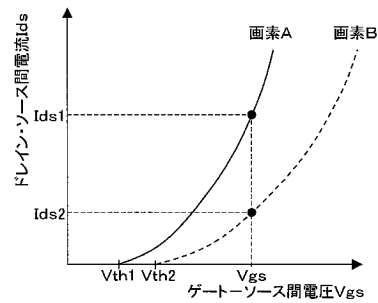
【図6】



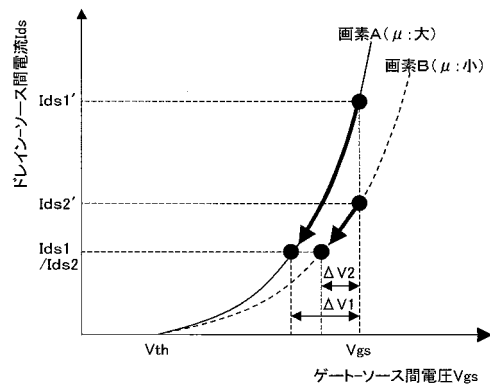
【図7】



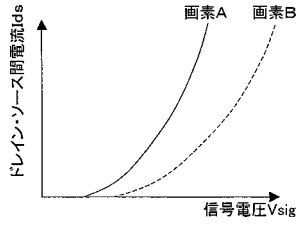
【図8】



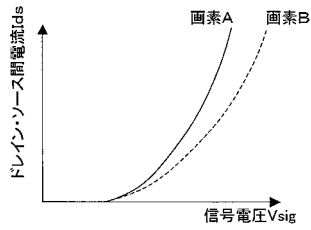
【図9】



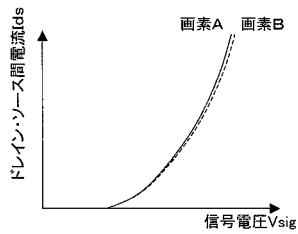
【図10】



(A) 閾値補正: 無、移動度補正: 無

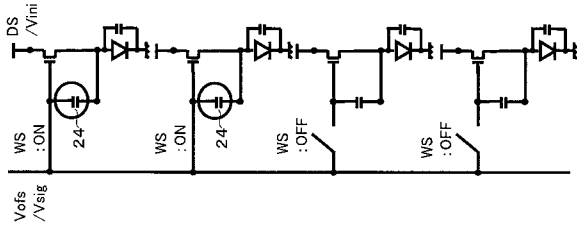
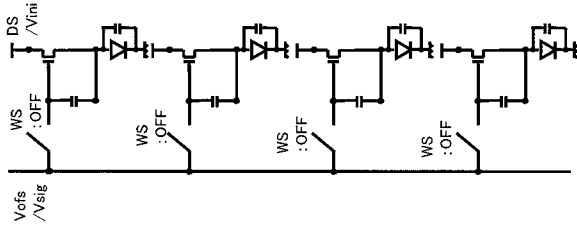


(B) 閾値補正: 有、移動度補正: 無

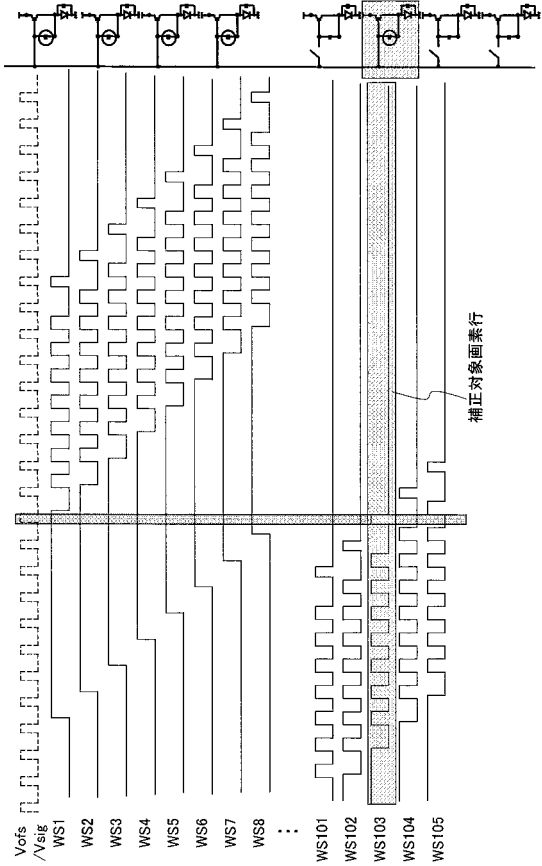


(C) 閾値補正: 有、移動度補正: 有

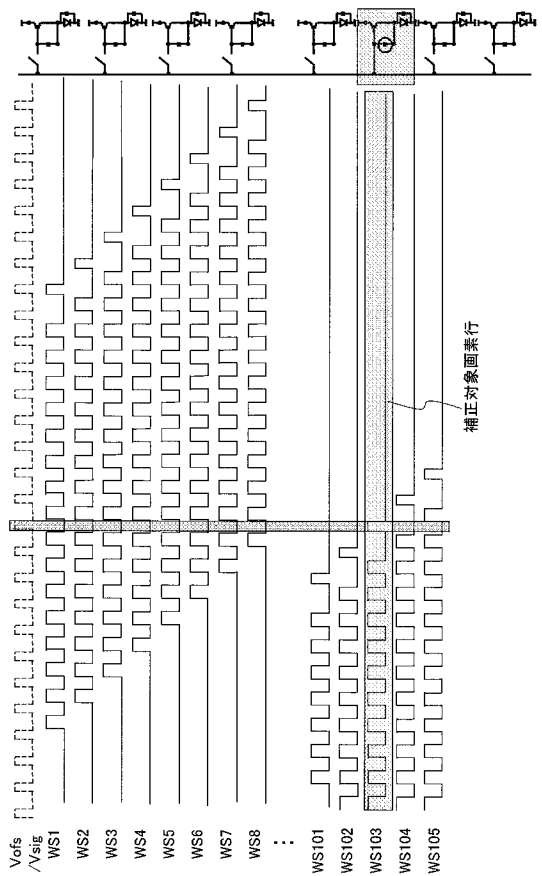
【図12】



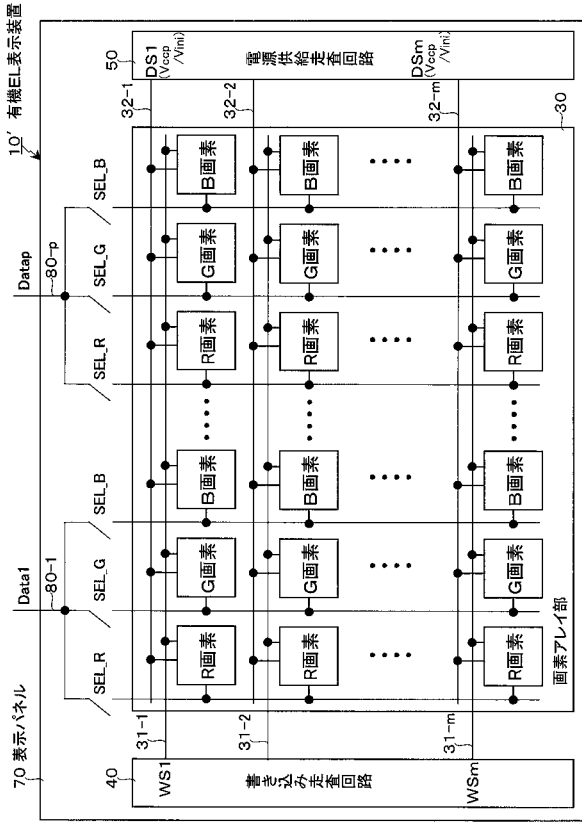
【図11】



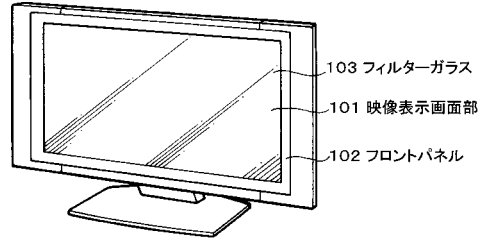
【図13】



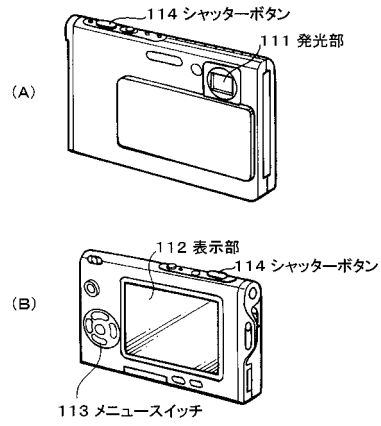
【図14】



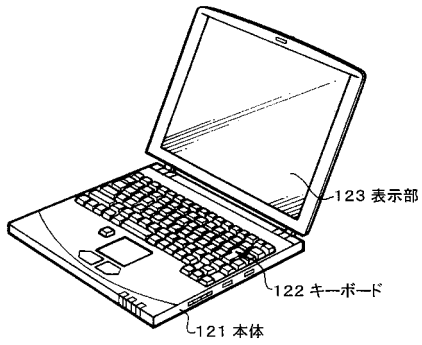
【図15】



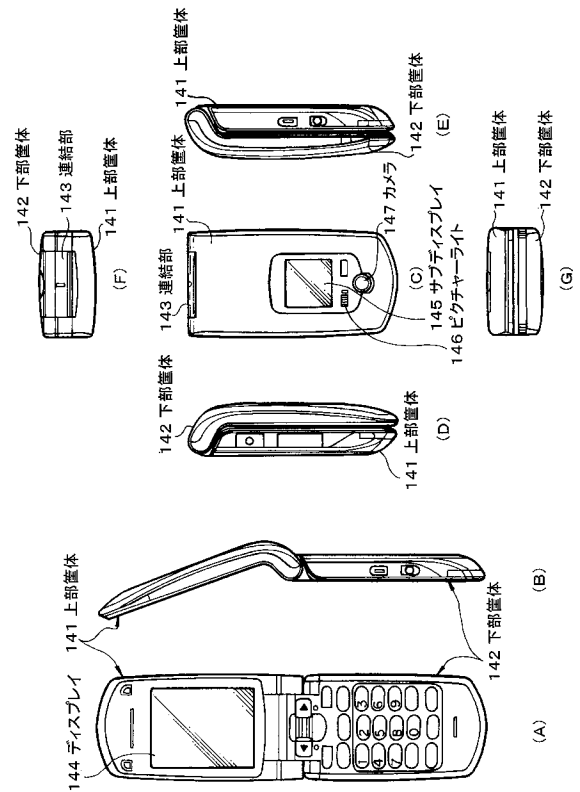
【図16】



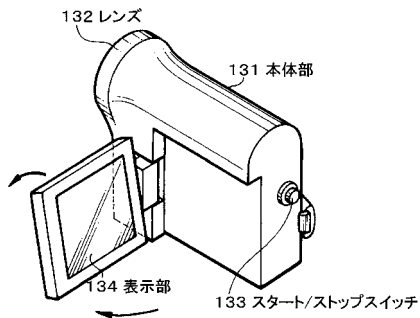
【図17】



【図19】



【図18】



专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP4293262B2	公开(公告)日	2009-07-08
申请号	JP2007101281	申请日	2007-04-09
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	種田貴之 山本哲郎 内野勝秀		
发明人	種田 貴之 山本 哲郎 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2310/0256 G09G2310/0297 G09G2320/0233 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.670.J G09G3/20.624.B G09G3/20.623.A G09G3/20.621.F G09G3/20.642.A H05B33/14.A G09G3/20.622.D G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080 /BB05 5C080/DD05 5C080/DD08 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C380/AA01 5C380 /AB06 5C380/AB11 5C380/AB22 5C380/AB24 5C380/AB34 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA20 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD05 5C380/CA08 5C380 /CA12 5C380/CA53 5C380/CB01 5C380/CB02 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380 /CC62 5C380/CD012 5C380/CD022 5C380/CF07 5C380/CF53 5C380/DA02 5C380/DA06 5C380 /DA32 5C380/DA47		
代理人(译)	船桥 国则		
审查员(译)	中村直之		
其他公开文献	JP2008257085A		
外部链接	Espacenet		

摘要(译)

要解决的问题：确保足够长的时间以安全地执行校正操作，作为用于阈值校正和迁移率校正的相应校正时段。解决方案：当具有用于阈值校正和迁移率校正的各自校正功能的有机EL显示装置执行用于在1H时段中校正的对象像素行的阈值校正和迁移率校正的相应校正操作时，用于固定阈值校正准备的阈值校正准备的操作栅极电位Vg和驱动晶体管的源极电位Vs分别在规定的电位下间歇地执行多个H周期，然后在信号线的电位处于信号线的电位的条件下进入待校正的目标像素行的1H周期。偏移电压Vofs（视频信号的信号电压Vsig不提供给信号线）。Ž

70 表示パネル 10 有線表示装置

