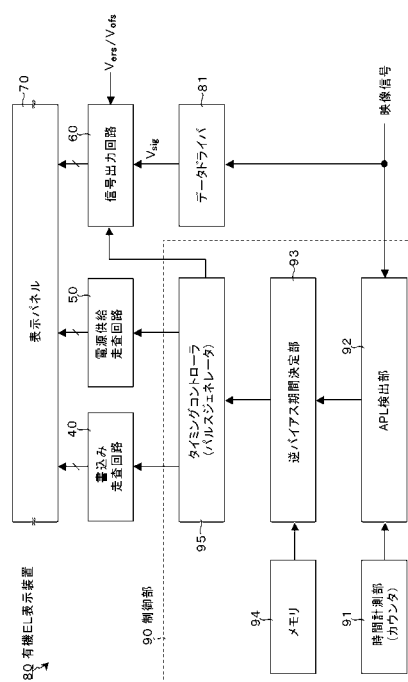




【特許請求の範囲】**【請求項 1】**

電気光学素子、信号線を通して供給される映像信号の信号電圧を画素内に書き込む書込みトランジスタ、及び、前記書込みトランジスタによって書き込まれた信号電圧に応じて前記電気光学素子を駆動する駆動トランジスタを含む画素が行列状に配置されてなる画素アレイ部と、

前記駆動トランジスタによる前記電気光学素子の駆動に先立って、当該駆動トランジスタを逆バイアス状態にする駆動部と、

前記画素アレイ部の各画素による表示画像の平均輝度を基に前記駆動トランジスタの逆バイアス期間の長さを制御する制御部と

10

を備えた表示装置。

【請求項 2】

前記駆動トランジスタに対して前記電気光学素子を駆動する電流を供給する第 1 電源電位と、前記電気光学素子に対して逆バイアスを与える第 2 電源電位とを選択的に供給する電源供給線を有し、

前記画素アレイ部の複数の画素行をユニットとし、当該ユニット毎に前記電源供給線を 1 本ずつ配線し、前記第 1 電源電位と前記第 2 電源電位との切替え走査をユニット毎に行う走査方式を採用

請求項 1 に記載の表示装置。

20

【請求項 3】

前記駆動部は、

前記電気光学素子を消光状態にするために、前記書込みトランジスタに対して、前記信号線を通して供給される消光電圧を画素内に書き込む駆動を行う

請求項 1 または請求項 2 に記載の表示装置。

【請求項 4】

前記駆動部は、

前記駆動トランジスタのゲート電位の初期化電位を基準として当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向かって、前記駆動トランジスタのソース電位を変化させる閾値補正の駆動と、

前記閾値補正の駆動に先立って、前記駆動トランジスタのゲート - ソース間電圧を閾値電圧以上に開く閾値補正準備の駆動とを行う

30

請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

前記駆動トランジスタの逆バイアス期間は、前記電気光学素子を消光状態にする駆動を行う消光期間と、前記閾値補正準備の駆動を行う閾値補正準備期間とを含む

請求項 4 に記載の表示装置。

【請求項 6】

前記閾値補正準備期間は、前記電源供給線の電位が、前記第 1 電源電位から前記第 2 電源電位に切り替わるタイミングから、前記第 2 電源電位から前記第 1 電源電位に切り替わるタイミングまでの期間である

40

請求項 5 に記載の表示装置。

【請求項 7】

前記制御部は、前記閾値補正準備期間の長さを調整することによって前記駆動トランジスタの逆バイアス期間の長さを制御する

請求項 5 または請求項 6 に記載の表示装置。

【請求項 8】

前記制御部は、前記電源供給線の電位が、前記第 2 電源電位から前記第 1 電源電位に切り替わるタイミングを調整することによって前記駆動トランジスタの逆バイアス期間の長さを制御する

請求項 7 に記載の表示装置。

50

【請求項 9】

前記制御部は、表示画像の平均輝度と前記駆動トランジスタの逆バイアス期間との対応関係を示すテーブルを用いて、前記駆動トランジスタの逆バイアス期間の長さを決定する請求項 7 または請求項 8 に記載の表示装置。

【請求項 10】

電気光学素子、映像信号の信号電圧を画素内に書き込む書込みトランジスタ、及び、前記書込みトランジスタによって書き込まれた信号電圧に応じて前記電気光学素子を駆動する駆動トランジスタを含む画素が行列状に配置されてなる画素アレイ部を備え、前記駆動トランジスタによる前記電気光学素子の駆動に先立って、当該駆動トランジスタを逆バイアス状態にする表示装置の駆動に当って、

10

前記画素アレイ部の各画素による表示画像の平均輝度を基に前記駆動トランジスタの逆バイアス期間の長さを制御する

表示装置の駆動方法。

【請求項 11】

電気光学素子、映像信号の信号電圧を画素内に書き込む書込みトランジスタ、及び、前記書込みトランジスタによって書き込まれた信号電圧に応じて前記電気光学素子を駆動する駆動トランジスタを含む画素が行列状に配置されてなる画素アレイ部と、

前記駆動トランジスタによる前記電気光学素子の駆動に先立って、当該駆動トランジスタを逆バイアス状態にする駆動部と、

前記画素アレイ部の各画素による表示画像の平均輝度を基に前記駆動トランジスタの逆バイアス期間の長さを制御する制御部と

20

を備えた表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法、及び、電子機器に関し、特に、発光部を含む画素回路が行列状（マトリクス状）に 2 次元配置されてなる平面型の表示装置、当該表示装置の駆動方法、及び、当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

30

近年、画像表示を行う表示装置の分野では、画素回路（以下、単に「画素」と記述する場合もある）が行列状に配置（配列）されてなる平面型（フラットパネル型）の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化する、所謂電流駆動型の電気光学素子を画素の発光部（発光素子）として用いた表示装置がある。電流駆動型の電気光学素子としては、有機材料のエレクトロルミネッセンス (Electroluminescence; EL) を利用し、有機薄膜に電界をかけると発光する現象を用いた有機 EL 素子が知られている。

【0003】

画素の発光部として有機 EL 素子を用いた有機 EL 表示装置は次のような特長を持っている。すなわち、有機 EL 素子は、10 V 以下の印加電圧で駆動できるために低消費電力である。有機 EL 素子は、自発光素子であるために液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化及び薄型化が容易である。更に、有機 EL 素子は、応答速度が数 μs 程度と非常に高速であるために動画表示時の残像が発生しない。

40

【0004】

ところで、有機 EL 素子を駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）は、閾値電圧 V_{th} や移動度 μ 等のトランジスタ特性が経時的に変化したり、製造プロセスのばらつきによってトランジスタ特性が画素毎に異なったりする場合がある。そして、駆動トランジスタの特性が画素毎に異なると、駆動トランジスタに流れる電流値が画素毎にばらつく。

50

【 0 0 0 5 】

すると、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機 E L 素子の発光輝度が画素間でばらつくため、画面の一様性（ユニフォーミティ）が損なわれる。そこで、トランジスタ特性の経時変化や、画素毎のばらつき等の影響を受けることなく、有機 E L 素子の発光輝度を一定に維持するために、画素回路は各々、各種の補正機能を備えている（例えば、特許文献 1 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 6 】

【 特許文献 1 】 特開 2 0 0 8 - 0 8 3 2 7 2 号 公 報

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

有機 E L 表示装置にあっては、駆動トランジスタの特性に限らず、有機 E L 素子の発光輝度も経時的に低下する。具体的には、有機 E L 素子の発光時間（通電時間）や発光輝度に応じて有機 E L 素子の発光効率が劣化（悪化）する。その結果、有機 E L 素子の発光輝度が低下する。図 1 7 に、有機 E L 素子の発光効率の劣化特性を示す。図 1 7 において、横軸は経過時間 [h o u r] を、縦軸が C E （発光効率） / C E 0 （初期効率）を表わしている。

【 0 0 0 8 】

20

図 1 7 から明らかなように、経過時間とともに発光効率が劣化し、また、発光輝度が高いほど劣化が進む。そして、発光時間や発光輝度に応じて有機 E L 素子の発光効率が劣化し、画素（有機 E L 素子）の発光輝度が低下すると、表示画面の視認性が悪化する。この問題は、有機 E L 素子に限らず、無機 E L 素子、L E D 素子、半導体レーザー素子等の電気光学素子全般についての共通の問題であると言える。

【 0 0 0 9 】

そこで、本発明は、発光時間や発光輝度に応じた電気光学素子の発光効率の劣化に伴う発光輝度の低下を補完できる表示装置、表示装置の駆動方法、及び、電子機器を提供することを目的とする。

【 課題を解決するための手段 】

30

【 0 0 1 0 】

上記目的を達成するために、本発明は、

電気光学素子及び当該電気光学素子を駆動する駆動トランジスタを含む画素が行列状に配置されてなる画素アレイ部を備え、前記駆動トランジスタによる前記電気光学素子の駆動に先立って、当該駆動トランジスタを逆バイアス状態にする駆動を行う表示装置において、

前記画素アレイ部の各画素による表示画像の平均輝度を基に前記駆動トランジスタの逆バイアス期間の長さを制御する

構成を採っている。

【 0 0 1 1 】

40

駆動トランジスタにおいて、ゲート電位に対してソース電位が逆バイアスの関係にある期間（逆バイアス期間）が長いほど閾値電圧 V_{th} がデプレッション側にシフトし、逆バイアス期間が短いほど閾値電圧 V_{th} がエンハンスメント側にシフトする。一方、電気光学素子にあっては、表示画像の平均的な発光輝度が高いときは低いときに比べてより劣化が進む。そこで、平均的な発光輝度が高いときは、駆動トランジスタの逆バイアス期間の長さを、長くする方向に制御することによって駆動トランジスタの閾値電圧 V_{th} をデプレッション方向にシフトさせる。

【 発明の効果 】

【 0 0 1 2 】

本発明によれば、表示画像の平均輝度を基に駆動トランジスタの逆バイアス期間の長さ

50

を制御し、電気光学素子の劣化が進む状況にあるときには、駆動トランジスタの閾値電圧 V_{th} をデプレッション側にシフトさせることによって発光輝度の低下を補完できる。

【図面の簡単な説明】

【0013】

【図1】本発明が適用される有機EL表示装置の構成の概略を示すシステム構成図である。

【図2】本発明が適用される有機EL表示装置の画素の回路構成の一例を示す回路図である。

【図3】電源電位DSの切替え走査に関して線順次走査方式を採用する場合についての説明図である。

【図4】電源電位DSの切替え走査に関してユニット走査方式を採用する場合についての説明図である。

【図5】本発明が適用される有機EL表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【図6】本発明が適用される有機EL表示装置の基本的な回路動作の動作説明図（その1）である。

【図7】本発明が適用される有機EL表示装置の基本的な回路動作の動作説明図（その2）である。

【図8】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明（A）、及び、駆動トランジスタの移動度 μ のばらつきに起因する課題の説明（B）に供する特性図である。

【図9】本発明の一実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【図10】駆動トランジスタの逆バイアス期間の長さ（時間）と閾値電圧 V_{th} の変動分 ΔV_{th} との関係を示す特性図である。

【図11】APL値と逆バイアス期間の長さとの対応関係を示すAPL - 逆バイアス期間テーブルの一例を示す図である。

【図12】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図13】本発明が適用されるデジタルカメラの外観を示す斜視図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。

【図14】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図15】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図16】本発明が適用される携帯電話機を示す外観図であり、（A）は開いた状態での正面図、（B）はその側面図、（C）は閉じた状態での正面図、（D）は左側面図、（E）は右側面図、（F）は上面図、（G）は下面図である。

【図17】有機EL素子の発光効率の劣化特性を示す図である。

【発明を実施するための形態】

【0014】

以下、発明を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。なお、説明は以下の順序で行う。

1．本発明が適用される有機EL表示装置

1 - 1．システム構成

1 - 2．基本的な回路動作

1 - 3．有機EL素子の発光効率の劣化について

2．本発明の一実施形態に係る有機EL表示装置

3．変形例

4．電子機器

【0015】

< 1．本発明が適用される有機EL表示装置 >

10

20

30

40

50

アクティブマトリクス型表示装置は、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタにより制御する表示装置である。一般的には、絶縁ゲート型電界効果トランジスタとして、TFT（薄膜トランジスタ）を用いる。

【0016】

ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素（画素回路）の発光素子として用いるアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0017】

本適用例に係る有機EL表示装置は、有機EL素子を駆動する駆動トランジスタに対して電源電位を画素行の単位で供給する電源供給線を有し、当該電源供給線を順に走査しつつ電源電位を切り替えることによって発光／非発光の制御を行なう構成を採っている。この種の有機EL表示装置では、一般的に、ライン（画素行）毎に電源供給線を1本ずつ、即ち、1ラインにつき電源供給線を1本配線し、電源電位の切替え走査をライン毎に順に行う、所謂線順次走査方式が採られる。

【0018】

これに対して、本適用例に係る有機EL表示装置は、複数の画素行（ライン）をユニット（単位）とし、当該ユニット毎に電源供給線を1本ずつ、即ち、1ユニットにつき電源供給線を1本配線し、電源電位の切替え走査をユニット毎に順に行う、所謂ユニット走査方式を採っている。1つのユニットとする画素行の本数（ライン数）については、数十ライン単位あるいは百ライン単位など任意である。

【0019】

[1-1. システム構成]

図1は、本発明が適用される、ユニット走査方式を採るアクティブマトリクス型有機EL表示装置の構成の概略を示すシステム構成図である。

【0020】

図1に示すように、本適用例に係る有機EL表示装置10は、発光部として有機EL素子を含む複数の画素20、当該画素20が行列状に2次元配置されてなる画素アレイ部30、及び、当該画素アレイ部30の周辺に配置された駆動部を有する構成となっている。駆動部は、書込み走査回路40、電源供給走査回路50、及び、信号出力回路60等から成り、画素アレイ部30の各画素20を駆動する。

【0021】

ここで、有機EL表示装置10がカラー表示対応の場合は、1つの画素（単位画素）は複数の副画素（サブピクセル）から構成され、この副画素の各々が画素20に相当することになる。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光（R）を発光する副画素、緑色光（G）を発光する副画素、青色光（B）を発光する副画素の3つの副画素から構成される。

【0022】

但し、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素に更に1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光（W）を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0023】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向（画素行の画素の配列方向）に沿って走査線31（ $31_1 \sim 31_m$ ）が画素行毎に配線されている。また、複数の画素行をユニットとし、当該ユニット毎に電源供給線32（ $32_1 \sim 32_i$ ）が1本ずつ行方向に沿って配線されている。ここでは、図面の簡略化のために、3つの画素行を1つのユニットU（1）、U（2）、・・・、U（i）として表わしている。画素アレイ部30には更に、列方向（画素列の画素の配列方向）に沿って信号線33（ $33_1 \sim 33_n$ ）

が画素列毎に配線されている。

【0024】

走査線 31 ($31_1 \sim 31_m$) は、書込み走査回路 40 の対応する行の出力端にそれぞれ接続されている。電源供給線 32 ($32_1 \sim 32_i$) は、ユニット毎に電源供給走査回路 50 内の対応するドライバ (DS ドライバ) $50_1 \sim 50_i$ の出力端にそれぞれ接続されている。信号線 33 ($33_1 \sim 33_n$) は、信号出力回路 60 の対応する列の出力端にそれぞれ接続されている。

【0025】

画素アレイ部 30 は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機 EL 表示装置 10 は、平面型 (フラット型) のパネル構造となっている。画素アレイ部 30 の各画素 20 の駆動回路は、アモルファスシリコン TFT または低温ポリシリコン TFT を用いて形成することができる。

10

【0026】

書込み走査回路 40 は、画素アレイ部 30 の各画素 20 への映像信号の書込みに際し、走査線 31 ($31_1 \sim 31_m$) に対して書込み走査信号 WS ($WS_1 \sim WS_m$) を順次供給することによって画素アレイ部 30 の各画素 20 を画素行単位で順番に走査 (線順次走査) する。

【0027】

電源供給走査回路 50 の各 DS ドライバ $50_1 \sim 50_i$ は、書込み走査回路 40 による線順次走査に同期してユニット単位で、電源電位 $DS_1 \sim DS_i$ を電源供給線 $32_1 \sim 32_i$ に供給する。電源電位 DS ($DS_1 \sim DS_i$) は、第 1 電源電位 V_{cc} と当該第 1 電源電位 V_{cc} よりも低い第 2 電源電位 V_{ss} とで切替え可能となっている。

20

【0028】

信号出力回路 60 は、輝度情報に応じた映像信号の信号電圧 (以下、単に「信号電圧」と記述する場合もある) V_{sig} 、基準電圧 V_{ofs} 、及び、消光電圧 V_{ers} のいずれか 1 つを選択的に出力する。信号電圧 V_{sig} は、図示せぬ信号供給源から供給される。基準電圧 V_{ofs} と消光電圧 V_{ers} とは、図示せぬ電圧生成部で生成される。

【0029】

ここで、基準電圧 V_{ofs} は、映像信号の信号電圧 V_{sig} の基準となる電圧 (例えば、映像信号の黒レベルに相当する電圧) であり、後述する閾値補正処理の際に用いられる。また、消光電圧 V_{ers} は、発光状態にある有機 EL 素子 21 を消光 (非発光) 状態にするための電圧である。

30

【0030】

信号出力回路 60 から出力される信号電圧 V_{sig} / 基準電圧 V_{ofs} / 消光電圧 V_{ers} は、信号線 33 ($33_1 \sim 33_n$) を介して画素アレイ部 30 の各画素 20 に対して、書込み走査回路 40 による走査によって選択された画素行 (ライン) の単位で書き込まれる。すなわち、信号出力回路 60 は、信号電圧 V_{sig} を画素行の単位で書き込む線順次書込みの駆動形態を採っている。

【0031】

(画素回路)

40

図 2 は、画素 (画素回路) 20 の具体的な回路構成の一例を示す回路図である。画素 20 の発光部は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子である有機 EL 素子 21 から成る。

【0032】

図 2 に示すように、画素 20 は、有機 EL 素子 21 と、有機 EL 素子 21 に電流を流すことによって当該有機 EL 素子 21 を駆動する駆動回路とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線 (所謂、ベタ配線) された共通電源供給線 34 にカソード電極が接続されている。

【0033】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、書込みトランジスタ

50

23、保持容量24、及び、補助容量25を有する構成となっている。駆動トランジスタ22及び書込みトランジスタ23としてNチャネル型のTFTを用いることができる。但し、ここで示した、駆動トランジスタ22及び書込みトランジスタ23の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0034】

駆動トランジスタ22は、一方の電極（ソース/ドレイン電極）が有機EL素子21のアノード電極に接続され、他方の電極（ドレイン/ソース電極）が電源供給線32（32₁～32_i）に接続されている。

【0035】

書込みトランジスタ23は、一方の電極（ソース/ドレイン電極）が信号線33（33₁～33_n）に接続され、他方の電極（ドレイン/ソース電極）が駆動トランジスタ22のゲート電極に接続されている。また、書込みトランジスタ23のゲート電極は、走査線31（31₁～31_m）に接続されている。

【0036】

駆動トランジスタ22及び書込みトランジスタ23において、一方の電極とは、ソース/ドレイン領域の一方に電氣的に接続された金属配線を言い、他方の電極とは、ソース/ドレイン領域の他方に電氣的に接続された金属配線を言う。また、一方の電極の電位と他方の電極の電位との高低関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

【0037】

保持容量24は、一方の電極が駆動トランジスタ22のゲート電極に接続され、他方の電極が駆動トランジスタ22の他方の電極、及び、有機EL素子21のアノード電極に接続されている。

【0038】

補助容量25は、一方の電極が有機EL素子21のアノード電極に、他方の電極が共通電源供給線34にそれぞれ接続されている。この補助容量25は、有機EL素子21の容量不足分を補い、保持容量24に対する映像信号の書込みゲインを高めるために、必要に応じて設けられるものである。すなわち、補助容量25は必須の構成要素ではなく、有機EL素子21の等価容量が十分に大きい場合は省略可能である。

【0039】

尚、ここでは、補助容量25の他方の電極を共通電源供給線34に接続するとしているが、他方の電極の接続先としては、共通電源供給線34に限られるものではなく、固定電位のノードであればよい。補助容量25の他方の電極を固定電位のノードに接続することで、有機EL素子21の容量不足分を補い、保持容量24に対する映像信号の書込みゲインを高めるといふ所期の目的を達成することができる。

【0040】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から走査線31を通してゲート電極に印加されるHighアクティブの書込み走査信号WSに 응답して導通状態となる。これにより、書込みトランジスタ23は、信号線33を通して信号出力回路60から選択的に出力される、輝度情報に応じた映像信号の信号電圧 V_{sig} 、基準電圧 V_{ofs} または消光電圧 V_{ers} をサンプリングして画素20内に書き込む。この書き込まれた信号電圧 V_{sig} 、基準電圧 V_{ofs} または消光電圧 V_{ers} は、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。

【0041】

駆動トランジスタ22は、電源供給線32（32₁～32_i）の電源電位DSが第1電源電位 V_{cc} にあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作する。これにより、駆動トランジスタ22は、電源供給線32から電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、保持容量24に保持された信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子

10

20

30

40

50

2 1 を電流駆動することによって発光させる。

【0042】

駆動トランジスタ 2 2 は更に、電源電位 $D S$ が第 1 電源電位 V_{cc} から第 2 電源電位 V_{ss} に切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ 2 2 は、有機 EL 素子 2 1 への駆動電流の供給を停止し、有機 EL 素子 2 1 を非発光（消光）状態にする。

【0043】

電源供給走査回路 5 0 から電源供給線 3 2 を通して選択的に供給される第 1, 第 2 電源電位 V_{cc} , V_{ss} のうち、第 1 電源電位 V_{cc} は有機 EL 素子 2 1 を発光駆動する駆動電流を駆動トランジスタ 2 2 に供給するための電源電位である。また、第 2 電源電位 V_{ss} は、有機 EL 素子 2 1 に対して逆バイアスを掛けるための電源電位である。この第 2 電源電位 V_{ss} は、基準電圧 V_{ofs} よりも低い電位、例えば、駆動トランジスタ 2 2 の閾値電圧を V_{th} とするとき $V_{ofs} - V_{th}$ よりも低い電位、好ましくは、 $V_{ofs} - V_{th}$ よりも十分に低い電位に設定される。

【0044】

（ユニット走査方式の利点について）

ここで、ユニット走査方式の利点について説明する。先ず、電源電位 $D S$ の切替え走査に関して一般的な線順次走査方式を採用する場合には、図 3 に示すように、電源供給走査回路 5 0_A は、画素行の数 m のドライバ（ $D S$ ドライバ）5 0₁ ~ 5 0_m によって構成されることになる。一例として、垂直方向に例えば 5 4 0 画素（ $m = 5 4 0$ ）あるものと仮定すると、 $D S$ ドライバ 5 0₁ ~ 5 0_m は 5 4 0 個必要になる。

【0045】

これに対して、電源電位 $D S$ の切替え走査に関してユニット走査方式を採用すると、図 1 及び図 4 に示すように、電源電位 $D S$ をユニット単位（本例の場合、1 ユニットのライン数が 5 ライン）で供給することになるため、 $D S$ ドライバ 5 0₁ ~ 5 0_i の数を大幅に削減できる。一例として、1 ユニットのライン数を 3 0 ラインとしてユニット走査を行うものとする、 $m = 5 4 0$ の場合、 $D S$ ドライバ 5 0₁ ~ 5 0_m は 1 8（ $= 5 4 0 / 3 0$ ）個で済む。

【0046】

このように、電源電位 $D S$ の切替え走査に関してユニット走査方式を採用すると、線順次走査方式を採用する場合に比べて、 $D S$ ドライバ 5 0₁ ~ 5 0_i の数を大幅に削減できるため、電源供給走査回路 5 0 の回路構成を簡素化できるとともに、コストを大幅に低減できる利点がある。当然のことながら、1 ユニットの単位となるライン数を増やすと、更に回路構成の簡素化及び低コスト化を図ることができる。

【0047】

[1 - 2 . 基本的な回路動作]

続いて、上記構成の有機 EL 表示装置 1 0 の基本的な回路動作について、図 5 のタイミング波形図を基に図 6 及び図 7 の動作説明図を用いて説明する。尚、図 6 及び図 7 の動作説明図では、図面の簡略化のために、書込みトランジスタ 2 3 をスイッチのシンボルで図示している。

【0048】

図 5 のタイミング波形図には、走査線 3 1 の電位（書込み走査信号） $W S$ 、電源供給線 3 2 の電位（電源電位） $D S$ 、信号線 3 3 の電位（ $V_{sig} / V_{ers} / V_{ofs}$ ）、駆動トランジスタ 2 2 のゲート電圧 V_g 及びソース電圧 V_s のそれぞれの変化を示している。また、ゲート電圧 V_g の波形を一点鎖線で表わし、ソース電圧 V_s の波形を点線で表わすことで、両者を識別できるようにしている。

【0049】

ここで、電源電位 $D S$ の第 1 電源電位（以下、「高電位」と記す） V_{cc} 、第 2 電源電位（以下、「低電位」と記す） V_{ss} 、基準電圧 V_{ofs} 、消光電圧 V_{ers} 、駆動トランジスタ 2

10

20

30

40

50

2 の閾値電圧 V_{th} 、及び、有機 EL 素子 21 の閾値電圧 V_{thel} の電圧値について例示する。具体的には、例えば、 $V_{cc} = 20\text{ V}$ 、 $V_{ss} = -15\text{ V}$ 、 $V_{ofs} = 1\text{ V}$ 、 $V_{ers} = 3\text{ V}$ 、 $V_{th} = 4\text{ V}$ 、 $V_{thel} = 4\text{ V}$ とする。但し、これらの電圧値は、回路動作の理解を容易にするための一例に過ぎず、これらの数値に限定されるものではない。

【0050】

以下の回路動作の説明では、ユニット走査方式を採用するに当って、j ライン (j 本の画素行) を 1 つのユニットとする。図 1 及び図 4 に示す例の場合は、 $j = 5$ である。そして、図 5 のタイミング波形図には、走査線 31 の電位 WS については、1 つ目のユニット $U(1)$ のライン 1 ~ ライン j についての電位 $WS_1 \sim WS_j$ の各波形を示している。

【0051】

また、駆動トランジスタ 22 のゲート電圧 V_g 及びソース電圧 V_s については、図面の簡略化のために、ライン 1 (1 行目) に属する駆動トランジスタ 22 についてのみ示している。尚、電源電位 (電源供給線 32 の電位) DS ($DS_1 \sim DS_i$) の切替え走査は、ユニット $U(1) \rightarrow$ ユニット $U(2) \rightarrow \dots \rightarrow$ ユニット $U(i)$ 、という具合にユニット単位で順に行われる。

【0052】

(前表示フレームの発光期間)

図 5 のタイミング波形図において、時刻 t_{11} 以前は、前の表示フレームにおける有機 EL 素子 21 の発光期間となる。この前表示フレームの発光期間では、図 6 (A) に示すように、電源電位 DS (DS_1) が高電位 V_{cc} ($= 20\text{ V}$) にあり、また、書込みトランジスタ 23 が非導通状態にある。

【0053】

このとき、駆動トランジスタ 22 は飽和領域で動作するように設計されている。これにより、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に応じた駆動電流 (ドレイン - ソース間電流) I_{ds} が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。これにより、有機 EL 素子 21 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

【0054】

(消光期間)

時刻 t_{11} になると、線順次走査の新しい表示フレーム (現表示フレーム) に入る。そして、ユニット $U(1)$ の 1 ライン目に属する走査線 31 の電位 WS_1 が低電位側から高電位側に遷移する (アクティブ状態になる) ことで、図 6 (B) に示すように、書込みトランジスタ 23 が導通状態となる。このとき、信号出力回路 60 から信号線 33 に対して消光電圧 V_{ers} が供給された状態にあるため、駆動トランジスタ 22 のゲート電極に対して消光電圧 V_{ers} が書き込まれる。従って、駆動トランジスタ 22 のゲート電圧 V_g が消光電圧 V_{ers} ($= 3\text{ V}$) になる。

【0055】

ここで、消光電圧 V_{ers} ($= 3\text{ V}$) は、有機 EL 素子 21 の閾値電圧 V_{thel} ($= 4\text{ V}$) よりも低い電圧値に設定されている。従って、駆動トランジスタ 22 のゲート電圧 V_g が消光電圧 V_{ers} になることで、駆動トランジスタ 22 が逆バイアス状態になるため、駆動トランジスタ 22 がカットオフする。ここで、駆動トランジスタ 22 の逆バイアス状態とは、ソース電圧 V_s に対してゲート電圧 V_g が低い状態を言う。因みに、駆動トランジスタ 22 が P チャネル型の場合には、N チャネル型の場合の逆の電位関係の状態が逆バイアス状態となる。

【0056】

駆動トランジスタ 22 がカットオフすることで、駆動トランジスタ 22 から有機 EL 素子 21 に対して電流が供給されなくなるため、1 ライン目に属する有機 EL 素子 21 が発光を停止する (消光する)。尚、駆動トランジスタ 22 のゲート電圧 V_g が消光電圧 V_{ers} になると、その際の保持容量 24 を介してのカップリングによって駆動トランジスタ 22 のソース電圧 V_s も低下する。そして、共通電源供給線 34 の電位、即ち、有機 EL 素子

10

20

30

40

50

21のカソード電位を V_{cath} とすると、駆動トランジスタ22のソース電圧 V_s は、最終的に、 $(V_{thel} + V_{cath})$ の電位になる。

【0057】

時刻 t_{12} で1ライン目に属する走査線31の電位 WS_1 が高電位側から低電位側に遷移し（非アクティブ状態になり）、以降、1つ目のユニットについて、2ライン目からjライン目まで、1ライン目と同様にして有機EL素子21を消光させるための動作が順に行われる。

【0058】

図5のタイミング波形図において、走査線31の電位 $WS_1 \sim WS_j$ がアクティブになるタイミングから始まる、ハッチングで表わす期間が、ライン1～ラインjの各消光期間となる。換言すれば、走査線31の電位 $WS_1 \sim WS_j$ がアクティブになるタイミングが、ライン1～ラインjの各発光期間が終了するタイミングとなる。

【0059】

（閾値補正準備期間）

jライン目の消光のための動作が終了し、時刻 t_{13} になると、ユニットU(1)に属する電源供給線32の電位 DS_1 が、高電位 V_{cc} （＝20V）から低電位 V_{ss} （＝－15V）に切り替わる。このとき、低電位 V_{ss} を $V_{ss} < V_{thel} + V_{cath}$ とすると、駆動トランジスタ22のソース電圧 V_s が低電位 V_{ss} にほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光状態を維持する。

【0060】

電源電位 DS_1 が低電位 V_{ss} になると、駆動トランジスタ22の電源電位DS側の電極がソース電極となる。この状態においては、図6(C)に示すように、保持容量24→ノードN→駆動トランジスタ22→電源供給線32の経路で電流が流れる。このときの動作は、後述する閾値補正処理の動作と逆になる。

【0061】

ここで、駆動トランジスタ22が飽和領域で動作するならば、即ち、 $V_{gs} - V_{thd} = V_d$ であるならば、電源電位DS側の電極がソース電極となるときの駆動トランジスタ22のゲート・ソース間に寄生容量 C_p が発生する。尚、 V_{thd} は電源電位DS側の電極がソース電極となるときの駆動トランジスタ22のゲート・ソース（電源）間の閾値電圧であり、 V_{ds} は駆動トランジスタ22のドレイン・ソース間電圧である。

【0062】

そして、駆動トランジスタ22が飽和領域で動作し続ければ、時刻 t_{13} から一定時間経過後に、駆動トランジスタ22のゲート電圧 V_g は、 $(V_{ss} + V_{thd})$ の電位、即ち、閾値電圧 V_{thd} を例えば4Vとすると、－11Vに収束する。また、有機EL素子21の閾値電圧 V_{thel} （＝4V）にあったドレイン電圧 V_d は、低電位 V_{ss} まで落ちきらずに途中（例えば、－10V）で止まる。

【0063】

そして、時刻 t_{14} で電源電位 DS_1 が低電位 V_{ss} から高電位 V_{cc} に切り替わることで、後述する閾値補正処理のための準備期間、即ち、閾値補正を行うために、駆動トランジスタ22のゲート・ソース間電圧 V_{gs} を閾値電圧 V_{th} 以上に開く準備期間が終了する。すなわち、時刻 t_{13} から時刻 t_{14} までの期間が閾値補正準備期間となる。この閾値補正準備期間においても、上述したことから明らかなように、駆動トランジスタ22は逆バイアス状態にある。従って、消光期間＋閾値補正準備期間、即ち、時刻 t_{11} から時刻 t_{14} 迄の期間が、駆動トランジスタ22の逆バイアス期間となる。

【0064】

（閾値補正待ち期間）

時刻 t_{14} から閾値補正待ちの期間に入る。閾値補正待ち期間に入り、図6(D)に示すように、電源電位DS（ DS_1 ）が低電位 V_{ss} から高電位 V_{cc} に切り替わるとき、駆動トランジスタ22のゲート電極に対して、ゲート・ソース間に介在する寄生容量 C_p を介してカップリングが入る。このときのカップリング量を ΔV_c とすると、駆動トランジスタ

22のゲート電圧 V_g は($V_{ss} + V_{thd} + \Delta V_c$)になる。ここで、カップリング量 ΔV_c を例えば1Vとすると、駆動トランジスタ22のゲート電圧 V_g は、-11Vから-10Vに変化する。

【0065】

電源電位 $D S_1$ が高電位 V_{cc} になることで、駆動トランジスタ22の有機EL素子21側の電極がソース電極となり、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} に応じた電流が、電流供給線32(32₁)から駆動トランジスタ22に流れ得る状態になる。このとき、駆動トランジスタ22において、ゲート電圧 V_g が-10Vであり、ソース電位 V_s も-10Vであるため、ゲート-ソース間電圧 V_{gs} が閾値電圧 V_{th} よりも小さい。従って、駆動トランジスタ22には電流が流れないため、閾値補正処理は始まらず、閾値補正待ちの状態となる。

10

【0066】

1つ目のユニットU(1)において、後述する閾値補正処理は、ライン1→ライン2→・・・→ラインj、という具合にライン単位で順に行われる。他のユニットU(2)～U(i)についても同様である。従って、閾値補正待ち期間の長さは、ライン1～ラインjの各々によって異なる。具体的には、図5のタイミング波形図において、ハッチングで表わす期間が、ライン1～ラインjの各閾値補正待ち期間となり、閾値補正処理が最初に行われるライン1の閾値補正待ち期間が一番短く、最後に行われるラインjの閾値補正待ち期間が一番長い。

【0067】

20

(閾値補正期間)

閾値補正処理について、以下では、ライン1の場合を例に挙げて説明する。信号線33に対して信号出力回路60から基準電圧 V_{ofs} が供給された状態にある時刻 t_{15} で走査線31₁の電位 $W S_1$ が低電位側から高電位側に遷移すると、書込みトランジスタ23が導通状態になる。これにより、駆動トランジスタ22のゲート電極に対して基準電圧 V_{ofs} が書込まれるために、駆動トランジスタ22のゲート電圧 V_g が基準電圧 V_{ofs} (=1V)になる。すなわち、駆動トランジスタ22のゲート電圧 V_g が基準電圧 V_{ofs} に初期化される。

【0068】

この初期化により、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が、駆動トランジスタ22の閾値電圧 V_{th} (=1V)よりも大きくなるため、図7(A)に示すように、電源供給線32→駆動トランジスタ22→ノードN→保持容量24の経路で電流が流れ始める。ここで、ゲート電圧 V_g を初期化したときの駆動トランジスタ22のゲート-ソース間電圧 V_{gs} がその閾値電圧 V_{th} よりも大きくなるように基準電圧 V_{ofs} 及び低電位 V_{ss} の各値を設定しておく必要がある。

30

【0069】

駆動トランジスタ22に電流が流れることにより、当該電流によって保持容量24が充電される。その結果、駆動トランジスタ22のソース電圧 V_s は、時間の経過とともに上昇していく。そして、一定時間経過後に、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、当該駆動トランジスタ22の閾値電圧 V_{th} に収束する。

40

【0070】

ここでは、駆動トランジスタ22のゲート電圧 V_g の初期化電圧(基準電圧) V_{ofs} を基準とし、当該初期化電圧 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けて駆動トランジスタ22のソース電圧 V_s を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、上述したように、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が当該駆動トランジスタ22の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量24に保持される。

【0071】

尚、閾値補正処理を行う期間(閾値補正期間)において、駆動トランジスタ22に流れる電流が専ら保持容量22側に流れ、有機EL素子21側に流れないようにする必要があ

50

る。そのようにするために、閾値補正期間において、有機EL素子21がカットオフ状態になるように共通電源供給線34の電位 V_{cath} を設定しておくこととする。

【0072】

時刻 t_{16} で走査線31₁の電位 WS_1 が高電位側から低電位側に遷移することで、図7(B)に示すように、書込みトランジスタ23が非導通状態になる。このとき、駆動トランジスタ22のゲート電極が信号線33から電氣的に切り離されることによってフローティング状態になる。しかし、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に等しいために、駆動トランジスタ22はカットオフ状態にある。従って、駆動トランジスタ22に電流(ドレイン-ソース間電流 I_{ds})は流れない。

10

【0073】

〔分割閾値補正〕

上述した一連の閾値補正処理は、後述する信号書込み処理及び移動度補正処理と共にを行う1H期間に加え、当該1H期間に先行する複数の水平期間に亘って分割して複数回(本例では、3回)行われる。具体的には、図5のタイミング波形図において、時刻 t_{15} のタイミングで1回目の閾値補正処理が行われ、時刻 t_{17} のタイミングで2回目の閾値補正処理が行われ、時刻 t_{18} のタイミングで3回目の閾値補正処理が行われる。

【0074】

このような駆動法、即ち、所謂分割閾値補正による駆動法を採ることにより、高精細化に伴う多画素化によって1H期間として割り当てられる時間が短くなったとしても、閾値補正期間として複数H期間に亘って十分な時間を確保することができる。従って、1H期間として割り当てられる時間が短くなったとしても、閾値補正処理を確実に実行できる利点がある。

20

【0075】

尚、ここでは、分割閾値補正による駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、信号書込み処理及び移動度補正処理を行う1H期間に1回だけ閾値補正処理を実行する駆動法を採ることも可能である。

【0076】

(信号書込み&移動度補正期間)

30

次に、信号線33に対して信号出力回路60から映像信号の信号電圧 V_{sig} が供給された状態にある時刻 t_{19} で走査線31₁の電位 WS_1 が低電位側から高電位側に遷移する。これにより、図7(C)に示すように、書込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素20内に書き込む。

【0077】

この書込みトランジスタ23による信号電圧 V_{sig} の書込みにより、駆動トランジスタ22のゲート電圧 V_g が信号電圧 V_{sig} になる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

40

【0078】

このとき、有機EL素子21はカットオフ状態(ハイインピーダンス状態)にある。従って、映像信号の信号電圧 V_{sig} に応じて電源供給線32から駆動トランジスタ22に流れる電流(ドレイン-ソース間電流 I_{ds})は、有機EL素子21の等価容量及び補助容量25に流れ込み、これらの容量の充電を開始する。

【0079】

有機EL素子21の等価容量及び補助容量25が充電されることにより、駆動トランジスタ22のソース電圧 V_s が時間の経過とともに上昇していく。このとき既に、駆動トランジスタ22の閾値電圧 V_{th} の画素毎のばらつきがキャンセルされており、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} は当該駆動トランジスタ22の移動度 μ に依存し

50

たものとなる。尚、駆動トランジスタ 22 の移動度 μ は、当該駆動トランジスタ 22 のチャネルを構成する半導体薄膜の移動度である。

【0080】

ここで、映像信号の信号電圧 V_{sig} に対する保持容量 24 の保持電圧 V_{gs} の比率、即ち、書込みゲイン G が 1 (理想値) であると仮定する。すると、駆動トランジスタ 22 のソース電圧 V_s が ($V_{ofs} - V_{th} + \Delta V$) の電位まで上昇することで、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は ($V_{sig} - V_{ofs} + V_{th} - \Delta V$) となる。

【0081】

すなわち、駆動トランジスタ 22 のソース電圧 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧 ($V_{sig} - V_{ofs} + V_{th}$) から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、当該保持容量 24 に対して負帰還がかけられたことになる。従って、ソース電圧 V_s の上昇分 ΔV は負帰還の帰還量となる。

10

【0082】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} に応じた帰還量 ΔV でゲート - ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 22 の移動度 μ の画素毎のばらつきを補正する移動度補正処理である。

【0083】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅 V_{in} ($= V_{sig} - V_{ofs}$) が高い程ドレイン - ソース間電流 I_{ds} が大きくなるため、負帰還の帰還量 ΔV の絶対値も大きくなる。従って、発光輝度レベルに応じた移動度補正処理が行われる。

20

【0084】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるため、画素毎の移動度 μ のばらつきを取り除くことができる。従って、負帰還の帰還量 ΔV は、移動度補正処理の補正量と言うこともできる。移動度補正の原理の詳細については後述する。

【0085】

(発光期間)

30

次に、時刻 t_{20} で走査線 31₁ の電位 WS_1 が高電位側から低電位側に遷移することにより、図 7 (D) に示すように、書込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0086】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電圧 V_s の変動に連動してゲート電圧 V_g も変動する。このように、駆動トランジスタ 22 のゲート電圧 V_g がソース電圧 V_s の変動に連動して変動する動作が、保持容量 24 によるブートストラップ動作である。

40

【0087】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、当該ドレイン - ソース間電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位が上昇する。

【0088】

そして、有機 EL 素子 21 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 21 に駆動電流が流れ始めるため有機 EL 素子 21 が発光を開始する。また、有機 EL 素子 21 のアノード電位の上昇は、即ち、駆動トランジスタ 22 のソース電圧 V_s の上昇に他ならない。そして、駆動トランジスタ 22 のソース電圧 V_s が上昇すると、保持容量 2

50

4 のブートストラップ動作により、駆動トランジスタ 22 のゲート電圧 V_g も連動して上昇する。

【0089】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、駆動トランジスタ 22 のゲート電圧 V_g の上昇量はソース電圧 V_s の上昇量に等しくなる。故に、発光期間中、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は、 $(V_{sig} - V_{ofs} + V_{th} - \Delta V)$ で一定に保持される。

【0090】

以上説明した一連の回路動作において、3 回目の閾値補正、信号電圧 V_{sig} の書込み (信号書込み)、及び、移動度補正の各処理は、1 水平期間 (1 H) において実行される。また、信号書込み及び移動度補正の各処理は、時刻 $t_{19} - t_{20}$ の期間において並行して実行される。そして、以上では基本的に、1 つ目のユニット U (1) のライン 1 の回路動作について説明したが、同様の回路動作がライン 2 ~ ライン j に対して、更に、ユニット U (2) ~ ユニット U (i) に対して繰り返して実行されることになる。

【0091】

以上説明した、本適用例に係る有機 EL 表示装置 10 では、ユニット走査方式を採用しているために、電源供給線 32 の電位 (電源電位) DS の V_{cc} / V_{ss} の切替えにより、有機 EL 素子 21 の発光期間と非発光期間の割合を制御するデューティ制御はできない。何故ならば、ユニット走査方式の場合、先述したように、電源供給線 32 を複数ライン間で共通化するためである。

【0092】

そこで、ユニット走査方式を採用する、本適用例に係る有機 EL 表示装置 10 においては、図 5 のタイミング波形図に基づく上述した動作説明から明らかなように、書き込み走査信号 WS によってデューティ制御を行う構成を採っている。具体的には、書き込み走査信号 WS をアクティブ状態にし、書き込みトランジスタ 13 を導通状態にすることによって消光電圧 V_{ers} を駆動トランジスタ 22 のゲート電極に書き込み、有機 EL 素子 21 を消光させるようにしている。

【0093】

このようにして、有機 EL 素子 21 の発光期間と非発光期間の割合を制御するデューティ制御を行うことにより、1 表示フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

【0094】

〔閾値キャンセルの原理〕

ここで、駆動トランジスタ 22 の閾値キャンセル (即ち、閾値補正) の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレイン - ソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、W は駆動トランジスタ 22 のチャネル幅、L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0095】

図 8 (A) に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。図 8 (A) の特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素毎のばらつきに対するキャンセル処理 (補正処理) を行わないと、閾値電圧 V_{th} が V_{th1} のときに、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【0096】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が

一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【 0 0 9 7 】

一方、上記構成の画素（画素回路）20では、先述したように、発光時の駆動トランジスタ22のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ である。従って、これを式（1）に代入すると、ドレイン - ソース間電流 I_{ds} は、次式（2）で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots \dots (2)$$

【 0 0 9 8 】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化等により、駆動トランジスタ22の閾値電圧 V_{th} が画素毎に変動したとしても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度を一定に保つことができる。

【 0 0 9 9 】

〔移動度補正の原理〕

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8（B）に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【 0 1 0 0 】

画素Aと画素Bで移動度 μ にばらつきがある状態で、駆動トランジスタ22のゲート電極に例えば両画素A、Bに同レベルの信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ を書き込んだ場合を考える。この場合、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレイン - ソース間電流 I_{ds1}' と移動度 μ の小さい画素Bに流れるドレイン - ソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ の画素毎のばらつきに起因してドレイン - ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームティ（一様性）が損なわれる。

【 0 1 0 1 】

ここで、先述した式（1）のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。従って、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図8（B）に示すように、移動度 μ の大きな画素Aの帰還量 ΔV_1 は、移動度の小さな画素Bの帰還量 ΔV_2 に比べて大きい。

【 0 1 0 2 】

そこで、移動度補正処理によって駆動トランジスタ22のドレイン - ソース間電流 I_{ds} に応じた帰還量 ΔV でゲート - ソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素毎のばらつきを抑制することができる。

【 0 1 0 3 】

具体的には、移動度 μ の大きな画素Aで帰還量 ΔV_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 ΔV_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン - ソース間電流 I_{ds1} と画素Bのドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素毎のばらつきが補正される。

【 0 1 0 4 】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 ΔV_1 は移動度 μ の小さい画素Bの帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。

【 0 1 0 5 】

従って、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} に応じた帰還量 ΔV で、ゲート - ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素毎のばらつきを補正することができる。すなわち、駆動トランジスタ 2 2 に流れる電流（ドレイン - ソース間電流 I_{ds} ）に応じた帰還量（補正量） ΔV で、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} に対して、即ち、保持容量 2 4 に対して負帰還をかける処理が移動度補正処理となる。

【 0 1 0 6 】

[1 - 3 . 有機 E L 素子の発光効率の劣化について]

10

ところで、前にも述べたように、有機 E L 素子 2 1 の発光時間（通電時間）や発光輝度に応じて有機 E L 素子 2 1 の発光効率が劣化（悪化）するために、有機 E L 素子 2 1 の発光輝度が低下する。具体的には、図 1 7 に示すように、時間が経過するほど発光効率が劣化し、また、発光輝度が高いほど発光効率の劣化が進む。そして、発光時間や発光輝度に応じて有機 E L 素子 2 1 の発光効率が劣化し、画素 2 0（有機 E L 素子 2 1）の発光輝度が低下すると、表示画面の視認性が悪化する。

【 0 1 0 7 】

< 2 . 本発明の一実施形態に係る有機 E L 表示装置 >

本発明の一実施形態に係る有機 E L 表示装置は、上述した有機 E L 素子 2 1 の発光効率の劣化に起因する問題点に鑑みて為されたものである。そして、本実施形態に係る有機 E L 表示装置は、発光時間や発光輝度に応じた有機 E L 素子 2 1 の発光効率の劣化に伴う発光輝度の低下を補完できるようにすることを特徴としている。

20

【 0 1 0 8 】

具体的には、本実施形態に係る有機 E L 表示装置は、駆動トランジスタ 2 2 による有機 E L 素子 2 1 の駆動に先立って、駆動トランジスタ 2 2 を逆バイアス状態にする駆動を行うことを前提としている。駆動トランジスタ 2 2 を逆バイアス状態にする駆動は、先述した有機 E L 表示装置 1 0 の基本的な回路動作の説明から明らかなように、書込み走査回路 4 0 及び電源供給走査回路 5 0 によって行われる。そして、この駆動方式を採る有機 E L 表示装置において、画素アレイ部 3 0 の各画素 2 0 による表示画像の平均輝度を基に駆動トランジスタ 2 2 の逆バイアス期間の長さを制御する。

30

【 0 1 0 9 】

駆動トランジスタ 2 2 において、ゲート電位に対してソース電位が逆バイアスの関係にある逆バイアス期間が長いほど閾値電圧 V_{th} がデプレッション側にシフトし、当該逆バイアス期間が短いほど閾値電圧 V_{th} がエンハンスメント側にシフトする。一方、有機 E L 素子 2 1 にあっては、図 1 7 に示す効率劣化特性からもわかるように、表示画像の平均的な発光輝度が高いときは低いときに比べてより劣化が進む。

【 0 1 1 0 】

そこで、平均的な発光輝度が高いときは、駆動トランジスタ 2 2 の逆バイアス期間の長さを長くする方向に制御する。このように、表示画像の平均輝度を基に駆動トランジスタ 2 2 の逆バイアス期間の長さを制御し、有機 E L 素子 2 1 の劣化がより進む状況にあるときには、駆動トランジスタ 2 2 の閾値電圧 V_{th} をデプレッション側にシフトさせることによって発光輝度の低下を補完ができる。

40

【 0 1 1 1 】

以下に、本発明の一実施形態に係る有機 E L 表示装置について具体的に説明する。図 9 は、本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すブロック図であり、図中、図 1 と同等部位には同一符号を付して示している。

【 0 1 1 2 】

図 9 に示すように、本実施形態に係る有機 E L 表示装置 8 0 は、表示パネル 7 0、書込み走査回路 4 0、電源供給走査回路 5 0、及び、信号出力回路 6 0 に加えて、制御部 9 0 を有する構成となっている。制御部 9 0 は、表示パネル 7 0 の表示画像の平均輝度を基に

50

駆動トランジスタ 22 の逆バイアス期間の長さを制御するためのものであり、本実施形態の特徴とする部位である。

【0113】

本実施形態に係る有機 EL 表示装置 80 も、図 1 に示す有機 EL 表示装置 10 の場合と同様に、電源電位 DS の切替え走査に関してユニット走査方式を採用している。従って、表示パネル 70 については、図 1 に示す表示パネル 70 の場合と同じ構成となっている。また、画素 20 についても、図 2 に示す回路構成、即ち、有機 EL 素子 21、駆動トランジスタ 22、書込みトランジスタ 23、保持容量 24、及び、補助容量 25 を有する回路構成となっている。

【0114】

また、図 1 に示す有機 EL 表示装置 10 においては、書込み走査回路 40、電源供給走査回路 50、及び、信号出力回路 60 を表示パネル 70 の外部に設ける構成を採用しているが、本実施形態に係る有機 EL 表示装置 80 においても同様の構成を採用している。但し、この構成に限られるものではなく、書込み走査回路 40、電源供給走査回路 50、及び、信号出力回路 60 の少なくとも 1 つの構成要素を、画素アレイ部 30 と同じ表示パネル 70 上に実装する構成を採用することも可能である。

【0115】

図 9 において、本実施形態に係る有機 EL 表示装置 80 に入力される映像信号は、データドライバ 81 を介して信号電圧 V_{sig} として信号出力回路 60 に供給されるとともに、制御部 90 にも供給される。信号出力回路 60 には、映像信号の信号電圧 V_{sig} の他に、先述した消光電圧 V_{ers} 及び基準電圧 V_{ofs} が適宜入力される。

【0116】

制御部 90 は、時間計測部 91、APL 検出部 92、逆バイアス期間決定部 93、メモリ 94、及び、タイミングコントローラ 95 を有する構成となっている。時間計測部 91 は、例えば、一定周期のクロックに同期してカウント動作を行うカウンタ等によって構成され、時間を計測することによって定期的に（例えば、200 時間毎に）APL 検出部 92 に対してトリガー信号を与える。

【0117】

APL 検出部 92 は、時間計測部 91 からトリガー信号が与えられる度に、即ち定期的に、表示パネル 70 の表示画像の平均輝度である APL (Average Picture Level ; 平均画像レベル) を検出し、APL 値情報を逆バイアス期間決定部 93 に与える。以下に、APL 検出部 92 による APL 検出について、一例を挙げて具体的に説明する。

【0118】

APL 検出部 92 は、入力される映像信号の輝度信号レベルを基に、表示パネル 70 における全画素の輝度の総和を求め、当該総和を画素数で除することによって 1 表示フレームについて全画素の平均輝度を算出する。そして、APL 検出部 92 は、複数の表示フレームについての各表示フレームの平均輝度を APL 値として検出する。

【0119】

具体的には、APL 検出部 92 は、前回トリガー信号が与えられたときから今回トリガー信号が与えられるまでの一定期間における複数の表示フレームについて、表示フレーム毎に上述したようにして平均輝度を求める。そして、APL 検出部 92 は、一定期間における複数の表示フレームについての各表示フレームの平均輝度の総和を求め、当該総和を表示フレーム数で除した値を最終的な APL 値とする。この検出例の場合の APL 値は、一定期間における複数の表示フレームの平均的な輝度ということになる。

【0120】

尚、ここでは、一定期間における複数の表示フレームについての各表示フレームの平均輝度を APL 値として定期的に検出するとしているが、この検出例は一例に過ぎない。他の検出例としては、例えば、時間計測部 91 からトリガー信号が与えられる度に、そのときの表示フレームについての平均輝度を APL 値として定期的に検出するようにしてもよい。この検出例の場合の APL 値は、時間計測部 91 からトリガー信号が与えられたとき

10

20

30

40

50

の 1 表示フレームについての全画素の平均的な輝度ということになる。

【 0 1 2 1 】

また、表示パネル 7 0 の全体についての A P L 値の検出に限られるものではなく、例えば、表示パネル 7 0 の特定の領域について A P L 値を検出するようにしたり、特定の画素（例えば、検出専用の画素）について一定期間の A P L 値を検出するようにしたりすることも可能である。但し、駆動トランジスタ 2 2 の逆バイアス期間の制御は、表示パネル 7 0 の全画素に対して行う観点からすると、表示パネル 7 0 の全体についての A P L 値の検出が好ましいといえる。

【 0 1 2 2 】

逆バイアス期間決定部 9 3 は、A P L 検出部 9 2 から与えられる A P L 値情報を基に、駆動トランジスタ 2 2 のゲート電位に対してソース電位が逆バイアスの関係にある逆バイアス期間の長さを決定する。すなわち、逆バイアス期間決定部 9 3 は、定期的に検出される A P L 値情報に応じて、駆動トランジスタ 2 2 の逆バイアス期間（図 5 の時刻 t_{11} - 時刻 t_{14} ）を調整する。

【 0 1 2 3 】

図 1 0 に示すように、駆動トランジスタ 2 2 は、逆バイアス期間が長いほど閾値電圧 V_{th} がデプレッション側にシフトし、逆バイアス期間が短いほど閾値電圧 V_{th} がエンハンスメント側にシフトする。ここで、図 1 0 は、駆動トランジスタ 2 2 の逆バイアス期間の長さ（時間）と閾値電圧 V_{th} の変動分 ΔV_{th} との関係を示す特性図である。一方、図 1 7 に示すように、有機 E L 素子 2 1 にあっては、表示画像の平均的な発光輝度が高いときは低いときに比べてより劣化が進む。

【 0 1 2 4 】

上記の駆動トランジスタ 2 2 の V_{th} 特性及び有機 E L 素子 2 1 の劣化特性を基にして、逆バイアス期間決定部 9 3 は、表示パネル 7 0 の平均的な発光輝度が高いときは、駆動トランジスタ 2 2 の逆バイアス期間の長さを長くする方向に調整する。このときの逆バイアス期間決定部 9 3 による逆バイアス期間の調整により、駆動トランジスタ 2 2 の閾値電圧 V_{th} はデプレッション方向にシフトする。

【 0 1 2 5 】

駆動トランジスタ 2 2 の逆バイアス期間は、図 5 のタイミング波形図において、消光期間と閾値補正準備期間とを含む期間である。駆動トランジスタ 2 2 の逆バイアス期間を調整するには、閾値補正準備期間（図 5 の時刻 t_{13} - 時刻 t_{14} ）を調整することによって対応するのが好ましい。その理由は、消光期間（図 5 の時刻 t_{11} - 時刻 t_{13} ）を調整することによっても逆バイアス期間の調整は可能であるが、時刻 t_{11} のタイミング調整によって消光期間を変えてしまうと、時刻 t_{11} のタイミングで終了する発光期間の長さが変化してしまうからである。換言すれば、閾値補正準備期間を調整することで、発光期間の長さを一定に維持しつつ、駆動トランジスタ 2 2 の逆バイアス期間の長さを調整することができる。

【 0 1 2 6 】

本例の場合、逆バイアス期間決定部 9 3 は、予めメモリ 9 4 に記憶されているテーブルを用いることによって駆動トランジスタ 2 2 の逆バイアス期間の長さを決定する構成となっている。メモリ 9 4 にはテーブルとして、A P L 値と逆バイアス期間の長さとの対応関係を示す A P L - 逆バイアス期間テーブルが予め記憶されている。

【 0 1 2 7 】

A P L - 逆バイアス期間テーブルは、例えば図 1 1 に示すように、A P L 値と閾値電圧 V_{th} の変動分 ΔV_{th} と逆バイアス期間の長さ（時間）とが予め対応付けられてテーブル化されたものである。尚、閾値電圧 V_{th} の変動分 ΔV_{th} については必ずしも、メモリ 9 4 に格納しておく必要は無い。この A P L - 逆バイアス期間テーブルを用いることで、逆バイアス期間決定部 9 3 は、A P L 検出部 9 2 から与えられる A P L 値情報を基に瞬時に駆動トランジスタ 2 2 の逆バイアス期間の長さを決定することができる。

【 0 1 2 8 】

10

20

30

40

50

尚、ここでは、逆バイアス期間決定部 93 について、メモリ 94 に記憶されている A P L - 逆バイアス期間テーブルを用いて駆動トランジスタ 22 の逆バイアス期間の長さを決定する構成としたが、これは一例に過ぎず、当該構成に限られるものではない。例えば、A P L 値を基に図 11 に示す対応関係にある逆バイアス期間の長さを導き出せるように演算式を用いて、A P L 値から逆バイアス期間の長さを算出する構成であってもよい。

【0129】

逆バイアス期間決定部 93 は、A P L 検出部 92 から与えられる A P L 値情報を基に決定した逆バイアス期間の長さ情報をタイミングコントローラ 95 に与える。タイミングコントローラ 95 は、パルスジェネレータを含み、書込み走査回路 40、電源供給走査回路 50、及び、信号出力回路 60 を駆動するための各種の駆動パルスを発生する。

10

【0130】

書込み走査回路 40 は、タイミングコントローラ 95 から与えられる駆動パルスに基づいて、書込み走査信号 $W S (W S_1 \sim W S_m)$ を出力する。電源供給走査回路 50 は、タイミングコントローラ 95 から与えられる駆動パルスに基づいて、電源供給線 32 に対する電源電位 $D S (D S_1 \sim D S_i)$ の第 1 電源電位 V_{cc} / 第 2 電源電位 V_{ss} の切替えを行う。信号出力回路 60 は、タイミングコントローラ 95 から与えられる駆動パルスに基づいて、信号線 33 ($33_1 \sim 33_n$) に供給する信号電位 V_{sig} / 消光電圧 V_{ers} / 基準電圧 V_{ofs} の切替えを行う。

【0131】

そして、本実施形態に係るタイミングコントローラ 95 は、逆バイアス期間決定部 93 から与えられる逆バイアス期間の長さ情報を基に、駆動トランジスタ 22 の逆バイアス期間の長さの制御を行う。図 5 のタイミング波形図から明らかなように、駆動トランジスタ 22 の逆バイアス期間は、消光期間と閾値補正準備期間とを含む。そして、逆バイアス期間の長さは、消光期間の開始時刻 t_{11} 及び閾値補正準備期間の終了時刻 t_{14} で決まる。

20

【0132】

先述したように、駆動トランジスタ 22 の逆バイアス期間を調整するには、消光期間を調整するよりも閾値補正準備期間を調整する方が好ましい。従って、タイミングコントローラ 95 は、閾値補正準備期間の終了時刻 t_{14} のタイミング、即ち、閾値補正準備期間の長さを調整することによって駆動トランジスタ 22 の逆バイアス期間の長さを制御することになる。

30

【0133】

この逆バイアス期間の制御に当っては、有機 E L 素子 21 の劣化がより進む状況にあるときには、駆動トランジスタ 22 の閾値電圧 V_{th} をデプレッション側にシフトさせるように、即ち、逆バイアス期間の長さが短くなるように閾値補正準備期間の長さを調整する。すなわち、検出した A P L 値を基に駆動トランジスタ 22 の逆バイアス期間の長さを制御し、有機 E L 素子 21 の劣化がより進む状況にあるときは、駆動トランジスタ 22 の閾値電圧 V_{th} をデプレッション側にシフトさせることによって発光輝度の低下を補完できる。

【0134】

< 3 . 変形例 >

上記実施形態では、電源電位 $D S$ の切替え走査に関してユニット走査方式を採用する有機 E L 表示装置の場合を例に挙げて説明したが、本発明は、ユニット走査方式を採用する有機 E L 表示装置への適用に限られるものではない。すなわち、本発明は、電源電位 $D S$ の切替え走査に関して線順次走査方式を採用する有機 E L 表示装置など、駆動トランジスタ 22 による有機 E L 素子 21 の駆動に先立って、駆動トランジスタ 22 を逆バイアス状態にする駆動を行う有機 E L 表示装置全般に対して適用可能である。

40

【0135】

また、上記実施形態においては、画素 20 の電気光学素子として、有機 E L 素子を用いた有機 E L 表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、有機 E L 表示装置以外にも、無機 E L 素子、LED 素子、半導体レーザー素子など、特に、デバイスに流れる電流値に応じて発光輝度

50

が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【 0 1 3 6 】

< 4 . 電子機器 >

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。一例として、図 1 2 ~ 図 1 6 に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示装置に適用することが可能である。

【 0 1 3 7 】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、各種の電子機器における表示画像の視認性を向上できる。すなわち、先述した実施形態の説明から明らかなように、本発明による表示装置は、発光時間や発光輝度に応じて電気光学素子の発光効率が劣化し、画素の発光輝度が低下しても、発光輝度の低下を補完できる。従って、各種の電子機器において、その表示装置として本発明による表示装置を用いることで、表示画像の視認性を向上できる。

【 0 1 3 8 】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部にガラス等の透明な対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタや保護膜等が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や F P C（フレキシブルプリントサーキット）等が設けられていてもよい。

【 0 1 3 9 】

以下に、本発明が適用される電子機器の具体例について説明する。

【 0 1 4 0 】

図 1 2 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による表示装置を用いることにより作製される。

【 0 1 4 1 】

図 1 3 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、（ A ）は表側から見た斜視図、（ B ）は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による表示装置を用いることにより作製される。

【 0 1 4 2 】

図 1 4 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 1 4 3 】

図 1 5 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート / ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

【 0 1 4 4 】

図 1 6 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、（ A ）は開いた状態での正面図、（ B ）はその側面図、（ C ）は閉じた状態での正面図、（ D ）は左側面図、（ E ）は右側面図、（ F ）は上面図、（ G ）は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部（ここではヒンジ部）

10

20

30

40

50

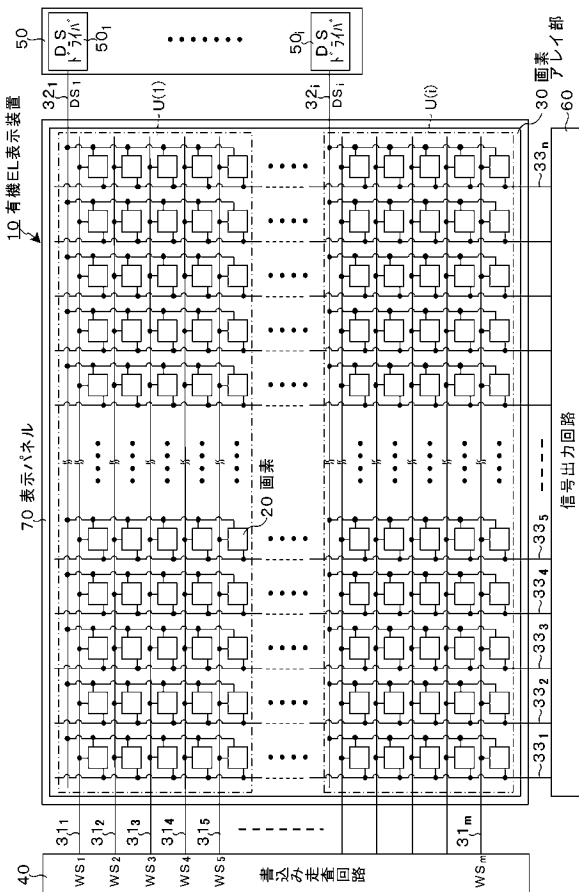
１４３、ディスプレイ１４４、サブディスプレイ１４５、ピクチャーライト１４６、カメラ１４７等を含んでいる。そして、ディスプレイ１４４やサブディスプレイ１４５として本発明による表示装置を用いることにより本適用例に係る携帯電話機が作製される。

【符号の説明】

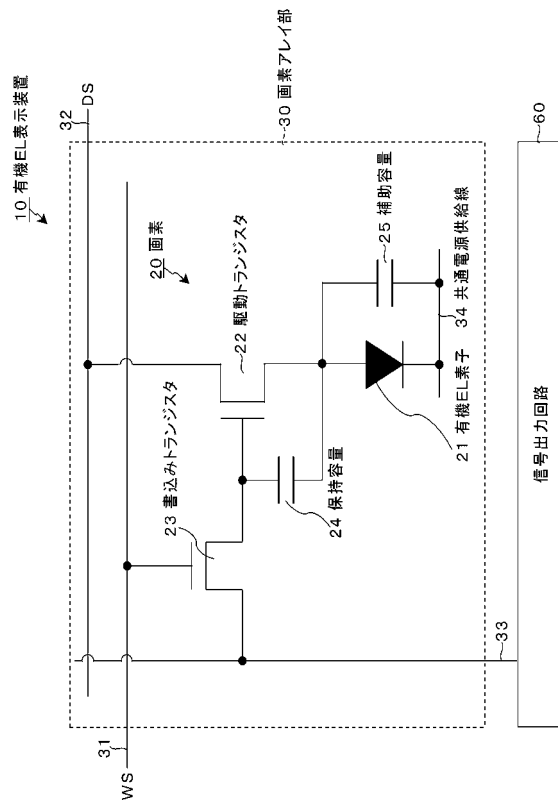
【 0 1 4 5 】

10, 80...有機EL表示装置、20...画素(画素回路)、21...有機EL素子、22...駆動トランジスタ、23...書込みトランジスタ、24...保持容量、25...補助容量、30...画素アレイ部、40...書込み走査回路、50...電源供給走査回路、60...信号出力回路、70...表示パネル、90...制御部、91...時間計測部、92...APL検出部、93...逆バイアス期間決定部、94...メモリ、95...タイミングコントローラ

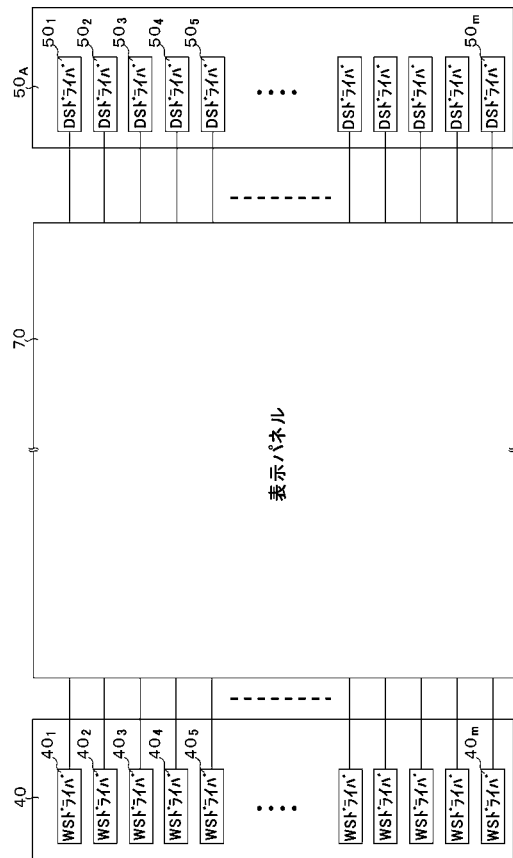
【 図 1 】



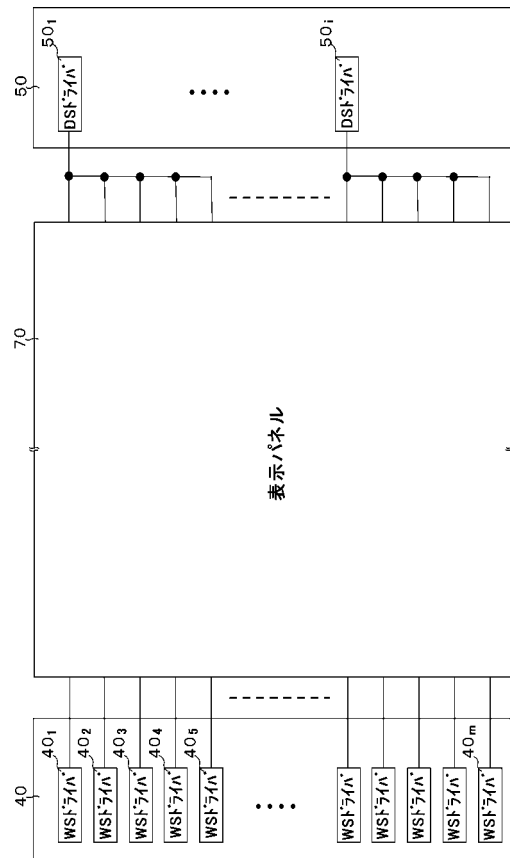
【 図 2 】



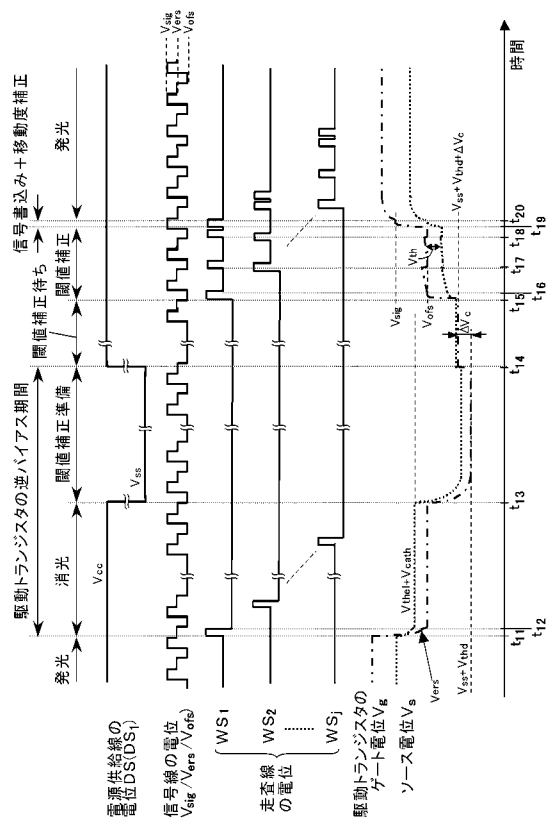
【 図 3 】



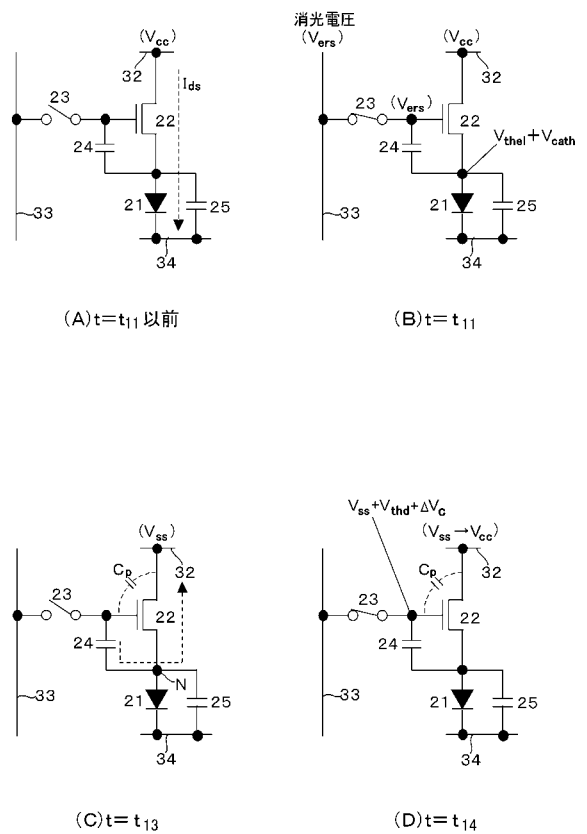
【 図 4 】



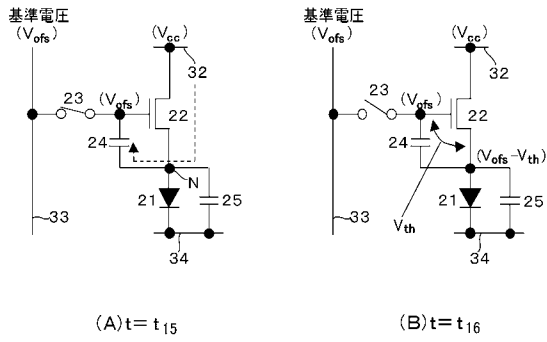
【 図 5 】



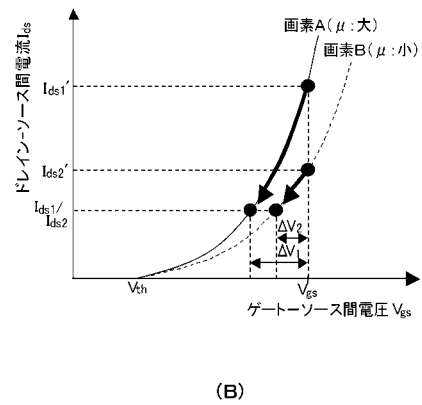
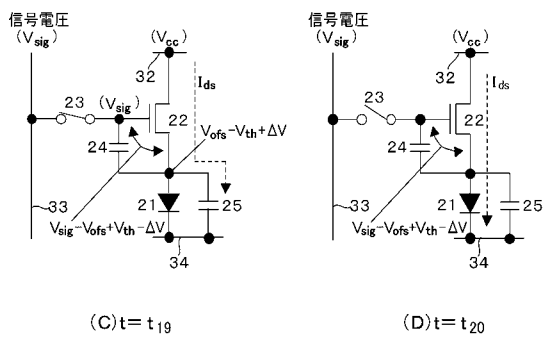
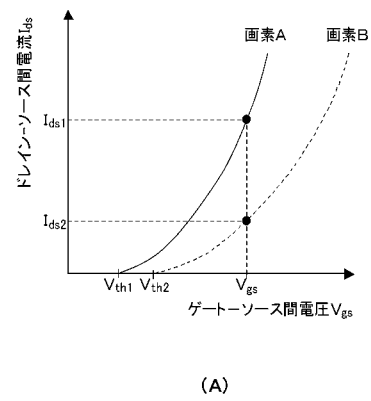
【 図 6 】



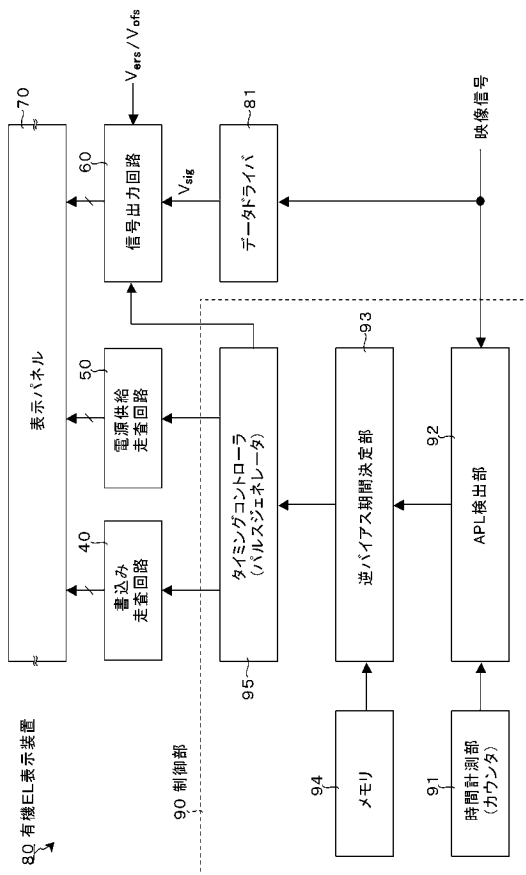
【図 7】



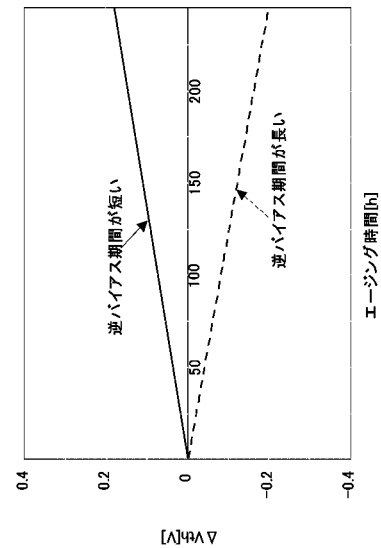
【図 8】



【図 9】



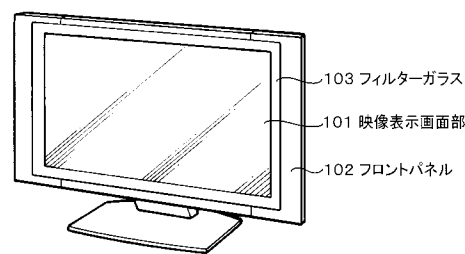
【図 10】



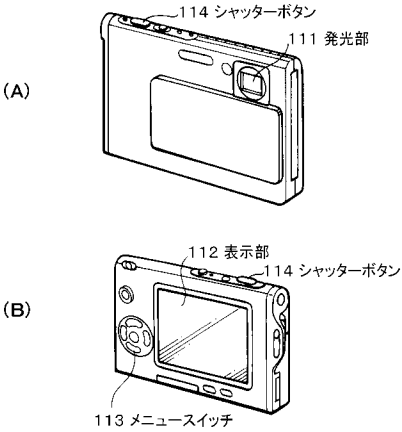
【 図 1 1 】

APL値	ΔV_{th}	逆バイアス期間 の長さ
0nit	0V	500 μ s
50nit	0.002V	500 μ s
100nit	0.0074V	530 μ s
150nit	0.015V	560 μ s
200nit	0.026V	610 μ s
250nit	0.038V	660 μ s
300nit	0.055V	730 μ s
350nit	0.080V	830 μ s
400nit	0.10V	1ms

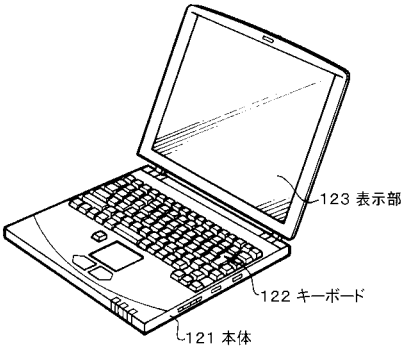
【 図 1 2 】



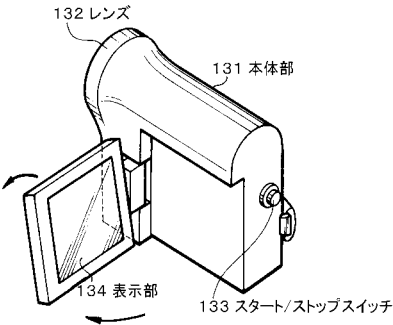
【 図 1 3 】



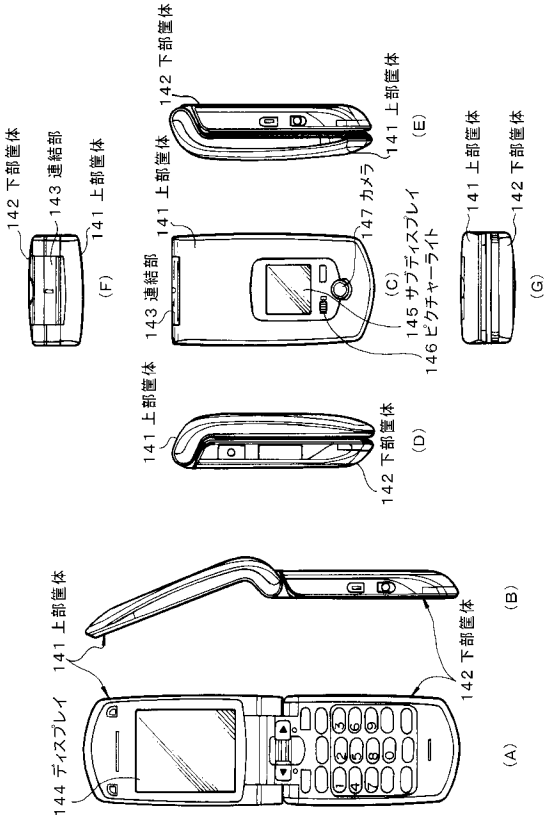
【 図 1 4 】



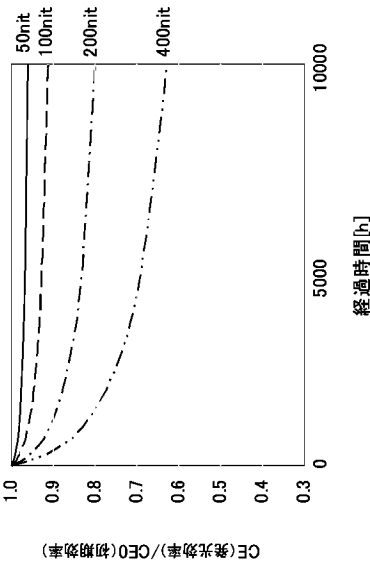
【図 15】



【図 16】



【図 17】



 フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 2 2 Q
G 0 9 G	3/20	6 7 0 K

F ターム(参考) 5C080 AA06 BB05 CC03 DD05 DD29 FF11 JJ02 JJ03 JJ04 JJ05
 KK07 KK43
 5C380 AA01 AA02 AA03 AB06 AB22 AB24 AB34 AB36 AB37 AC07
 AC08 AC09 AC11 AC12 BA28 BA38 BA39 BA47 BB02 BD01
 BD08 CA08 CA12 CA54 CB01 CB02 CB20 CB26 CC02 CC03
 CC04 CC05 CC06 CC07 CC26 CC27 CC30 CC33 CC41 CC62
 CD022 CE19 CF05 CF13 CF56 DA02 DA06 DA32 DA47 FA12
 FA21 FA23 FA24 FA25

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2012058634A	公开(公告)日	2012-03-22
申请号	JP2010203969	申请日	2010-09-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三並 徹雄 内野 勝秀		
发明人	三並 徹雄 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.K G09G3/20.611.H G09G3/20.623.C G09G3/20.623.D G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.612.U G09G3/20.622.Q G09G3/20.670.K G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB22 5C380/AB24 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BA47 5C380/BB02 5C380/BD01 5C380/BD08 5C380/CA08 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB02 5C380/CB20 5C380/CB26 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD022 5C380/CE19 5C380/CF05 5C380/CF13 5C380/CF56 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA47 5C380/FA12 5C380/FA21 5C380/FA23 5C380/FA24 5C380/FA25		
代理人(译)	森浩一 吉井正明 山本隆久		
外部链接	Espacenet		

摘要(译)

要解决的问题：补充由于电光元件的发光效率随发光时间或发光亮度的降低而导致的发光亮度的降低。 APL检测器92检测显示图像的平均亮度，即，APL值。反向偏置时段确定单元93基于由APL检测单元92检测到的APL值来确定驱动晶体管的反向偏置时段的长度。时序控制器95接收反向偏置时段确定单元93的确定结果，控制驱动晶体管的反向偏置时段的长度，并且当有机EL元件的劣化进一步恶化时，驱动晶体管的阈值电压增加。V_{th}移至耗尽侧以补偿发光亮度的降低。[选择图]图9

