

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-47991

(P2011-47991A)

(43) 公開日 平成23年3月10日(2011.3.10)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 612E	5C080
H01L 51/50 (2006.01)	G09G 3/20 660W	5C380
	G09G 3/20 642E	
	G09G 3/20 642F	
審査請求 未請求 請求項の数 8 O L (全 40 頁) 最終頁に続く		

(21) 出願番号	特願2009-194186 (P2009-194186)	(71) 出願人	000002185
(22) 出願日	平成21年8月25日 (2009. 8. 25)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100082131
			弁理士 稲本 義雄
		(74) 代理人	100121131
			弁理士 西川 孝
		(72) 発明者	磯部 鉄平
			東京都品川区西五反田三丁目9番17号
			ソニーエンジニアリング株式会社内
		(72) 発明者	長谷川 洋
			東京都港区港南1丁目7番1号 ソニー株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC31 EE03 HH02 HH04
			最終頁に続く

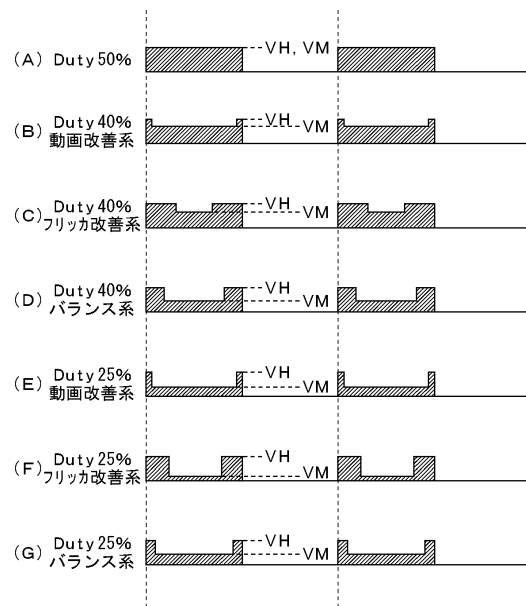
(54) 【発明の名称】 半導体集積回路、自発光表示パネルモジュール、電子機器及び電源線駆動方法

(57) 【要約】

【課題】ピーク輝度レベルの可変制御により動画特性やフリッカ特性が変動し、視認性が低下することがある。

【解決手段】自発光表示パネル上の各画素に接続される電源線に、自発光素子の発光期間には、電圧値が固定の第1の駆動電源と電圧値が可変の第2の駆動電源を時間順次に供給し、非発光期間には、自発光素子を非発光状態に制御する第3の駆動電源を供給する。発光期間に占める第1の駆動電源と第2の駆動電源の出力期間長の比率と、第2の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、第2の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど（低いほど）第1の駆動電源の電圧値との差が大きくなる（小さくなる）ように可変的に制御する。本発明は、例えば有機ELパネルモジュールに適用できる。

【選択図】 図24



【特許請求の範囲】

【請求項 1】

自発光素子の発光期間には、

電圧値が固定の第 1 の駆動電源と電圧値が可変の第 2 の駆動電源を、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給し、

自発光素子の非発光期間には、

自発光素子を非発光状態に制御する第 3 の駆動電源を前記電源線に供給する電源線駆動回路を有し、

両端位置が固定された前記発光期間に占める前記第 1 の駆動電源の出力期間長と前記第 2 の駆動電源の出力期間長の比率と、前記第 2 の駆動電源の電圧値とが、可変的に設定されるピーク輝度レベルが得られるように設定され、

前記第 2 の駆動電源の電圧値は、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御され、フレーム画像の平均輝度レベルが低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御される

半導体集積回路。

【請求項 2】

前記第 2 の駆動電源の電圧値は、自発光表示パネルの周辺照度が高いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御され、自発光表示パネルの周辺照度が低いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御される

請求項 1 に記載の半導体集積回路。

【請求項 3】

前記第 2 の駆動電源の電圧値は、自発光表示パネルの周辺温度が高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御され、自発光表示パネルの周辺温度が低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御される

請求項 1 に記載の半導体集積回路。

【請求項 4】

前記第 2 の駆動電源は、前記発光期間内に複数回出力される

請求項 1 乃至 3 のいずれかに記載の半導体集積回路。

【請求項 5】

発光期間には、電圧値が固定の第 1 の駆動電源と電圧値が可変の第 2 の駆動電源とが、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給される場合に、

両端位置が固定された前記発光期間に占める第 1 の駆動電源の出力期間長と前記第 2 の駆動電源の出力期間長の比率と、前記第 2 の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、前記第 2 の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御し、フレーム画像の平均輝度レベルが低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御する駆動電源発生部

を有する半導体集積回路。

【請求項 6】

アクティブマトリクス駆動方式に対応する画素構造を有する画素アレイ部と、

信号線を駆動する信号線駆動回路と、

前記画素アレイ部にマトリクス配置される各画素に対する電位の書き込みを制御する書込制御線駆動回路と、

自発光素子の発光期間には、電圧値が固定の第 1 の駆動電源と電圧値が可変の第 2 の駆動電源を、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給し、自発光素子の非発光期間には、自発光素子を非発光状態に制御する第 3 の駆動電源を前記電源線に供給する電源線駆動回路と、

両端位置が固定された前記発光期間に占める前記第 1 の駆動電源の出力期間長と前記第 2 の駆動電源の出力期間長の比率と、前記第 2 の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、前記第 2 の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御し、フレーム画像の平均輝度レベルが低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御する駆動電源発生部と

を有することを特徴とする自発光表示パネルモジュール。

【請求項 7】

アクティブマトリクス駆動方式に対応する画素構造を有する画素アレイ部と、
信号線を駆動する信号線駆動回路と、

前記画素アレイ部にマトリクス配置される各画素に対する電位の書き込みを制御する書込制御線駆動回路と、

自発光素子の発光期間には、電圧値が固定の第 1 の駆動電源と電圧値が可変の第 2 の駆動電源を、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給し、自発光素子の非発光期間には、自発光素子を非発光状態に制御する第 3 の駆動電源を前記電源線に供給する電源線駆動回路と、

両端位置が固定された前記発光期間に占める前記第 1 の駆動電源の出力期間長と前記第 2 の駆動電源の出力期間長の比率と、前記第 2 の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、前記第 2 の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御し、フレーム画像の平均輝度レベルが低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御する駆動電源発生部と、

システム全体の動作を制御するシステム制御部と、

前記システム制御部に対する操作入力部と

を有することを特徴とする電子機器。

【請求項 8】

発光期間には、電圧値が固定の第 1 の駆動電源と電圧値が可変の第 2 の駆動電源とが、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給される場合に、

両端位置が固定された前記発光期間に占める第 1 の駆動電源の出力期間長と前記第 2 の駆動電源の出力期間長の比率と、前記第 2 の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、前記第 2 の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第 1 の駆動電源の電圧値との差が大きくなるように可変的に制御し、フレーム画像の平均輝度レベルが低いほど前記第 1 の駆動電源の電圧値との差が小さくなるように可変的に制御する処理と、

前記第 1 及び第 2 の駆動電源を時間順次に対応する電源線に供給する処理と

を有する自発光表示パネル上に配線される電源線の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

この明細書で説明する発明は、自発光表示パネルの電源線駆動技術に関する。なお、発明は、半導体集積回路、自発光表示パネルモジュール、電子機器及び電源線駆動方法としての側面を有する。

【背景技術】

【0002】

有機 EL ディスプレイパネルは、コントラストが高いだけでなく、視野角が広く、応答速度も速いという特性を有している。また、バックライト光源が不要であり、薄型化にも

10

20

30

40

50

適している。このため、有機ELディスプレイパネルは、次世代のフラットパネルの本命として注目されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2002-251167号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、有機ELディスプレイパネルは、有機EL素子OLEDの発光時間長でピーク輝度レベルを制御することができる。図1及び図2を用いて、この輝度レベルの制御機能を説明する。図1は、1フレーム期間を100%として、その何パーセントを発光期間として使用するかを表している。図中、網掛けで示す棒グラフの長さが発光期間長である。例えば図1(B)は、1フレーム期間の25%を発光期間に使用することを意味し、図1(C)は、1フレーム期間の50%を発光期間に使用することを意味する。

【0005】

なお、1フレーム期間における総発光期間長が同じであれば、1フレーム期間中における発光期間の数は必ずしも1回に限られることはなく、複数回に分割することもできる。

【0006】

図2は、発光期間長の長さの違いによる画素階調と輝度レベルとの関係を表している。図2の縦軸が輝度レベルであり、横軸が画素階調に対応する信号電位Vsig又は信号電流Isigである。図2に示すように、発光期間長が長いほど、ピーク輝度レベルを高くすることができる。すなわち、輝度レベルの可変範囲を大きくとることができる。

【0007】

ところが、図1に示すように単一の発光期間の長さだけでピーク輝度レベルを可変制御する方法には、動画性能やフリッカ性能の両立が難しくなる問題がある。例えば発光期間長を長くするほどピーク輝度レベルを高めることができる一方で、動画応答特性が低下する問題がある。反対に発光期間長を短くするほど動画応答特性を高めることができる一方で、ピーク輝度レベルが低下すると共にフリッカが目立ち易くなる問題がある。

【課題を解決するための手段】

【0008】

そこで、発明者らは、以下の駆動条件を満たす電源線駆動回路を有する半導体集積回路を提案する。

(a) 自発光素子の発光期間には、固定電圧値の第1の駆動電源と可変電圧値の第2の駆動電源を、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給する。

(b) 自発光素子の非発光期間には、自発光素子を非発光状態に制御する第3の駆動電源を前記電源線に供給する。

(c) 両端位置が固定された発光期間に占める第1の駆動電源の出力期間長と第2の駆動電源の出力期間長の比率と、第2の駆動電源の電圧値とが、可変的に設定されるピーク輝度レベルが得られるように設定される。

(d) 前記第2の駆動電源の電圧値は、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第1の駆動電源の電圧値との差が大きくなるように可変的に制御され、フレーム画像の平均輝度レベルが低いほど前記第1の駆動電源の電圧値との差が小さくなるように可変的に制御される。

【0009】

因みに、第2の駆動電源の電圧値は、自発光表示パネルの周辺照度が高いほど第1の駆動電源の電圧値との差が小さくなるように可変的に制御され、自発光表示パネルの周辺照度が低いほど第1の駆動電源の電圧値との差が大きくなるように可変的に制御されることが望ましい。

10

20

30

40

50

【0010】

また、第2の駆動電源の電圧値は、自発光表示パネルの周辺温度が高いほど第1の駆動電源の電圧値との差が大きくなるように可変的に制御され、自発光表示パネルの周辺温度が低いほど第1の駆動電源の電圧値との差が小さくなるように可変的に制御されることが望ましい。

【0011】

因みに、第2の駆動電源は、前記発光期間内に複数回出力されることが望ましい。

【0012】

更に、発明者らは、以下の駆動条件を満たす駆動電源発生部を有する半導体集積回路を提案する。

(a) 発光期間には、固定電圧値の第1の駆動電源と可変電圧値の第2の駆動電源とが、自発光表示パネル上にマトリクス配置される各画素に接続される電源線に対して時間順次に供給される場合に、

(b) 両端位置が固定された発光期間に占める第1の駆動電源の出力期間長と第2の駆動電源の出力期間長の比率と、第2の駆動電源の電圧値とを、可変的に設定されるピーク輝度レベルが得られるように設定し、前記第2の駆動電源の電圧値を、自発光素子に順電圧を印加する範囲内で、フレーム画像の平均輝度レベルが高いほど前記第1の駆動電源の電圧値との差が大きくなるように可変的に制御し、フレーム画像の平均輝度レベルが低いほど前記第1の駆動電源の電圧値との差が小さくなるように可変的に制御する。

【発明の効果】

【0013】

発明者らの提案する駆動技術を採用する場合、第2の駆動電源の出力期間長の比率と電圧値の可変制御によって、発光期間の発光開始から発光終了までの期間長は変更することなく、ピーク輝度レベルを可変制御することが可能になる。しかも、発光開始から発光終了までの期間長は変化しないので、ピーク輝度レベルの変化に伴う表示品質の変化を最小限にとどめることができる。

【図面の簡単な説明】

【0014】

【図1】 1フレーム期間と発光期間長との関係を示す図である。

【図2】 発光期間長とピーク輝度レベルとの関係を説明する図である。

【図3】 有機ELパネルモジュールの外観例を示す図である。

【図4】 有機ELパネルモジュールの構成例を示す図である。

【図5】 画素アレイ部を構成するサブ画素の配列構造を説明する図である。

【図6】 サブ画素の回路構成例を示す図である。

【図7】 駆動電源発生部の内部構成例を説明する図である。

【図8】 平均輝度レベルに応じたピーク輝度レベルの設定例を説明する図である。

【図9】 フリッカ成分検出部の内部構成例を示す図である。

【図10】 動き量検出部の内部構成例を示す図である。

【図11】 動き量のデータ例を示す図である。

【図12】 動き量と動き値との対応関係を記録したテーブル例を示す図である。

【図13】 ブロック制御部の内部構成例を示す図である。

【図14】 判定ブロックの初期設定例を示す図である。

【図15】 ブロック領域の合体動作を説明する図である。

【図16】 ブロック領域の分割動作を説明する図である。

【図17】 輝度レベルと輝度レベル値との対応テーブル例を示す図である。

【図18】 入力画像例を示す図である。

【図19】 ブロック面積決定部の出力例を示す図である。

【図20】 フレームレートとフレームレート値との対応テーブル例を示す図である。

【図21】 高輝度領域の面積と面積値との対応テーブル例を示す図である。

【図22】 高輝度領域の発光時間と発光時間値との対応テーブル例を示す図である。

10

20

30

40

50

【図 2 3】発光モードの判定に使用する対応関係の一例を示す図である。

【図 2 4】発光モードとピーク輝度レベルに関連づけられた出力パターン例を説明する図である。

【図 2 5】出力パターンと輝度分布との関係を説明する図である。

【図 2 6】可変駆動電源発生部の内部構成例を示す図である。

【図 2 7】出力パターンの設定方法の例を説明する図である。

【図 2 8】電源線の駆動波形例を示す図である。

【図 2 9】有機 E L パネルモジュールの駆動動作例を説明する図である。

【図 3 0】閾値補正動作を説明する図である。

【図 3 1】移動度補正動作を説明する図である。

10

【図 3 2】形態例 2 に係る有機 E L パネルモジュールの構成例を示す図である。

【図 3 3】形態例 2 に係る駆動電源発生部の回路構成例を説明する図である。

【図 3 4】周辺照度に応じたピーク輝度レベルの設定例を説明する図である。

【図 3 5】形態例 3 に係る有機 E L パネルモジュールの構成例を示す図である。

【図 3 6】形態例 3 に係る駆動電源発生部の回路構成例を説明する図である。

【図 3 7】周辺温度に応じたピーク輝度レベルの設定例を説明する図である。

【図 3 8】有機 E L 素子の温度寿命特性の例を示す図である。

【図 3 9】電源線の他の駆動波形例を示す図である。

【図 4 0】カソード電極電位を駆動する場合のサブ画素と駆動回路の接続関係を説明する図である。

20

【図 4 1】カソード電極電位を駆動する場合の駆動波形例を示す図である。

【図 4 2】サブ画素の他の画素回路例を示す図である。

【図 4 3】他の出力パターン例を示す図である。

【図 4 4】電子機器の機能構成例を示す図である。

【図 4 5】電子機器の商品例を示す図である。

【図 4 6】電子機器の商品例を示す図である。

【図 4 7】電子機器の商品例を示す図である。

【図 4 8】電子機器の商品例を示す図である。

【図 4 9】電子機器の商品例を示す図である。

【発明を実施するための形態】

30

【0015】

以下では、自発光表示パネルの一例であるアクティブマトリクス駆動型の有機 E L パネルについて、発明者らが提案する発明の最良の形態例を、以下に示す順番に説明する。

(A) 有機 E L パネルモジュールの外観構造

(B) 形態例 1 (平均輝度レベルに基づいてピーク輝度レベルを設定する形態例)

(C) 形態例 2 (周辺照度に基づいてピーク輝度レベルを設定する形態例)

(D) 形態例 3 (周辺温度に基づいてピーク輝度レベルを設定する形態例)

(E) 他の形態例

【0016】

なお、本明細書で特に図示又は記載されない部分には、当該技術分野の周知又は公知技術を適用する。

40

また以下に説明する形態例は、発明の一つの形態例であって、これらに限定されるものではない。

【0017】

(A) 有機 E L パネルモジュールの外観構造

まず、有機 E L パネルモジュールの外観例を説明する。ただし、この明細書においては、画素アレイ部と駆動回路を同じ基板上に形成するパネルモジュールだけでなく、例えば特定用途向け IC として製造された駆動回路を画素アレイ部と同じ基板上に実装したものも含めてパネルモジュールと呼ぶことにする。ここでの特定用途向け IC が、特許請求の範囲における「半導体集積回路」に対応する。

50

【0018】

図3に、有機ELパネルモジュールの外観例を示す。有機ELパネルモジュール1は、支持基板3に対向基板5を貼り合わせた構造を有している。

支持基板3は、ガラス、プラスチックその他の基材で構成される。対向基板5も、ガラス、プラスチックその他の透明部材を基材とする。対向基板5は、封止材料を挟んで支持基板3の表面を封止する部材である。

【0019】

なお、基板の透明性は光の射出側だけ確保されていれば良く、他方の基板側は不透性の基板でも良い。

この他、有機ELパネルモジュール1には、外部信号や駆動電源を入力するためのFPC（フレキシブルプリントサーキット）7が必要に応じて配置される。

【0020】

(B)形態例1

(B-1)システム構成例

図4に、この形態例に係る有機ELパネルモジュール11のシステム構成例を示す。有機ELパネルモジュール11は、画素アレイ部13と、信号線駆動部15と、書込制御線駆動部17と、電源線駆動部19と、駆動電源発生部21とをガラス基板上に配置した構成を有している。この形態例の場合、画素アレイ部13以外の回路は、1個又は複数の半導体集積回路として形成され、ガラス基板上に実装されるものとする。

【0021】

(B-2)各デバイスの構成

以下、有機ELパネルモジュール11を構成するデバイス（機能ブロック）の形態例を順番に説明する。

【0022】

(a)画素アレイ部

画素アレイ部13は、表示上の1画素を構成するホワイトユニットがM行×N列に配置されたマトリクス構造を有している。なお、この明細書において、行とは、図中X方向に延びる3×N個のサブ画素23で構成される画素列をいう。また、列とは、図中Y方向に延びるM個のサブ画素23で構成される画素列をいう。勿論、MとNの値は、垂直方向の表示解像度と水平方向の表示解像度に応じて定まる。

【0023】

図5に、ホワイトユニットを構成するサブ画素23の配列例を示す。図5は、3原色に対応するR画素、G画素、B画素に対応するサブ画素23によりホワイトユニットが構成される場合の例である。勿論、ホワイトユニットの構成は、これに限らない。また、サブ画素23についても原色発光型だけでなく、フィルタによる色変換型やマルチ発光型等のサブ画素構造が考えられる。

【0024】

図6に、アクティブマトリクス駆動に対応するサブ画素23の画素回路例を示す。なお、この種の画素回路には、実に様々な回路構成が提案されている。図6は、これらのうち最も単純な回路例の一つである。

【0025】

図6の場合、画素回路は、サンプリング動作を制御する薄膜トランジスタ（以下、「サンプリングトランジスタ」という。）N1と、駆動電流の供給動作を制御する薄膜トランジスタ（以下、「駆動トランジスタ」という。）N2と、保持容量Csと、有機EL素子OLEDとで構成される。

【0026】

図6の場合、サンプリングトランジスタN1と駆動トランジスタN2はNチャネルMOSトランジスタで構成される。なお、サンプリングトランジスタN1は、ゲート電極に接続された書込制御線WSLにより動作状態が制御される。サンプリングトランジスタN1がオン状態のとき、画素データに対応する信号線DTLの電位が保持容量Csに書き込ま

10

20

30

40

50

れる。

【0027】

保持容量 C_s は、駆動トランジスタ N_2 のゲート電極とソース電極間に接続される容量性負荷である。保持容量 C_s に保持された信号電位 V_{sig} が、駆動トランジスタ N_2 のゲート・ソース間電圧 V_{gs} を与える。この電圧に相当する信号電流 I_{sig} が、電流供給線としての電源線 D_{SL} から引き込まれ、有機 EL 素子 $OLED$ に供給される。

【0028】

なお、信号電流 I_{sig} が大きいほど、有機 EL 素子 $OLED$ に流れる電流は大きくなり、発光輝度が高くなる。すなわち、信号電流 I_{sig} の大きさにより階調が表現される。この信号電流 I_{sig} の供給が続く限り、有機 EL 素子 $OLED$ の所定輝度による発光状態が継続される。

10

【0029】

この形態例の場合、電源線 D_{SL} は行単位で配線され、同じ行に位置する全てのサブ画素 23 に駆動電源を供給する。この形態例の場合、電源線 D_{SL} は、3 値の駆動電源 V_H 、 V_M 、 V_{SS} にて駆動される。3 値の駆動電源のうち 2 つの駆動電源 V_H と V_M は、有機 EL 素子 $OLED$ をオン状態に保つことが可能な電源であり、残る 1 つの駆動電源 V_{SS} は有機 EL 素子 $OLED$ をオフ状態に制御する電源である。

【0030】

このうち、駆動電源 V_H は、その電圧（以下、「駆動電圧 V_H 」という。）が固定的に設定される駆動電源であり、特許請求の範囲における第 1 の駆動電源に対応する。また、駆動電源 V_M は、その電圧（以下、「駆動電圧 V_M 」という。）が可変的に設定される駆動電源であり、特許請求の範囲における第 2 の駆動電源に対応する。なお、この明細書においては、駆動電源 V_M を、可変駆動電源ともいう。

20

【0031】

駆動電圧 V_M の最小値は、有機 EL 素子 $OLED$ を発光状態に維持できる範囲で設定される。この形態例の場合、カソード電極電位 V_{cat} に設定される。一方、駆動電圧 V_M の最大値は、駆動電圧 V_H に一致する。駆動電圧 V_M の設定方法については後述する。

【0032】

また、駆動電源 V_{SS} は、特許請求の範囲における第 3 の駆動電源に対応する固定電源である。なお、この形態例の場合、駆動電源 V_{SS} の電圧（以下、「駆動電圧 V_{SS} 」という。）は、有機 EL 素子 $OLED$ のカソード電極電位 V_{cat} よりも低い電圧に設定されている。

30

【0033】

（b）信号線駆動部

信号線駆動部 15 は、サブ画素 23 の特性補正に必要な基準電位（以下では、「オフセット電位」という。） V_{ofs} と、画素階調に対応する信号電位 V_{sig} を信号線 D_{TL} に印加する回路デバイスである。信号線 D_{TL} は列単位で配線され、同じ列に位置する全てのサブ画素 23 に電位を印加する。

【0034】

（c）書込制御線駆動部

書込制御線駆動部 17 は、オフセット電位 V_{ofs} や信号電位 V_{sig} の書き込みタイミングを与える制御パルスを書込制御線 W_{SL} に印加する回路デバイスである。この形態例の場合、書込制御線 W_{SL} は、前述したように行単位で配線される。従って、書込制御線駆動部 17 の動作は水平走査クロックに同期し、水平走査クロックの入力毎に次行の画素列に制御パルスを出力するように動作する。

40

【0035】

この形態例の場合、書込制御線駆動部 17 は、各出力段が各行（画素列）に対応するシフトレジスタと各行に対応する出力段とを基本構成とする。なお、シフトレジスタは、例えば制御パルスの立ち上がりタイミングと立ち下がりタイミングを与えるタイミング信号を次行に順次転送するのに用いられる。出力段は、シフトレジスタから与えられるタイミ

50

ングパルスに基づいて制御パルスを発生する論理回路と、制御パルスを駆動に適した電位に変換するレベルシフタと、書込制御線WSLを実際に駆動するバッファ回路とで構成される。

【0036】

(d) 電源線駆動部

電源線駆動部19は、書込制御線WSLの制御動作と連動してサブ画素23の駆動動作を制御する回路デバイスである。前述したように、電源線駆動部19は、3値の駆動電源のいずれか一つを時間順次に電源線DSLに印加する。

なお、この明細書においては、有機EL素子OLEDが発光している期間を発光期間といい、有機EL素子OLEDが発光していない期間を非発光期間という。

10

【0037】

なお、発光期間は、各サブ画素23の保持容量Csに信号電位Vsigが書き込まれた状態において、電源線DSLに駆動電源VH又はVMが印加される期間が対応する。また、非発光期間は、サブ画素23に次フレームの信号電位Vsigを書き込むまでの期間と、各サブ画素23の保持容量Csに信号電位Vsigが書き込まれた状態において、電源線DSLに駆動電源VSSが印加されている期間が対応する。

【0038】

なお、非発光期間を構成する前者の期間においては、保持容量Csの電位の初期化動作時と閾値補正動作の準備期間に、電源線DSLに駆動電源VSSが印加され、その他の期間は高電位の駆動電源VHが印加される。

20

【0039】

この形態例の場合、電源線駆動部19は、各行（画素列）に対応する出力段を基本構成とする。出力段は、制御パルスを駆動に適した電位に変換するレベルシフタと、書込制御線WSLを実際に駆動するバッファ回路とで構成する。なお、この形態例の場合、出力段に対する3値の駆動電源は、駆動電源発生部21から与えられる。

【0040】

(e) 駆動電源発生部

(e-1) 全体構成

駆動電源発生部21は、各行に対応する電源線DSLに印加する駆動電源を発生する回路デバイスである。

30

図7に、駆動電源発生部21の回路構成例を示す。駆動電源発生部21は、1フレーム平均輝度検出部31、ピーク輝度制御部33、フリッカ成分検出部35、発光モード判定部37、ユーザー設定部39、出力パターンルックアップテーブル41、可変駆動電源発生部43、駆動タイミング発生部45で構成される。

以下、各機能ブロックの構成を説明する。

【0041】

(e-2) 1フレーム平均輝度検出部

1フレーム平均輝度検出部31は、1フレーム画面を構成する全画素に対応する入力画像データDinの平均輝度レベルYavrを算出する回路デバイスである。因みに、入力画像データDinは、R（赤）画素データ、G（緑）画素データ、B（青）画素データのデータ形式により与えられる。この形態例の場合、平均輝度レベルYavrは、最大輝度レベルを100%とした値として算出される。

40

【0042】

1フレーム平均輝度検出部31は、平均輝度レベルYavrの算出に際し、まず各画素に対応するR画素データ、G画素データ、B画素データを画素単位の輝度レベルに変換する。

また、平均輝度レベルYavrは、1フレーム単位で算出しても良いし、複数フレーム単位の平均値として算出しても良い。

【0043】

(e-3) ピーク輝度制御部

50

ピーク輝度制御部 33 は、算出された平均輝度レベル Y_{avr} に基づいて該当フレーム画面の表示に使用するピーク輝度レベル Y_p を設定する回路デバイスである。

【0044】

例えば、平均輝度レベル Y_{avr} の低いフレーム画面には、ピーク輝度レベル Y_p がダイナミックレンジの高値になるように設定する。この種の画面には、夜空に星が点在するような画面が該当する。この種の画面でピーク輝度レベル Y_p を低く設定したのでは、星の輝きを表現できないためである。一方、例えば、平均輝度レベル Y_{avr} の高いフレーム画面には、ピーク輝度レベル Y_p がダイナミックレンジの中間値になるように設定する。

【0045】

なお、ピーク輝度制御部 33 は、実際には、ピーク輝度レベル Y_p ではなく、そのピーク輝度レベル Y_p を実現するための有機 EL 素子 OLED の発光期間長 $Duty$ を設定する。この形態例の場合、発光期間長 $Duty$ は、駆動電源 V_H を用いて有機 EL 素子 OLED を発光させる場合に、所望のピーク輝度レベル Y_p にするのに必要な発光期間の長さを、1 フレーム期間長を 100% として表した値（すなわち、デューティ比）で与えられる。

【0046】

この形態例の場合、ピーク輝度制御部 33 には、図 8 に示す入出力特性を有するルックアップテーブルを使用する。すなわち、ピーク輝度制御部 33 は、入力画像データ D_{in} の平均輝度レベル Y_{avr} を入力値とし、発光期間長 $Duty$ を出力値とする。

【0047】

なお、図 8 の横軸は平均輝度レベル Y_{avr} [%] であり、縦軸は発光期間長 $Duty$ [%] である。この形態例の場合、発光期間長 $Duty$ は、1 フレーム期間の 25% から 50% の範囲で設定される。具体的には、発光期間長 $Duty$ は、平均輝度レベル Y_{avr} が 0% のときに最長の 50% となり、平均輝度レベル Y_{avr} が高くなるほど短くなり、平均輝度レベル Y_{avr} が 100% のときに最短の 25% となるように設定される。これにより、ピーク輝度レベル Y_p は、平均輝度レベル Y_{avr} が高いほど低くなり、平均輝度レベル Y_{avr} が低いほど高くなるように可変的に制御される。

【0048】

設定された発光期間長 $Duty$ は、可変駆動電源発生部 43 に供給される。

【0049】

(e-4) フリッカ成分検出部

フリッカ成分検出部 35 は、入力画像データ D_{in} に基づいて、入力画像に含まれる動画成分とフリッカ成分を検出する回路デバイスである。因みに、動画成分の検出には、例えば前フレームに対する動きベクトルの平均値によって検出する方法や、1 フレームに占める静止画素の割合によって検出する方法などを適用する。

【0050】

また、フリッカ成分の検出には、例えば以下の各条件を数値化して検出する方法を適用する。

- ・ フレームレート
- ・ 1 フレーム内の発光時間長
- ・ 動き量
- ・ 平均輝度レベルが 50% 以上の領域の連続出現時間

【0051】

図 9 に、フリッカ成分検出部 35 の内部構成例を示す。フリッカ成分検出部 35 は、輝度レベル検出部 51、発光期間長制御部 53、動き量検出部 55、動き量フォーマット変換部 57、ブロック制御部 59、発光時間計測部 61 及びフリッカ情報算出部 63 で構成する。

【0052】

(1) 輝度レベル検出部

このうち、輝度レベル検出部 51 は、1 フレーム画面を構成する全画素に対応する入力

10

20

30

40

50

画像データDinの平均輝度レベルを算出する回路デバイスである。

【0053】

(2) 発光期間長制御部

発光期間長制御部53は、1フレーム画面全体の平均輝度レベルS1に基づいて、1フレーム期間内の発光期間長を可变的に制御する回路デバイスである。具体的には、平均輝度レベルS1が高いほど発光期間長を短く制御し、反対に平均輝度レベルS1が低いほど発光期間長を長く制御する。使用する発光期間長S5は、ブロック制御部59に供給される。

【0054】

(3) 動き量検出部

動き量検出部55は、入力画像データDinに基づいて画素毎の動き量を検出する回路デバイスである。

図10に、動き量検出部55の内部構成例を示す。動き量検出部55は、フレームメモリ71、動き検出部73、動画／静止画判定部75で構成する。

【0055】

この形態例の場合、フレームメモリ71は、2フレーム分のメモリ領域を有している。各メモリ領域は、垂直同期信号Vsyncによって書き込みと読み出しが入れ替わる。すなわち、一方のメモリ領域に入力画像データDinが書き込まれている最中に、他方のメモリ領域から前フレームの入力画像データDinが読み出される。

【0056】

動き検出部73は、画素数単位で動き量S4を検出する回路デバイスである。

動画／静止画判定部75は、検出された動き量S4に基づいて、入力画像が動画か静止画かを判定し、判定結果S3を出力する回路デバイスである。

動画／静止画判定部75は、基本的に動き量がゼロである画像を静止画像と判定する。ただし、動き量が非常に小さい画像も静止画像と判定する場合もある。ここでの判定閾値には、経験等を加味した設計上の値を使用する。

【0057】

なお、この形態例の場合には、2フレーム画像の比較により動き量を検出しているが、現在使用可能なその他の動き検出技術を使用することもできる。

例えばコムフィルタを用いる動き検出技術、MPEGデコーダで使用する動き検出技術、インタレース・プログレッシブ変換処理で使用する動き検出技術その他を使用することもできる。また、有機ELパネルモジュール11が搭載するこれら動き検出機能の検出結果を流用することもできる。図9では、この種の外部から与えられる動き量をDmoveで示している。

【0058】

参考までに、図11に、MPEGデコーダから与えられる動き量Dmoveのデータ例を示す。外部に配置する動き検出部では、単なる動き量だけでなく、その方向や輝度成分についても検出される。従って、図11に示すように、動き量Dmoveは、輝度成分81と、動きベクトルの方向83と、動きベクトルの大きさ85を一組として与えられる。

【0059】

(4) 動き量フォーマット変換部

動き量フォーマット変換部57は、基本的に画素数で与えられる動き量S4又はDmoveを演算用の数値（この形態例では、「動き値」という。）にフォーマット変換する回路デバイスである。ここでの動き値は、ブロック制御部59でフリッカ判定用のブロック面積を調整するために使用するパラメータの一つである。通常、動きが大きい画面ではフリッカが目立ち難くなるため、動き量が大きいほど動き値には大きな値が割り当てられる。

【0060】

図12に、動き量と動き値との対応関係を記録したテーブル例を示す。図12の場合、動き量S4は、0、1、2、3、4、5以上の6段階である。図12の場合、動き量の大きさがゼロの画素（すなわち、静止画）には動き値「1.0」を割り当てている。また図1

10

20

30

40

50

2 の場合、動き量の大きさがゼロ以外の画素（すなわち、動画像）には、動き量の大きさに比例して動き値を増やすように割り当てている。なお、無制限に動き値を増やしてしまうと、本来の目的であるフリッカ判定に支障が生じかねない。そこで、図 1 2 の場合には、動き量が 5 以上の場合には、動き値の増加を「1.5」に制限している。

【0061】

具体的には、動き量が 1 画素大きくなると、動き値を「0.1」大きくする。この対応関係は、動き量の 1 画素分の増加が、基準面積（動き量がゼロの場合の面積）の 10% 分だけ大きく変化させるように作用する。

なお、前述したように、動き量が外部から Dmove として与えられる場合には、動きベクトルの大きさを画素数に換算した上で動き値に変換することになる。勿論、図 1 2 は一例であり、動き量の段数や対応する変化幅も任意である。

【0062】

（5）ブロック制御部

ブロック制御部 59 は、フリッカ判定処理で使用するブロック領域の数、位置、面積を決定する回路デバイスである。

図 1 3 に、ブロック制御部 59 の内部構成例を示す。ブロック制御部 59 は、輝度分布検出部 91、ブロック数決定部 93、ブロック位置決定部 95、ブロック面積決定部 97、初期設定情報記憶部 99 で構成する。

【0063】

輝度分布検出部 91 は、画素毎に得られる輝度レベル S2 に基づいて輝度レベルの高い領域を検出する回路デバイスである。輝度分布検出部 91 は、例えば判定閾値に輝度レベルの 50%（最大階調値を 100% とする。）を使用し、各輝度レベル S2 との比較結果を輝度分布情報 S7 として出力する。この形態例の場合、判定閾値より輝度レベルが高い画素は値「1」で表され、判定閾値より輝度レベルが低い画素は値「0」で表される。

【0064】

この形態例において、閾値に輝度レベルの 50% を使用するのとは、フリッカは明るい領域ほど見えやすくなるためである。勿論、この条件は一例であり、後述するように他の条件も揃わないとフリッカとして視認される訳ではない。

このように、輝度分布情報 S7 を予め求めることにより、後段の各処理部で必要となる演算量を削減することができる。

【0065】

判定結果は、輝度分布情報 S7 としてブロック数決定部 93、ブロック位置決定部 95 及びブロック面積決定部 97 に供給される。因みに、高解像度の表示デバイスでは画素数が多くなる。従って、輝度分布情報 S7 は RAM 等のメモリ上に保存し、後段の各処理部は当該メモリにアクセスする方法を採用しても良い。

【0066】

ブロック数決定部 93 は、フリッカ判定処理で使用するブロック数を決定する回路デバイスである。ここでの決定処理は、2 段階に分けて実行される。

1 段目の処理では、画面全体の平均輝度レベル S1 と発光期間長 S5 に基づいて、入力画像に含まれるフリッカ成分が画面内に「分散」しているか「集中」しているかを判定する処理が実行される。

【0067】

この形態例の場合、ブロック数決定部 93 は、以下の 2 つの条件を同時に満たすとき「分散型」とであると判定し、その他のとき「集中型」とであると判定する。

- ・画面全体の平均輝度レベル S1 が 50% 以上（最大階調値を 100% とする。）
- ・発光期間長 S5 が 1 フレーム期間の 60% 以下（1 フレーム期間を 100% とする。）

【0068】

なお、この形態例の場合、発光期間長は、25% から 50% の範囲で設定される場合を考える。従って、2 つ目の条件は無条件に満たしている。

「分散型」と判定された場合、ブロック数決定部 93 は、ブロック数 S8 を「1」に設

10

20

30

40

50

定する。一方、「集中型」と判定された場合、ブロック数決定部 93 は、ブロック数 S8 を 2 段目の処理を通じて決定する。

【0069】

2 段目の処理では、輝度分布情報 S7 と、事前に用意された判定ブロックの初期設定情報（個数、位置、面積）とに基づいて、入力画面に応じたブロック数を決定する処理が実行される。

【0070】

図 14 に、判定ブロックの初期設定例を示す。前述したように、フリッカ成分が認識されるには、全画面の 10% 以上の面積領域があることが条件となる。このため、初期設定時のブロック面積は、最大でも全画面の 5%～10% の範囲に設定しておく。また、画面中央付近は画面周囲に比べてフリッカが目立ち易い。このため、初期設定時には、図 14 に示したように、中央付近のブロックを周辺領域の 4 分の 1 の面積に設定している。図 14 では、通し番号の「6」～「13」に対応するブロックが対応する。

【0071】

ここで、ブロック数決定部 93 は、集中型と判定された入力画像について、初期設定情報記憶部 99 に用意された各ブロック領域（図 14）に対応する輝度分布情報 S7 を割り当て、該当ブロック領域の平均輝度レベルが階調輝度の 50% 以上か否かを判定する。この形態例の場合、各ブロック領域に対応する輝度分布情報 S7 のうち平均輝度レベルが階調輝度の 50% を超えると判定された画素（値「1」）の数と、平均輝度レベルが階調輝度の 50% 未満と判定された画素（値「0」）の数とを比較し、いずれが多いかによって各ブロック領域の平均輝度レベルが 50% 以上か否かを判定する。

【0072】

例えばあるブロック領域の平均輝度レベルが階調輝度の 50% 未満であると判定された場合（値「0」の数 > 値「1」の数の場合）、ブロック数決定部 93 は、当該ブロック領域を 1 個として計数するか、隣接する複数のブロック領域を合わせて 1 個として計数する。例えば中央付近のように既に細分化されているブロックについては、隣接するブロック領域が同じ判定結果であることを条件として、全画面の 10% を超えない範囲で 1 つのブロック領域として計数する。

【0073】

図 15 に、合体後のイメージ例を示す。図 15 は、図 14 におけるブロック「6」、「7」、「10」、「11」の平均輝度レベルがそれぞれ閾値以下である場合に、これら 4 つを 1 つのブロックとして扱う状態を表している。この場合、判定用のブロック領域の数は、初期状態の 18 個から 15 個に変更される。

【0074】

一方、あるブロック領域の平均輝度レベルが階調輝度の 50% 以上であると判定された場合（値「0」の数 < 値「1」の数の場合）、ブロック数決定部 93 は、当該ブロック領域の初期状態と位置（中央付近か周辺領域か）を考慮してブロック領域の細分化数を決定する。例えば周辺部に位置するブロックについては 2 つ以上に分割する。

【0075】

図 16 に、分割後のイメージ例を示す。図 16 は、図 14 におけるブロック「2」の平均輝度レベルが閾値以上である場合に、当該ブロックを 4 つのブロック領域に分割した状態を表している。この場合、判定用のブロック領域の数は、初期状態の 18 個から 21 個に変更される。

【0076】

このような処理を経て決定されたブロック数 S8 は、ブロック位置決定部 95 に与えられる。なお、ブロック領域の面積が小さいほど、フリッカの判定精度は高くなる。ただし、ブロック領域の数が多くなり過ぎると必要になる演算量も過大になるので適当な数に制限することが望ましい。

【0077】

ブロック位置決定部 95 は、輝度分布情報 S7 と、ブロック数 S8 と、事前に用意され

10

20

30

40

50

た判定ブロックの初期設定情報（位置）とに基づいて、各ブロックの位置情報 S 9 を決定する処理を実行する。

因みに、ブロック領域の数が 1 個であった場合（「分散型」の場合）、画面全体が 1 ブロックになる。従って、ブロック位置決定部 9 5 は、ブロック領域の位置情報 S 9 を個別に決定する必要がない。ここでは、事前に定められた 1 個の基準位置を位置情報 S 9 として出力する。

【0078】

これに対し、ブロック領域が複数個決定された場合（「集中型」の場合）、ブロック位置決定部 9 5 は、輝度分布情報 S 7 を参照し、輝度レベルの高い画素が多く集まる領域にブロック領域が多数割り当てられるように位置情報 S 9 を決定する。

ただし、この時点では、ブロック数が決まっているだけで、各ブロックの面積は未定である。

【0079】

従って、初期設定情報を参考に、ブロックの始点座標（例えばブロックの右上座標）や中心座標等を X Y 座標で与える。例えば輝度レベルが低い領域については、初期設定情報で定められたブロック領域の位置情報をそのまま使用する。また例えば輝度レベルが高い領域については、ブロック数決定部 9 3 と同様、初期設定情報で定められたブロック領域を分割するように位置情報 S 9 を決定する。

【0080】

ブロック面積決定部 9 7 は、動き値 S 6 と輝度分布情報 S 7 とに基づいて、対応するブロックの面積を決定する回路デバイスである。ブロック面積決定部 9 7 は、逐次算出されるブロック面積 S 10 を発光時間計測部 6 1 に出力する。

なお、供給された位置情報 S 9 の数が 1 個である場合（分散型の場合）には、画面全体が 1 つのブロック領域であるので面積は求めなくて良い。

一方、位置情報 S 9 が複数個与えられる場合（集中型の場合）、ブロック面積決定部 9 7 は、位置情報 S 9 に対応する各ブロックの面積を次式に基づいて算出する。

【0081】

ブロック面積 = (全表示領域の 10% の面積) × 輝度レベル値 × 動き値 … (式 1)

ここでの輝度レベル値は、ブロック面積の調整用を使用するパラメータの一つである。輝度レベル値は、位置情報 S 9 に基づいて位置決めされるブロック領域（全表示領域の 10% の面積を有するブロック領域）内に位置する全画素の平均輝度レベルとして与えられる。

【0082】

なお、位置決めされるブロック領域の形状は正形状でも良いし、画面のアスペクト比を保存する形状でも良い。この形態例の場合には、画面のアスペクト比と一致させる方法を採用する。

また、平均輝度レベルは、各ブロック領域内に位置する全画素の輝度レベル S 2 の平均値として算出される。

【0083】

図 17 に、輝度レベルと輝度レベル値との対応テーブル例を示す。一般に、輝度レベルが高いほどフリッカは知覚され易くなる。そこで、この形態例では、輝度レベルが高いブロック領域ほど面積を小さくするように、小さい輝度レベル値を割り当てる。なお、高輝度領域に配置されるブロック領域の面積を小さくすることで、高輝度領域の面積の検出精度が高くなり、フリッカの検出精度が高くなる。

【0084】

図 17 の場合、輝度レベルは、50%～55%、55%～60%、60%～65%、65%～70%、70%～75%、75%以上の 6 段階用意する。

図 17 の場合、輝度レベルが 50%～55% のブロックには輝度レベル値「1.0」を割り当てる。また図 17 の場合、輝度レベルが 1 段階上がるごとに、輝度レベル値を減らすように割り当てる。具体的には、輝度レベルの階級が 1 段階上がると、輝度レベル値を「0.1」

10

20

30

40

50

小さくする。この対応関係は、輝度レベルが1階級上がると、基準面積（輝度レベルが50%～55%の場合の面積）の10%分だけ小さく変化させることを意味する。

【0085】

図18及び図19を用い、ブロック面積決定部97による処理結果の一例を示す。図18は、入力画像例である。なお、図18に示す入力画像は、動き量がゼロであり、かつ、画面右下隅に輝度が集中する場合を表している。

図19は、ブロック面積決定部97の出力例である。ブロック位置決定部95の段階で画面右下隅に多くのブロックが配置される上に、式1に基づく面積の計算によって画面右下隅に面積の小さいブロックが多く配置される。

初期設定情報記憶部99は、前述したように、フリッカ判定用のブロックの数、位置、面積の初期値を格納する記憶領域である。

【0086】

（6）発光時間計測部

発光時間計測部61（図9）は、一定以上の面積を有する高輝度領域を検出して、その発光時間を計測する回路デバイスである。フリッカは、単に明るい画像や動きの少ない画像があるだけでなく、一定面積と一定時間以上の連続発光がなければ視認されないためである。

【0087】

このため、発光時間計測部61は、以下の処理を実行する。まず、発光時間計測部61は、前段処理で設定されたブロック領域のうち平均輝度レベルが階調輝度の50%以上のブロック領域を検出する。次に、発光時間計測部61は、それらのうち互いに隣接又は重なり合うブロック領域同士を一つのブロック領域として結合し、結合後のブロック領域について面積を求める。

【0088】

更に、発光時間計測部61は、算出された面積が表示領域全体の10%以上になる結合ブロックが一つでも検出された場合、検出開始から未検出までの時間を計測する。なお、面積が表示領域の10%以上になるブロック領域の最大個数は10個である。この形態例の場合、これら10個の発光時間を同時に計測できるものとする。

【0089】

発光時間の計測対象になったブロック領域の面積と計測値は発光時間情報S11として63に供給される。

なお、入力画像が分散型の場合（画面全体が平均的に明るく、総発光期間長が閾値以上の場合）、発光時間計測部61は、分散型との検出結果が得られている間中、その発光時間と平均輝度レベルを発光時間情報S11として出力する。

【0090】

（7）フリッカ情報算出部

フリッカ情報算出部63は、発光時間情報S11とフレームレートS12に基づいて、フリッカ情報を算出する回路デバイスである。なお、フリッカ情報算出部63におけるフリッカ情報の算出は、発光時間情報S11の時間長が非ゼロの場合に実行される。なお、発光時間情報S11の計測対象になった領域が複数ある場合、全ての領域についてフリッカ情報を算出しても良いが、フリッカが最も目立ち易い（すなわち、面積が最も大きい）領域についてのみフリッカ情報を算出しても良い。

【0091】

フリッカ情報算出部63は、次式に基づいてフリッカ情報を算出する。

$$\text{フリッカ情報} = \text{フレームレート値} \times \text{平均輝度レベル50\%以上の面積値} \times \text{発光時間値} \quad \dots (\text{式2})$$

式2のうち、フレームレート値は、有機ELパネルモジュール11の表示駆動に使用するフレームレートS12の大きさを反映する判定用のパラメータである。平均輝度レベル50%以上の面積値は、発光時間情報S11の測定対象になった結合ブロック領域の面積の大きさを反映する判定用のパラメータである。発光時間値も、発光時間情報S11の計測

時間を反映する判定用のパラメータである。

【0092】

図20～図22に、各値を対応するパラメータに変換するための対応テーブル例を示す。

図20は、フレームレートとフレームレート値との対応テーブル例である。フレームレートが65Hz以上の場合、一般にフリッカは見えなくなる。このため、この範囲のフレームレートには、フレームレート値としてゼロが対応付けられる。なお、フレームレートが65Hzより小さくなると、フリッカが徐々に見えやすくなる。このため、フレームレート値は徐々に大きくなる。図20の場合、フレームレートが54Hz以下の場合、フレームレート値は最大値である「4」になる。

10

【0093】

図21は、高輝度領域の面積と面積値との対応テーブル例である。いうまでもなく、面積が全表示領域の10%以下の場合には、一般にフリッカは見えなくなる。このため、この範囲の面積には、面積値としてゼロが対応付けられる。なお、面積が10%より大きくなると、フリッカが徐々に見えやすくなる。このため、面積値は徐々に大きくなる。図21の場合、対応関係は面積の5%刻みで設定され、面積が50%以上の場合、面積値は最大値の「2」になる。

【0094】

図22は、検出された高輝度領域の発光時間と発光時間値との対応テーブル例である。いうまでもなく、高輝度領域であったとしても、その発光時間が短ければフリッカも見えなくなる。図22では、この限界値を1秒とし、1秒未満の発光時間には、発光時間値としてゼロを対応付けている。なお、発光時間が1秒より大きくなると、フリッカが徐々に見えやすくなる。このため、発光時間値は徐々に大きくなる。図22の場合、対応関係は0.1秒刻みで設定され、発光時間が2秒以上の場合、発光時間値は最大値の「2」になる。

20

【0095】

以上の対応テーブルを使用して、フリッカ情報算出部63は、フリッカ情報S13を算出する。

なお、フリッカ情報S13は、フレームレートが高い場合、高輝度領域（平均輝度レベルが50%以上で、その面積が全画面の10%以上の領域）の面積が小さい場合、又は高輝度領域の連続発光時間が1秒未満の場合、値ゼロを採る。因みに、ブロック数の決定時には総発光時間長が反映され、高輝度領域の面積の決定時には動き量も反映される。従って、このフリッカ情報S13には、フリッカの判定に必要な全ての条件が反映されている。

30

【0096】

(e-5) 発光モード判定部

発光モード判定部37は、検出されたフリッカ情報S13に基づいて、対象画像の表示に使用する発光モードを判定する回路デバイスである。

この形態例の場合、発光モード判定部37は、図23に示す対応関係に従って、検出されたフリッカ情報S13に対応する発光モードを判定する。勿論、フリッカ情報S13の値が小さいほどフリッカの強度は小さく、フリッカ情報S13の値が大きいほどフリッカの強度は大きくなる。

40

【0097】

図23の場合、フリッカの強度が小さい入力画像に対しては、動画改善系の発光モード（発光モード3）を適用する。また、図23の場合、フリッカの強度が中程度の入力画像に対しては、バランス系の発光モード（発光モード2）を適用する。また、図23の場合、フリッカの強度が大きい入力画像に対しては、フリッカ改善系の発光モード（発光モード1）を適用する。

【0098】

(e-6) ユーザー設定部

ユーザー設定部39は、ユーザーの好みを発光モードの判定に反映させるために配置さ

50

れる回路デバイスである。すなわち、操作画面を通じて受け付けた表示画質に対するユーザーの好みを記憶領域に保持する回路デバイスである。

【0099】

表示画質に対するユーザーの好みとしては、例えば動画の表示品質を重視するかとか、静止画の表示品質を重視する等の情報の他、動画ボケとフリッカのいずれを重視するかと言った情報も含む。

【0100】

(e-7) 出力パターンlookupアップテーブル

出力パターンlookupアップテーブル41は、発光モードと発光期間長Dutyに、電源線DSLの駆動電源の出力パターンを対応づけた状態で記憶する記憶領域である。この形態例の場合、発光期間長Dutyの25%から50%に対応する出力パターンが記憶されているものとする。

【0101】

図24に、出力パターンlookupアップテーブル41に記憶する出力パターンの一例を示す。図24(A)は、発光期間長Dutyが1フレームの50%で与えられる場合の出力パターン例である。これは、この形態例で想定するピーク輝度レベルの最大値に対応する。

【0102】

図24(B)と図24(E)は、発光モード3(すなわち、動画改善系)の出力パターン例である。因みに、図24(B)は発光期間長Dutyが40%の場合の出力パターンであり、図24(E)は、発光期間長Dutyが25%の場合の出力パターンである。

図24(C)と図24(F)は、発光モード1(すなわち、フリッカ改善系)の出力パターン例である。因みに、図24(C)は発光期間長Dutyが40%の場合の出力パターンであり、図24(F)は、発光期間長Dutyが25%の場合の出力パターンである。

【0103】

図24(D)と図24(G)は、発光モード2(すなわち、バランス系)の出力パターン例である。因みに、図24(D)は発光期間長Dutyが40%の場合の出力パターンであり、図24(G)は、発光期間長Dutyが25%の場合の出力パターンである。

出力パターンlookupアップテーブル41には、3種類の発光モードについて、発光期間長Dutyが25%から50%までの複数種類の出力パターンが記録されている。なお、記録する出力パターンの数は、記憶容量に応じて定まるものとする。

【0104】

図24(B)～(G)に示すように、発光期間長Dutyの値に関わらず、各出力パターンの発光開始位置と発光終了位置は固定であり、実際の有機EL素子OLEDの発光期間の長さは、図24(A)と同じ期間、すなわち、1フレーム期間の50%に固定される。また、発光モードおよび発光期間長Dutyに応じて駆動電源VHの出力期間長と駆動電源VMの出力期間長の比率と駆動電源VMの電圧値が可変的に設定されている。

この形態例の場合、駆動電源VMの出力回数は1回であり、駆動電源VHの出力回数は発光期間の両端に対応する2回である。

【0105】

図24(B)及び(E)に示すように、動画改善系の出力パターンでは、固定電源である駆動電源VHの出力期間長が相対的に短く設定される。一方、図24(C)及び(F)に示すように、フリッカ改善系の出力パターンでは、固定電源である駆動電源VHの出力期間長が相対的に長く設定される。

【0106】

また、図24(D)及び(G)に示すように、バランス系の出力パターンでは、固定電源である駆動電源VHの出力期間長が、動画改善系とバランス系の間値になるように設定される。

なお、一般的に、検出された平均輝度レベルYavrが低く、設定された発光期間長Du

10

20

30

40

50

t y が長いほど（設定されたピーク輝度レベル Y p が高いほど）、駆動電圧 V M は、駆動電圧 V H との差が小さくなるように設定される。また、検出された平均輝度レベル Y a v r が高く、設定された発光期間長 D u t y が短いほど（設定されたピーク輝度レベル Y p が低いほど）、駆動電圧 V M は、駆動電圧 V H との差が大きくなるように設定される。

【0107】

図 2 5 に、各出力パターンと輝度分布との関係を示す。図 2 5 (A) は、図 2 4 (A) に対応する輝度分布を示す。図に太線で示すように、出力パターンと輝度分布とが一致していることが分かる。図 2 5 (B) は、動画改善系に対応する輝度分布を示す。図に太線で示すように、発光期間両端の輝度分布は小さく、視認性には影響しない。すなわち、発光期間は 1 つとして視認される。図 2 5 (C) は、フリッカ改善系に対応する輝度分布を示す。図に太線で示すように、発光期間内に 2 つの高輝度期間が現われる。結果的に、見掛け上の周波数成分が高くなり、フリッカが視認され難くできる。

10

【0108】

図 2 5 (D) は、バランス系の輝度分布を示す。図に太線で示すように、この出力パターンに対応する輝度分布は、動画改善系とフリッカ改善系の中間的な輝度分布となる。この出力パターンは、見掛け上の周波数成分を上昇できる一方で、発光期間の両端に当たる輝度分布のピーク幅を小さくでき、動画応答性にも配慮した輝度分布となる。

【0109】

(e-8) 可変駆動電源発生部

可変駆動電源発生部 4 3 は、出力パターンlookupテーブル 4 1 に基づいて、設定された発光モードとピーク輝度レベル Y p を満足する出力パターンに対応する電圧値と出力期間長の比率を設定する回路デバイスである。

20

【0110】

図 2 6 に、可変駆動電源発生部 4 3 の回路構成例を示す。可変駆動電源発生部 4 3 は、可変駆動電源値・出力期間長比率設定部 1 0 1、ディジタル／アナログ変換回路 1 0 3、レベルシフト・バッファ回路 1 0 5 で構成される。

【0111】

可変駆動電源値・出力期間長比率設定部 1 0 1 は、1 フレーム平均輝度検出部 3 1 により検出された入力画像データ D i n の平均輝度レベル Y a v r、および、発光モード判定部 3 7 により判定された発光モードに基づいて、駆動電源 V M の電圧値（駆動電圧 V M）と、駆動電源 V H の出力期間長と駆動電源 V M の出力期間長の比率を設定する回路デバイスである。

30

【0112】

具体的には、可変駆動電源値・出力期間長比率設定部 1 0 1 は、出力パターンlookupテーブル 4 1 に記憶されている出力パターンの中から、ピーク輝度制御部 3 3 から与えられた発光期間長 D u t y、および、発光モード判定部 3 7 から与えられた発光モードに対応する出力パターンを選択する。なお、可変駆動電源値・出力期間長比率設定部 1 0 1 は、該当する出力パターンが存在しない場合、与えられた発光モードに対応する出力パターンの中から、与えられた発光期間長 D u t y に最も近い値の発光期間長 D u t y に対応する出力パターンを選択し、与えられた発光期間長 D u t y に応じて出力パターンの調整を行う。

40

【0113】

ここで、出力パターンの設定方法の一例について説明する。上述したように、この形態例の場合、発光期間長は、1 フレーム期間の 5 0 % に固定されている。従って、発光モードの種類、および、発光期間長 D u t y の値に関わらず、次式を満たすように、1 回あたりの駆動電源 V H の出力期間長（以下、「出力期間長 V H」という。）、駆動電源 V M の出力期間長（以下、「出力期間長 V M」という。）、および、駆動電圧 V M が設定される。

【0114】

出力期間長 V H × 2 + 出力期間長 V M = 50 % … (式 3)

50

$$\begin{aligned} & \text{駆動電圧 } V_H \times \text{出力期間長 } V_H \times 2 + \text{駆動電圧 } V_M \times \text{出力期間長 } V_M \\ & = \text{駆動電圧 } V_H \times \text{発光期間長 } D u t y \quad \cdots (\text{式 } 4) \end{aligned}$$

【0115】

ここで、まず、発光モード1（フリッカ改善系）、および、発光期間長 $D u t y$ が25%に設定されている場合について考える。

【0116】

まず、出力期間長 V_H は、次式に基づいて算出される。

【0117】

$$\text{出力期間長 } V_H = \text{発光期間長 } D u t y \div \alpha \quad \cdots (\text{式 } 5)$$

【0118】

例えば、発光モード1の場合、変数 $\alpha = 3$ に設定され、出力期間長 V_H は、1フレーム期間の8.33%（ $=25\% \div 3$ ）に設定される。また、出力期間長 V_M は、（式3）の関係を満たすように、次式に基づいて算出される。

【0119】

$$\text{出力期間長 } V_M = 50\% - \text{出力期間長 } V_H \times 2 \quad \cdots (\text{式 } 6)$$

【0120】

この例の場合、出力期間長 V_M は、33.34%（ $=50\% - 8.33\% \times 2$ ）に設定される。そして、駆動電圧 V_M は、次式に基づいて算出される。

【0121】

$$\begin{aligned} \text{駆動電圧 } V_M &= \text{駆動電圧 } V_H \times (\text{発光期間長 } D u t y - 2 \times \text{出力期間長 } V_H) \\ &\quad \div \text{出力期間長 } V_M \quad \cdots (\text{式 } 7) \end{aligned}$$

【0122】

この例の場合、駆動電圧 V_M は、駆動電圧 $V_H \times 0.25$ （ $= (25\% - 2 \times 8.33) \div 33.34$ ）に設定される。

【0123】

図27（A）は、駆動電源 V_H を発光期間長 $D u t y$ の間出力した場合の出力パターンを示し、図27（B）は、この例で求めた出力パターンを示している。以上の計算の結果、図27（A）の斜線部で示される面積と、図27（B）の斜線部で示される面積とが等しくなり、駆動電源 V_H と駆動電源 V_M の出力期間長の合計が1フレーム期間の50%となるように、出力期間長 V_H 、出力期間長 V_M 、および、駆動電圧 V_M が求められる。

【0124】

なお、（式5）の変数 α は、上述した3以外の値に設定するようにしてもよい。また、変数 α の値が小さくなるほど、出力期間長 V_H が長くなり、出力期間長 V_M が短くなり、フリッカ改善効果が増す一方、動画応答特性が悪化するので、例えば、入力画像のフリッカ強度に応じて設定したり、ユーザーが任意の値に設定できるようにしてもよい。

【0125】

発光モード3（動画改善系）の場合、発光モード1の場合と比較して、変数 α は大きい値（例えば7）に設定され、出力期間長 V_H が短く、出力期間長 V_M が長く、駆動電圧 V_M が大きく設定される。また、変数 α の値が大きくなるほど、出力期間長 V_H が短くなり、出力期間長 V_M が長くなり、動画応答特性が向上する一方、フリッカ改善効果は低下するので、例えば、入力画像の動き量に応じて設定したり、ユーザーが任意の値に設定できるようにしてもよい。

【0126】

発光モード2（バランス系）の場合、変数 α は、発光モード1の場合と発光モード2の場合の間の値（例えば5）に設定される。なお、ユーザーの好みで、フリッカ改善および動画応答特性のどちらを優先するかを考慮して、任意の値に設定できるようにしてもよい。

【0127】

以上のようにして、固定電源である駆動電源 V_H と可変駆動電源である駆動電源 V_M の出力期間長の比率と、駆動電圧 V_M の値がそれぞれ確定する。なお、上述したように、以

10

20

30

40

50

上のようにして求められる出力パターンのいくつかは、出力パターンルックアップテーブル 41 に記憶されている。

【0128】

設定された出力期間長の比率は、可変駆動電源値・出力期間長比率設定部 101 から図 7 に示す駆動タイミング発生部 45 に直接出力される。一方、設定された駆動電圧 V_M の値は、後段のデジタル／アナログ変換回路 103 に出力される。

デジタル／アナログ変換回路 103 では、デジタル値として設定された駆動電圧 V_M の値がアナログ電圧に変換される。

【0129】

レベルシフト・バッファ回路 105 は、前段から入力されるアナログ電圧のレベルをサブ画素 23 の駆動に必要な電圧レベルに変換するバッファ回路である。このレベルシフト・バッファ回路 105 の出力が、図 7 における駆動タイミング発生部 45 に与えられる。

【0130】

(e-9) 駆動タイミング発生部

駆動タイミング発生部 45 は、3 種類の駆動電源 V_H 、 V_M 、 V_{SS} の出力を時間順次に切り替え、電源線 D_{SL} の駆動に必要な駆動パルスが発生する回路デバイスである。なお、生成された駆動パルスは、各行（水平ライン）間で線順次に転送される。

【0131】

図 28 に、駆動パルスの出力パターン例を示す。この出力パターンは、全ての電源線 D_{SL} に共通である。

【0132】

図 28 に示すように、駆動パルスの出力パターンは、1 フレーム単位で繰り返されるように発生される。前述したように、各行（水平ライン）の初期化タイミングは 1 水平走査期間毎ずれるように配置される。

【0133】

図 28 の期間 P_1 が、各サブ画素 23 に信号電位 V_{sig} を書き込むための期間であり、その他の期間が基本的に有機 EL 素子 OLED の発光に使用できる期間である。ただし、駆動電源 V_{SS} の期間は、信号電位 V_{sig} の書き込みとは無関係に設定される非発光期間である。この駆動電源 V_{SS} の出力期間は固定期間である。

【0134】

また、図 28 に示すように、発光期間の全体の長さは固定であるが、これを構成する駆動電源 V_H と V_M の各出力期間長は可変である。図 28 の場合、発光期間の両端に配置される 2 つの駆動電源 V_H の期間長が短く、発光期間の中央に配置される駆動電源 V_M の期間長が長く設定されている。すなわち、図 28 は、発光モード 3（動画改善系の発光モード）に対応する出力パターンである。

【0135】

また、図 28 に示すように、この形態例における駆動電圧 V_M の可変範囲は、カソード電極電位 V_{cat} から駆動電圧 V_H の範囲で与えられる。なお、駆動電圧 V_M の最小値をカソード電極電位 V_{cat} に定めるのは、発光期間中には、有機 EL 素子 OLED に順バイアスのみが印加されるようするためである。

【0136】

仮に、駆動電圧 V_M の最小値をカソード電極電位 V_{cat} より低い駆動電圧 V_{SS} に定めると、発光期間中に順バイアスと逆バイアスを繰り返す事態が起こりうることになる。しかし、この順バイアスと逆バイアスの繰り返しは、有機 EL 素子 OLED を含むパネルに与える負担が大きい。

そこで、この形態例の場合には、可変の駆動電圧 V_M の最小値をカソード電極電位 V_{cat} に定め、有機 EL 素子 OLED を含むパネルに与える負担を最小限にとどめている。

【0137】

(B-3) 有機 EL パネルモジュールの駆動動作例

以下、図 29 に基づいて、有機 EL パネルモジュールの駆動動作例を説明する。なお、

10

20

30

40

50

図 29 (A) は信号線 DTL の電位波形であり、図 29 (B) は書込制御線 WSL の駆動波形である。図 29 (C) は電源線 DSL の駆動波形である。図 29 (D) は駆動トランジスタ N2 のゲート電位 Vg の電位波形である。図 29 (E) は駆動トランジスタ N2 のソース電位 Vs の電位波形である。

【0138】

まず、初期化動作から説明する。初期化動作は、保持容量 Cs の保持電位を初期化する動作である。この動作は、書込制御線 WSL が L レベルの状態、電源線 DSL が駆動電源 VH から駆動電源 VSS に切り替えられることで実行される。このとき、電源線 DSL が駆動電圧 VSS に低下することで、駆動トランジスタ N2 のソース電位 Vs は駆動電圧 VSS へと低下する。勿論、有機 EL 素子 OLED には逆バイアスが印加されるので消灯する。

10

【0139】

この際、駆動トランジスタ N2 はフローティング状態で動作している。従って、駆動トランジスタ N2 のソース電位 Vs の低下に伴い、保持容量 Cs を通じてカップリングされているゲート電極の電位 (ゲート電位 Vg) も低下する。この動作が初期化動作である。

この動作状態は、駆動トランジスタ N2 の閾値電圧 Vth のバラツキ補正動作 (閾値補正動作) の開始直前まで継続する。

【0140】

なお、この形態例の場合、図 29 (B) に示すように、閾値補正動作の開始直前に書込制御線 WSL を L レベルから H レベルに切り替えておく。書込制御線 WSL が H レベルになることで、サンプリングトランジスタ N1 はオン動作し、駆動トランジスタ N2 のゲート電位 Vg はオフセット電位 Vofs に設定される。この動作が補正準備動作である。

20

この後、電源線 DSL が駆動電源 VSS から駆動電源 VH に切り替えられることで、閾値補正動作が開始される。

【0141】

閾値補正動作が開始すると、駆動トランジスタ N2 はオン動作し、ソース電位 Vs が上昇を開始する。一方、駆動トランジスタ N2 のゲート電位 Vg はオフセット電位 Vofs に固定されているので、駆動トランジスタ N2 のゲート・ソース間電圧 Vgs は徐々に小さくなる。図 30 に、閾値補正動作時における駆動トランジスタ N2 のソース電位 Vs の電位変化を拡大して示す。

30

【0142】

図 30 に示すように、駆動トランジスタ N2 のソース電位 Vs の上昇は、駆動トランジスタ N2 のゲート・ソース間電圧 Vgs が閾値電圧 Vth に達した時点で自動的に停止する。この動作が閾値補正動作であり、駆動トランジスタ N2 の閾値電圧 Vth のバラツキがキャンセルされる。なお、書込制御線 WSL の電位は、閾値補正動作に要する時間のバラツキを加味して設定されたタイミングを待って、H レベルから L レベルに切替制御される。

【0143】

この後、信号線 DTL の電位は信号電位 Vsig に切り替えられる。勿論、信号電位 Vsig は、書込み対象であるサブ画素 23 の画素階調に応じた電位である。なお、信号電位 Vsig の信号線 DTL への書き込みは、書込制御線 WSL が H レベルに切り替えられる前に実行される。信号線 DTL の電位が信号電位 Vsig に遷移した状態で書込みを開始するためである。

40

【0144】

さて、前述したように、信号線 DTL に信号電位 Vsig が印加され、電源線 DSL に駆動電圧 VH が印加された状態で書込制御線 WSL が H レベルに切り替え制御され、信号電位 Vsig の書き込みが開始される。

信号電位 Vsig の書き込みに伴い、駆動トランジスタ N2 のゲート電位 Vg は上昇し、駆動トランジスタ N2 はオン動作する。

【0145】

駆動トランジスタ N2 がオン動作すると、 $V_{gs} - V_{th}$ に応じた大きさの電流が電源線 D

50

S Lから引き込まれ、有機E L素子O L E Dに寄生する容量成分を充電する。この寄生容量の充電により、有機E L素子O L E Dのアノード電位（駆動トランジスタN 2のソース電位V s）は上昇する。ただし、有機E L素子O L E Dのアノード電位がカソード電位に対して閾値電圧V th(oled)以上高くない限り、有機E L素子O L E Dは発光しない。

【0146】

また、このとき流れる電流は、駆動トランジスタN 2の移動度 μ に依存する。図31に、移動度 μ の違いによるソース電位V sの上昇速度の違いを示す。図31に示すように、移動度 μ が大きいほど電流量が増加し、ソース電位V sも速く上昇する。このことは、同じ信号電位V sigが印加される場合でも、移動度 μ の大きい駆動トランジスタN 2のゲート・ソース間電圧V gsは、相対的に移動度 μ が小さい駆動トランジスタN 2のゲート・ソース間電圧V gsよりも小さくなることを意味する。

【0147】

すなわち、移動度 μ の大きい駆動トランジスタN 2に流れる電流量は、相対的に移動度 μ が小さい駆動トランジスタN 2に流れる電流量よりも小さくなる。結果的に、移動度 μ の大きさのバラツキによらず、信号電位V sigが同じであれば、同じ大きさの電流が有機E L素子O L E Dに流れるように補正される。この動作が移動度補正動作である。

なお、移動度補正動作が完了する時点には、有機E L素子O L E Dのアノード電位も閾値電圧V th(oled)より大きくなり、有機E L素子O L E Dがオン動作する。このオン動作により有機E L素子O L E Dの発光が開始する。

【0148】

また、信号電位V sigの書き込み終了後は、サンプリングトランジスタN 1がオフ制御され、駆動トランジスタN 2はフローティング状態で動作する。このため、有機E L素子O L E Dのオン動作によるアノード電位の上昇に伴い、駆動トランジスタN 2のゲート電位V gもブートストラップ動作により上昇する。

この後は、駆動電源V Hによる発光と、発光モード、および、ピーク輝度レベルY pに対応する発光期間長D u t yに応じて設定された駆動電源V Mによる発光とが実行される。

【0149】

なお、駆動電源V Mの駆動電圧V Mは、前述したように、カソード電極電位V catから駆動電圧V Hの範囲で変化し、この駆動電圧V Mの値と、駆動電源V Hの出力期間長と駆動電源V Mの出力期間長との比によってピーク輝度レベルY pを可変的に制御することができる。しかも、ピーク輝度レベルY pを可変制御しながらも、発光期間の開始時点から終了時点までの期間長は固定することができる。

【0150】

(B-4) まとめ

以上の通り。この形態例の場合には、駆動電圧V Mと、駆動電源V Hの出力期間長と駆動電源V Mの出力期間長の比率の可変制御によってピーク輝度レベルY pを制御することができる。この際、画素データに対しては何らの加工が行われない。従って、ピーク輝度レベルY pの制御に際して、階調表現の表示性能を損なうことがない。

【0151】

また、この形態例の場合、発光期間の開始時点から終了時点までの期間長は固定されている。すなわち、ピーク輝度レベルY pを可変しても、発光期間長と非発光期間長の比率が固定される。このため、ピーク輝度レベルY pの可変制御に伴い、動画表示性能やフリッカ表示性能が大きく変化することを防ぐことができる。

【0152】

また、この形態例の場合、駆動電源V Hを2つの出力期間に分割し、これら2つの出力期間の中間に可変駆動電源である駆動電源V Mの出力期間を配置する。そして、これら出力期間長の比率と駆動電圧V Mをピーク輝度レベルY pの可変制御に伴って調整することにより、発光期間を構成する輝度分布の形状を滑らかに調整することができる。

【0153】

なお、駆動電源VHの出力期間長の比率を高めれば、フレーム周波数を固定したままで見掛け上の周波数成分を高めることができ、フリッカが視認され難くできる。また、駆動電源VHの出力期間長の比率を低くすることで、動画の視認性を高めることができる。また、駆動電源VHの出力期間長の比率を最適化すれば、フリッカ特性と動画特性のバランスを優先した駆動動作も実現できる。

【0154】

また、平均輝度レベルが高い画像は、情報量が多く、全体的に明るく見え、ピーク輝度レベルを少々落としても視認性はほとんど低下しない。従って、この形態例の場合、入力画像データDinの平均輝度レベルYavrが高い場合にピーク輝度レベルYpを低く設定することにより、視認性を落とさずに消費電力を抑制することができる。一方、平均輝度レベルが低い画像は、情報量が少なく、全体的に暗く見え、視認性が低下する。従って、この形態例の場合、入力画像データDinの平均輝度レベルYavrが低い場合にピーク輝度レベルYpを高く設定することにより、画像のコントラストを強調し、視認性を高めることができる。

【0155】

(C) 形態例2

(C-1) システム構成例

図32に、この形態例に係る有機ELパネルモジュール111のシステム構成例を示す。なお、図32には、図4との対応部分に同一符号を付して示す。

有機ELパネルモジュール111は、画素アレイ部13と、信号線駆動部15と、書込制御線駆動部17と、電源線駆動部19と、駆動電源発生部113とをガラス基板上に配置した構成を有している。

【0156】

以下では、新規の構成である駆動電源発生部113についてのみ説明する。この形態例における駆動電源発生部113も、各行に対応する電源線DSLに印加する駆動電源を発生する。ただし、駆動電源の発生には、図33に示すように、照度センサ115によって検出された有機ELパネルモジュール111の周辺（以下、「パネル周辺」ともいう。）の照度（以下、「周辺照度」ともいう。）を参照する。なお、図33には、図7との対応部分に同一符号を付して示す。

【0157】

因みに照度センサ115は、パネル周辺の照度を正確に検出できるように筐体の表面に配置される。照度センサ115には、例えばフォトランジスタ、フォトダイオード、フォトIC（フォトダイオード+アンプ回路）が用いられる。

【0158】

図33に示すように、駆動電源発生部113は、ピーク輝度制御部117、フリッカ成分検出部35、発光モード判定部37、ユーザー設定部39、出力パターンルックアップテーブル41、可変駆動電源発生部43及び駆動タイミング発生部45で構成される。

【0159】

以下では、新規の構成であるピーク輝度制御部117についてのみ説明する。ピーク輝度制御部117は、検出された周辺照度に応じてピーク輝度レベルYpを制御する回路デバイスである。図34に、ピーク輝度制御部117に搭載するルックアップテーブルの入出力特性を示す。

【0160】

なお、図34の横軸は周辺照度[lx]であり、縦軸は発光期間長Duty[%]である。この形態例の場合、発光期間長Dutyは、1フレーム期間の25%から50%の範囲で設定される。この点は、形態例1と同じである。具体的には、発光期間長Dutyは、周辺照度が想定範囲の最小値のときに最短の25%となり、周辺照度が高くなるほど長くなり、周辺照度が想定範囲の最大値のときに最長の50%となるように設定される。これにより、ピーク輝度レベルYpは、周辺照度が低いほど低くなり、周辺照度が高いほど高くなるように可変的に制御される。

10

20

30

40

50

【0161】

なお、周辺照度の最小値と最大値は、それぞれ使用環境に応じて設定される。

【0162】

なお、形態例1と同様に、検出された周辺照度が高く、設定された発光期間長 $Duty$ が長いほど（設定されたピーク輝度レベル Y_p が高いほど）、駆動電圧 V_M は、駆動電圧 V_H との差が小さくなるように設定される。また、検出された周辺照度が低く、設定された発光期間長 $Duty$ が短いほど（設定されたピーク輝度レベル Y_p が低いほど）、駆動電圧 V_M は、駆動電圧 V_H との差が大きくなるように設定される。

【0163】

(C-2) まとめ

この形態例の場合、周辺照度が明るい場合にはピーク輝度レベルを高くして視認性を高める一方で、周辺照度が暗い場合にはピーク輝度レベルを下げて眩しさや消費電力を抑制することができる。

勿論、動画特性とフリッカ特性は両立できるため、表示品質を従来技術に比して高めることができる。

【0164】

(D) 形態例3

(D-1) システム構成例

図35に、この形態例に係る有機ELパネルモジュール121のシステム構成例を示す。なお、図35には、図4との対応部分に同一符号を付して示す。

有機ELパネルモジュール121は、画素アレイ部13と、信号線駆動部15と、書込制御線駆動部17と、電源線駆動部19と、駆動電源発生部123とをガラス基板上に配置した構成を有している。

【0165】

以下では、新規の構成である駆動電源発生部123についてのみ説明する。この形態例における駆動電源発生部123も、各行に対応する電源線DSLに印加する駆動電源を発生する。ただし、駆動電源の発生には、図36に示すように、温度センサ125によって検出されたパネル周辺の温度情報を参照する。なお、図36には、図7との対応部分に同一符号を付して示す。

【0166】

因みに温度センサ125は、パネル周辺の温度（以下、「周辺温度」ともいう。）を正確に検出できるように筐体の裏面などパネル近傍に配置される。温度センサ125には、例えばサーミスタに代表される素子もしくは、温度検出専用のICが用いられる。

【0167】

図36に示すように、駆動電源発生部123は、ピーク輝度制御部127、フリッカ成分検出部35、発光モード判定部37、ユーザー設定部39、出力パターンルックアップテーブル41、可変駆動電源発生部43及び駆動タイミング発生部45で構成される。

【0168】

以下では、新規の構成であるピーク輝度制御部127についてのみ説明する。ピーク輝度制御部127は、検出された周辺温度に応じてピーク輝度レベル Y_p を制御する回路デバイスである。図37に、ピーク輝度制御部127に搭載するルックアップテーブルの入出力特性を示す。

【0169】

なお、図37の横軸は周辺温度[°C]であり、縦軸は発光期間長 $Duty$ [%]である。この形態例の場合、発光期間長 $Duty$ は、1フレーム期間の25%から50%の範囲で設定される。この点は、形態例1と同じである。具体的には、発光期間長 $Duty$ は、周辺温度が想定範囲の最小値のときに最長の50%となり、周辺温度が高くなるほど短くなり、周辺温度が想定範囲の最大値のときに最長の25%となるように設定される。これにより、ピーク輝度レベル Y_p は、周辺温度が低いほど高くなり、周辺温度が高いほど低くなるように可変的に制御される。

10

20

30

40

50

【0170】

なお、周辺温度の最小値と最大値は、それぞれ使用環境に応じて設定される。

【0171】

なお、形態例1と同様に、検出された周辺温度が低く、設定された発光期間長 $Duty$ が長いほど（設定されたピーク輝度レベル Y_p が高いほど）、駆動電圧 VM は、駆動電圧 VH との差が小さくなるように設定される。また、検出された周辺温度が高く、設定された発光期間長 $Duty$ が短いほど（設定されたピーク輝度レベル Y_p が低いほど）、駆動電圧 VM は、駆動電圧 VH との差が大きくなるように設定される。

【0172】

(D-2) まとめ

図38は、有機EL素子OLEDの温度寿命特性の例を示している。図38の横軸は時間[h]であり、縦軸は有機EL素子OLEDの輝度を、初期値を1とした値で示している。図38に示すように、有機EL素子OLEDの輝度は時間が経過するにつれて低下していくが、周辺温度が高くなるほど、輝度の劣化スピードが速くなり、有機EL素子OLEDの寿命が短くなる。

【0173】

従って、この形態例の場合、周辺温度が高くなるにつれて、ピーク輝度レベル Y_p を低く設定することにより、有機EL素子OLEDの輝度劣化を抑制し、有機EL素子OLEDの寿命を延ばす効果を得ることができる。

【0174】

(E) 他の形態例

(E-1) ピーク輝度レベルの他の設定方法

前述した形態例の場合には、それぞれ、フレーム平均輝度、周辺照度、または、周辺温度の大きさに応じてピーク輝度レベル Y_p を可変的に設定する場合について説明したが、以上の複数の条件のうち2つ以上を組み合わせることでピーク輝度レベル Y_p を可変的に設定するようにしてもよい。

【0175】

(E-2) 可変駆動電源の配置回数

前述した形態例の場合には、可変駆動電源である駆動電源 VM を発光期間内に1回だけ出現させる場合について説明した。

しかしながら、図39に示すように、駆動電源 VM の出現回数を複数回としても良い。なお、図39は、駆動電源 VM の出現回数が4回の例である。

【0176】

(E-3) 駆動対象とする他の電源線

前述した形態例の場合には、有機EL素子OLEDのカソード電極側の電位を固定し、アノード電極側の電位を可変的に制御する場合について説明した。

しかし、同様の動作は、有機EL素子OLEDのアノード電極側の電位を固定し、カソード電極側の電位を可変的に制御するようにしても実現することができる。

【0177】

図40に、サブ画素23と駆動回路との対応関係を示す。なお、図40には、図6との対応部分に同一符号を付して示す。図40に示すサブ画素23では、有機EL素子OLEDのアノード電極側の電位を、全てのサブ画素23に共通の駆動電源 VH により固定する。一方、有機EL素子OLEDのカソード電極に行単位で電源線 DSL を接続する。なお、この形態例の場合、電源線 DSL には、駆動電源 VSS 、 VM 、 VH のいずれかを時間順次に印加する。

【0178】

この形態例の場合、有機EL素子OLEDのカソード電極側の電位を電源線駆動部131が駆動制御する。

図41に、電源線駆動部131が電源線 DSL に印加する出力パターンの波形例を示す。図41の横軸は時間、縦軸は電圧である。この駆動波形は、図28に示す駆動波形の上

10

20

30

40

50

下を反転した関係にある。なお、駆動電源 V_M の電圧の最大値を、 $V_H - (V_{cat} - V_S)$ とするのは、有機 EL 素子 O L E D に逆バイアスが印加されないようにするためである。

【0179】

(E-4) サブ画素の他の回路構成

サブ画素の回路構成は、他の回路構成も考えられる。図 4 2 に、サブ画素 1 4 1 の他の回路構成例を示す。サブ画素 1 4 1 の場合、駆動トランジスタ N_2 を P チャネル型の薄膜トランジスタとする。また、サブ画素 1 4 1 の場合、保持容量 C_s の一方の電極を固定電源に接続する。勿論、他の回路構成の画素回路についても考えられる。

【0180】

(E-5) 共通電源の駆動電源

前述した形態例 1 乃至 3 の場合には、有機 EL 素子 O L E D を非発光状態に制御する駆動電圧をカソード電極電位 V_{cat} より低い駆動電圧 V_{SS} に設定する場合について説明した。すなわち、有機 EL 素子 O L E D に逆バイアスを印加するように設定した。

しかしながら、非発光状態に制御する駆動電圧をカソード電極電位 V_{cat} に設定しても良い。

【0181】

(E-6) 他の出力パターン例

前述した形態例 1 乃至 3 の場合には、発光期間の両端位置に固定の駆動電圧 V_H を印加し、それらの中間に可変の駆動電圧 V_M を印加する場合について説明した。すなわち、駆動電圧 V_M が駆動電圧 V_H より小さい場合、発光期間中の駆動電圧が凹形状に変化する場合について説明した。

【0182】

しかし、動画改善系の出力パターンについては、図 4 3 に示すような出力パターンを採用することができる。すなわち、発光期間の両端位置に可変の駆動電圧 V_M を印加し、それらの中間に固定の駆動電圧 V_H を印加しても良い。この場合、駆動電圧 V_M が駆動電圧 V_H より小さい場合、発光期間中の駆動電圧は凸形状に変化する。

因みに、図 4 3 (A) は、固定電源である駆動電源 V_H の出力期間長の比率が高い場合の例である。図 4 3 (B) は、固定電源である駆動電源 V_H の出力期間長の比率が図 4 3 (A) と同じであるが、可変電源である駆動電源 V_M の駆動電圧 V_M が図 4 3 (A) よりも小さい場合の例である。

【0183】

また、図 4 3 (C) は、可変電源である駆動電源 V_M の駆動電圧 V_M が図 4 3 (A) と同じであるが、固定電源である駆動電源 V_H の出力期間長の比率が図 4 3 (A) よりも小さい場合の例である。

いずれの場合も、発光期間長自体は固定した状態でピーク輝度レベルを可変することができ、しかも輝度分布を発光期間の中央部に集中させることができ、動画像の表示品質を高めることが可能になる。すなわち、動画ボケが視認され難くできる。

【0184】

(E-7) 製品例 (電子機器)

前述の説明では、形態例に係る点灯期間の設定機能を搭載した有機 EL パネルモジュールを例に発明を説明した。しかし、この種の設定機能を搭載する有機 EL パネルモジュールその他の表示パネルモジュールは、各種の電子機器に実装した商品形態でも流通される。以下、電子機器への実装例を示す。

【0185】

図 4 4 に、電子機器 1 5 1 の概念構成例を示す。電子機器 1 5 1 は、前述した有機 EL パネルモジュール 1 5 3、システム制御部 1 5 5 及び操作入力部 1 5 7 で構成される。システム制御部 1 5 5 で実行される処理内容は、電子機器 1 5 1 の商品形態により異なる。また、操作入力部 1 5 7 は、システム制御部 1 5 5 に対する操作入力を受け付けるデバイスである。操作入力部 1 5 7 には、例えばスイッチ、ボタンその他の機械式インターフェ

10

20

30

40

50

ース、グラフィックインターフェース等が用いられる。

【0186】

なお、電子機器151は、機器内で生成される又は外部から入力される画像や映像を表示する機能を搭載していれば、特定の分野の機器には限定されない。

【0187】

図45に、その他の電子機器がテレビジョン受像機の場合の外観例を示す。テレビジョン受像機161の筐体正面には、フロントパネル163及びフィルターガラス165等で構成される表示画面167が配置される。表示画面167の部分が有機ELパネルモジュール153に対応する。

【0188】

また、この種の電子機器151には、例えばデジタルカメラが想定される。図46に、デジタルカメラ171の外観例を示す。図46(A)が正面側(被写体側)の外観例であり、図46(B)が背面側(撮影者側)の外観例である。

【0189】

デジタルカメラ171は、保護カバー173、撮像レンズ部175、表示画面177、コントロールスイッチ179及びシャッターボタン181などで構成される。このうち、表示画面177の部分が有機ELパネルモジュール153に対応する。

【0190】

また、この種の電子機器151には、例えばビデオカメラが想定される。図47に、ビデオカメラ191の外観例を示す。

ビデオカメラ191は、本体193、本体193の前方に設けられている被写体を撮像する撮像レンズ195、撮影のスタート/ストップスイッチ197及び表示画面199などで構成される。このうち、表示画面199の部分が有機ELパネルモジュール153に対応する。

【0191】

また、この種の電子機器151には、例えば携帯端末装置が想定される。図48に、携帯端末装置としての携帯電話機201の外観例を示す。図48に示す携帯電話機201は折りたたみ式であり、図48(A)が筐体を開いた状態の外観例であり、図48(B)が筐体を折りたたんだ状態の外観例である。

【0192】

携帯電話機201は、上側筐体203、下側筐体205、連結部(この例ではヒンジ部)207、表示画面209、補助表示画面211、ピクチャーライト213及び撮像レンズ215などで構成される。このうち、表示画面209及び補助表示画面211の部分が有機ELパネルモジュール153に対応する。

【0193】

また、この種の電子機器151には、例えばコンピュータが想定される。図49に、ノート型コンピュータ221の外観例を示す。

ノート型コンピュータ221は、下側筐体223、上側筐体225、キーボード227及び表示画面229で構成される。このうち、表示画面229の部分が有機ELパネルモジュール153に対応する。

【0194】

これらの他、電子機器151には、オーディオ再生装置、ゲーム機、電子ブック、電子辞書等が想定される。

【0195】

(E-8) 他の表示デバイス例

前述の形態例においては、発明を有機ELパネルモジュールに適用する場合について説明した。

しかし、前述した駆動技術は、その他の自発光型の表示パネルモジュールに対しても適用することができる。例えばLEDを配列する表示装置その他のダイオード構造を有する発光素子を画面上に配列した表示装置に対しても適用できる。例えば無機EL素子をマト

10

20

30

40

50

リクス状に配置する表示パネルモジュールにも適用できる。

【0196】

(E-9) その他

前述した形態例には、発明の趣旨の範囲内で様々な変形例が考えられる。また、本明細書の記載に基づいて創作される又は組み合わせられる各種の変形例及び応用例も考えられる。

【符号の説明】

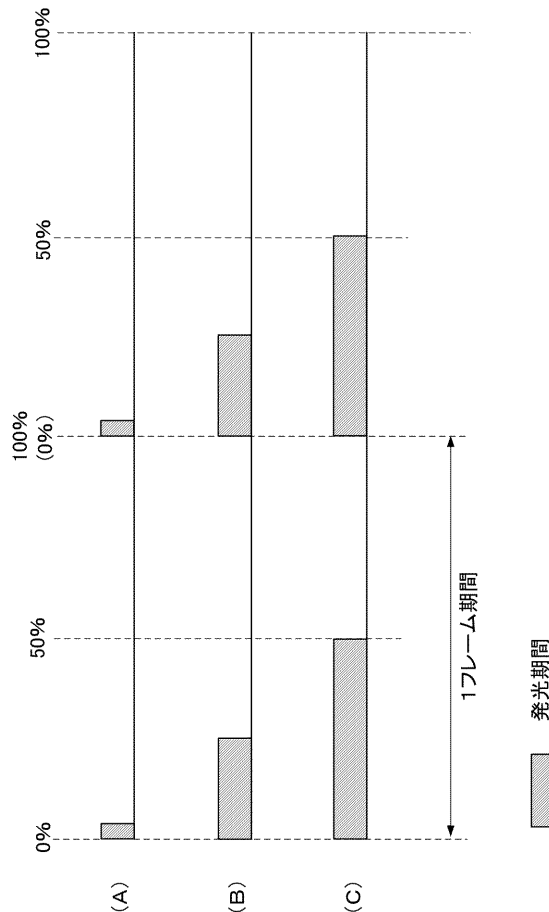
【0197】

11	有機ELパネルモジュール
13	画素アレイ部
15	信号線駆動部
17	書込制御線駆動部
19	電源線駆動部
21	駆動電源発生部
23	サブ画素
31	1フレーム平均輝度検出部
33	ピーク輝度制御部
35	フリッカ成分検出部
37	発光モード判定部
43	可変駆動電源発生部
115	照度センサ
125	照度センサ

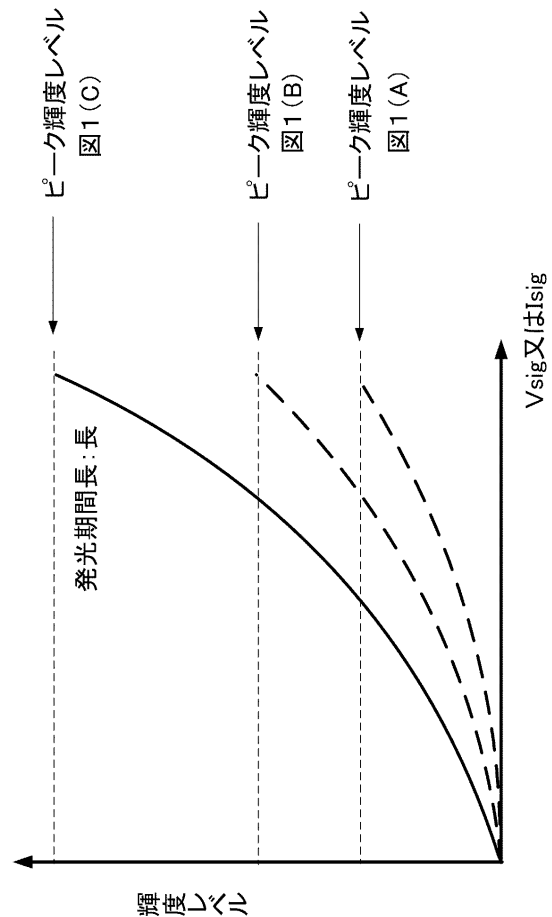
10

20

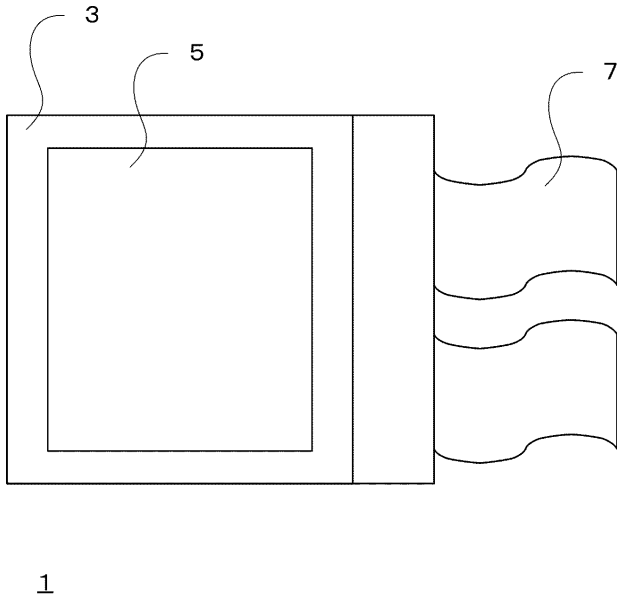
【図1】



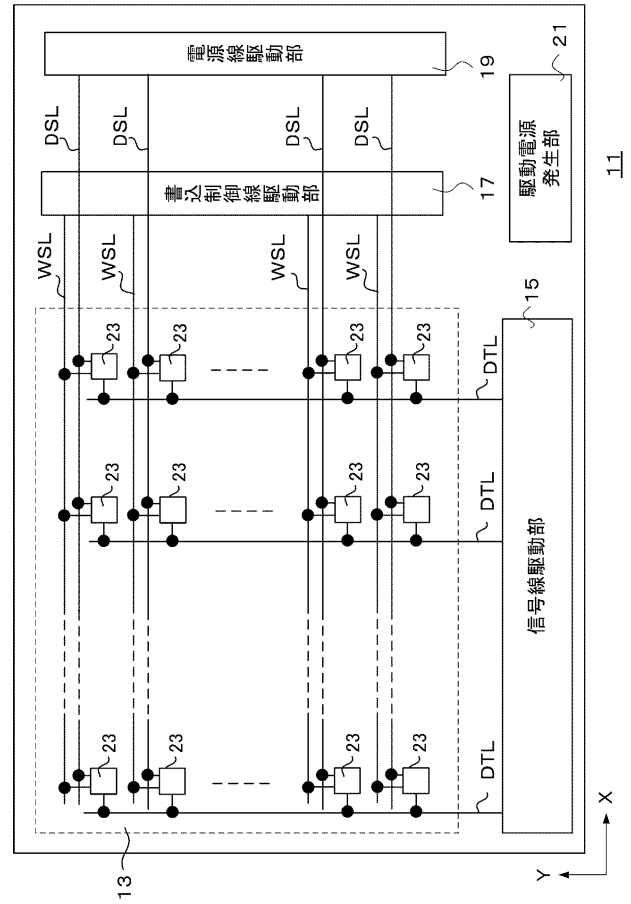
【図2】



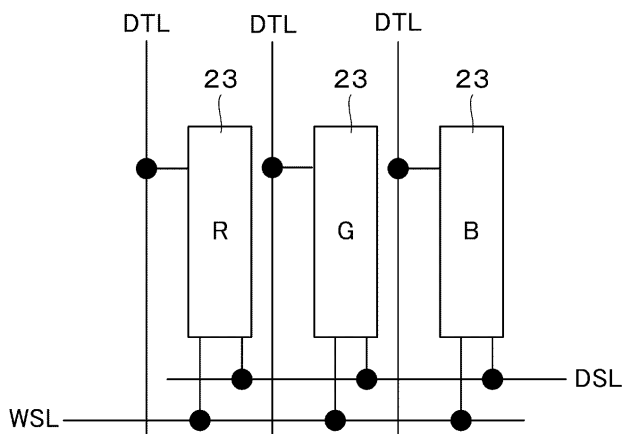
【図 3】



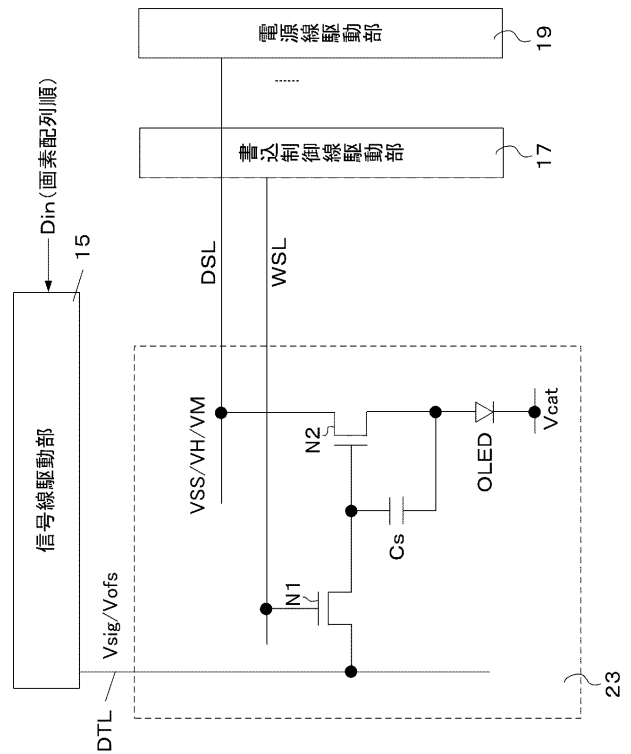
【図 4】



【図 5】



【図 6】



[illegible]

Block diagram of a display device 35. The device includes a brightness detection unit 51, a brightness output unit 53, a motion detection unit 55, a motion output unit 57, a backlight control unit 59, a time measurement unit 61, and a flicker information calculation unit 63. Inputs include D_{in} , V_{sync} , and D_{move} . Signals $S1$, $S2$, $S3$, $S4$, $S5$, $S6$, $S10$, $S11$, $S12$, and $S13$ are shown between components and to the outside.

【図 8】

Duty [%]

50

25

0

100

Yavr [%]

```

graph LR
    Vsync --> 71
    Din --> 71
    71 --> 73
    73 --> 75
    75 --> S3
    75 --> S4

```

55

71 フレームメモリ

73 動き検出部

75 動画／静止画判定部

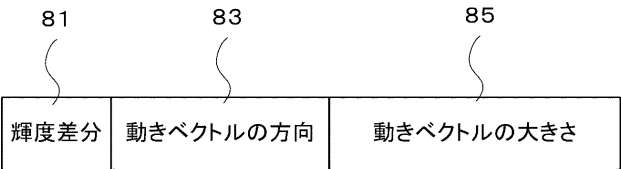
Vsync

Din

S3

S4

【図 1 1】

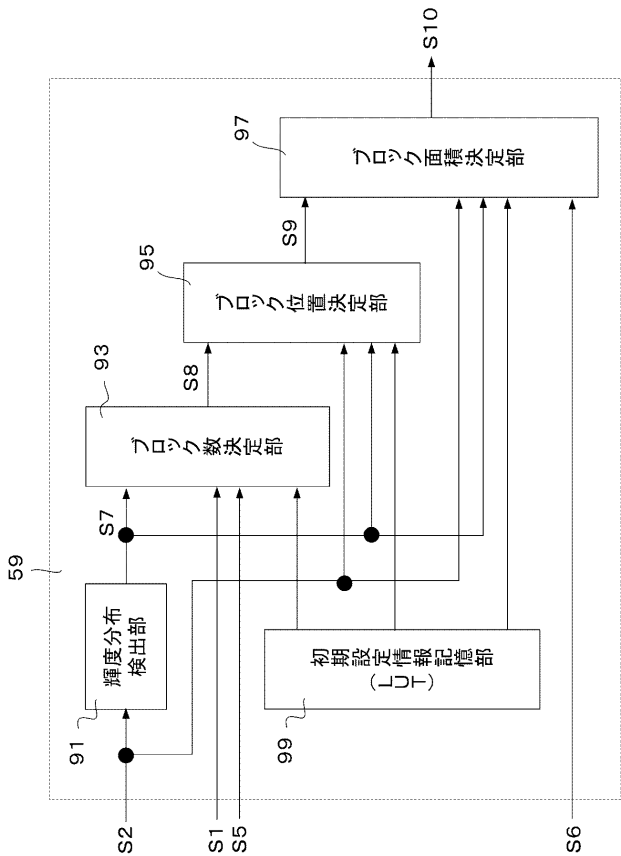


【図 1 2】

動き量 (Pixel Per Frame)	動き値
0	1. 0
1	1. 1
2	1. 2
3	1. 3
4	1. 4
5以上	1. 5

57

【図 1 3】

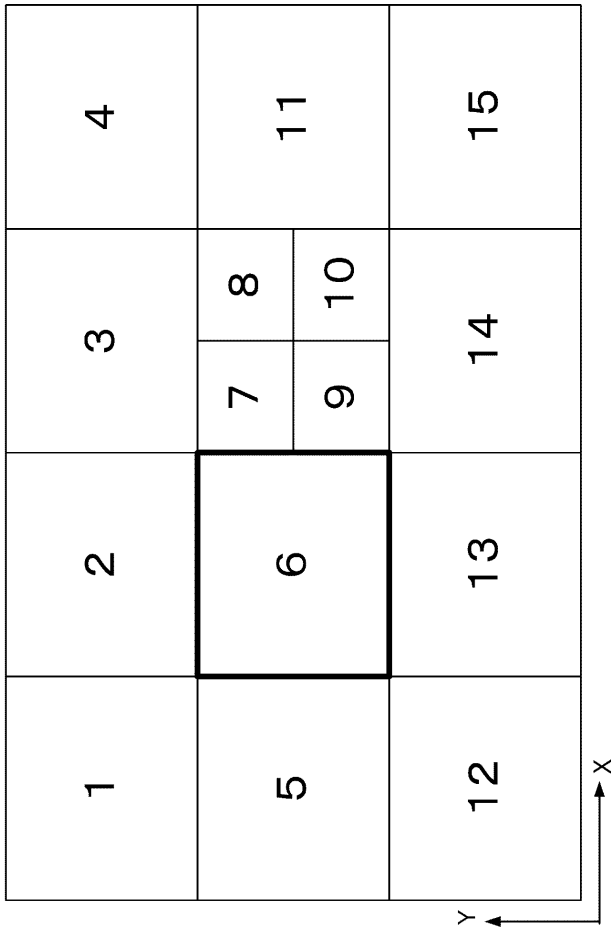


【図 1 4】

4	14		18
3	9	13	17
	8	12	
2	7	11	16
1	6	10	
	5		15

X
Y

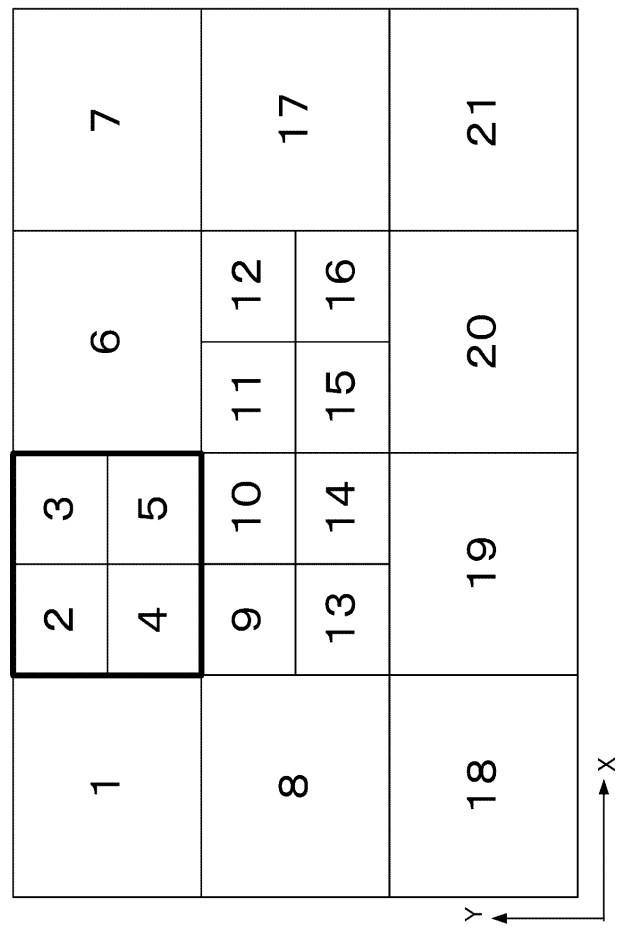
【図 1 5】



【図 1 7】

輝度レベル(%)	輝度レベル値
50～55	1.0
55～60	0.9
60～65	0.8
65～70	0.7
70～75	0.6
75以上	0.5

【図 1 6】



【図 1 8】



【図 19】

1	2	3	4												
				6	7	10	11	14	15	16	22	23	26	27	28
	8														
				17	18	19	20	24	25						

<

【図 20】

フレームレート[Hz]	フレームレート値
65以上	0
64	0.2
63	0.3
62	0.5
61	0.7
60	1.0
59	1.5
58	2.0
57	2.5
56	3.0
55	3.5
54以下	4.0

63

【図 21】

面積[%]	面積値
10未満	0
10～15	1.0
15～20	1.1
20～25	1.2
25～30	1.3
30～35	1.4
35～40	1.5
40～45	1.6
45～50	1.8
50以上	2.0

【図 22】

発光時間[秒]	発光時間値
1未満	0
1.0	1.0
1.1	1.1
1.2	1.2
1.3	1.3
1.4	1.4
1.5	1.5
1.6	1.6
1.7	1.7
1.8	1.8
1.9	1.9
2以上	2.0

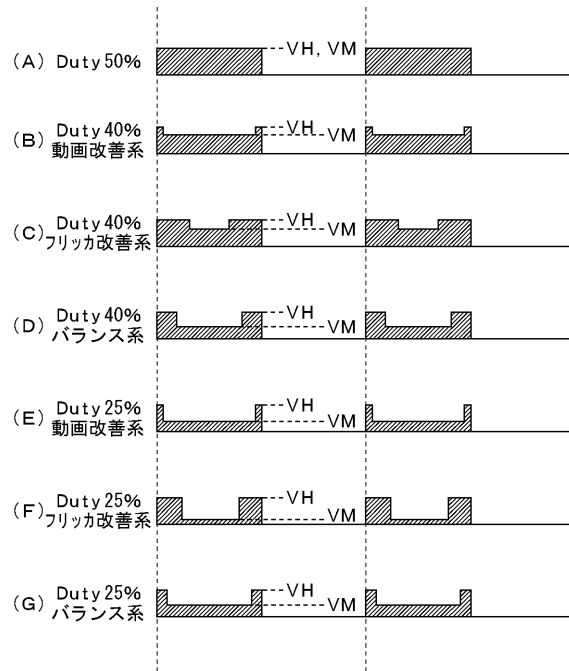
63

【図 2 3】

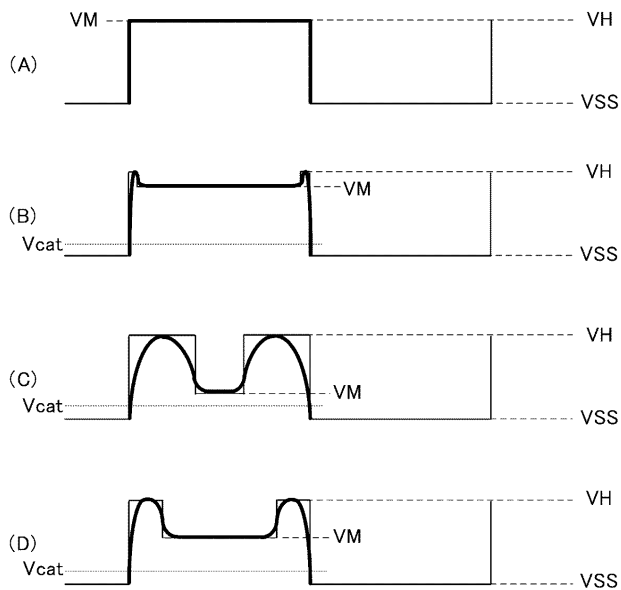
フリッカ情報	発光モード
0~8	3
8~14	2
14~16	1

37

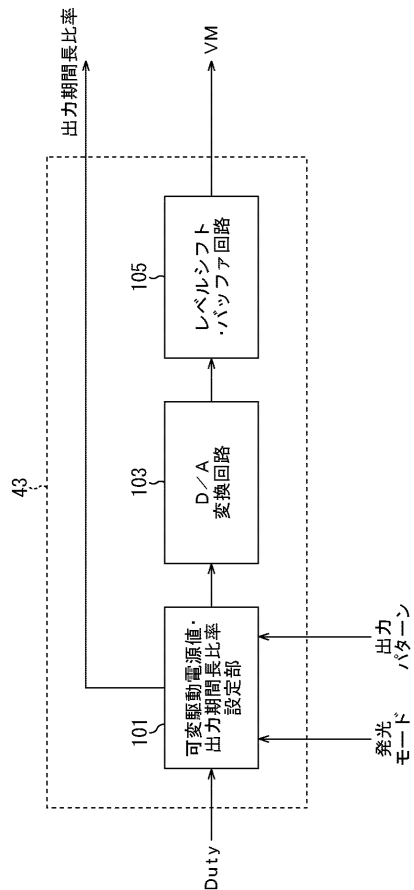
【図 2 4】



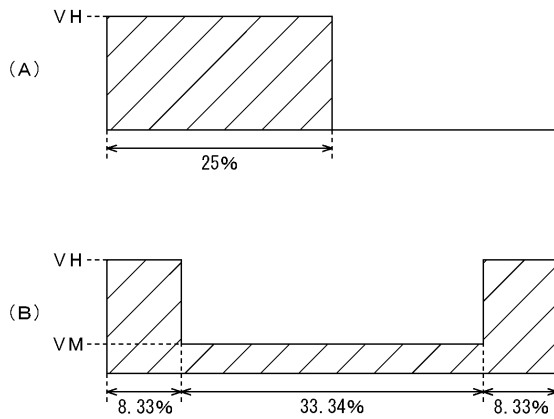
【図 2 5】



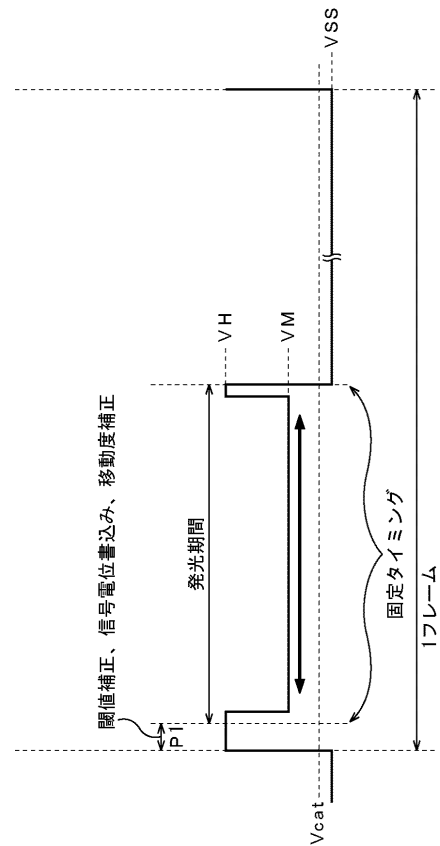
【図 2 6】



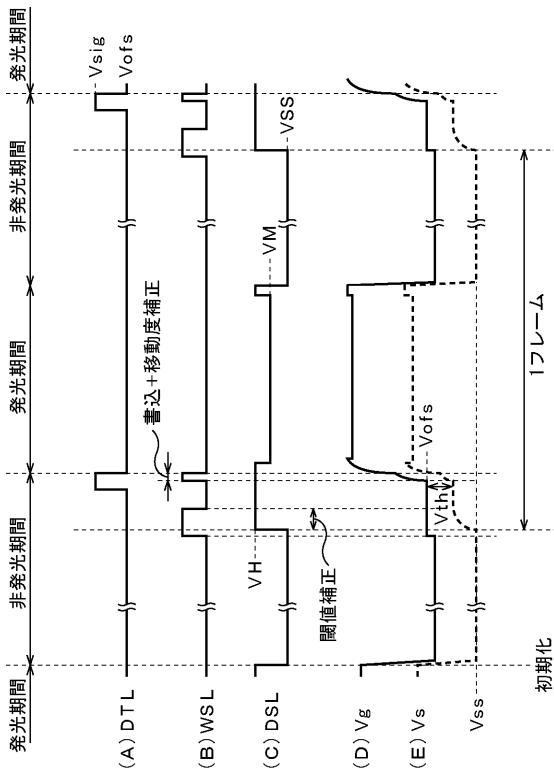
【図 27】



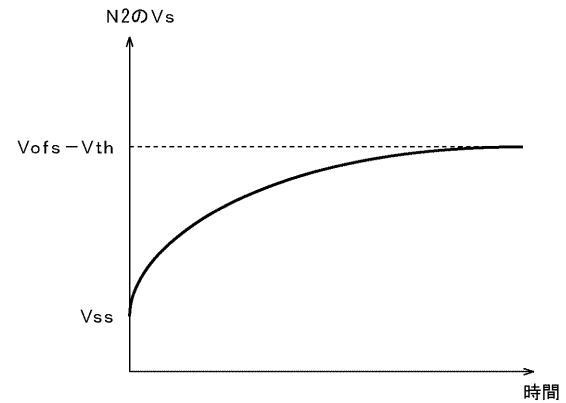
【図 28】



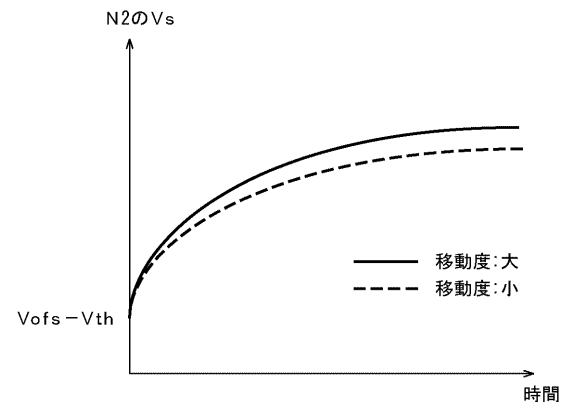
【図 29】



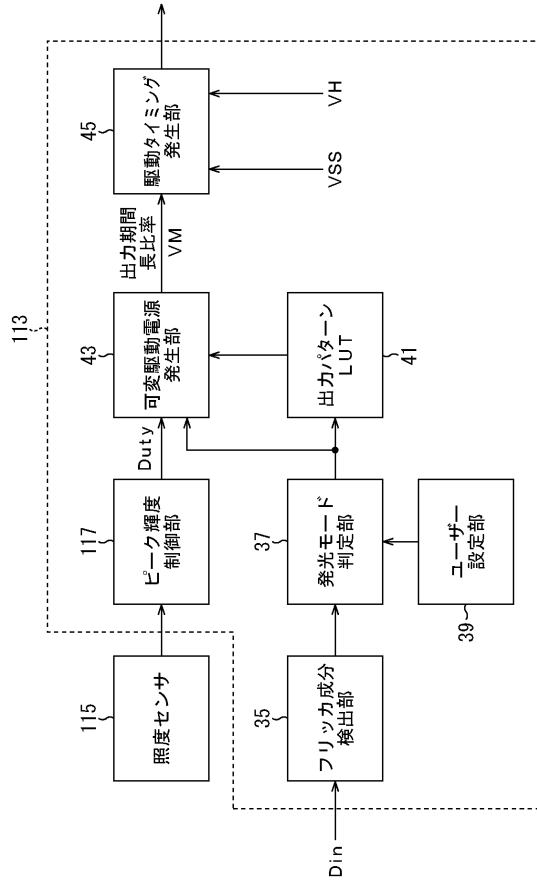
【図 30】



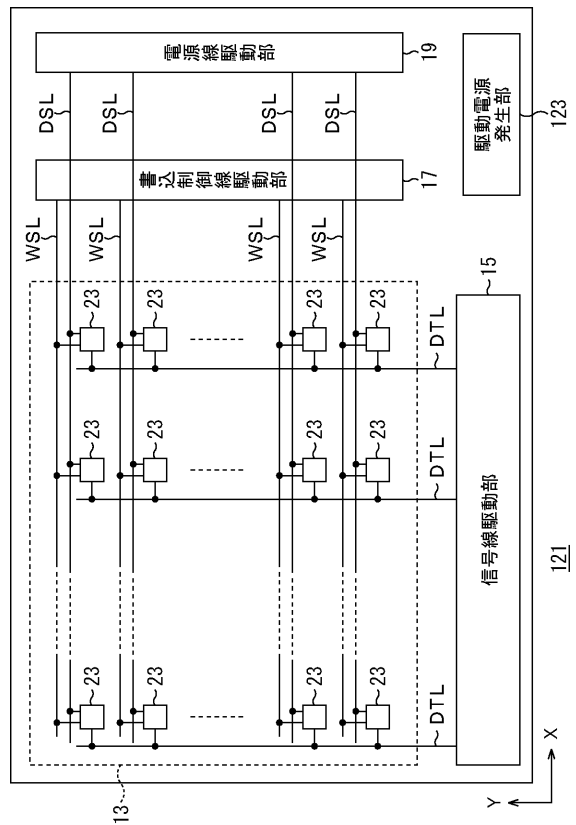
【図 31】



【図 3 5】



【図 3 5】



[illegible]

閾値補正、信号電位書込み、移動度補正

1T1E

Vcat

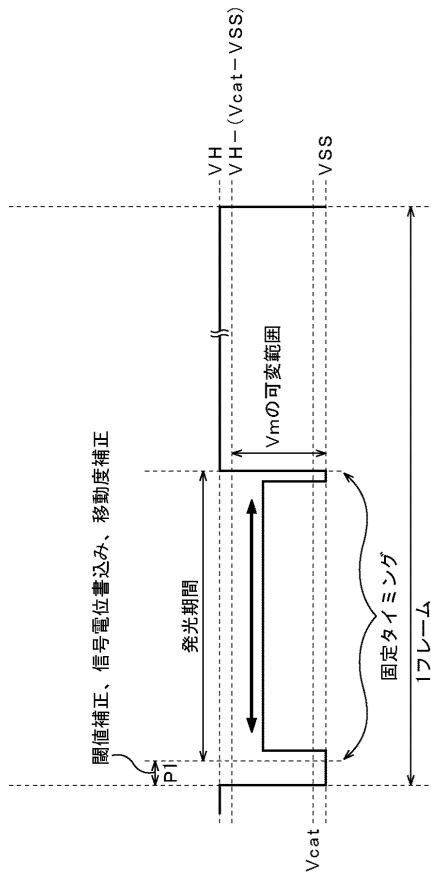
VSS

VH

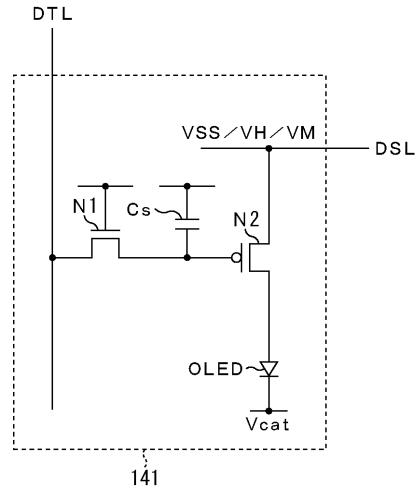
VM

Figure 1 is a line graph showing the relationship between Ambient Temperature and Duty Cycle. The Y-axis is labeled 'Duty [%]' and has major tick marks at 25 and 50. The X-axis is labeled '周辺温度 [°C]' (Ambient Temperature [°C]) and has major tick marks at 25 and 50. A solid line starts at (25, 50) and ends at (50, 25). A dashed horizontal line is drawn at the 50% duty level, and a dashed vertical line is drawn at the 50°C temperature level, forming a rectangle with the axes and the solid line.

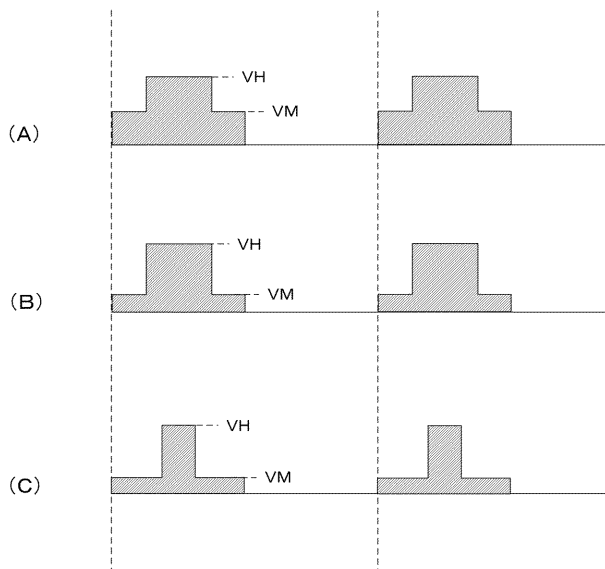
【図 4 1】



【図 4 2】

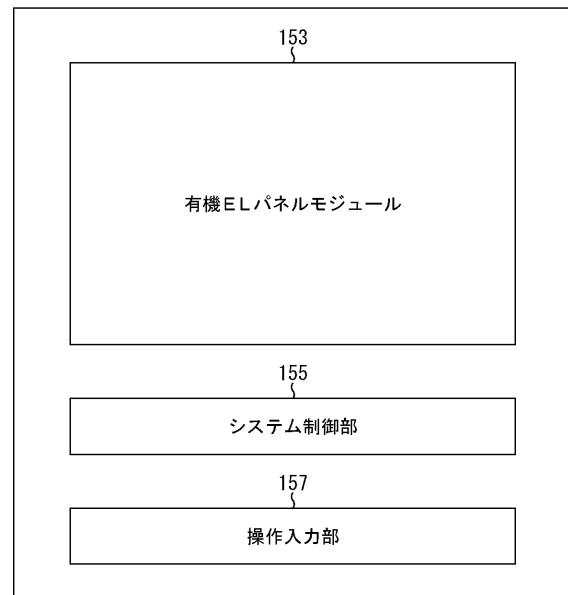


【図 4 3】

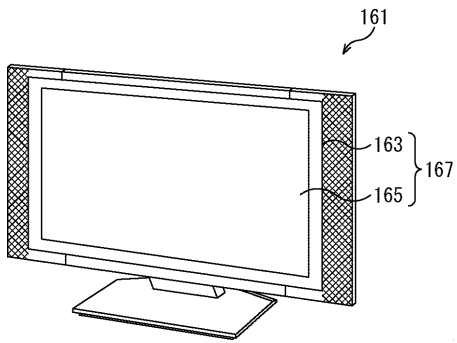


【図 4 4】

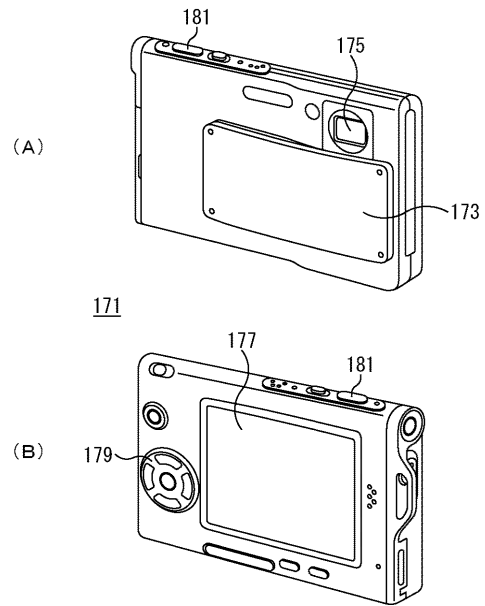
151



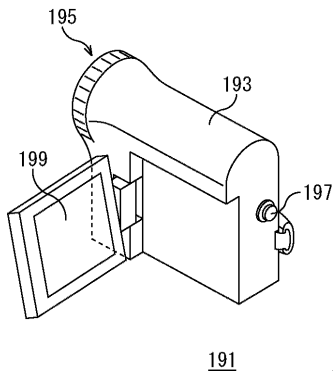
【図 4 5】



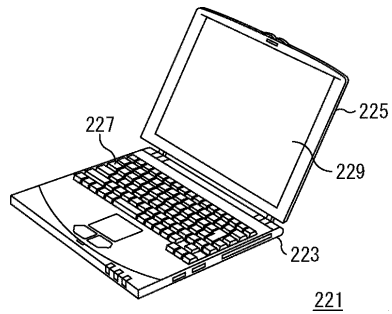
【図 4 6】



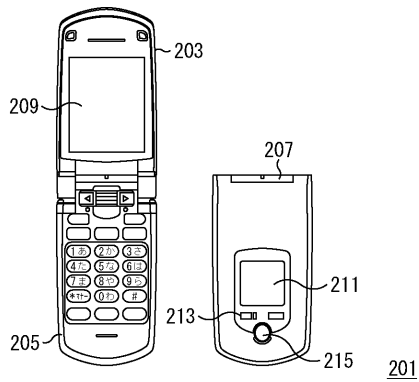
【図 4 7】



【図 4 9】



【図 4 8】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 1 1 E
 G 0 9 G 3/20 6 4 1 P
 G 0 9 G 3/30 J
 G 0 9 G 3/20 6 1 1 H
 G 0 9 G 3/20 6 1 2 U
 H 0 5 B 33/14 A

F ターム(参考) 5C080 AA06 BB05 CC03 DD02 DD06 EE28 EE30 FF07 FF11 HH09
 JJ01 JJ02 JJ03 JJ04 JJ05 JJ06 KK43
 5C380 AA01 AA02 AA03 AB06 AB34 AC07 AC08 AC09 AC11 AC12
 BA38 BA39 BA41 BA42 BA43 BA47 BA48 BB09 BB23 BD09
 BE03 BE12 CA12 CA53 CB01 CB12 CB14 CB20 CB27 CB31
 CC02 CC03 CC04 CC06 CC07 CC26 CC27 CC33 CC41 CC62
 CD012 CE04 CE08 CE19 CF02 CF06 CF07 CF13 CF22 CF24
 CF46 CF48 CF57 CF67 CF68 DA02 DA06 DA19 DA20 DA34
 DA41 DA42 DA47 DA58 FA04 FA06 FA07 FA10 FA12 FA23
 FA24 FA25 FA26 HA02 HA10 HA11

专利名称(译)	半导体集成电路，自发光显示面板模块，电子设备和电源线驱动方法		
公开(公告)号	JP2011047991A	公开(公告)日	2011-03-10
申请号	JP2009194186	申请日	2009-08-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	磯部鉄平 長谷川洋		
发明人	磯部 鉄平 長谷川 洋		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/20.612.E G09G3/20.660.W G09G3/20.642.E G09G3/20.642.F G09G3/20.611.E G09G3/20.641.P G09G3/30.J G09G3/20.611.H G09G3/20.612.U H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD02 5C080/DD06 5C080/EE28 5C080/EE30 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK43 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA38 5C380/BA39 5C380/BA41 5C380/BA42 5C380/BA43 5C380/BA47 5C380/BA48 5C380/BB09 5C380/BB23 5C380/BD09 5C380/BE03 5C380/BE12 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB12 5C380/CB14 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD012 5C380/CE04 5C380/CE08 5C380/CE19 5C380/CF02 5C380/CF06 5C380/CF07 5C380/CF13 5C380/CF22 5C380/CF24 5C380/CF46 5C380/CF48 5C380/CF57 5C380/CF67 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA19 5C380/DA20 5C380/DA34 5C380/DA41 5C380/DA42 5C380/DA47 5C380/DA58 5C380/FA04 5C380/FA06 5C380/FA07 5C380/FA10 5C380/FA12 5C380/FA23 5C380/FA24 5C380/FA25 5C380/FA26 5C380/HA02 5C380/HA10 5C380/HA11		
代理人(译)	西川 孝		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决以下问题：由于峰值亮度级别的可变控制而改变运动图像特性和闪烁特性，并且可视性劣化。ŽSOLUTION：对于连接到自发光显示面板上的各个像素的电源线，在自发光元件的发光时段中，具有固定电压值的第一驱动电源和具有第二驱动电源的第二驱动电源可变电压值按时间顺序提供，并且在非发光时段中，提供将自发光元件控制为非发光状态的第三驱动电源。设定发光时段中占用的第一驱动电源的输出时段长度与第二驱动电源的输出时段长度的比率，以及第二驱动电源的电压值，使得峰值亮度级别获得可变地设定，并且可变地控制第二驱动电源的电压值，使得帧图像的平均亮度水平越高（越低），电压值的差越大（越小）。第二驱动电源和第一驱动电源的电压值变为在向自发光元件施加正向电压的范围内。Ž

