

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-59497

(P2009-59497A)

(43) 公開日 平成21年3月19日(2009.3.19)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号	特願2007-223461 (P2007-223461)	(71) 出願人	000006633
(22) 出願日	平成19年8月30日 (2007. 8. 30)		京セラ株式会社
			京都府京都市伏見区竹田鳥羽殿町6番地
		(72) 発明者	高杉 親知
			神奈川県大和市下鶴間1623-14 株
			式会社京セラディスプレイ研究所内
		(72) 発明者	大畑 元嗣
			神奈川県大和市下鶴間1623-14 株
			式会社京セラディスプレイ研究所内
		(72) 発明者	蓮見 太朗
			神奈川県大和市下鶴間1623-14 株
			式会社京セラディスプレイ研究所内
		Fターム(参考)	3K107 AA01 BB01 CC45 EE57 GG00
			GG52

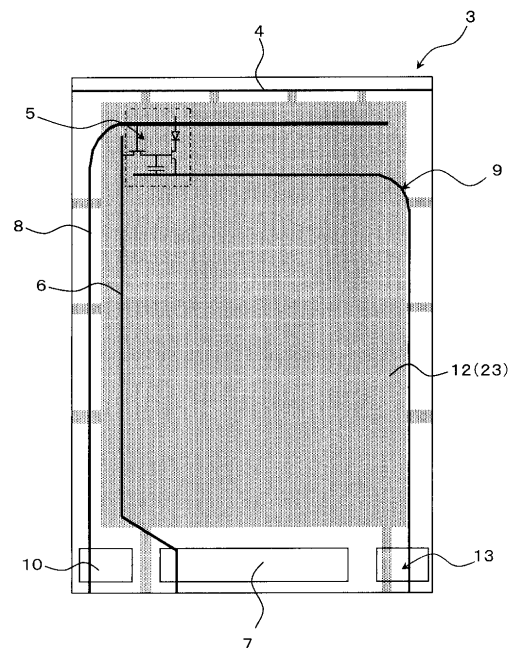
(54) 【発明の名称】 有機ELパネルの製造方法及び有機ELディスプレイの製造方法

(57) 【要約】

【課題】本発明は、静電気による電荷を保持することができる静電容量を大きくすることによって、表示領域の破壊を抑制し、もって製造歩留まりを向上させるとともに、絶縁基板の切断工程を単純化し、製造工程を短縮することが可能な有機ELパネルの製造方法を提供することを目的とする。

【解決手段】絶縁基板上に形成される複数の表示領域2のうち、隣接する表示領域2同士を、それぞれの表示領域2が有する平板状の共通電極を介して、互いに直接接続し、複数の表示領域2同士が同電位に形成された基板を準備する工程と、表示領域2の外周に沿って絶縁基板を切断し、隣接する共通電極同士を分断する工程と、を備えたことを特徴とする有機ELパネルの製造方法。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

絶縁基板上に形成される複数の表示領域のうち、隣接する前記表示領域同士を、それぞれの前記表示領域が有する平板状の共通電極を介して、互いに接続し、前記複数の表示領域同士が同電位に形成された基板を準備する工程と、

前記表示領域の外周に沿って前記絶縁基板を切断し、隣接する前記共通電極同士を分断する工程と、

を備えたことを特徴とする有機 E L パネルの製造方法。

【請求項 2】

請求項 1 に記載の有機 E L パネルの製造方法において、

前記表示領域は矩形状であって、前記絶縁基板上には、前記表示領域の外周の少なくとも一辺に沿ってライン状の短絡線が形成され、隣接する前記表示領域の前記短絡線同士が直接接続されているとともに、

前記共通電極の一部は、前記短絡線と直接接続されており、

前記分断工程にて、前記短絡線を切断することを特徴とする有機 E L パネルの製造方法。

10

【請求項 3】

絶縁基板上に形成される複数の切断領域と、それぞれの前記切断領域の内側に形成される表示領域と該表示領域の一端に沿って形成される短絡線とを備えた基板を準備する工程と、

隣接する前記表示領域同士において、一方の前記表示領域は、前記切断領域を跨いで、他方の前記切断領域に形成された前記短絡線と接続され、隣接する前記表示領域同士が同電位に設定されており、

隣接する前記表示領域同士を、前記切断領域の外周上に沿って前記絶縁基板を切断する工程と、

を備えたことを特徴とする有機 E L パネルの製造方法。

20

【請求項 4】

絶縁基板上に形成される複数の表示領域のうち、隣接する前記表示領域同士を、それぞれの前記表示領域が有する平板状の共通電極を介して、互いに接続し、前記複数の表示領域同士が同電位に形成された基板を準備する工程と、

前記表示領域の外周に沿って前記絶縁基板を切断し、隣接する前記共通電極同士を分断して、有機 E L パネルを切り出す工程と、

前記有機 E L パネルに駆動 IC を実装する工程と、

を備えたことを特徴とする有機 E L ディスプレイの製造方法。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、有機 E L パネルの製造方法及び有機 E L ディスプレイの製造方法に関し、特に、表示領域を多数個取りする技術に関する。

【背景技術】

40

【0002】

有機 E L パネルは、薄型、広視野角、低消費電力、優れた動画表示特性などの特色を有しており、多数の画素をマトリックス状に配列して構成されたものが従来から知られている。

【0003】

かかる有機 E L パネルは、マザー基板としての絶縁基板上に複数の表示領域を形成し、複数の表示領域を切り出すように絶縁基板を切断することで、大量に生産することが可能である。

【0004】

絶縁基板は、一般的にガラス製であるため、製造工程の途中で絶縁基板に静電気が溜ま

50

って、静電気が表示領域を構成する配線や回路で放電し、これらを破壊することがある。

【 0 0 0 5 】

なお、液晶ディスプレイの分野においては、静電気の放電により液晶素子が破壊されないように、液晶素子の外周や、液晶素子同士の上に別途短絡線を設け、該短絡線同士を接続することによって、隣接する液晶素子同士を同電位とし、静電気の放電を抑制する技術が提案されている（下記、特許文献 1 ～ 4 参照）。

【特許文献 1】特開平 2 - 2 4 2 2 2 9 号公報

【特許文献 2】特開平 5 - 2 3 2 5 1 1 号公報

【特許文献 3】特開 2 0 0 6 - 2 8 4 8 7 0 号公報

【特許文献 4】特許 3 2 2 3 4 9 0 号公報

10

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

ところが、上記特許文献 1 ～ 4 の短絡線は、液晶素子の外周や、液晶素子同士の上にライン状に形成されている。短絡線をライン状に形成すると、静電気を蓄積することができる静電容量が、平板状に形成したものに比べて小さいため、絶縁基板に蓄積される静電気から十分に保護することが困難である。短絡線が有する静電容量を超えて絶縁基板に静電気が溜まると放電が起きやすく、その結果表示領域が破壊され、製造歩留まりが低下することがある。

【 0 0 0 7 】

20

また、これらのマザー基板上には、表示領域の外周を取り囲むように短絡性が形成されているため、マザー基板から表示領域を切り出すために、短絡線を切り離すように、マザー基板を切断しなければならない。その結果、切断工程が複雑化し、製造工程が煩雑になるという問題があった。

【 0 0 0 8 】

本発明は、上述した課題に鑑みなされたものであって、製造歩留まりを向上させるとともに、製造工程を単純化することが可能な有機 E L パネルの製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

30

本発明の有機 E L パネルの製造方法は、絶縁基板上に形成される複数個の表示領域のうち、隣接する前記表示領域同士を、それぞれの前記表示領域が有する平板状の共通電極を介して、互いに接続し、前記複数個の表示領域同士が同電位に形成された基板を準備する工程と、前記表示領域の外周に沿って前記絶縁基板を切断し、隣接する前記共通電極同士を分断する工程と、を備えたことを特徴とする。

【 0 0 1 0 】

また、本発明の有機 E L パネルの製造方法は、前記表示領域が矩形状であって、前記絶縁基板上には、前記表示領域の外周の少なくとも一辺に沿ってライン状に短絡線が形成され、隣接する前記表示領域の前記短絡線同士が直接接続されているとともに、前記共通電極の一部は、前記短絡線と直接接続されており、前記分断工程にて、前記短絡線を切断することを特徴とする。

40

また、本発明の有機 E L パネルの製造方法は、絶縁基板上に形成される複数の切断領域と、それぞれの前記切断領域の内側に形成される表示領域と該表示領域の一端に沿って形成される短絡線とを備えた基板を準備する工程と、隣接する前記表示領域同士において、一方の前記表示領域は、前記切断領域を跨いで、他方の前記切断領域に形成された前記短絡線と接続され、隣接する前記表示領域同士が同電位に設定されており、隣接する前記表示領域同士を、前記切断領域の外周上に沿って前記絶縁基板を切断する工程と、を備えたことを特徴とする。

【 0 0 1 1 】

また、本発明の有機 E L ディスプレイの製造方法は、絶縁基板上に形成される複数個の

50

表示領域のうち、隣接する前記表示領域同士を、それぞれの前記表示領域が有する平板状の共通電極を介して、互いに接続し、前記複数個の表示領域同士が同電位に形成された基板を準備する工程と、前記表示領域の外周に沿って前記絶縁基板を切断し、隣接する前記共通電極同士を分断して、有機ＥＬパネルを切り出す工程と、前記有機ＥＬパネルに駆動ＩＣを実装する工程と、を備えたことを特徴とする。

【発明の効果】

【００１２】

本発明によれば、有機ＥＬパネルの製造工程において、絶縁基板に蓄積される静電気が放電するのを抑制することができ、絶縁基板の切断工程を単純化し、製造歩留まりを向上させるとともに、製造工程を短縮することが可能な有機ＥＬパネルの製造方法を提供することができる。

10

【発明を実施するための最良の形態】

【００１３】

本発明に係る有機ＥＬパネルは、テレビ等の家電機器、携帯電話又はコンピュータ機器等の電子機器に用いるものである。かかる有機ＥＬパネルについて図を参照しつつ説明する。図１は、本発明の実施形態に係る基板としてのマザー基板の平面図である。また、図２は、本発明の実施形態に係る表示領域を簡略化した平面図である。

【００１４】

図１に示すように、矩形状のマザー基板１には、複数個の表示領域２がマトリックス状に形成されている。マザー基板１は、例えばガラスやプラスチック等の絶縁基板から成り、一辺が例えば３０ｃｍ以上２００ｃｍ以下に設定されている。また、本願明細書において、マザー基板１を表示領域２の外周に沿って切断した切断後のマザー基板１の一片を有機ＥＬパネル３とする。なお、有機ＥＬディスプレイは、かかる有機ＥＬパネル３と、有機ＥＬパネル３上に実装する駆動ＩＣとを含んだものとする。なお、図１に示すラインＬは、マザー基板１を切断する表示領域２の外周に沿った仮想線とし、ラインＬに囲まれる領域を本発明の切断領域とする。また、表示領域２は、後述するようにドライバ素子１５やスイッチング素子１６を備えた複数の画素回路５を有している。

20

【００１５】

また、マザー基板１の外周に沿って、また表示領域２同士の間に、例えばアルミニウムや銅等の導電性材料から成る短絡線４が形成されている。かかる短絡線４は、ライン状に形成されており、後述する走査線８と電氣的に接続されている。なお、短絡線４の幅は、例えば５０μｍ以上３ｍｍ以下に設定されている。

30

【００１６】

ここで短絡線４が設けられている理由について説明する。マザー基板１上に複数の表示領域２を形成してからマザー基板１を切断するまでの製造工程において、マザー基板１は絶縁基板であるため、製造工程上の搬送や保持等によって、多くの静電気が発生する。画素回路５が有するドライバ素子１５やスイッチング素子１６は、静電気に対する耐性が弱く、静電気が放電することによって、ドライバ素子１５やスイッチング素子１６にて絶縁破壊が発生し、ドライバ素子１５及びスイッチング素子１６の電氣的特性が部分的に或いは全面的に劣化することがある。そのため、マザー基板１に短絡線４を設け、走査線８と短絡線４を電氣的に接続することによって、マザー基板に発生する静電気の放電を抑制することができる。

40

【００１７】

図２に示すように、有機ＥＬパネル３の中央領域には、画素がマトリックス状に配列されており、各画素には、画素回路５が設けられている。表示領域２は、複数個の画素回路５と、信号線６に接続され、複数個の画素回路５に対して輝度信号を供給する信号線駆動回路７と、走査線８に接続され、輝度信号を供給する画素回路５を選択するための走査信号を画素回路５に供給する走査線駆動回路１０と、画素回路５に備えられた発光素子１１に対して電源線１２を介して電流を供給し、グランドとして機能するアース線９と接続される電源線駆動回路１３と、を備える。なお、信号線駆動回路７、走査線駆動回路１０及

50

び電源線駆動回路 13 等の駆動 IC は、マザー基板 1 を切断後に、有機 EL パネル 3 に実装する。

【0018】

また、表示領域 2 を駆動させるための信号線駆動回路 7、走査線駆動回路 10 及び電源線駆動回路 13 は、有機 EL パネル 3 の端部に設置されている。なお、有機 EL パネル 3 の一辺は、例えば 2 cm 以上 50 cm 以下に設定されている。

【0019】

図 3 は、パネル上にマトリック状に配列された各画素が有する画素回路の一例である。図 3 に示すように、画素回路 5 は、正側（アノード側）が電源線 12 に接続された発光素子 11 と、ドレイン電極が発光素子 11 の負側（カソード側）に接続され、ソース電極がグランドであるアース線 9 との間に接続されたコンデンサ 14 と、ドレイン電極が TFT からなるドライバ素子 15 のゲート電極に接続され、ソース電極が信号線 6 に接続され、ゲート電極が走査線 8 に接続された TFT からなるスイッチング素子 16 と、を有する構造である。なお、コンデンサ 14 は、信号線 6 からの書き込み電圧を充電又は放電するための素子である。

10

【0020】

ここで、発光素子 11 は、電流注入によって発光する機構を有している。また、発光素子 11 は、抵抗率の低い導電性材料によって形成されるアノード層及びカソード層と、アノード層とカソード層との間に発光層とを少なくとも備えた構造であって、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有している。

20

【0021】

この画素回路 5 の動作の概略について説明する。走査線 8 の電位を高レベルとすると、スイッチング素子 16 がオン状態となって導通する。そして、信号線 6 に書き込まれた電位を印加すると、コンデンサ 14 が充電又は放電され、ドライバ素子 15 のゲート電極に所定の電位が書き込まれる。一方、走査線 8 の電位を低レベルとすると、スイッチング素子 16 がオフ状態となって導通せず、走査線 8 とスイッチング素子 16 とは電氣的に切り離されるが、ドライバ素子 15 のゲート電位はコンデンサ 14 によって安定に保持される。

【0022】

そして、ドライバ素子 15 と発光素子 11 に流れる電流は、ドライバ素子 15 のゲート・ソース間電位に応じた値となり、発光素子 11 はその電流値に応じた輝度で発光し続ける。つまり、図 3 に示す画素回路 5 では一度電位の書き込みを行えば、次に書き込みが行われるまでの間、発光素子 11 は所定の輝度で発光し続ける。

30

【0023】

次に、このような画素回路 5 を構成する表示領域 2 の構造について説明する。図 4 (a) は、本発明の実施形態に係る表示領域の断面構造を示す断面図である。また、図 4 (b) は、本発明の実施形態に係る表示領域が有する共通電極としてのアノード層の平面構造を示す平面図である。なお、図 4 (a) は、表示領域における画素一個分の断面構造を示すものである。

【0024】

図 4 (a) に示すように、表示領域 2 は、マザー基板 1 と同一材料からなる絶縁基板 17 上に、ドライバ素子 15 やスイッチング素子 16 を有する導電性の回路層 18 が形成されている。また、回路層 18 上には、回路層 18 の一部を除いて、例えば窒化珪素や酸化珪素等から成る絶縁膜 19 が形成されている。さらに、回路層 18 は、ドライバ素子 15 やスイッチング素子 16 が TFT であって、絶縁膜 19 上も凹凸状に形成される。その凹凸を平坦化するために、絶縁膜 19 上には、例えばノボラック樹脂、アクリル樹脂、エポキシ樹脂又はシリコン樹脂等の絶縁性を有する有機材料から成る平坦化膜 20 が形成されている。なお、平坦化膜 20 の厚みは、例えば 2 μm 以上 5 μm 以下に設定されている。

40

【0025】

また、平坦化膜 20 上には、平坦化膜 20 を貫通するコンタクトホール 21 が形成され

50

ている。コンタクトホール 21 の断面は、上部よりも下部が幅狭なテーパ状に形成されている。さらにコンタクトホール 21 の内周面から平坦化膜 20 上にかけて、例えばアルミニウム、銅、銀、金、ロジウム又はネオジム等の金属や、これらの合金のから成るコンタクト電極層 22 が形成されている。

【0026】

さらに平坦化膜 20 上には、発光素子 11 が形成されている。発光素子 11 は、電源線 12 として機能するアノード層としての第 1 電極層 23 と、第 1 電極層 23 上に形成された電荷注入層 24 と、電荷注入層 24 上に形成された発光層としての有機発光層 25 と、有機発光層 25 上に形成されたカソード層としての第 2 電極層 26 と、を含んで構成されている。

10

【0027】

第 1 電極層 23 は、図 4 (b) に示すように、平坦化膜 20 上に形成されるとともに、コンタクト電極層 22 と間を空けて併設されている。第 1 電極層 23 は、コンタクト電極層 22 と同じ材料を用いることができ、光反射率の大きい導電材料から成る。このように第 1 電極層 23 を光反射率の大きな導電材料から形成することにより、トップエミッション型の発光素子 11 においては、光取出し効率を向上させることができる。なお、第 1 電極層 14 の厚みは、例えば 50 nm 以上、500 nm 以下に設定されている。

【0028】

各画素における第 1 電極層 23 同士は、お互い直接接続されており、本発明の共通電極としての機能を有する。共通電極は、コンタクト電極層 22 及びコンタクト電極層 22 の外周を取り囲む領域を除いて、一体となって形成されている。かかる共通電極が有する静電容量は、共通電極がライン状でなく平板状であるため、多くの電荷、即ち静電気を保持することが可能である。なお、共通電極としての第 1 電極層 23 の一辺の長さは、例えば 35 mm 以上 400 mm 以下に設定されている。

20

【0029】

また、第 1 電極層 23 上には、発光素子 11 が形成される領域及びコンタクト電極層 22 の一部を露出するように、絶縁物 27 が形成されている。絶縁物 27 は、第 1 電極層 23 と第 2 電極層 26 との間に介在され、両者の短絡を防止している。なお、絶縁物 27 は、例えばフェノール樹脂、アクリル樹脂又はポリイミド樹脂等の有機絶縁材料や、窒化珪素等の無機絶縁材料から成る。

30

【0030】

また、絶縁物 27 上には、発光素子 11 が形成される領域及び露出するコンタクト電極層 22 の一部、すなわち各画素の周囲を取り囲むように隔壁 28 が形成されている。隔壁 28 の断面は、上部よりも下部が幅狭であって、例えばフェノール樹脂、アクリル樹脂又はポリイミド樹脂等の有機絶縁材料から成る。

【0031】

次に、第 1 電極層 23 上に形成される発光素子 11 を構成する各層について説明する。電荷注入層 24 は、第 1 電極層 23 上から絶縁物 27 上にかけて形成されている。かかる電荷注入層 24 は、例えば N, N' - ビス(3 - メチルフェニル) - (1, 1' - ビフェニル) - 4, 4' - ジアミン(TPD)、4, 4' - ビス[N - (ナフチル) - N - フェニル - アミノ]ビフェニル(α - NPD)等の芳香族ジアミン化合物、オキサゾール、オキサジアゾール、トリアゾール、イミダゾール、イミダゾロン、スチルベン誘導体、ピラゾリン誘導体、テトラヒドロイミダゾール、ポリアリーールアルカン、ブタジエン、および 4, 4', 4'' - トリス(N - (3 - メチルフェニル)N - フェニルアミノ)トリフェニルアミン(m - MTDA TA)等のスターバースト芳香族やアミン化合物を用いることができる。なお、第 1 電極層 23 の直上に形成される電荷注入層 24 の厚みは、例えば 10 nm 以上、50 nm 以下に設定されている。

40

【0032】

有機発光層 25 は、フタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の発光樹脂、またはこれらに DCJT B、クマリン、キナクリドン、ス

50

チリルアミン又はペルリン等の添加物を含有したものをを用いることができる。なお、有機発光層 25 と第 2 電極層 26 との間に、例えば α -NPD 又は TPD 等の輸送層、酸化ニッケル、酸化チタン、フッ化炭素又は CuPc 等の注入層を、介在させることができる。

【0033】

第 2 電極層 26 は、光と透過する導電材料から、有機発光層 25 上から絶縁物 27 上に掛けて延在されており、該延在部が露出するコンタクト電極層 22 と直接接続されている。第 2 電極層 26 は、例えば ITO 又は IZO 等の透明電極や、プラチナ、金、ニッケル、銀又は銅や、これらの合金から成る。

【0034】

また、各画素に形成される発光素子 11 を被覆するように、例えば窒化珪素、酸化珪素又は窒化炭化珪素等の無機材料から成る保護層 29 が形成されている。保護層 29 は、発光素子 11 を封止し、発光素子 11 を水分や外気から保護するものであって、光透過性の機能を有し、厚みが例えば 100 nm 以上 5 μ m 以下に設定されている。

【0035】

また、絶縁基板 17 上には、発光素子 11 に対して対向するように配置された封止基板 30 が形成されている。封止基板 30 は透明の基板から成り、例えばガラスやプラスチックを用いることができる。さらに、絶縁基板 17 と封止基板 30 との間には、シール材 31 が介在されており、絶縁基板 17 と隔壁 28 と封止基板 30 とシール材 31 によって、複数の画素を密封している。なお、シール材 31 は、例えばアクリル樹脂、エポキシ樹脂、ウレタン樹脂又はシリコン樹脂等の光硬化性又は熱硬化性の樹脂を用いることができる。好ましくは、紫外線の照射により硬化する光硬化性のエポキシ樹脂を採用する。

【0036】

上述したように、本発明の実施形態に係る有機 EL パネルは、マザー基板 1 を切断する前には、隣接する表示領域 2 同士の間にて、直接第 1 電極層 23 同士が接続されている。また、共通電極の一部は、短絡線 4 と直接接続されているため、各表示領域 2 を同電位にすることができる。そのため、製造工程にてマザー基板 1 に静電気が発生したとしても、静電容量の大きな共通電極を短絡させることによって、静電気による電荷が走査線に進入しても TFT に高電圧が印加することがなく、TFT が破壊されることがない。

【0037】

また、本発明の実施形態に係る有機 EL パネルは、マザー基板 1 を切断する前には、図 1 に示すように、有機 EL パネルを多数個取りするために、表示領域がマトリックス状に配列されており、それぞれの表示領域の一端に、信号線駆動回路 7、走査線駆動回路 10 及び電源線駆動回路 13 等の駆動 IC を実装するための実装領域が設けられている。これらの駆動 IC を実装する実装領域には、信号線 6 等の配線が引き回されている。かかる配線は、隣接する表示領域の一端に沿って形成された短絡線 4 に接続されており、隣接する表示領域同士の間には、短絡線の本数が一本となるように設定されている。

【0038】

仮に、従来のように短絡線 4 を各表示領域の外周を取り囲むように形成し、隣接する表示領域同士の間で、短絡線を複数本形成した場合、マザー基板から表示領域を切り出す作業は、困難な作業となる。つまり、マザー基板を短絡線の内周に沿って切断しなければ、表示領域を切り出すことができず、全ての短絡線を切り離す工程が必要となり、切断工程が煩雑となる。さらに、短絡線と表示領域との間の距離は、多数個取りをするために短く設定されているために、切断する箇所の位置決め工程も、時間をかけて微調整しなければならず、製造工程が複雑化することになる。一方、本発明の実施形態に係る有機 EL パネルは、隣接する表示領域同士において、一方の表示領域が他方の接続領域内に形成された短絡線と接続されており、隣接する表示領域の間にて短絡線の本数を一本とすることができる。そして、その一本の短絡線を隣接する表示領域同士が共有することで、マザー基板上の短絡線の本数を少なくすることができる。その結果、マザー基板上に多数個取りする表示領域の本数を増やすことができ、さらに、表示領域を切り出してから、全ての短絡線を切り離す工程を少なくすることができ、製造工程を短縮することができる。

【 0 0 3 9 】

また、図 1 に示すように、マザー基板を平面視して、短絡線と共通電極との間に、信号線 6、走査線 8 及びアース線 9 等の配線が介在されていない共通電極の一端に沿って形成される短絡線は、信号線等の配線と距離が空いて設けられており、かかる短絡線と配線とが静電気放電にて短絡することがないため、表示領域を切り出してから、切り離す必要性がなく、製造工程をより単純化することが可能である。また、マザー基板を切断後の、有機 EL パネルの端部に形成される短絡線の一部残りは、共通電極と直接接続されており、グランドとして機能し、表示領域が電氣的に不安定になることがない。

【 0 0 4 0 】

以下に、本発明の実施形態に係る有機 EL パネルの製造方法について説明する。まず、基板としてのマザー基板 1 を準備する。マザー基板 1 は切断する前の絶縁基板 17 であって、マザー基板 1 上に複数個の表示領域 2 が同時に形成する。マザー基板 1 上に、従来周知の蒸着法、CVD 法、スピンコート法又はスパッタ法等の薄膜形成技術と、従来周知のマスキング、フォトリソグラフィ又はエッチング等の薄膜加工技術を用いて、各表示領域 2 の画素ごとに TFT を含む回路層 18 及び絶縁膜 19 を形成する。

10

【 0 0 4 1 】

そして、回路層 18 及び絶縁膜 19 を被覆するように、従来周知のスピンコート法を用いて平坦化膜 20 となる未硬化の有機樹脂を被着させる。かかる有機樹脂上に露光マスクを配置し、露光現像、ベーク処理を行い、回路層 18 の一部を露出させて、上部よりも下部が幅狭なコンタクトホール 21 を有する平坦化膜 20 を形成する。

20

【 0 0 4 2 】

次に、平坦化膜 20 上に、共通電極層としての第 1 電極層 23 及びコンタクト電極層 22 と成る金属膜を形成する。金属膜は、マザー基板 1 上に複数個の表示領域 2 を形成する領域全てに被着される。また、金属膜を形成するのと同時にマザー基板 1 の外周及び各表示領域 2 同士の間にはライン状に短絡線 4 を形成する。短絡線 4 と金属膜の一部とは、直接接続されて形成される。

【 0 0 4 3 】

そして、金属膜に対して従来周知の薄膜加工技術を用いて、パターニングして表示領域 2 ごとに第 1 電極層 23 とコンタクト電極層 22 を形成する。さらに、第 1 電極層 23 及びコンタクト電極層 22 上に、絶縁物 27 となりうる有機絶縁材料を被着し、従来周知の薄膜加工技術を用いて、パターニングした絶縁物 27 を形成する。

30

【 0 0 4 4 】

次に、絶縁物 27 上に、従来周知の薄膜加工技術を用いて、断面が上部よりも下部が幅狭な隔壁 28 を形成する。かかる隔壁 28 は、各画素を取り囲むように形成される。

【 0 0 4 5 】

そして、発光素子 11 が形成される領域を露出するようにマスキングし、従来周知の蒸着法を用いて、電荷注入層 24、有機発光層 25、第 2 電極層 26 を順に形成する。かかる第 2 電極層 26 は、コンタクト電極層 22 と直接接続する。このようにして、画素ごとに発光素子 11 を形成することができる。

【 0 0 4 6 】

さらに、従来周知の薄膜形成技術を用いて、発光素子 11 を被覆するように保護層 29 を形成する。そして、発光素子 11 が形成された絶縁基板 17 に対して、マザー基板と同等の大きさの封止基板 30 を対向配置し、両者をシール 31 を介して接着する。なお、封止基板 30 をシール材 31 によって、絶縁基板 17 に固定する作業は、例えば窒素ガス又はアルゴンガス等の不活性ガス雰囲気中や、高真空中で行うことによって、絶縁基板 17 と封止基板 30 との間に水分や外気が含まれるのを抑制することができる。このようにして、複数個の表示領域 2 を有するマザー基板 1 を作製することができる。かかる複数個の表示領域 2 同士は、共通電極としての第 1 電極層 23 を介して直接接続されており、同電位に形成される。

40

【 0 0 4 7 】

50

複数の表示領域 2 が形成されたマザー基板 1 を作製するまでに、マザー基板 1 は絶縁性を有するため、製造工程において静電気がマザー基板 1 に蓄積されることがある。上述したマザー基板 1 は、第 1 電極層 2 3 同士が直接接続されており、保有する静電容量が大きく、短絡化配線として使用したことによって、静電気による電荷によって、TFT にて高電圧が印加されるのを効果的に抑制することができる。その結果、TFT が破壊されるのを有効的に防止することができ、製造歩留まりを向上させることができる。

【0048】

そして、複数の表示領域 2 を有するマザー基板 1 を、例えばレーザーカッターを用いて、絶縁基板 1 7 及び封止基板 3 0 を表示領域 2 の外周に沿ったライン L を切断し、隣接する共通電極同士を分断する。このとき、表示領域 2 の外周の少なくとも一辺に沿って形成された短絡線 4 を、共通電極を分断する際に同時に切断し、有機 EL パネル 3 を作製することができる。

10

【0049】

そして、切断した有機 EL パネル 3 に、信号線駆動回路 7、走査線駆動回路 1 0、電源線駆動回路 1 3 としての駆動 IC を実装し、有機 EL ディスプレイを製造することができる。

【0050】

なお、本発明は上述の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。

20

【図面の簡単な説明】

【0051】

【図 1】本発明の実施形態に係るマザー基板の平面図である。

【図 2】本発明の実施形態に係る有機 EL パネルの平面図である。

【図 3】本発明の実施形態に係る画素回路の電気回路図である。

【図 4】本発明の実施形態に係る発光素子であって、(a) は発光素子の断面図、(b) は共通電極である第 1 電極層の平面図である。

【符号の説明】

【0052】

- 1 マザー基板
- 2 表示領域
- 3 パネル
- 4 短絡線
- 5 画素回路
- 6 信号線
- 7 信号線駆動回路
- 8 走査線
- 9 アース線
- 10 走査線駆動回路
- 11 発光素子
- 12 電源線
- 13 電源線駆動回路
- 14 コンデンサ
- 15 ドライバ素子
- 16 スイッチング素子
- 17 絶縁基板
- 18 回路層
- 19 絶縁膜
- 20 平坦化膜
- 21 コンタクトホール
- 22 コンタクト電極層

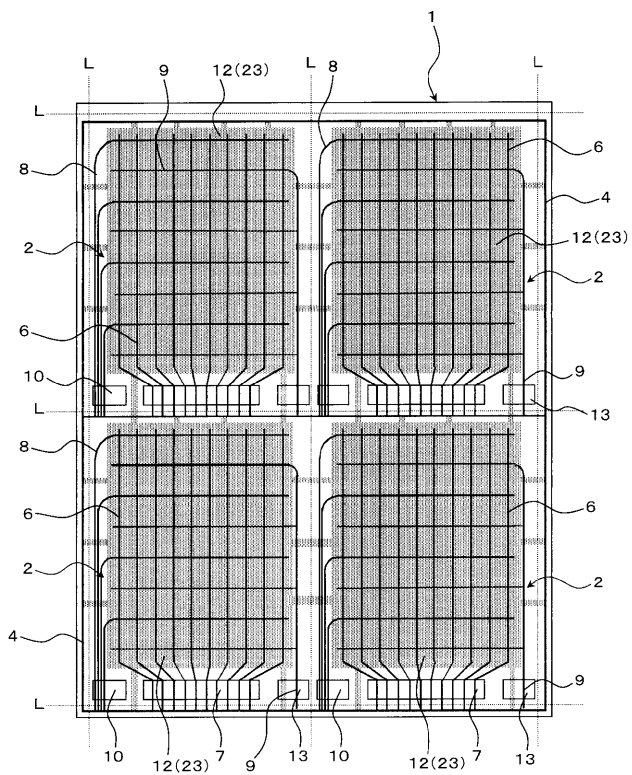
30

40

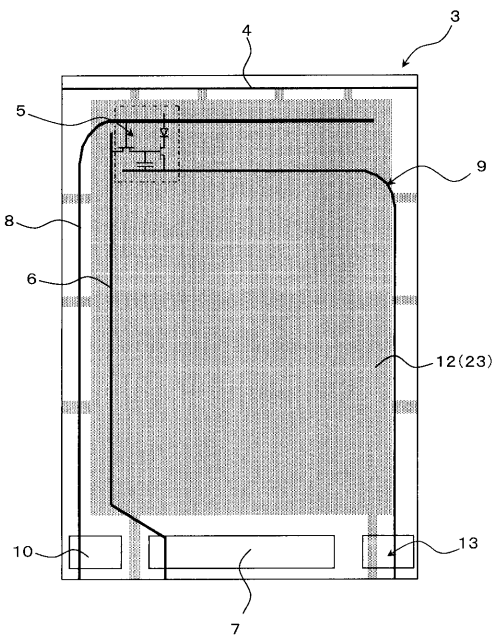
50

- 2 3 第 1 電極層
- 2 4 電荷注入層
- 2 5 有機発光層
- 2 6 第 2 電極層
- 2 7 絶縁物
- 2 8 隔壁
- 2 9 保護層
- 3 0 封止基板
- 3 1 シール材

【 図 1 】



【 図 2 】



专利名称(译)	有机EL面板的制造方法和有机EL显示器的制造方法		
公开(公告)号	JP2009059497A	公开(公告)日	2009-03-19
申请号	JP2007223461	申请日	2007-08-30
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
[标]发明人	高杉親知 大畑元嗣 蓮見太郎		
发明人	高杉 親知 大畑 元嗣 蓮見 太郎		
IPC分类号	H05B33/10 H01L51/50		
FI分类号	H05B33/10 H05B33/14.A G09F9/30.365 G09F9/30.365.Z H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE57 3K107/GG00 3K107/GG52 5C094/AA42 5C094/AA43 5C094/BA27 5C094/DA09 5C094/DB10 5C094/EA07 5C094/FA01 5C094/FB01 5C094/FB15 5C094/GB10		
其他公开文献	JP5004722B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种制造有机EL面板的方法，其能够通过简化绝缘基板的划线工艺来抑制显示区域的破坏和缩短制造工艺，从而通过扩大静电容量来提高制造产量。由于静电而持有电荷。ŽSOLUTION：制造有机EL面板的方法包括：通过直接连接形成在其上的多个显示区域2的相邻显示区域2来制备其中形成具有相同电位的多个显示区域2的基板的步骤。绝缘基板通过每个显示区域2所具有的平面公共电极;以及沿着显示区域2的外周切割绝缘基板并相互分离相邻的公共电极的步骤。Ž

