

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-58621

(P2009-58621A)

(43) 公開日 平成21年3月19日(2009.3.19)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	5C080
G09G 3/20 (2006.01)	G09G 3/30 K	
	G09G 3/20 641D	
	G09G 3/20 642A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 7 O L (全 23 頁) 最終頁に続く		

(21) 出願番号	特願2007-224130 (P2007-224130)	(71) 出願人	000006633
(22) 出願日	平成19年8月30日 (2007.8.30)		京セラ株式会社
			京都府京都市伏見区竹田鳥羽殿町6番地
		(74) 代理人	100088672
			弁理士 吉竹 英俊
		(74) 代理人	100088845
			弁理士 有田 貴弘
		(72) 発明者	小林 芳直
			神奈川県大和市下鶴間1623-14 株
			式会社京セラディスプレイ研究所大和事業
			所内
		Fターム(参考)	5C080 AA06 BB05 DD05 EE28 EE29
			FF11 JJ02 JJ03 JJ04 JJ06
			JJ07 KK47

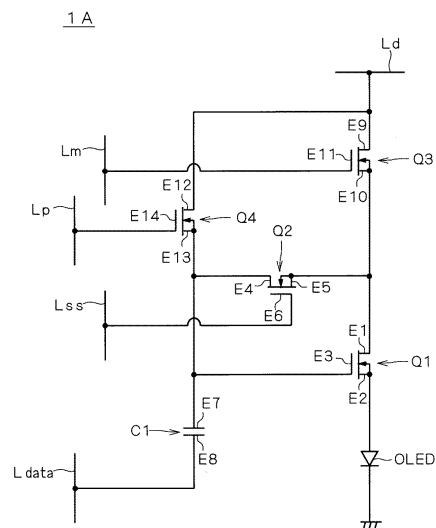
(54) 【発明の名称】 画像表示装置、および画像表示装置の駆動方法

(57) 【要約】

【課題】有機EL素子の特性の変化も考慮して、画質の劣化を抑制する。

【解決手段】画像表示装置であって、電流量によって発光輝度が変化する発光素子と、第1～3の電極を有し、第1の電極と第2の電極との間における電流量を第3の電極に印加される電位によって調整するトランジスタと、第4～6の電極を有し、第4の電極と第5の電極との間における電流量を第6の電極に印加される電位によって調整するトランジスタと、第7、8の電極を有し、第7の電極と第8の電極との間で電気容量を得るように構成されたコンデンサとを備え、第2の電極が発光素子に対して電氣的に接続され、第1の電極と第2の電極との間における電流量が調整されることで、発光素子における電流量が制御され、第3および第4の電極が第7の電極に対して電氣的に接続され、第5の電極が第1の電極に対して電氣的に接続される。

【選択図】図3



【特許請求の範囲】**【請求項 1】**

画像表示装置であって、

電流量によって発光輝度が変化する発光素子と、

第 1、第 2、第 3 の電極を有し、前記第 1 の電極と前記第 2 の電極との間における電流量を、前記第 3 の電極に印加される電位によって調整する第 1 のトランジスタと、

第 4、第 5、第 6 の電極を有し、前記第 4 の電極と前記第 5 の電極との間における電流量を、前記第 6 の電極に印加される電位によって調整する第 2 のトランジスタと、

第 7、第 8 の電極を有し、前記第 7 の電極と前記第 8 の電極との間で電気容量を得るように構成されたコンデンサと、

を備え、

前記第 2 の電極が、前記発光素子に対して電氣的に接続されており、前記第 1 の電極と前記第 2 の電極との間における電流量が調整されることで、前記発光素子における電流量が制御され、

前記第 3 および第 4 の電極が、前記第 7 の電極に対して電氣的に接続され、

前記第 5 の電極が、前記第 1 の電極に対して電氣的に接続されることを特徴とする画像表示装置。

【請求項 2】

請求項 1 に記載の画像表示装置であって、

前記コンデンサに電荷を蓄積させた状態で、前記第 6 の電極に第 1 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することで、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とする第 1 電位付与手段、
を備えることを特徴とする画像表示装置。

【請求項 3】

請求項 2 に記載の画像表示装置であって、

前記第 8 の電極に画像信号に応じた電位を付与する第 2 電位付与手段、
を更に備え、

前記第 1 電位付与手段が、

前記第 2 電位付与手段によって前記第 8 の電極に前記画像信号に応じた電位が付与された状態で、前記第 6 の電極に前記第 1 の電位を付与して、前記第 2 のトランジスタを、前記導通状態に設定することにより、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧と、前記画像信号に応じた電圧とを合わせた電圧に対応する電荷量とすることを特徴とする画像表示装置。

【請求項 4】

請求項 1 に記載の画像表示装置であって、

第 9、第 10、第 11 の電極を有し、前記第 9 の電極と前記第 10 の電極との間における電流量を、前記第 11 の電極に印加される電位によって調整する第 3 のトランジスタと、

第 12、第 13、第 14 の電極を有し、前記第 12 の電極と前記第 13 の電極との間における電流量を、前記第 14 の電極に印加される電位によって調整する第 4 のトランジスタと、

を更に備え、

前記第 9 の電極が、前記第 12 の電極に対して電氣的に接続され、

前記第 10 の電極が、前記第 1 の電極に対して電氣的に接続され、

前記第 13 の電極が、前記第 7 の電極に対して電氣的に接続されることを特徴とする画像表示装置。

10

20

30

40

50

【請求項 5】

請求項 4 に記載の画像表示装置であって、

前記第 1 2 の電極に第 1 の電位を付与する第 1 電位付与手段と、

前記第 1 2 の電極に前記第 1 の電位が付与された状態で、前記第 1 4 の電極に第 2 の電位を付与することで、前記第 4 のトランジスタを、前記第 1 2 の電極と前記第 1 3 の電極との間で電流が流れ得る導通状態に設定して、前記コンデンサに電荷を蓄積させる第 2 電位付与手段と、

前記第 6 の電極に第 3 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することで、前記コンデンサに蓄積された電荷の量を、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とする第 3 電位付与手段と、

前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与され、かつ前記第 1 電位付与手段によって前記第 9 の電極に所定の電位が付与された状態で、前記第 1 1 の電極に第 4 の電位を付与して、前記第 3 のトランジスタを、前記第 9 の電極と前記第 1 0 の電極との間で電流が流れ得る導通状態に設定することにより、前記発光素子を発光させる第 4 電位付与手段と、

を備えることを特徴とする画像表示装置。

【請求項 6】

請求項 1 に記載の画像表示装置を駆動させる画像表示装置の駆動方法であって、

(A) 前記コンデンサに電荷を蓄積させた状態で、前記第 6 の電極に第 1 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することにより、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とするステップと、

(B) 前記(A)ステップで前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与された状態で、前記第 1 の電極に対して所定の電位を付与することにより、前記発光素子を発光させるステップと、

を有することを特徴とする画像表示装置の駆動方法。

【請求項 7】

請求項 4 に記載の画像表示装置を駆動させる画像表示装置の駆動方法であって、

(a) 前記第 1 2 の電極に第 1 の電位が付与された状態で、前記第 1 4 の電極に第 2 の電位を付与することにより、前記第 4 のトランジスタを、前記第 1 2 の電極と前記第 1 3 の電極との間で電流が流れ得る導通状態に設定しつつ、前記コンデンサに電荷を蓄積させるステップと、

(b) 前記第 6 の電極に第 3 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することで、前記コンデンサに蓄積された電荷の量を、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に応じた電荷量とするステップと、

(c) 前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与され、かつ前記第 9 の電極に所定の電位が付与された状態で、前記第 1 1 の電極に第 4 の電位を付与することにより、前記第 3 のトランジスタを、前記第 9 の電極と前記第 1 0 の電極との間で電流が流れ得る導通状態に設定することで、前記発光素子を発光させるステップと、

を有することを特徴とする画像表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置、およびその駆動方法に関する。

【背景技術】

【0002】

従来より、電界発光を利用した有機EL(Electroluminescence)素子を備える画像表示装置が知られている。そして、このような画像表示装置では、一般に、有機EL素子と、その発光を制御する薄膜トランジスタ(TFT:Thin Film Transistor)とが電氣的に直列に接続されている。

【0003】

ところで、有機EL素子の発光を制御する薄膜トランジスタ(以下「制御トランジスタ」と称する)については、ソースとドレインとの間に電流が流れ始める閾値電圧が存在する。そして、この閾値電圧は、各画素を構成する制御トランジスタによって若干異なるため、画像表示においてムラの発生を招く虞がある。

【0004】

そこで、制御トランジスタのゲートとドレインとの間に、制御トランジスタの閾値電圧を補償するためのトランジスタが電氣的に接続された画像表示装置が提案されている(例えば、特許文献1,2)。

【0005】

【特許文献1】特開2004-280059号公報

【特許文献2】特開2004-341359号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、有機EL素子についても、両電極間に電流が流れ始める閾値電圧が存在し、この閾値電圧は、経年劣化などによって変動するため、画像表示においてムラの発生を招く虞がある。

【0007】

このような問題は、電流量によって発光輝度が調整される発光素子が用いられた画像表示装置一般に共通する。

【0008】

本発明は、上記課題に鑑みてなされたものであり、発光素子の特性の変化も考慮して、画質の劣化を抑制することができる技術を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記の課題を解決するために、請求項1の発明は、画像表示装置であって、電流量によって発光輝度が変化する発光素子と、第1、第2、第3の電極を有し、前記第1の電極と前記第2の電極との間における電流量を、前記第3の電極に印加される電位によって調整する第1のトランジスタと、第4、第5、第6の電極を有し、前記第4の電極と前記第5の電極との間における電流量を、前記第6の電極に印加される電位によって調整する第2のトランジスタと、第7、第8の電極を有し、前記第7の電極と前記第8の電極との間で電気容量を得るように構成されたコンデンサとを備え、前記第2の電極が、前記発光素子に対して電氣的に接続されており、前記第1の電極と前記第2の電極との間における電流量が調整されることで、前記発光素子における電流量が制御され、前記第3および第4の電極が、前記第7の電極に対して電氣的に接続され、前記第5の電極が、前記第1の電極に対して電氣的に接続されることを特徴とする。

【0010】

また、請求項2の発明は、請求項1に記載の画像表示装置であって、前記コンデンサに電荷を蓄積させた状態で、前記第6の電極に第1の電位を付与して、前記第2のトランジスタを、前記第4の電極と前記第5の電極との間で電流が流れ得る導通状態に設定するこ

10

20

30

40

50

とで、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とする第 1 電位付与手段を備えることを特徴とする。

【0011】

また、請求項 3 の発明は、請求項 2 に記載の画像表示装置であって、前記第 8 の電極に画像信号に応じた電位を付与する第 2 電位付与手段を更に備え、前記第 1 電位付与手段が、前記第 2 電位付与手段によって前記第 8 の電極に前記画像信号に応じた電位が付与された状態で、前記第 6 の電極に前記第 1 の電位を付与して、前記第 2 のトランジスタを、前記導通状態に設定することにより、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧と、前記画像信号に応じた電圧とを合わせた電圧に対応する電荷量とすることを特徴とする。

10

【0012】

また、請求項 4 の発明は、請求項 1 に記載の画像表示装置であって、第 9、第 10、第 11 の電極を有し、前記第 9 の電極と前記第 10 の電極との間における電流量を、前記第 11 の電極に印加される電位によって調整する第 3 のトランジスタと、第 12、第 13、第 14 の電極を有し、前記第 12 の電極と前記第 13 の電極との間における電流量を、前記第 14 の電極に印加される電位によって調整する第 4 のトランジスタとを更に備え、前記第 9 の電極が、前記第 12 の電極に対して電氣的に接続され、前記第 10 の電極が、前記第 1 の電極に対して電氣的に接続され、前記第 13 の電極が、前記第 7 の電極に対して電氣的に接続されることを特徴とする。

20

【0013】

また、請求項 5 の発明は、請求項 4 に記載の画像表示装置であって、前記第 12 の電極に第 1 の電位を付与する第 1 電位付与手段と、前記第 12 の電極に前記第 1 の電位が付与された状態で、前記第 14 の電極に第 2 の電位を付与することで、前記第 4 のトランジスタを、前記第 12 の電極と前記第 13 の電極との間で電流が流れ得る導通状態に設定して、前記コンデンサに電荷を蓄積させる第 2 電位付与手段と、前記第 6 の電極に第 3 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することで、前記コンデンサに蓄積された電荷の量を、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とする第 3 電位付与手段と、前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与され、かつ前記第 1 電位付与手段によって前記第 9 の電極に所定の電位が付与された状態で、前記第 11 の電極に第 4 の電位を付与して、前記第 3 のトランジスタを、前記第 9 の電極と前記第 10 の電極との間で電流が流れ得る導通状態に設定することにより、前記発光素子を発光させる第 4 電位付与手段とを備えることを特徴とする。

30

【0014】

また、請求項 6 の発明は、請求項 1 に記載の画像表示装置を駆動させる画像表示装置の駆動方法であって、(A)前記コンデンサに電荷を蓄積させた状態で、前記第 6 の電極に第 1 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することにより、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記コンデンサに蓄積された電荷の量を、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に対応する電荷量とするステップと、(B)前記(A)ステップで前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与された状態で、前記第 1 の電極に対して所定の電位を付与することにより、前記発光素子を発光させるステップとを有することを特徴とする。

40

【0015】

50

また、請求項 7 の発明は、請求項 4 に記載の画像表示装置を駆動させる画像表示装置の駆動方法であって、(a)前記第 1 2 の電極に第 1 の電位が付与された状態で、前記第 1 4 の電極に第 2 の電位を付与することにより、前記第 4 のトランジスタを、前記第 1 2 の電極と前記第 1 3 の電極との間で電流が流れ得る導通状態に設定しつつ、前記コンデンサに電荷を蓄積させるステップと、(b)前記第 6 の電極に第 3 の電位を付与して、前記第 2 のトランジスタを、前記第 4 の電極と前記第 5 の電極との間で電流が流れ得る導通状態に設定することで、前記コンデンサに蓄積された電荷の量を、前記第 2 のトランジスタ、前記第 1 のトランジスタ、および前記発光素子を介した電荷の移動により、前記第 1 のトランジスタの閾値電圧と、前記発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に応じた電荷量とするステップと、(c)前記コンデンサに蓄積された前記電荷量に応じた電位が前記第 3 の電極に付与され、かつ前記第 9 の電極に所定の電位が付与された状態で、前記第 1 1 の電極に第 4 の電位を付与することにより、前記第 3 のトランジスタを、前記第 9 の電極と前記第 1 0 の電極との間で電流が流れ得る導通状態に設定することで、前記発光素子を発光させるステップとを有することを特徴とする。

10

20

30

40

50

【0016】

<用語に関する記載>

本明細書において、「電氣的に接続される」という文言は、一方の部材と他方の部材とが配線などを介して常に導電可能に接続されている態様、および一方の部材と他方の部材とが、導電性を有する配線などだけでなく、その他の部材によって間接的に接続されている態様の双方を含む意味で用いられる。つまり、「電氣的に接続される」という文言は、その他の部材の状態（例えば、トランジスタのソースとドレインとの間で電流が流れ得る導電状態）に応じて、一方の部材と他方の部材とが配線およびその他の部材によって導電可能に接続される態様をも含む意味で用いられる。

【0017】

また、本明細書における「ゲート電圧」とは、トランジスタに関し、ソースの電位を基準としたソースとゲートとの電位差のことを言う。

【0018】

また、本明細書における「閾値電圧」には、トランジスタの閾値電圧と、発光素子の閾値電圧とが含まれる。そして、トランジスタの閾値電圧とは、トランジスタがオフ状態（いわゆるドレイン電流が流れない状態）からオン状態（ドレイン電流が流れる状態）に移り変わるときの、境界となるゲート電圧のことを言う。また、発光素子の閾値電圧とは、発光素子が発光していない状態（発光素子の両電極間に電流が流れていない状態）から発光素子が発光している状態（発光素子の両電極間に電流が流れている状態）に移り変わるときの、境界となる発光素子の両電極間に印加される電圧のことを言う。なお、適宜「閾値電圧」を「閾値」と略称する。

【発明の効果】

【0019】

請求項 1 から請求項 7 のいずれに記載の発明によっても、コンデンサに電荷が蓄積された状態で、第 2 のトランジスタを導通状態とすることにより、コンデンサに蓄積された電荷の量が、第 1 のトランジスタの閾値電圧と、発光素子の閾値電圧とを合わせた電圧を少なくとも含む電圧に応じた電荷量となるため、発光素子の特性の変化も考慮して、画質の劣化を抑制することができる。

【0020】

また、請求項 3 に記載の発明によれば、画像信号に応じた電荷の蓄積と、第 1 のトランジスタおよび発光素子の閾値電圧の補償とが同時に行われるため、1 フレーム分の期間を占める発光のための準備期間を圧縮することができる。

【0021】

また、請求項 4、請求項 5 および請求項 7 のいずれに記載の発明によっても、発光素子を発光させるべきでない期間における発光素子への電流の過度な供給が防止されるため、更に画質の劣化を抑制することができる。

【発明を実施するための最良の形態】**【0022】**

以下、本発明の実施形態を図面に基づいて説明する。

【0023】

< 画像表示装置の概略構成 >

図1は、本発明の実施形態に係る画像表示装置100の概略構成を例示する図である。

【0024】

画像表示装置100は、本体部110と表示部120とを備えた携帯電話機、すなわち携帯可能な電子機器であり、動画や静止画などといった各種画像を表示部120で表示する。

10

【0025】

本体部110は、通信機能、バッテリーなどの給電機能、および操作部などを備えている。

【0026】

表示部120は、例えば、略長方形の輪郭を有する有機ELディスプレイ (organic electroluminescence display)、および本体部110より供給される各種信号が入力されるドライバ手段を備えている。なお、有機ELディスプレイは、有機材料に電流を流すことで材料自らが発光する自発光型の発光素子を有する自発光型画像表示装置である。

【0027】

また、有機ELディスプレイは、発光輝度に対応する画像信号 (例えば、画素毎では、画素データ信号) に応じた電位を各画素に供給するための画像信号線 (例えば、後述するデータ線Ldata) と、該画像信号線に対して略直交するように設けられ、各画素に走査信号を供給するための走査信号線 (例えば、後述するセンス・セレクト線Lss) とを有する。なお、走査信号は、画像信号線を介して画素データ信号に応じた電荷を各画素に蓄積させるタイミングを制御する信号である。

20

【0028】

一方、ドライバ手段は、画像信号線に対して電氣的に接続され、画素データ信号を画像信号線に供給するタイミングを制御するXドライバ (画像信号線駆動回路) と、走査信号線に対して電氣的に接続され、走査信号を走査信号線に供給するタイミングを制御するYドライバ (走査信号線駆動回路) とを備える。例えば、画像表示装置100では、Xドライバは有機ELディスプレイの短辺に沿って配置され、Yドライバは有機ELディスプレイの長辺に沿って配置されている。

30

【0029】

< 画像表示装置の機能構成 >

図2は、画像表示装置100の機能構成を例示するブロック図である。

【0030】

画像表示装置100は、主に、制御部111、操作部112、XドライバXd、専用ドライバSd、および表示パネル121を備える。

【0031】

制御部111は、画像表示装置100の動作を統括制御する部分である。この制御部111は、CPU、RAM、およびROMなどを備えて構成され、例えば、ROM内などに格納されたプログラムをCPUが読み込んで実行することで、各種動作や制御が実現される。なお、制御部111は、XドライバXd、および専用ドライバSdからの信号の送出を制御する機能も有している。

40

【0032】

操作部112は、いわゆるテンキーなどの各種ボタンを備え、該各種ボタンが押下されることで、制御部111に対して各種信号を送出する。

【0033】

表示パネル121は、多数の画素回路1Aが格子状に配列されて構成されている。ここで、画素回路1Aの回路構成について説明する。

50

【 0 0 3 4 】

図 3 は、画素回路 1 A の回路構成を例示する図である。

【 0 0 3 5 】

画素回路 1 A は、有機 E L 素子 O L E D、4 つのトランジスタ Q 1 ~ Q 4、およびコンデンサ C 1 を備えている。

【 0 0 3 6 】

有機 E L 素子 O L E D は、有機物などで構成され、発光層を流れる電流の量（電流量）によって発光輝度が変化する発光素子である。この有機 E L 素子 O L E D は、アノード電極とカソード電極とを有しており、アノード電極は、有機 E L 素子 O L E D の発光時に高電位側となる電源線（ここでは、V D D 線）L d に対して電氣的に接続される。一方、カ

10

【 0 0 3 7 】

トランジスタ Q 1 ~ Q 4 は、キャリアが電子であるタイプ（n 型）の M I S (Metal Insulator Semiconductor) 構造を採用した電界効果トランジスタ（FET:Field Effect Transistor）の一種である薄膜トランジスタ（TFT:Thin Film Transistor）、すなわち n - M I S F E T T F T によって構成される。

【 0 0 3 8 】

トランジスタ（適宜「駆動トランジスタ」とも称する）Q 1 は、有機 E L 素子 O L E D に対して、ソース電極とドレイン電極とが電氣的に直列に接続され、有機 E L 素子 O L E D における電流量を調整することで有機 E L 素子 O L E D の発光輝度を制御する。

20

【 0 0 3 9 】

このトランジスタ Q 1 は、第 1 ~ 3 電極 E 1 ~ E 3 を有している。詳細には、第 1 電極 E 1 は、トランジスタ Q 3 を介して、V D D 線 L d に対して電氣的に接続される。この第 1 電極 E 1 は、有機 E L 素子 O L E D が発光する際、すなわち有機 E L 素子 O L E D に対して順方向の電流が流れる際にドレイン電極（以下「ドレイン」と略称する）として機能する。第 2 電極 E 2 は、有機 E L 素子 O L E D のアノード電極に対して電氣的に接続され、有機 E L 素子 O L E D に対して順方向の電流が流れる際にソース電極（以下「ソース」と略称する）として機能する。第 3 電極 E 3 は、コンデンサ C 1 に対して電氣的に接続され、いわゆるゲート電極（以下「ゲート」と略称する）として機能する。

30

【 0 0 4 0 】

また、トランジスタ Q 1 では、第 3 電極 E 3 に印加される電位、より詳細には第 2 電極 E 2 と第 3 電極 E 3 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 1 電極 E 1 と第 2 電極 E 2 との間（以下「第 1 - 2 電極間」とも称する）において流れる電流の量が調整される。そして、第 1 - 2 電極間における電流量の調整に伴い、有機 E L 素子 O L E D における電流量が制御される。また、第 3 電極（ゲート）E 3 に印加される電位により、トランジスタ Q 1 は、第 1 - 2 電極間（すなわちドレインとソースとの間）において電流が流れ得る状態（導通状態）と、電流が流れ得ない状態（非導通状態）とに選択的に設定される。

【 0 0 4 1 】

トランジスタ（適宜「V_{th}補償用トランジスタ」と称する）Q 2 は、トランジスタ Q 1 が導通状態となる場合のゲート電圧（具体的には、第 2 電極 E 2 の電位を基準とした第 2 電極 E 2 と第 3 電極 E 3 との電位差）の下限値（トランジスタ Q 1 の閾値電圧）と、有機 E L 素子 O L E D においてアノード電極とカソード電極間に電流が流れ得る該両電極間の電位差の下限値（有機 E L 素子 O L E D の閾値電圧）とを併せて補償する。より詳細には、トランジスタ Q 2 は、トランジスタ Q 1 のゲート電圧を、トランジスタ Q 1 の閾値電圧（以下「閾値 V_{thtr}」とも称する）と有機 E L 素子 O L E D の閾値電圧（以下「閾値 V_{thol}」とも称する）とに応じた分だけシフトさせる。

40

【 0 0 4 2 】

このトランジスタ Q 2 は、第 4 ~ 6 電極 E 4 ~ E 6 を有している。詳細には、第 4 電極

50

E 4 は、第 3 電極 E 3 とコンデンサ C 1 とを電氣的に接続する配線に対して導電可能に接続される。つまり、第 4 電極 E 4 は、トランジスタ Q 1 のゲート E 3 に対して電氣的に接続される。第 5 電極 E 5 は、第 1 電極 E 1 とトランジスタ Q 3 とを電氣的に接続する配線に対して導電可能に接続される。つまり、第 5 電極 E 5 は、トランジスタ Q 1 の第 1 電極 E 1 に対して電氣的に接続される。第 6 電極 E 6 は、センス・セレクト線 L s s に対して電氣的に接続され、いわゆるゲート電極として機能する。

【 0 0 4 3 】

なお、センス・セレクト線 L s s は、後述する V_{th}補償処理および書込処理を行うタイミングを制御する電位を第 6 電極 E 6 に対して付与するものである。

【 0 0 4 4 】

また、トランジスタ Q 2 では、第 6 電極 E 6 に印加される電位、より具体的には第 5 電極 E 5 と第 6 電極 E 6 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 4 電極 E 4 と第 5 電極 E 5 との間（以下「第 4 - 5 電極間」とも称する）において流れる電流の量が調整される。そして、第 6 電極（ゲート）E 6 に印加される電位により、トランジスタ Q 2 は、第 4 - 5 電極間（ドレインとソースとの間）において電流が流れ得る状態（導通状態）と、電流が流れ得ない状態（非導通状態）とに選択的に設定される。

【 0 0 4 5 】

ここで、有機 E L 素子 O L E D は、電流値によって発光輝度が制御されるため、発光時におけるトランジスタ Q 1 のゲート電圧のゆらぎに対して、発光輝度が敏感に変動する。特に、トランジスタ Q 1 がアモルファスシリコンを用いて構成されている場合には、トランジスタ Q 1 ごとに閾値 V_{thtr}が異なる傾向にある。また、有機 E L 素子 O L E D も、経時的な劣化に伴い、有機 E L 素子 O L E D ごとに閾値 V_{thol}が異なる傾向にある。よって、画素毎に異なる閾値 V_{thtr}および閾値 V_{thol}を補償する機能（V_{th}補償機能）を持たせないと、所望の発光輝度と実際の発光輝度との間に若干の乖離が生じ、結果として画素間で発光輝度のムラが生じてしまう。

【 0 0 4 6 】

そこで、画像表示装置 1 0 0 では、発光前に各画素においてトランジスタ Q 1 のゲート電圧を閾値 V_{thtr}および閾値 V_{thol}に応じた値とすることで、トランジスタ Q 1 における閾値 V_{thtr}および閾値 V_{thol}のばらつきを補償する処理（V_{th}補償処理）を実現するためにトランジスタ Q 2 が設けられている。

【 0 0 4 7 】

コンデンサ C 1 は、トランジスタ Q 1 の第 3 電極 E 3 およびトランジスタ Q 2 に対して電氣的に接続される第 7 電極 E 7 と、データ線 L data に対して電氣的に接続される第 8 電極 E 8 とを有し、第 7 電極 E 7 と第 8 電極 E 8 との間で電気容量を得るように構成されている。そして、コンデンサ C 1 の保持容量は所定値（例えば、1 p F）に設定されている。

【 0 0 4 8 】

なお、データ線 L data は、第 8 電極 E 8 に対して、画素データ信号に応じた電位を付与するものである。

【 0 0 4 9 】

トランジスタ（適宜「発光制御トランジスタ」と称する）Q 3 は、有機 E L 素子 O L E D の発光タイミングを制御する。

【 0 0 5 0 】

このトランジスタ Q 3 は、第 9 ~ 1 1 電極 E 9 ~ E 1 1 を有している。詳細には、第 9 電極 E 9 は、V D D 線 L d に対して電氣的に接続される。第 1 0 電極 E 1 0 は、第 1 電極 E 1 と第 5 電極 E 5 とを電氣的に接続する配線に対して導電可能に接続される。つまり、第 1 0 電極 E 1 0 は、トランジスタ Q 1 の第 1 電極 E 1 およびトランジスタ Q 2 の第 5 電極 E 5 に対して電氣的に接続される。第 1 1 電極 E 1 1 は、マージ線 L m に対して電氣的に接続され、いわゆるゲート電極として機能する。

10

20

30

40

50

【 0 0 5 1 】

なお、マージ線 L m は、第 1 1 電極 E 1 1 に対して、有機 E L 素子 O L E D の発光タイミングを制御する電位を付与するものである。

【 0 0 5 2 】

また、トランジスタ Q 3 では、第 1 1 電極 E 1 1 に印加される電位、より詳細には第 1 0 電極 E 1 0 と第 1 1 電極 E 1 1 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 9 電極 E 9 と第 1 0 電極 E 1 0 との間（以下「第 9 - 1 0 電極間」とも称する）において流れる電流の量が調整される。また、第 1 1 電極（ゲート）E 1 1 に印加される電位により、トランジスタ Q 3 は、第 9 - 1 0 電極間（すなわちドレインとソースとの間）において電流が流れ得る状態（導通状態）と、電流が流れ得ない状態（非導通状態）とに選択的に設定される。

10

【 0 0 5 3 】

トランジスタ（適宜「プリチャージ用トランジスタ」と称する）Q 4 は、コンデンサ C 1 に電荷を蓄積させるタイミングを制御する。

【 0 0 5 4 】

このトランジスタ Q 4 は、第 1 2 ~ 1 4 電極 E 1 2 ~ E 1 4 を有している。詳細には、第 1 2 電極 E 1 2 は、V D D 線 L d と第 9 電極 E 9 とを電氣的に接続する配線に対して導電可能に接続される。つまり、第 1 2 電極 E 1 2 は、V D D 線 L d および第 9 電極 E 9 に対して電氣的に接続される。第 1 3 電極 E 1 3 は、第 4 電極 E 4 と第 3 電極 E 3 および第 7 電極 E 7 とを電氣的に接続する配線に対して導電可能に接続される。つまり、第 1 3 電極 E 1 3 は、第 3 電極 E 3、第 4 電極 E 4、および第 7 電極 E 7 に対して電氣的に導電可能に接続される。第 1 4 電極 E 1 4 は、プリチャージ線 L p に対して電氣的に接続され、いわゆるゲート電極として機能する。

20

【 0 0 5 5 】

なお、プリチャージ線 L p は、第 1 4 電極 E 1 4 に対して、コンデンサ C 1 にある程度の電荷を蓄積させるタイミングを制御するための電位を付与するものである。

【 0 0 5 6 】

また、トランジスタ Q 4 では、第 1 4 電極 E 1 4 に印加される電位、より詳細には第 1 3 電極 E 1 3 と第 1 4 電極 E 1 4 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 1 2 電極 E 1 2 と第 1 3 電極 E 1 3 との間（以下「第 1 2 - 1 3 電極間」とも称する）において流れる電流の量が調整される。また、第 1 4 電極（ゲート）E 1 4 に印加される電位により、トランジスタ Q 4 は、第 1 2 - 1 3 電極間（すなわちドレインとソースとの間）において電流が流れ得る状態（導通状態）と、電流が流れ得ない状態（非導通状態）とに選択的に設定される。

30

【 0 0 5 7 】

このような画素回路を有する表示パネル 1 2 1 では、図 2 に示すように、列方向に沿って並ぶ複数の画素回路 1 A に対して共通のデータ線 L data が電氣的に接続され、行方向に沿って並ぶ複数の画素回路 1 A に対して共通のセンス・セレクト線 L s s が電氣的に接続される。

【 0 0 5 8 】

X ドライバ X d は、制御部 1 1 1 からの信号に応答して、データ線 L data に対して画素データ信号に応じた電位を供給する。なお、制御部 1 1 1 は、例えば、外部から送信されてくる画像データに同期させて、X ドライバ X d から各データ線 L data に対する画素データ信号に応じた電位の供給タイミングを制御する信号を X ドライバ X d に対して送出する。

40

【 0 0 5 9 】

専用ドライバ S d は、制御部 1 1 1 からの制御信号に応じた波形で、V D D 線 L d、マージ線 L m、プリチャージ線 L p、およびセンス・セレクト線 L s s に対して電位を印加する。

【 0 0 6 0 】

50

この専用ドライバ S d は、例えば、Y ドライバ、第 1 ~ 4 シフトレジスタを備えて構成される。Y ドライバは、第 1 ~ 4 シフトレジスタに格納されたデータに基づいて V D D 線 L d、マージ線 L m、プリチャージ線 L p、およびセンス・セレクト線 L s s に対して電位を印加する機能を有する。

【 0 0 6 1 】

例えば、第 1 シフトレジスタは、V D D 線 L d に印加すべき電位（以下「電源線電位」とも称する）V 1 のデータを保持する。ここでは、電源線電位 V 1 は、所定の高電位の値（例えば、1 0 V）となっている。また、第 2 シフトレジスタは、マージ線 L m に印加すべき電位（以下「マージ線電位」とも称する）V m のデータを保持する。ここでは、マージ線電位 V m として、電位 V h , V l の 2 値が適宜採用される。また、第 3 シフトレジスタは、プリチャージ線 L p に印加すべき電位（以下「プリチャージ線電位」とも称する）V p のデータを保持する。ここでは、プリチャージ線電位 V p として、電位 V h , V l の 2 値が適宜採用される。更に、第 4 シフトレジスタは、センス・セレクト線 L s s に印加すべき電位（以下「センス・セレクト線電位」とも称する）V s のデータを保持する。ここでは、センス・セレクト線電位 V s として、電位 V h , V l の 2 値が適宜採用される。

10

【 0 0 6 2 】

そして、Y ドライバ、および第 1 ~ 4 シフトレジスタで制御される電源線電位 V 1、マージ線電位 V m、プリチャージ線電位 V p、およびセンス・セレクト線電位 V s は、制御部 1 1 1 からの制御信号に応じた波形をそれぞれ示す。

20

【 0 0 6 3 】

< 画像表示装置の駆動 >

図 4 は、有機 E L 素子 O L E D を発光させる際の信号波形（駆動波形）を示すタイミングチャートであり、図 5 は、画素回路 1 A の動作フローを示すフローチャートである。図 4 および図 5 は、表示パネル 1 2 1 に含まれる 1 つの画素回路 1 A で 1 回発光させる駆動に着目したものとなっており、画像表示装置 1 0 0 で動画などを構成する複数フレームを時間的に連続して表示する場合には、図 4 で示す駆動波形、および図 5 で示す動作フローがフレーム数に応じた回数分、時間順次に繰り返される。なお、図 4 で示す駆動波形、および図 5 で示す動作フローは、制御部 1 1 1 の制御下で実現される。

【 0 0 6 4 】

図 4 では、横軸が時刻を示し、上から順に、(a) マージ線 L m に印加されるマージ線電位（以下、単に「電位」と称する）V m、(b) プリチャージ線 L p に印加されるプリチャージ線電位（以下、単に「電位」と称する）V p、(c) センス・セレクト線 L s s に印加されるセンス・セレクト線電位（以下、単に「電位」と称する）V s、(d) データ線 L d a t a に印加される信号の電位（電位 V d）の波形が示されている。なお、有機 E L 素子 O L E D を発光させる際には、発光の準備段階および実際に発光する段階に拘わらず、V D D 線 L d に対して所定の正の高電位 V d d（例えば、1 0 V）が印加された状態が維持される。また、1 回の発光に係る期間は、発光輝度を調整するための準備期間 P p（時刻 t 1 ~ t 1 0）と、有機 E L 素子 O L E D が実際に発光する発光期間 P e（~ 時刻 t 1 , 時刻 t 1 0 ~）とを備えて構成される。

30

【 0 0 6 5 】

以下、図 4 を参照しつつ、図 5 で示す画素回路 1 A の動作フローについて説明する。

40

【 0 0 6 6 】

まず、ステップ S 1 では、マージ線 L m に付与される電位 V m が、所定の低電位 V l に設定される（時刻 t 1）。このとき、電位 V p および電位 V s が、所定の低電位 V l に設定されている。このため、トランジスタ Q 2 ~ Q 4 が非導通状態となっている。また、電位 V d は、0 V（G N D）に設定されている。なお、発光が複数回目の場合には、ステップ S 1 では、前回の発光が終了され、発光が 1 回目の場合には、単に準備期間 P p が開始される。

【 0 0 6 7 】

ステップ S 2 では、プリチャージ線 L p に付与される電位 V p が、所定の高電位 V h に

50

設定される（時刻 t_2 ）。

【0068】

ステップ S3 では、プリチャージ線 L_p に付与される電位 V_p が、所定の低電位 V_l に設定される（時刻 t_3 ）。このとき、トランジスタ Q4 が非導通状態に設定される。

【0069】

ここで、時刻 $t_2 \sim t_3$ では、電位 V_p が、所定の高電位 V_h に維持される。このとき、第 14 電極 E_{14} に所定の高電位 V_h が付与されて、トランジスタ Q4 が導通状態となる。また、 VDD 線 L_d には所定の高電位 V_{dd} が付与され、データ線 L_{data} には $0V$ （ GND ）が付与されている。このため、第 12 電極 E_{12} に所定の高電位 V_{dd} が付与された状態となり、コンデンサ C1 に、所定の高電位 V_{dd} に応じた電荷が蓄積される。なお、このとき、コンデンサ C1 に蓄積された電荷により、第 3 電極 E_3 に正電位が付与され、トランジスタ Q1 が導通状態に設定される。

10

【0070】

ステップ S4 では、データ線 L_{data} に付与される電位 V_d が、画素データ信号に応じた電位 - V_{data} に設定される（時刻 $t_4 \sim t_5$ ）。このとき、画素データ信号に応じた電位 - V_{data} の付与により、コンデンサ C1 に画素データ信号に応じた電荷が蓄積される処理（書込処理）が開始される。

【0071】

ステップ S5 では、センス・セレクト線 L_{ss} に付与される電位 V_s が、所定の高電位 V_h に設定される（時刻 t_6 ）。このとき、第 6 電極 E_6 に所定の高電位 V_h が付与されて、トランジスタ Q2 が導通状態に設定される。

20

【0072】

ステップ S6 では、センス・セレクト線 L_{ss} に付与される電位 V_s が、所定の低電位 V_l に設定される（時刻 t_7 ）。このとき、トランジスタ Q2 が非導通状態に設定される。

【0073】

ここで、時刻 $t_6 \sim t_7$ では、電位 V_s が、所定の高電位 V_h に維持され、トランジスタ Q2 の導通状態が維持される。そして、時刻 $t_6 \sim t_7$ の初期の段階では、コンデンサ C1 に蓄積された電荷によってトランジスタ Q1 も導通状態に設定されており、第 2 電極 E_2 が有機 EL 素子 OLED を介して接地されている。このため、コンデンサ C1 に蓄積された電荷が、トランジスタ Q2 の第 4 電極 E_4 から第 5 電極 E_5 、トランジスタ Q1 の第 1 電極 E_1 から第 2 電極 E_2 、および有機 EL 素子 OLED を順次に介して移動する。この電荷の移動により、コンデンサ C1 に蓄積された電荷が徐々に減少し、第 3 電極 E_3 に付与される電位も徐々に低減される。そして、最終的に、第 7 電極 E_7 と有機 EL 素子 OLED のカソード電極との間の電位差が、トランジスタ Q1 の閾値 V_{thtr} と有機 EL 素子 OLED の閾値 V_{thol} とを合わせた電圧に到達すると、電荷の移動が停止する。

30

【0074】

ステップ S7 では、データ線に付与される電位 V_d が、 GND に設定される（時刻 $t_8 \sim t_9$ ）。このとき、ステップ S5 ～ S6 でコンデンサ C1 からの電荷の移動が停止した状態よりも、コンデンサ C1 の第 8 電極 E_8 に印加される電位が V_{data} 高くなる。つまり、トランジスタ Q1 のゲート電圧が電圧 V_{data} 分上昇する。また、このときコンデンサ C1 に蓄積されている電荷の量は、トランジスタ Q1 の閾値 V_{thtr} と、有機 EL 素子 OLED の閾値 V_{thol} と、画素データ信号に応じた電圧 V_{data} とを合わせた電圧に対応する電荷量となっている。つまり、トランジスタ Q1 は、画素データ信号に応じた電位 V_{data} に応じた電流が第 1 - 2 電極間で流れ得る導通状態に設定される。つまり、本動作フローでは、 V_{th} 補償処理と書込処理とが時間的に平行して行われる。

40

【0075】

ステップ S8 では、マージ線 L_m に付与される電位 V_m が、所定の高電位 V_h に設定される（時刻 t_{10} ）。このとき、第 11 電極 E_{11} に所定の高電位 V_h が付与されて、トランジスタ Q3 が導通状態に設定される。また、 VDD 線 L_d 、すなわち第 9 電極 E_9 に

50

は所定の高電位 V_{dd} が付与され、第 1 電極 E_1 には電位 V_{dd} に応じた所定の電位が付与され、データ線 L_{data} には $0V$ (GND) が付与された状態にある。更に、閾値 V_{thtr} および閾値 V_{thol} を加味した上で、画素データ信号に応じた電位 V_{data} が第 3 電極 E_3 に印加された状態となっている。このため、トランジスタ Q_1 の第 1 - 2 電極間で、画素データ信号 V_{data} に応じた電流が流れるように設定される。つまり、画素データ信号 V_{data} に応じた電流が有機 EL 素子 $OLED$ に流れ、有機 EL 素子 $OLED$ が、画素データ信号 V_{data} に応じた発光輝度で発光する。

【0076】

このようなステップ $S_1 \sim S_8$ の処理により、有機 EL 素子 $OLED$ における 1 フレーム分の発光が実現され、ステップ $S_1 \sim S_8$ の処理が順次繰り返されることで、複数フレーム分の発光が行われる。

10

【0077】

なお、上記では、表示パネル 121 に含まれる 1 つの画素回路 1A の駆動に着目して説明したが、表示パネル 121 に含まれる複数の画素回路 1A については、以下のような駆動が行われる。なお、ここでは、表示パネル 121 には、所定数（ここでは、仮に 100 とする）の水平ラインの画素回路 1A の列が配置されているものとする。

【0078】

まず、図 4 の時刻 $t_2 \sim t_3$ の駆動波形のように、プリチャージ線 L_p に対する高電位 V_h の付与が、全画素回路 1A に対して同時に行われる。

【0079】

20

次に、表示パネル 121 の 1 ライン目に配列される画素回路 1A における書込処理、表示パネル 121 の 2 ライン目に配列される画素回路 1A における書込処理、表示パネル 121 の 3 ライン目に配列される画素回路 1A における書込処理、・・・、表示パネル 121 の 100 ライン目に配列される画素回路 1A における書込処理といった具合に、時刻 $t_4 \sim t_9$ までの駆動波形が、水平ラインの本数分、時間順次に行われる。

【0080】

そして、全画素回路 1A に対する書込処理が完了した時点で、全画素回路 1A において、マージ線 L_m に対する所定の高電位 V_h の付与が行われることで、全画素回路 1A において同時に有機 EL 素子 $OLED$ の発光が行われる。

【0081】

30

以上のように、コンデンサ C_1 に電荷が蓄積された状態で、トランジスタ Q_2 を導通状態とすることにより、コンデンサ C_1 に蓄積された電荷の量が、トランジスタ Q_1 の閾値電圧（閾値 V_{thtr} ）と、有機 EL 素子 $OLED$ の閾値電圧（閾値 V_{thol} ）とを合わせた電圧を含む電圧に応じた電荷量となる。このため、発光素子（ここでは、有機 EL 素子 $OLED$ ）の特性の変化も考慮して、画質の劣化を抑制することができる。

【0082】

また、コンデンサ C_1 に対する画像信号に応じた電荷の蓄積と、トランジスタ Q_1 および有機 EL 素子 $OLED$ の閾値電圧（閾値 V_{thtr} および閾値 V_{thol} ）の補償とが同時に行われる。このため、1 フレーム分の期間を占める発光のための準備期間を圧縮することができる。

40

【0083】

また、トランジスタ Q_3 が設けられたことで、有機 EL 素子 $OLED$ を発光させるべきでない期間における有機 EL 素子 $OLED$ への電流の過度な供給が防止される。このため、更に画質の劣化を抑制することができる。

【0084】

また、有機 EL 素子 $OLED$ のカソード電極が接地されているため、表示パネル 121 に配列される全て（又は複数）の画素回路 1A について、カソード電極を共通のものとするることができる。つまり、表示パネル 121 におけるカソード電極を簡単な構造で構成することが可能となり、製造工程の簡略化による歩留まりの向上、生産効率の向上、製造設備の簡略化、およびコスト低減などといった種々のメリットを得ることができる。

50

【 0 0 8 5 】

なお、 V_{th} 補償処理には、一般に 0.1 ~ 1 ミリ秒程度の時間を要するため、水平ラインの本数が多くなると、準備期間 P_p の長期化を招いてしまう。このため、本実施形態に係る画素回路 1 A は、例えば、水平ラインの数が 100 ライン程度までの画素数が比較的小さい小型の表示パネルに適用されるのが好適である。

【 0 0 8 6 】

以上、この発明の実施形態について説明したが、この発明は上記説明した内容のものに限定されるものではない。

【 0 0 8 7 】

< 変形例 1 >

例えば、上記実施形態では、画素回路 1 A を構成する 4 つのトランジスタ $Q_1 \sim Q_4$ が全て n 型の T F T であったが、これに限られず、例えば、全てのトランジスタが、キャリアが正孔であるタイプ (p 型) の M I S (Metal Insulator Semiconductor) 構造を採用した電界効果トランジスタ (FET:Field Effect Transistor) の一種である薄膜トランジスタ (TFT:Thin Film Transistor)、すなわち p - M I S F E T T F T であっても良い。

【 0 0 8 8 】

ここで、p 型の T F T を用いて構成された変形例 1 に係る画素回路 1 B の回路構成について説明する。

【 0 0 8 9 】

図 6 は、変形例 1 に係る画素回路 1 B の回路構成を例示する図である。

【 0 0 9 0 】

変形例 1 に係る画素回路 1 B は、上記実施形態に係る画素回路 1 A と比較して、4 つのトランジスタ $Q_1 \sim Q_4$ が、p - M I S F E T T F T であるトランジスタ $Q_{b1} \sim Q_{b4}$ に変更され、有機 E L 素子 O L E D のカソード電極とアノード電極とが反転されている点で異なる。なお、各トランジスタ $Q_{b1} \sim Q_{b4}$ については、上記実施形態に係る各トランジスタ $Q_1 \sim Q_4$ とは構造が異なるため、第 1 ~ 6 電極 $E_1 \sim E_6$ 、第 9 ~ 14 電極 $E_9 \sim E_{14}$ の符号が、 $E_{b1} \sim E_{b6}$ 、 $E_{b9} \sim E_{b14}$ に変更されている。その他の構成については、全く同様となっているため、同じ符号を付して説明を省略する。

【 0 0 9 1 】

次に、p 型の T F T を用いて構成された変形例 1 に係る画素回路 1 B の駆動について説明する。

【 0 0 9 2 】

図 7 は、画素回路 1 B において有機 E L 素子 O L E D を発光させる際の信号波形 (駆動波形) を示すタイミングチャートであり、図 8 は、画素回路 1 B の動作フローを示すフローチャートである。図 7 および図 8 は、表示パネル 121 に含まれる 1 つの画素回路 1 B を 1 回発光させる駆動に着目したものとなっており、複数フレームを時間的に連続して表示する場合には、図 7 で示す駆動波形、および図 8 で示す動作フローがフレーム数に応じた回数分、時間順次に繰り返される。なお、図 7 で示す駆動波形、および図 8 で示す動作フローは、制御部 111 の制御下で実現される。

【 0 0 9 3 】

図 7 では、図 4 と同様に、横軸が時刻を示し、上から順に、(a) 電位 V_m 、(b) 電位 V_p 、(c) 電位 V_s 、(d) 電位 V_d の波形が示されている。なお、有機 E L 素子 O L E D を発光させる際には、発光の準備段階および実際に発光する段階に拘わらず、 V_{DD} 線 L_d に対して所定の負の高電位 V_{dd} (例えば、- 10 V) が印加された状態が維持される。また、1 回の発光に係る期間は、発光輝度を調整するための準備期間 P_p (時刻 $t_1 \sim t_{10}$) と、有機 E L 素子 O L E D が発光する発光期間 P_e (~ 時刻 t_1 , 時刻 t_{10} ~) とを備えて構成される。

【 0 0 9 4 】

そして、図 7 で示す駆動波形は、図 4 で示した駆動波形と比較して、各電位 V_m 、 V_p

、 V_s 、 V_d の駆動波形が上下反転したものとなっている。つまり、図4で示した駆動波形では、所定の高電位 V_h となっている部分が、図7で示す駆動波形では、所定の低電位 V_l となり、図4で示した駆動波形では、所定の低電位 V_l となっている部分が、図7で示す駆動波形では、所定の高電位 V_h となっている。また、データ線 L_{data} に印加される電位 V_d の正負が逆転されている。つまり、図4で示した駆動波形では、電位 $-V_{data}$ となっている部分が、図7で示す駆動波形では、電位 $+V_{data}$ となっている。

【0095】

したがって、図8で示す動作フローについても、上記実施形態に係る各ステップ $S_1 \sim S_8$ の処理において、所定の高電位 V_h 、所定の低電位 V_l 、および画素データ信号に応じた電位 $-V_{data}$ となっていた部分が、変形例1に係る各ステップ $ST_1 \sim ST_8$ では、
10 所定の低電位 V_l 、所定の高電位 V_h 、および画素データ信号に応じた電位 $+V_{data}$ にそれぞれ変更されている。

【0096】

<変形例2>

また、上記実施形態では、 V_{th} 補償処理と書込処理とが時間的に平行して行われることで、コンデンサ C_1 に蓄積される電荷の量が、トランジスタ Q_1 の閾値 V_{thtr} と、有機EL素子OLEDの閾値 V_{thol} と、画素データ信号に応じた電圧 V_{data} とを合わせた電圧に対応する電荷量とされたが、これに限られない。

【0097】

例えば、コンデンサ C_1 に蓄積される電荷の量が、閾値 V_{thtr} と閾値 V_{thol} とを合わせた電圧に対応する電荷量とされた後に、コンデンサ C_1 に対して画素データ信号に応じた電位が付与される書込処理が行われるようにしても良い。このような構成を採用しても、有機EL素子の特性の変化も考慮して、画質の劣化を抑制することができる。したがって、 V_{th} 補償処理において、コンデンサ C_1 に蓄積された電荷の量が、トランジスタ Q_2 、トランジスタ Q_1 、および有機EL素子OLEDを介した電荷の移動により、トランジスタ Q_1 の閾値 V_{thtr} と、有機EL素子OLEDの閾値 V_{thol} とを合わせた電圧を少なくとも含む電圧に対応する電荷量とされれば良い。

【0098】

ここで、各画素回路において V_{th} 補償処理と書込処理とが時間順次に行われる変形例2
30 に係る画素回路の具体例を示して説明する。

【0099】

図9は、変形例2に係る画素回路1Cの回路構成を例示する図である。

【0100】

画素回路1Cは、上記実施形態に係る画素回路1Aと比較して、有機EL素子OLED、4つのトランジスタ $Q_1 \sim Q_4$ 、およびコンデンサ C_1 などといった同様な構成を有する。但し、画素回路1Cでは、上記実施形態に係るセンス・セレクト線 L_{ss} が、センス線 L_{sn} とされるとともに、別にセレクト線 L_{sl} が設けられ、更に、書込処理を行うための3つのトランジスタ $Q_5 \sim Q_7$ 、およびコンデンサ C_2 が追加されている。

【0101】

以下、変形例2に係る画素回路1Cの回路構成のうち、上記実施形態に係る画素回路1
40 Aと異なる部分について説明する。なお、同様な部分については、同じ符号を付して説明を省略する。

【0102】

トランジスタ Q_2 の第6電極（ゲート） E_6 は、センス線 L_{sn} に対して電氣的に接続されている。なお、センス線 L_{sn} は、 V_{th} 補償処理を行うタイミングを制御する電位を第6電極 E_6 に対して付与するものである。

【0103】

トランジスタ $Q_5 \sim Q_7$ は、いわゆる n -MISFETTFTによって構成される。

【0104】

トランジスタ Q_5 は、第15～17電極 $E_{15} \sim E_{17}$ を有している。詳細には、第1
50

5 電極 E 1 5 は、コンデンサ C 1 の第 8 電極 E 8 に対して電氣的に接続され、第 1 6 電極 E 1 6 は、有機 E L 素子 O L E D を接地する配線に対して電氣的に接続される。また、第 1 7 電極 E 1 7 は、センス線 L s n に対して電氣的に接続され、いわゆるゲート電極として機能する。

【 0 1 0 5 】

このトランジスタ Q 5 では、第 1 7 電極 E 1 7 に印加される電位、より詳細には第 1 6 電極 E 1 6 と第 1 7 電極 E 1 7 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 1 5 電極 E 1 5 と第 1 6 電極 E 1 6 との間（以下「第 1 5 - 1 6 電極間」とも称する）において流れる電流の量が調整される。また、第 1 7 電極（ゲート）E 1 7 に印加される電位により、トランジスタ Q 5 は、第 1 5 - 1 6 電極間（すな

10

【 0 1 0 6 】

トランジスタ Q 7 は、第 2 1 ~ 2 3 電極 E 2 1 ~ E 2 3 を有している。詳細には、第 2 1 電極 E 2 1 は、コンデンサ C 1 の第 8 電極 E 8 に対して電氣的に接続され、第 2 2 電極 E 2 2 は、有機 E L 素子 O L E D を接地する配線に対して電氣的に接続される。また、第 2 3 電極 E 2 3 は、プリチャージ線 L p に対して電氣的に接続され、いわゆるゲート電極として機能する。

【 0 1 0 7 】

このトランジスタ Q 7 では、第 2 3 電極 E 2 3 に印加される電位、より詳細には第 2 2 電極 E 2 2 と第 2 3 電極 E 2 3 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 2 2 電極 E 2 2 と第 2 3 電極 E 2 3 との間（以下「第 2 2 - 2 3 電極間」とも称する）において流れる電流の量が調整される。また、第 2 3 電極（ゲート）E 2 3 に印加される電位により、トランジスタ Q 7 は、第 2 1 - 2 2 電極間（すな

20

【 0 1 0 8 】

コンデンサ C 2 は、第 2 4 , 2 5 電極 E 2 4 , E 2 5 を有している。詳細には、第 2 4 電極 E 2 4 は、コンデンサ C 1 の第 8 電極 E 8 に対して電氣的に接続され、第 2 5 電極 E 2 5 は、有機 E L 素子 O L E D を接地する配線に対して電氣的に接続され、第 2 4 電極 E

30

【 0 1 0 9 】

つまり、トランジスタ Q 5 , Q 7 およびコンデンサ C 2 は、コンデンサ C 1 と有機 E L 素子 O L E D を接地する配線との間を、電氣的に並列して接続する。換言すれば、コンデンサ C 1 の第 8 電極 E 8 が、トランジスタ Q 5 , Q 7 およびコンデンサ C 2 を介して接地される。

【 0 1 1 0 】

トランジスタ Q 6 は、第 1 8 ~ 2 0 電極 E 1 8 ~ E 2 0 を有している。詳細には、第 1 8 電極 E 1 8 は、データ線 L data に対して電氣的に接続される。また、第 1 9 電極 E 1 9 は、コンデンサ C 1 の第 8 電極 E 8 と、第 1 5 電極 E 1 5 、第 2 1 電極 E 2 1 、および第 2 4 電極 E 2 4 とを電氣的に接続する配線に対して電氣的に接続される。つまり、第 1 9 電極 E 1 9 は、第 8 電極 E 8 、第 1 5 電極 E 1 5 、第 2 1 電極 E 2 1 、および第 2 4 電極 E 2 4 に対して電氣的に接続される。更に、第 2 0 電極 E 2 0 は、セレクト線 L s 1 に対して電氣的に接続され、いわゆるゲート電極として機能する。なお、セレクト線 L s 1 は、書込処理を行うタイミングを制御する電位を第 2 0 電極 E 2 0 に対して付与するものである。

40

【 0 1 1 1 】

このトランジスタ Q 6 では、第 2 0 電極 E 2 0 に印加される電位、より詳細には第 1 9 電極 E 1 9 と第 2 0 電極 E 2 0 との間（すなわちソースとゲートとの間）に印加される電圧値が調整されることで、第 1 8 電極 E 1 8 と第 1 9 電極 E 1 9 との間（以下「第 1 8 -

50

１９電極間」とも称する）において流れる電流の量が調整される。また、第２０電極（ゲート）Ｅ２０に印加される電位により、トランジスタＱ６は、第１８－１９電極間（すなわちドレインとソースとの間）において電流が流れ得る状態（導通状態）と、電流が流れ得ない状態（非導通状態）とに選択的に設定される。

【０１１２】

次に、変形例２に係る画素回路１Ｃの駆動について説明する。

【０１１３】

図１０は、画素回路１Ｃにおいて有機ＥＬ素子ＯＬＥＤを発光させる際の信号波形（駆動波形）を示すタイミングチャートであり、図１１は、画素回路１Ｃの動作フローを示すフローチャートである。図１０および図１１は、表示パネル１２１に含まれる１つの画素回路１Ｃを１回発光させる駆動に着目したのとなっており、複数フレームを時間的に連続して表示する場合には、図１０で示す駆動波形、および図１１で示す動作フローがフレーム数に応じた回数分、時間順次に繰り返される。なお、図１０で示す駆動波形、および図１１で示す動作フローは、制御部１１１の制御下で実現される。

【０１１４】

図１０では、横軸が時刻を示し、上から順に、（ａ）マージ線Ｌ_mに印加される電位（電位Ｖ_m）、（ｂ）プリチャージ線Ｌ_pに印加される電位（電位Ｖ_p）、（ｃ）センス線Ｌ_{sn}に印加される電位（電位Ｖ_{sn}）、（ｄ）データ線Ｌ_{data}に印加される信号の電位（電位Ｖ_d）、（ｅ）セレクト線Ｌ_{sl}に印加される電位（電位Ｖ_{sl}）の波形が示されている。なお、有機ＥＬ素子ＯＬＥＤを発光させる際には、発光の準備段階および実際に発光する段階に拘わらず、Ｖ_{DD}線Ｌ_dには、所定の正の高電位Ｖ_{dd}（例えば、１０Ｖ）が印加される。また、１回の発光に係る期間は、発光輝度を調整するための準備期間Ｐ_p（時刻Ｔ１～Ｔ１２）と、有機ＥＬ素子ＯＬＥＤが実際に発光する発光期間Ｐ_e（～時刻Ｔ１，時刻Ｔ１２～）とを備えて構成される。

【０１１５】

以下、図１０を参照しつつ、図１１で示す画素回路１Ｃの動作フローについて説明する。

【０１１６】

まず、ステップＳＰ１では、電位Ｖ_mが、所定の低電位Ｖ_lに設定される（時刻Ｔ１）。このとき、電位Ｖ_p、電位Ｖ_{sn}、電位Ｖ_{sl}が所定の低電位Ｖ_lに設定され、電位Ｖ_dが０Ｖ（ＧＮＤ）に設定されている。つまり、トランジスタＱ２～Ｑ７が非導通状態となっている。なお、発光が複数回目の場合には、ステップＳＰ１では、前回の発光が終了され、発光が１回目の場合には、単に準備期間Ｐ_pが開始される。

【０１１７】

ステップＳＰ２では、電位Ｖ_pが所定の高電位Ｖ_hに設定される（時刻Ｔ２）。ここでは、第１４電極Ｅ１４および第２３電極Ｅ２３に所定の高電位Ｖ_hが付与されて、トランジスタＱ４，Ｑ７が導通状態となる。

【０１１８】

ステップＳＰ３では、電位Ｖ_pが所定の低電位Ｖ_lに設定される（時刻Ｔ３）。このとき、トランジスタＱ４，Ｑ７が非導通状態に設定される。

【０１１９】

ここで、時刻Ｔ２～Ｔ３では、トランジスタＱ４，Ｑ７が導通状態に維持されるため、コンデンサＣ１の第７電極Ｅ７に所定の高電位Ｖ_{dd}が付与されるとともに、第８電極Ｅ８が接地された状態となる。このため、コンデンサＣ１に、所定の高電位Ｖ_{dd}に応じた電荷が蓄積される。なお、このとき、コンデンサＣ２とコンデンサＣ１との間に蓄積された電荷が掃き出される。また、コンデンサＣ１における電荷の蓄積により、第３電極Ｅ３に正電位が付与され、トランジスタＱ１が導通状態に設定される。

【０１２０】

ステップＳＰ４では、電位Ｖ_{sn}が所定の高電位Ｖ_hに設定される（時刻Ｔ４）。このとき、第６，１７電極Ｅ６，Ｅ１７に所定の高電位Ｖ_hがそれぞれ付与されて、トランジ

スタQ 2 , Q 5 が導通状態に設定される。

【 0 1 2 1 】

ステップS P 5 では、電位 V_{sn} が所定の低電位 V_l に設定される（時刻 T_5 ）。このとき、トランジスタQ 2 , Q 5 が非導通状態に設定される。

【 0 1 2 2 】

ここで、時刻 $T_4 \sim T_5$ では、電位 V_{sn} が所定の高電位 V_h に維持される。そして、時刻 $T_4 \sim T_5$ の初期の段階では、コンデンサC 1 に蓄積された電荷によってトランジスタQ 1 が導通状態に設定されている。また、トランジスタQ 1 の第2電極E 2 が接地された状態であるため、コンデンサC 1 に蓄積された電荷が、トランジスタQ 2 の第4電極E 4 から第5電極E 5、トランジスタQ 1 の第1電極E 1 から第2電極E 2、および有機EL素子OLEDを順次に介して移動する。この電荷の移動により、コンデンサC 1 に蓄積された電荷が徐々に減少し、第3電極E 3に付与される電位も徐々に低減される。そして、コンデンサC 1 の第8電極E 8が接地されているため、最終的に、第7電極E 7と有機EL素子OLEDのカソード電極との間の電位差が、トランジスタQ 1 の閾値 V_{thtr} と有機EL素子OLEDの閾値 V_{thol} とを合わせた電圧に到達すると、電荷の移動が停止する。このとき、第3, 7電極E 3, E 7に、閾値 V_{thtr} と閾値 V_{thol} とを合わせた分に応じた電位が印加された状態となる。

10

【 0 1 2 3 】

ステップS P 6 では、電位 V_d が、画素データ信号に応じた電位 $+V_{data}$ に設定される（時刻 $T_6 \sim T_7$ ）。このとき、画素データ信号に応じた電位 $+V_{data}$ の付与によって、コンデンサC 2 に画素データ信号に応じた電荷が蓄積される処理（書込処理）が開始される。

20

【 0 1 2 4 】

ステップS P 7 では、電位 V_{s1} が所定の高電位 V_h に設定される（時刻 T_8 ）。このとき、トランジスタQ 6 の第20電極E 20に所定の高電位 V_h が付与されて、トランジスタQ 6 が導通状態に設定される。このとき、コンデンサC 2 の第25電極E 25が接地されているため、第24電極E 24と第25電極E 25との間に画素データ信号に応じた電位差 V_{data} が生じる。

【 0 1 2 5 】

ステップS P 8 では、電位 V_{s1} が、所定の低電位 V_l に設定される（時刻 T_9 ）。このとき、トランジスタQ 6 が非導通状態に設定される。

30

【 0 1 2 6 】

この時刻 $T_4 \sim T_5$ では、コンデンサC 2 に画素データ信号に応じた電位 $+V_{data}$ に応じた電荷が蓄積される。よって、コンデンサC 2 の第24電極E 24には電位 V_{data} が印加された状態となる。このため、コンデンサC 1 の第8電極E 8に電位 V_{data} が付与された状態となる。したがって、第3, 7電極E 3, E 7に対して印加される電位が、トランジスタQ 1 の閾値 V_{thtr} と有機EL素子OLEDの閾値 V_{thol} とを合わせた値に、電位 V_{data} が加えられたものとなる。このとき、トランジスタQ 1 では、ゲート電圧が V_{data} 分上昇するため、トランジスタQ 1 は、画素データ信号に応じた電位 V_{data} に応じた電流が第1 - 2電極間で流れ得る導通状態に設定される。つまり、本動作フローでは、 V_{th} 補償処理の後に、書込処理が行われる。

40

【 0 1 2 7 】

ステップS P 9 では、電位 V_d が、0 V (GND) に設定される（時刻 $T_{10} \sim T_{11}$ ）。

【 0 1 2 8 】

ステップS P 10 では、電位 V_m が、所定の高電位 V_h に設定される（時刻 T_{12} ）。このとき、トランジスタQ 3 が導通状態となり、第9電極E 9には所定の高電位 V_{dd} が付与された状態にある。また、閾値 V_{thtr} および閾値 V_{thol} を加味した上で、画素データ信号に応じた電位 V_{data} が第3電極E 3に印加された状態となっている。このため、トランジスタQ 1 の第1 - 2電極間で、画素データ信号 V_{data} に応じた電流が流れるように設

50

定される。つまり、画素データ信号 Vdata に応じた電流が有機 E L 素子 O L E D に流れ、有機 E L 素子 O L E D が、画素データ信号 Vdata に応じた発光輝度で発光する。

【0129】

このようなステップ S P 1 ~ S P 1 0 の処理により、有機 E L 素子 O L E D における 1 回の発光が実現され、ステップ S P 1 ~ S P 1 0 の処理が時間順次に繰り返されることで、複数回の発光が行われる。

【0130】

なお、上記では、表示パネル 1 2 1 に含まれる 1 つの画素回路 1 C の駆動に着目して説明したが、ここで、表示パネル 1 2 1 に含まれる複数の画素回路 1 C の駆動について説明する。

10

【0131】

表示パネル 1 2 1 には、多数の画素回路 1 C によってそれぞれ構成される多数（ここでは N 本とする）の水平ラインが配列されている。そして、表示パネル 1 2 1 の上部から順に並ぶ水平ライン（例えば、1 本目の水平ライン、2 本目の水平ライン、3 本目の水平ライン、・・・、N 本目の水平ライン）について、時間的に少しずつずらしながら上記の画素回路 1 C の駆動が行われることで、1 フレームの画像が表示される。更に、1 フレームの画像の表示が、時間的に連続して行われることで、複数フレームの画像が表示される。

【0132】

以上のように、変形例 2 の構成では、上記実施形態のように、表示パネル 1 2 1 に配列される全画素回路 1 A について同時に発光させるような駆動を行うことなく、時間順次に、画素回路 1 C を発光させることが可能である。このため、水平ラインの本数が多い大型の表示パネルに、画素回路 1 C を適用しても、1 フレームの画像を表示するために必要な期間が長くなるような不具合が生じ難い。

20

【0133】

また、変形例 2 の構成では、有機 E L 素子 O L E D が接地されている電極を基準として、V_{th}補償処理および書込処理における電荷の調整が行われる。つまり、常に同じ G N D を基準の電位としている。このため、表示パネルの大型に伴う電位 V_{d d} の増大に起因して、G N D が 0 V から若干ずれても、画像信号に応じた発光輝度が有機 E L 素子 O L E D において実現される。すなわち、画像表示においてムラが発生し難いため、画質の向上が更に図られる。

30

【0134】

< その他の変形例 >

また、上記実施形態では、画像表示装置の一例として、携帯電話機を例示して説明したが、これに限られず、例えば、ノート型パソコンや家庭用の薄型テレビ装置などといったその他の画像表示装置を含む画像表示装置一般に本発明を適用しても、上記実施形態と同様な効果を得ることができる。

【0135】

また、上記実施形態では、有機 E L ディスプレイを用いた画像表示装置を挙げて説明したが、本発明の適用対象はこれに限られず、例えば、無機材料によって構成された E L 素子など、電流量によって発光輝度が調整されるタイプ（電流制御型）の発光素子が配列された画像表示装置一般に本発明を適用することができる。

40

【図面の簡単な説明】

【0136】

【図 1】本発明の実施形態に係る画像表示装置の概略構成を例示する図である。

【図 2】画像表示装置の機能構成を示すブロック図である。

【図 3】画素回路の回路構成を例示する図である。

【図 4】有機 E L 素子を発光させる際の信号波形を示すタイミングチャートである。

【図 5】画素回路の動作フローを示すフローチャートである。

【図 6】変形例 1 に係る画素回路の回路構成を例示する図である。

【図 7】変形例 1 に係る信号波形を示すタイミングチャートである。

50

【図 8】変形例 1 に係る画素回路の動作フローを示すフローチャートである。

【図 9】変形例 2 に係る画素回路の回路構成を例示する図である。

【図 10】変形例 2 に係る信号波形を示すタイミングチャートである。

【図 11】変形例 2 に係る画素回路の動作フローを示すフローチャートである。

【符号の説明】

【 0 1 3 7 】

1 A ~ 1 C 画素回路

1 0 0 画像表示装置

1 1 1 制御部

1 2 1 表示パネル

10

C 1 , C 2 コンデンサ

E 1 ~ E 2 5 , E b 1 ~ E b 6 , E b 9 ~ E b 1 4 電極

L d 電源線

L data データ線

L m マージ線

L p プリチャージ線

L s l セレクト線

L s n センス線

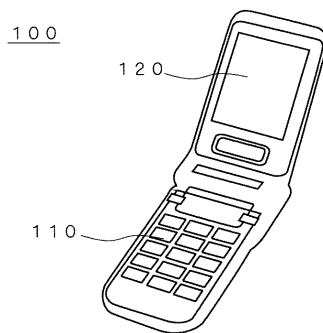
L s s センス・セレクト線

O L E D 有機 E L 素子

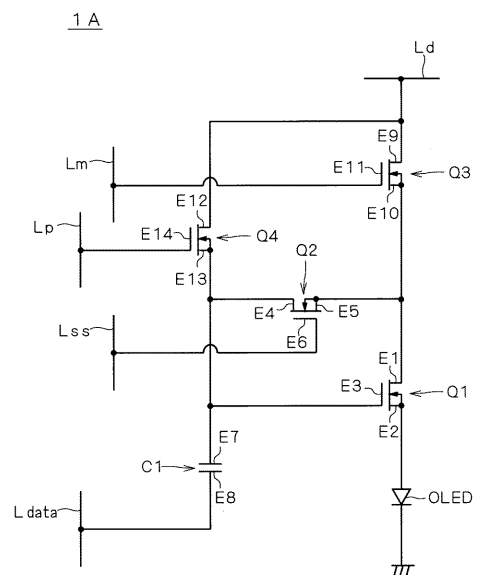
20

Q 1 ~ Q 7 , Q b 1 ~ Q b 4 トランジスタ

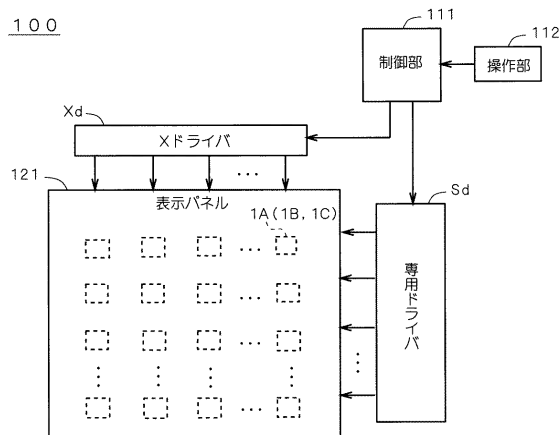
【図 1】



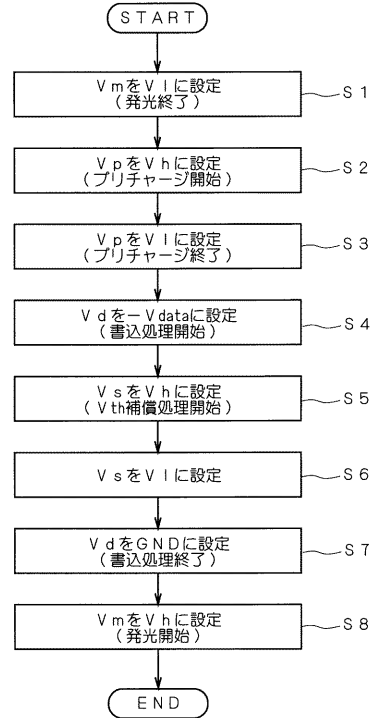
【図 3】



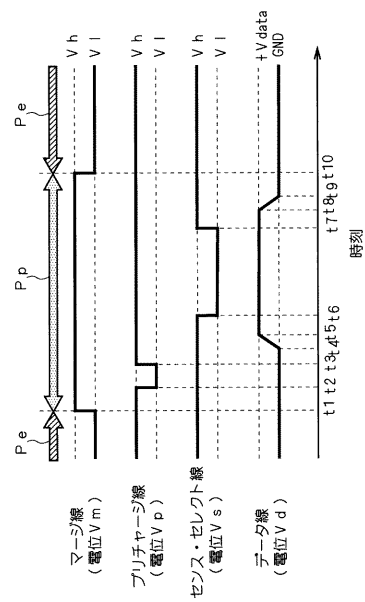
【図 2】



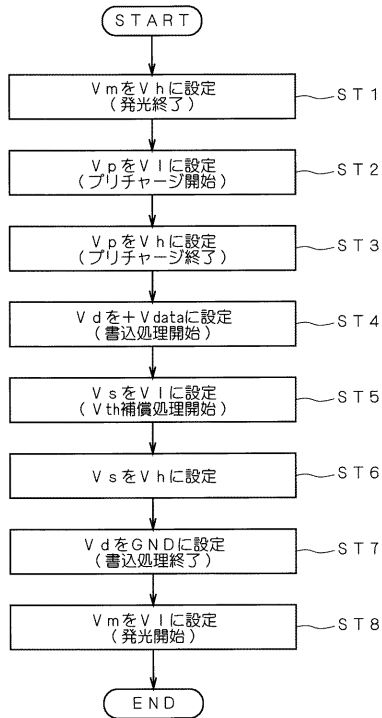
【 図 5 】



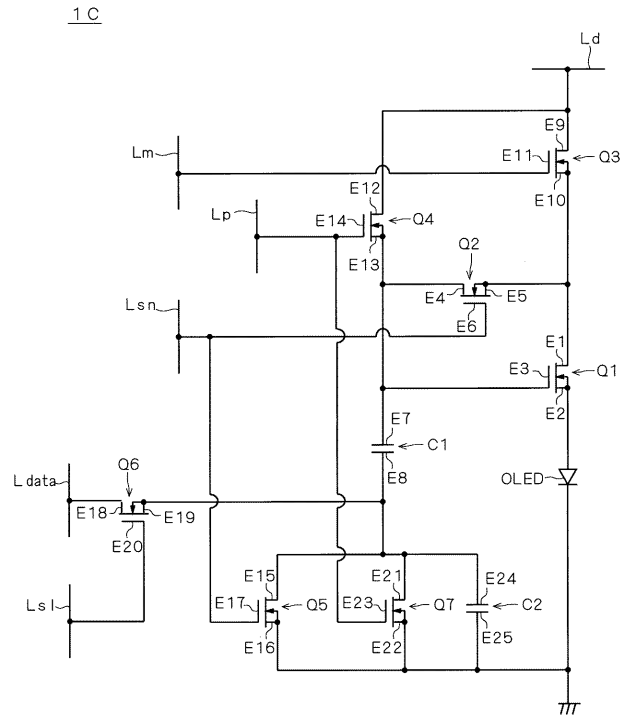
【 図 7 】



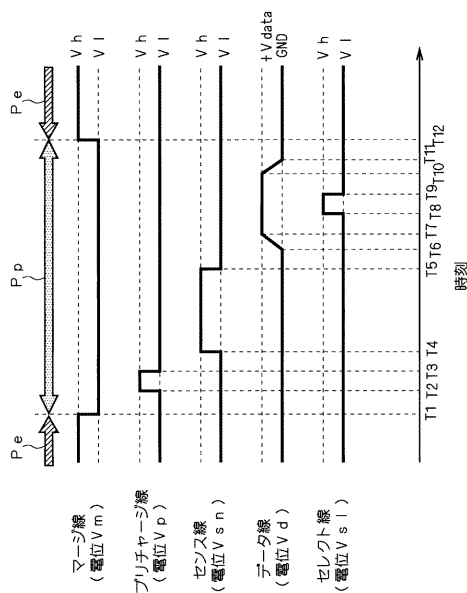
【図 8】



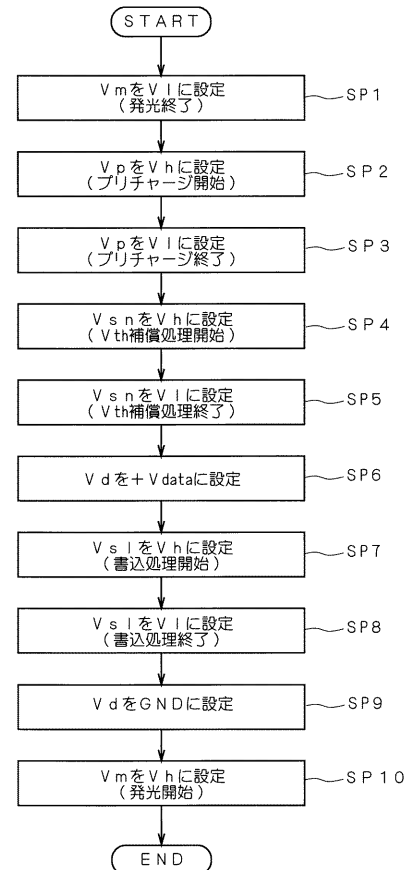
【図 9】



【図 10】



【図 11】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 D

专利名称(译)	图像显示装置和图像显示装置的驱动方法		
公开(公告)号	JP2009058621A	公开(公告)日	2009-03-19
申请号	JP2007224130	申请日	2007-08-30
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
[标]发明人	小林芳直		
发明人	小林 芳直		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.641.D G09G3/20.642.A G09G3/20.624.B G09G3/20.611.H G09G3/20.621.A G09G3/20.623.C G09G3/20.623.D G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C080/KK47 5C380/AA01 5C380/AA02 5C380/AB06 5C380/AB22 5C380/AC07 5C380/AC08 5C380/AC11 5C380/BA29 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BC03 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC39 5C380/CC64 5C380/CD024 5C380/CD027 5C380/CE02 5C380/CF05 5C380/CF62 5C380/DA06 5C380/DA47		
其他公开文献	JP5148951B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：考虑到有机EL元件的性质变化，控制图像质量的劣化。
 ŽSOLUTION：该图像显示装置包括发光亮度随电流量变化的发光元件，具有第一至第三电极的晶体管，并通过施加于第三电极的电位调节第一电极和第二电极之间的电流量，晶体管，具有第四至第六电极，并通过施加于第六电极的电位调节第四电极和第五电极之间的电流量，以及具有第七和第八电极的电容器，并且构成为获得第二电极和第八电极之间的电容。第七电极和第八电极。第二电极与发光元件电连接，并调节第一电极和第二电极之间的电流量。由此，控制发光元件中的电流量，第三和第四电极电连接到第七电极，并且第五电极电连接到第一电极。Ž

