

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-151694
(P2004-151694A)

(43) 公開日 平成16年5月27日(2004.5.27)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 K	3K007
G09G 3/20	G09G 3/20 612F	5C080
H05B 33/14	G09G 3/20 612J	
	G09G 3/20 612T	
	G09G 3/20 621F	
審査請求 有 請求項の数 15 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2003-342819 (P2003-342819)	(71) 出願人	000116024
(22) 出願日	平成15年10月1日 (2003.10.1)		ローム株式会社
(31) 優先権主張番号	特願2002-294634 (P2002-294634)		京都府京都市右京区西院溝崎町2 1 番地
(32) 優先日	平成14年10月8日 (2002.10.8)	(74) 代理人	100079555
(33) 優先権主張国	日本国 (JP)		弁理士 梶山 信是
		(74) 代理人	100079957
			弁理士 山本 富士男
		(72) 発明者	前出 淳
			京都市右京区西院溝崎町2 1 番地 ローム株式会社内
		(72) 発明者	藤沢 雅憲
			京都市右京区西院溝崎町2 1 番地 ローム株式会社内
		Fターム(参考)	3K007 AB03 AB04 AB17 BA06 DB03 GA00 GA04
			最終頁に続く

(54) 【発明の名称】 有機EL駆動回路およびこれを用いる有機EL表示装置

(57) 【要約】

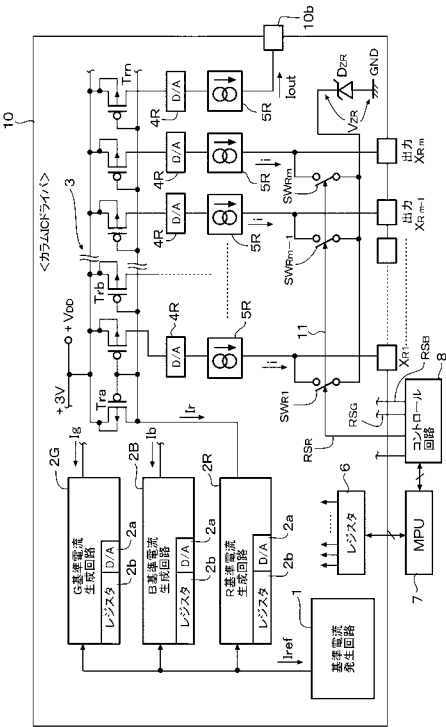
【課題】

表示装置を有する電子機器のR、G、Bの輝度調整による表示画面上でのホワイトバランス調整が容易な有機EL駆動回路および有機EL表示装置を提供することにある。

【解決手段】

この発明は、水平1ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分けるタイミングコントロール信号をR、G、B対応にそれぞれ設け、それぞれのタイミングコントロール信号のリセット期間がそれぞれに外部から設定されるデータに応じて設定されることでR、G、Bそれぞれの表示期間が決定され、R、G、B対応に輝度が調整されるものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

水平 1 ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分けるタイミングコントロール信号に応じて前記表示期間に有機 EL パネルの R, G, B の表示色のそれぞれに対応して設けられた端子ピンを介して有機 EL 素子を電流駆動し、前記リセット期間に前記有機 EL 素子の端子電圧をリセットする有機 EL 駆動回路において、

自己に対して外部から設定されたデータに応じて前記リセット期間が設定される前記タイミングコントロール信号を R, G, B 対応にそれぞれ発生するパルス発生回路を有し、前記データに応じて R, G, B 対応に前記有機 EL パネルの画面上の表示輝度が調整される有機 EL 駆動回路。 10

【請求項 2】

R についての前記タイミングコントロール信号の前記リセット期間は、G および B の前記タイミングコントロール信号の前記リセット期間よりも長い請求項 1 記載の有機 EL 駆動回路。

【請求項 3】

さらに、前記端子ピンに出力する出力電流の基礎となる電流として、R, G, B のそれぞれに対応して基準電流をそれぞれ発生する基準電流生成回路を有し、R, G, B の前記基準電流を調整することにより R, G, B 対応に前記画面上の表示輝度が調整される請求項 2 記載の有機 EL 駆動回路。 20

【請求項 4】

前記パルス発生回路は、R, G, B に対応してそれぞれ設けられ、前記データは、この有機 EL 駆動回路の外部から入力されたデータである請求項 3 記載の有機 EL 駆動回路。

【請求項 5】

さらに、前記パルス発生回路は、前記設定されたデータに応じた数、クロックをカウントするカウンタを有し、前記タイミングコントロール信号は、前記カウンタのカウント値に応じて発生する請求項 4 記載の有機 EL 駆動回路。

【請求項 6】

さらに、前記端子ピンに対応するようにそれぞれ設けられた、第 1 の D/A 変換回路と前記有機 EL 素子を駆動する出力電流を発生する電流源とを有し、R, G, B の各前記第 1 の D/A 変換回路は、R, G, B のそれぞれに対応する前記基準電流あるいはこの基準電流から発生させた駆動電流と表示データとを受け、前記基準電流あるいは前記基準電流から発生させた駆動電流に応じて前記表示データを D/A 変換し、D/A 変換して得られた電流に応じて前記電流源を駆動し、前記出力電流を発生する前記電流源の出力端子にはスイッチ回路がそれぞれ設けられ、前記スイッチ回路が前記タイミングコントロール信号を受けて ON にされることで前記有機 EL 素子がリセットされる請求項 5 記載の有機 EL 駆動回路。 30

【請求項 7】

前記電流源は、カレントミラー回路で構成され、前記基準電流発生回路は、R, G, B のそれぞれに対応して設けられた 3 個の基準電流発生回路からなり、これら各基準電流発生回路は、それぞれ前記基準電流発生回路の外部から設定されたデータに応じてそれぞれの前記基準電流の電流値が設定される請求項 6 記載の有機 EL 駆動回路。 40

【請求項 8】

各前記基準電流発生回路は、前記基準電流発生回路の外部から設定された前記データを D/A 変換する前記第 2 の D/A 変換回路を有し、前記第 2 の D/A 変換回路が D/A 変換する前記データは、この有機 EL 駆動回路の外部から入力されたデータである請求項 7 記載の有機 EL 駆動回路。

【請求項 9】

G および B の前記タイミングコントロール信号は、同じ 1 個のコントロール信号である請求項 6 記載の有機 EL 駆動回路。 50

【請求項 10】

前記電流源は、カレントミラー回路で構成され、前記基準電流発生回路は、R、G、Bのそれぞれに対応して設けられた3個の基準電流発生回路からなり、これら各基準電流発生回路は、それぞれ前記基準電流発生回路の外部から設定されたデータに応じてそれぞれの前記基準電流の電流値が設定される請求項9記載の有機EL駆動回路。

【請求項 11】

各前記基準電流発生回路は、前記基準電流発生回路の外部から設定された前記データをD/A変換する前記第2のD/A変換回路を有し、前記第2のD/A変換回路がD/A変換する前記データは、この有機EL駆動回路の外部から入力されたデータである請求項10記載の有機EL駆動回路。

10

【請求項 12】

BとGについての前記基準電流発生回路は、同じ1個の基準電流発生回路であって、かつ、前記タイミングコントロール信号も同じ信号が使用される請求項11記載の有機EL駆動回路。

【請求項 13】

請求項1～12のいずれかの請求項記載の有機EL駆動回路を有する有機EL表示装置。

【請求項 14】

前記有機EL駆動回路がICとして設けられ、請求項3記載の前記コントロール回路がこのICの外部にICとして設けられている請求項13記載の有機EL表示装置。

20

【請求項 15】

さらに、プロセッサを有し、前記パルス発生回路あるいは前記プログラマブルパルス発生回路に設定される前記データと前記第2のD/A変換回路に設定されるデータは、それぞれ前記プロセッサに対して入力されたデータに応じて前記プロセッサから設定される請求項14記載の有機EL表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、有機EL駆動回路およびこれを用いる有機EL表示装置に関し、詳しくは、携帯電話機、PHS等の表示装置を有する電子機器のR（赤）、G（緑）、B（青）の輝度調整による表示画面上でのホワイトバランス調整において、R、G、Bの各基準電流値の調整ダイナミックレンジが小さくても精度よくホワイトバランス調整ができるような高輝度カラー表示に適した有機EL表示装置に関する。

30

【背景技術】

【0002】

携帯電話機、PHS、DVDプレーヤ、PDA（携帯端末装置）等に搭載される有機EL表示装置の有機EL表示パネルでは、カラムラインの数が396個（132×3）の端子ピン、ローラインが162個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。このような有機EL表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のものでも端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。

40

有機EL表示装置の問題点の1つは、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R、G、Bに発光感度差があることから表示制御が難しいことである。そのために電流駆動を行うことになるが、電流駆動を行っても、R、G、Bの駆動電流に対する発光効率の比は、例えば、R：G：B＝6：11：10程度と差があって、このような発光効率は、使用される有機EL素子の材料によって異なってくる。

そこで、カラー表示における電流駆動回路では、R、G、B対応に使用材料に応じて輝度調整をして表示画面上でホワイトバランスを採る必要がある。そのために、R、G、B

50

対応に表示画面上の輝度を調整する調整回路が設けられている。

ところで、マトリックス状に配置した有機EL素子を電流駆動し、かつ、有機EL素子の陽極と陰極をグランドに落として有機EL素子の端子電圧をリセットする有機EL素子の駆動回路が公知である（特許文献1）。また、DC-DCコンバータを用いて有機EL素子を低消費電力で電流駆動する技術が公知である（特許文献2）。

【特許文献1】特開平9-232074号公報

【特許文献2】特開2001-143867号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

有機EL表示装置の電流駆動回路は、通常、基準電流を電流増幅して各カラムピン（有機ELパネルのカラム側端子ピン）対応に有機EL素子に対する駆動電流を生成する。そこで、ホワイトバランスを採るための駆動電流の調整は、R、G、Bに対応するそれぞれの基準電流を調整することで行われている。

基準電流を調整するために、従来の駆動電流調整回路は、基準電流発生回路に4ビット程度のD/A変換回路を設けてR、G、B対応に、例えば、 $30\mu\text{A} \sim 75\mu\text{A}$ の範囲で $5\mu\text{A}$ 刻みで所定のビットデータを設定することでR、G、Bそれぞれの基準電流を調整しているが、最近では各種の有機EL材料が開発されてきているので、ホワイトバランスを採るための輝度調整の範囲は、4ビット程度のD/A変換回路では調整が粗くなり、4ビットでは調整のダイナミックレンジが小さく、対応しきれなくなっている。

しかし、輝度調整のためのD/A変換回路のビット数を、例えば、6ビットないし8ビットに増加して調整ダイナミックレンジを大きくすると、R、G、B対応にD/A変換回路がそれぞれ設けられる関係から回路規模が大きくなり、電流駆動回路のワンチップ化が難しくなる。さらには表示装置部分の小型化の要請に十分応えられなくなる。

この発明の目的は、このような従来技術の問題点を解決し、表示装置を有する電子機器のR、G、Bの輝度調整による表示画面上でのホワイトバランス調整が容易な有機EL駆動回路および有機EL表示装置を提供することにある。

この発明の他の目的は、ホワイトバランス調整のために行われるR、G、Bの各基準電流値の調整ダイナミックレンジが小さくても精度よくホワイトバランス調整ができる有機EL駆動回路および有機EL表示装置を提供することにある。

【課題を解決するための手段】

【0004】

このような目的を達成するためのこの発明の有機EL駆動回路およびこれを用いる有機EL表示装置の特徴は、水平1ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分けるタイミングコントロール信号に応じて表示期間に有機ELパネルのR、G、Bの表示色のそれぞれに対応して設けられた端子ピンを介して有機EL素子を電流駆動し、前記リセット期間に有機EL素子の端子電圧をリセットする有機EL駆動回路において、

自己に対して外部から設定されたデータに応じて前記リセット期間が設定される前記タイミングコントロール信号をR、G、B対応にそれぞれ発生するパルス発生回路を有し、前記データに応じてR、G、B対応に前記有機ELパネルの画面上の表示輝度が調整されるものである。

【発明の効果】

【0005】

ところで、有機EL駆動回路の各カラムピン対応に加えられる有機EL素子に対する電流駆動波形は、有機EL素子の端子を所定の定電圧にプリチャージする定電圧リセットが行われる。そこで、図3（g）に示すように、この所定の定電圧からスタートするピーク電流波形（実線）となる。なお、図3（g）の点線は、電圧波形である。

定電圧リセットは、水平走査の帰線期間に相当するリセット期間RTに行われ、このときの表示期間は、水平1ラインの水平走査期間に相当する。そこで、表示期間Dとリセッ

10

20

30

40

50

ト期間 R T の切り分けが表示期間 D + リセット期間 R T に対応する周期（水平走査周波数相当）のリセットコントロールパルス（タイミングコントロールパルス）により行われる。なお、図 3 は、各端子ピンに流す電流駆動波形とこれを発生するタイミング信号の説明図である。

これについて説明すると、図 3 (a) は、各制御信号のタイミングの基本となる同期クロック C L K であり、図 3 (b) は、ピクセルカウンタのカウントスタートパルス C S T P であり、ピクセルカウンタのカウント値が図 3 (c) に示されている。図 3 (d) は、表示開始パルス D S T P であり、図 3 (e) が R についてのリセットコントロールパルス R S R であり、図 3 (h) が G についてのリセットコントロールパルス R S G、図 3 (i) が B についてのリセットコントロールパルス R S B である。

10

【 0 0 0 6 】

この発明では、R、G、B それぞれのリセットコントロールパルスのリセット期間 R T を相違させて、R、G、B の表示期間の終了時点を変えるものにする。

言い換えれば、この発明は、リセット期間 R T を R、G、B に対応して外部から設定するようにすることにより、R、G、B の表示期間 D の終了時点が R、G、B それぞれに対応して調整して、R、G、B それぞれの表示画面上の輝度を調整し、もってホワイトバランスの調整をする。

その結果、ホワイトバランス調整のために行われる R、G、B の各基準電流値の調整ダイナミックレンジが小さい場合でもあるいは基準電流の調整をしなくてもホワイトバランス調整ができる有機 E L 駆動回路および有機 E L 表示装置を容易に実現できる。

20

【発明を実施するための最良の形態】

【 0 0 0 7 】

図 1 は、この発明の有機 E L 駆動回路を適用した一実施例の有機 E L パネルのカラムドライバを中心とするブロック図、図 2 は、コントロール回路のリセットコントロールパルスの発生と定電圧リセットとの関係の説明図、そして、図 3 は、端子ピンを電流駆動する電流波形とこれを発生するタイミング信号の説明図である。

図 1 において、10 は、有機 E L パネルにおける有機 E L 駆動回路としてのカラム I C ドライバ（以下カラムドライバ）である。このカラムドライバ 10 は、基準電流発生回路 1 と、R（赤）に対応して設けられた R - 基準電流生成回路 2 R と、G（緑）に対応して設けられた G - 基準電流生成回路 2 G、そして、B（青）に対応して設けられた B - 基準電流生成回路 2 B とを有している。

30

各基準電流生成回路 2 R、2 G、2 B は、それぞれ基準電流発生回路 1 から基準電流 I_{ref} を入力段として設けられたカレントミラー回路で受けてそれぞれの表示色に対応した基準電流 I_r 、 I_g 、 I_b を生成する。ここで生成した基準電流 I_r 、 I_g 、 I_b でカレントミラー回路 3 の入力側トランジスタをそれぞれに駆動し、このカレントミラー回路 3 により出力端子 X R1 ~ X Rm 等の各出力端子対応に、生成した基準電流を分配する。

【 0 0 0 8 】

なお、G - 基準電流生成回路 2 G、B - 基準電流生成回路 2 B にそれぞれ接続されるカレントミラー回路 3 は、R - 基準電流生成回路 2 R が接続されているカレントミラー回路 3 と同様な構成であるので、特に図示してはいない。以下では、R - 基準電流生成回路 2 R とカレントミラー回路 3 との関係について説明し、G - 基準電流生成回路 2 G と B - 基準電流生成回路 2 B とのそれぞれのカレントミラー回路 3 との関係については割愛する。

40

また、各基準電流設定回路 2 R、2 G、2 B には、それぞれ 4 ビット程度の D / A 変換回路（D / A）2 a が設けられていて、ホワイトバランス調整のために R、G、B それぞれの表示色に対応する基準電流 I_r 、 I_g 、 I_b の電流値がそれぞれの D / A 2 a に設定される変換データで調整される。4 ビットのデータは、装置外部から入力データとして M P U 7 に供給されて M P U 7 からレジスタ 2 b に記憶されて各 D / A 2 a に設定される。D / A 2 a はレジスタ 2 b に記憶されたデータを D / A 変換して所定の基準電流値を生成する。

【 0 0 0 9 】

50

R - 基準電流生成回路 2 R は、基準電流発生回路 1 からの基準電流 I_{ref} で駆動されて R についての基準電流 I_r を生成する。この基準電流 I_r は、R についてのカレントミラー回路 3 の入力側のトランジスタ T_{ra} に供給される。これにより出力側トランジスタ T_{ra} から T_{rn} のそれぞれが基準電流 I_r を発生して、R の各出力端子 $X_{R1} \sim X_{Rm}$ 対応に基準電流 I_r が分配される。

カレントミラー回路 3 は、入力側のトランジスタ T_{ra} と、これとカレントミラー接続される P チャネル MOS FET トランジスタ $T_{rb} \sim T_{rn}$ とを有していて、トランジスタ $T_{rb} \sim T_{rn}$ のソースは、電源ライン + V_{DD} (= + 3 V) に接続されている。

トランジスタ $T_{rb} \sim T_{rn}$ のドレインは、D / A 変換回路 4 R , 4 R ... に接続され、それぞれのドレインからの出力電流 I_r は、この D / A 変換回路 4 R の基準駆動電流とされる 10

【 0 0 1 0 】

各 D / A 変換回路 4 R は、M P U 7 からレジスタ 6 を介して表示データを受けて R - 基準電流生成回路 2 R で生成された R についての基準駆動電流 I_r を表示データ値分電流増幅してそのときどきの有機 E L 素子の表示輝度に応じた駆動電流を生成し、この駆動電流に応じてそれぞれに出力段電流源 5 R を駆動する。各出力段電流源 5 R は、一対のトランジスタからなるカレントミラー回路 (図 2 参照) で構成され、R についてのカラム側の出力端子 $X_{R1} \sim X_{Rm}$ を介して駆動電流 i を有機 E L パネル (R についての各有機 E L 素子の陽極) に出力する。

最後の出力位置にあるトランジスタ T_{rn} のドレインは、D / A 変換回路 4 R に接続され、この D / A 変換回路 4 R を駆動する。D / A 変換回路 4 R は、設定されたデータに応じて出力段電流源 5 R を駆動し、出力段電流源 5 R が出力電流 I_{out} をこの I C の外部出力端子 1 0 b から外部へと出力する。この出力は、次段に設けられたカラム I C ドライバに 20 入力されて、同様な駆動電流を発生するモニタ電流にされる。なお、このモニタ電流は、R ではなく、B 側あるいは G 側に設けられた出力段電流源 5 R の 1 つから出力されてもよい。

【 0 0 1 1 】

スイッチ回路 S_{WR1} , S_{WR2} , ... S_{WRm} は、図 1 、図 2 に示すように、R について出力端子 $X_{R1} \sim X_{Rm}$ に対応に設けられたリセットスイッチであり、各出力端子を定電圧 V_{zR} にリセットするものである。各スイッチ回路は、図 2 に示すように、例えば、P チャネル MOS トランジスタで構成され、そのゲートがライン 1 1 に接続され、インバータ 8 5 30 とこのライン 1 1 を介して R についてのリセットコントロールパルス R_{SR} をコントロール回路 8 から受ける。各スイッチ回路 S_{WR1} , S_{WR2} , ... S_{WRm} を構成する各トランジスタのソースは、各出力端子 $X_{R1} \sim X_{Rm}$ に接続され、各トランジスタのドレインは、ツェナーダイオード D_{ZR} を介してグランド GND に接続されている。これにより、リセット期間 R_T に各トランジスタが ON になってツェナーダイオード D_{ZR} の持つ定電圧 V_{ZR} に有機 E L 素子 9 の陽極側が設定されて有機 E L 素子 9 がプリチャージされる。なお、このとき、有機 E L 素子 9 の陰極側はグランド GND に接続されている。

【 0 0 1 2 】

同様に、図 2 に示すように、G についてのスイッチ回路 S_{WG1} , S_{WG2} , ... S_{WGm} (40 図示せず) を構成する P チャネル MOS トランジスタが G について各出力端子 X_{G1} , X_{G2} , ... に対応に設けられている。スイッチ回路 S_{WG1} , S_{WG2} , ... を構成する各トランジスタのソースは、各出力端子 X_{G1} , X_{G2} , ... に接続され、各トランジスタのドレインは、ツェナーダイオード D_{ZG} を介してグランド GND に接続されている。そして、その各トランジスタのゲートは、ライン 1 2 に接続され、このライン 1 2 を介してリセットコントロールパルス R_{SG} をコントロール回路 8 から他のインバータ 8 5 とこのライン 1 2 を介して受ける。

同様に、図 2 に示すように、B についてのスイッチ回路 S_{WB1} , S_{WB2} (図示せず) , ... S_{WBm} (図示せず) を構成する P チャネル MOS トランジスタが B について各出力端子 X_{B1} , X_{B2} , ... に対応に設けられている。スイッチ回路 S_{WB1} , S_{WB2} , ... を構成 50

する各トランジスタのソースは、各出力端子 X B1, X B2, ... に接続され、各トランジスタのドレインは、ツェナーダイオード D ZB を介してグランド G N D に接続されている。そして、その各トランジスタのゲートは、ライン 1 3 に接続され、他のインバータ 8 5 とこのライン 1 3 を介してリセットコントロールパルス R S B をコントロール回路 8 から受ける。

ところで、各出力端子 X R1 ~ X Rm は、最近ではフレキシブル基板などではなく、I C チップに設けられたパッドが出力端子となり、これと金バンプ、金ボール、半田バンプあるいは半田ボールなどを介して有機 E L パネルのカラムピンと一体的に接続される。したがって、図 2 に示すように、各出力端子 X R1 ~ X Rm は、有機 E L パネルの各カラムピンに対応し、これらが接続された状態では 1 つになっている。各出力端子に対応して設けられる各回路は、各カラムピン（端子ピン）に対応している。そのため、出力端子とカラムピンとは特に区別していない。

【 0 0 1 3 】

図 2 において、コントロール回路 8 は、R, G, B 対応にそれぞれ設けられたリセットコントロールパルス発生回路 8 1 R、8 1 G、8 1 B と、ピクセルカウンタを有するタイミング信号発生回路 8 4 とを有している。リセットコントロールパルス発生回路 8 1 R、8 1 G、8 1 B は、同一の構成であるので、そのうちのリセットコントロールパルス発生回路 8 1 R について、その構成の詳細を説明する。

タイミング信号発生回路 8 4 を有するコントロール回路 8 は、通常、カラムドライバ 1 0 の外部に別の I C として設けられているが、リセットコントロールパルス発生回路 8 1 R、8 1 G、8 1 B 等をカラムドライバ 1 0 の内部に設けてもよいので、図では、コントロール回路 8 を別な I C として区分けしてはいない。

【 0 0 1 4 】

リセットコントロールパルス発生回路 8 1 R は、プリセットカウンタ 8 2 とフリップフロップ 8 3 とで構成され、プリセットされたデータ値をカラムドライバ 1 0 の外部にある M P U 7 から受け、タイミング信号発生回路 8 4 からのクロック C L K に応じてカウントダウンしてそれが “ 0 ” になったときに出力を発生する。その出力の立上がり出力がトリガ信号としてフリップフロップ 8 3 に入力される。フリップフロップ 8 3 のデータ入力端子 D は、プルアップされている。そこで、プリセットカウンタ 8 2 の立上がり出力を受けると、データ “ 1 ” がフリップフロップ 8 3 にセットされ、その Q 出力がリセットコントロールパルス R S G としてインバータ 8 5 を介してライン 1 1 に送出される。

なお、フリップフロップ 8 3 は、リセット端子 R にコントロール回路 8（そのタイミング信号発生回路 8 4）が発生する表示開始パルス D S T P を受けてリセットされる。プリセットカウンタ 8 2 は、表示開始パルス D S T P を受けてその立ち上がりに応じてその都度プリセット値をカウントダウンするが、このプリセット値は、表示開始パルス D S T P の立ち上がりに対応して M P U 7 からプリセットカウンタにセットされてもあるいは M P U 7 からプリセットカウンタ 8 2 の内部レジスタにセットされたものが表示開始パルス D S T P の立ち上がり都度内部レジスタからセットされてもよい。

【 0 0 1 5 】

その結果、リセットコントロールパルス発生回路 8 1 R は、そのプリセットカウンタ 8 2 にプリセットされた R に対応するデータに応じて立上がる図 3（e）に示すリセットコントロールパルス R S R を発生する。

同様にして、リセットコントロールパルス発生回路 8 1 G は、そのプリセットカウンタ 8 2 にプリセットされた G に対応するデータに応じて立上がる図 3（h）に示すリセットコントロールパルス R S G を発生する。

また、同様にして、リセットコントロールパルス発生回路 8 1 B は、そのプリセットカウンタ 8 2 にプリセットされた B に対応するデータに応じて立上がる図 3（i）に示すリセットコントロールパルス R S B を発生する。

これらリセットコントロールパルス R S R, R S G, R S B は、あらかじめ決定されている表示期間 D + リセット期間 R T に対応する周期（水平走査周波数）で立上がり、立下が

るパルスであって、これのHIGHレベル（以下“H”，“H”有意）に応じて図3（e）のリセットコントロールパルスRSGに示すように、リセット期間RTが開始する。そして、表示開始パルスDSTPの立上がりで表示期間Dが開始し、これに同期してリセット期間が終了する。このリセット期間が終了する時点を基準にしてリセットコントロールパルスRSR，RSG，RSGBに対応する各プリセットカウンタ82のダウンカウントを開始して次の立ち上がりタイミングを決定する。そして、この立ち上がりタイミングで表示期間Dが終了する。

その結果、例えば、Rについては、図3（f）に示すピーク発生パルスPpに応じて（g）に示すような有機EL素子9を電流駆動する電流の駆動波形（実線参照）を発生することになる。前記したように点線がその電圧波形である。

10

なお、図3（e），（h），（i）に示す各リセットコントロールパルスRSR，RSG，RSGBが“H”のリセット期間RTには、各種のデータの設定と、有機EL表示素子9の陽極電圧を所定の定電圧にリセットする定電圧リセット等が行われる。特に、これらリセット信号が“H”のときには、各端子ピン対応に設けられた表示データレジスタ（レジスタ6）に表示データがセットされるので、R，G，Bの各端子ピンが132ピンある場合には、（c）のピクセルカウンタの値として示すように、各リセットコントロールパルスRSR，RSG，RSGBの“H”の期間は、133クロック以上のカウント分は必要になる。

【0016】

さて、図3（g）に示す電流駆動波形は、リセットコントロールパルスRSRが“H”の立ち上がり開始タイミングが表示終了タイミングに対応している。この各リセットコントロールパルスRSR，RSG，RSGの立ち上がりタイミングをR，G，B対応に設定することで、R，G，B対応に表示期間Dの長さを変えることができる。そこで、各リセットコントロールパルス発生回路81R，81G，81Bの外部からそれぞれのプリセットカウンタ82にそれぞれにプリセット値を設定することで、R，G，B対応にそれぞれの表示期間Dの長さを決定し、この表示期間Dの長さをプリセット値に応じて調整することで、画面上でのR，G，Bの表示輝度を調整する。これによりホワイトバランスの調整が可能になる。

20

ここでは、リセットコントロールパルス発生回路81Rのプリセットカウンタ82にプリセットされるデータがRに対応した値としてMPU7から設定され、リセットコントロールパルス発生回路81G，81Bの各プリセットカウンタ82にプリセットされるデータもG，Bのそれぞれに対応した値としてMPU7から設定される。そこで、G，Bに対応するリセットコントロールパルスは、それぞれ、例えば、（h），（i）に示すような立ち上がりタイミングが相違するリセットコントロールパルスRSG，RSGBとして発生する。その結果、これらのリセットコントロールパルスRSR，RSG，RSGBのそれぞれの立ち上がり位置がMPU7から設定されるデータにより調整できる。

30

【0017】

リセットコントロールパルス発生回路81R，81G，81Bの各プリセットカウンタ82にMPU7から設定されるデータ値は、例えば、MPU7内部の不揮発性メモリ等に記憶しておき、電源ON時に各プリセットカウンタ82に設定される。また、これらの設定データは、外部からMPU7に対して入力される入力データに応じて不揮発性メモリ等に記憶される。特に、MPU7への入力と不揮発性メモリへのデータの書込みは、製品出荷のテスト段階等においてR，G，B対応にそれぞれキーボードからMPU7へ入力することで行い、これによりホワイトバランス調整を行うようにするとよい。

40

【産業上の利用可能性】

【0018】

以上説明してきたが、実施例では、GとBとについて、それぞれ独立のリセットコントロールパルス発生回路が設けられていて、それぞれにリセットコントロールパルスを発生しているが、現在のところGとBの発光材料による発光効率の差は少ないので、GとBとについてのリセットコントロールパルス発生回路は、同一の1つの回路として、この1つ

50

の回路でリセット期間を制御してもよい。

また、実施例では、プリセットカウンタを用いて表示期間について時間計測をして、R、G、Bのそれぞれのリセット期間を設定しているが、プリセットカウンタは、プログラム処理によるソフトカウンタであってもよく、要するに、この発明は、リセット期間を時間計測により設定できるものであればどのような手段であってもよい。

さらに、実施例では、R、G、Bそれぞれにプリチャージ電圧（定電圧リセットをする定電圧）を、ツェナーダイオードDZR、DZG、DZBの電圧としてそれぞれ独立に設けているが、これは、同一電圧であってもよく、1個のツェナーダイオードあるいは定電圧回路が用いられてもよい。さらに、ツェナーダイオードは、各出力端子に対応してそれぞれ設けられていてもよい。

10

【図面の簡単な説明】

【0019】

【図1】図1は、この発明の有機EL駆動回路を適用した一実施例の有機ELパネルのカラムドライバを中心とするブロック図である。

【図2】図2は、コントロール回路のリセットコントロールパルスの発生と定電圧リセットとの関係の説明図である。

【図3】図3は、端子ピンを電流駆動する電流波形とこれを発生するタイミング信号の説明図である。

【符号の説明】

【0020】

20

1 G、1 R、1 B ... R、G、Bの各基準電流発生回路、

2 G、2 R、2 B ... R、G、Bの各基準電流分配回路、

3、3 G、3 R、3 B ... D/A変換回路、

4、4 G、4 R、4 B ... ピーク電流生成回路、

5、5 R、5 G、5 B ... 出力段電流源、

6 ... プログラマブルパルス幅パルス発生回路、

7 ... コントロール回路、8 ... レジスタ、

9、9 G1、9 R1、9 B1、9 G2、9 R2 ... ピン、

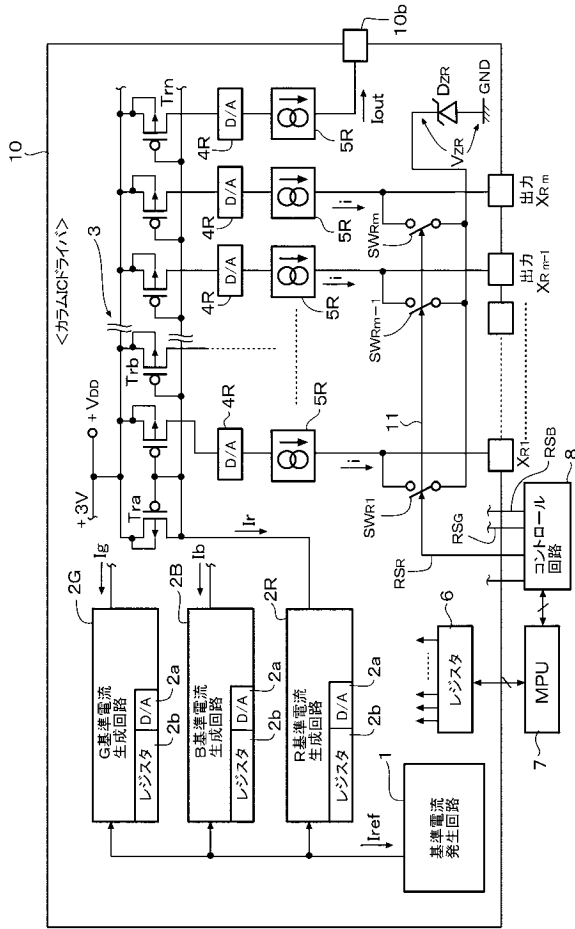
10 ... カラムICドライバ、

12 ... MPU、13 ... キーボード、

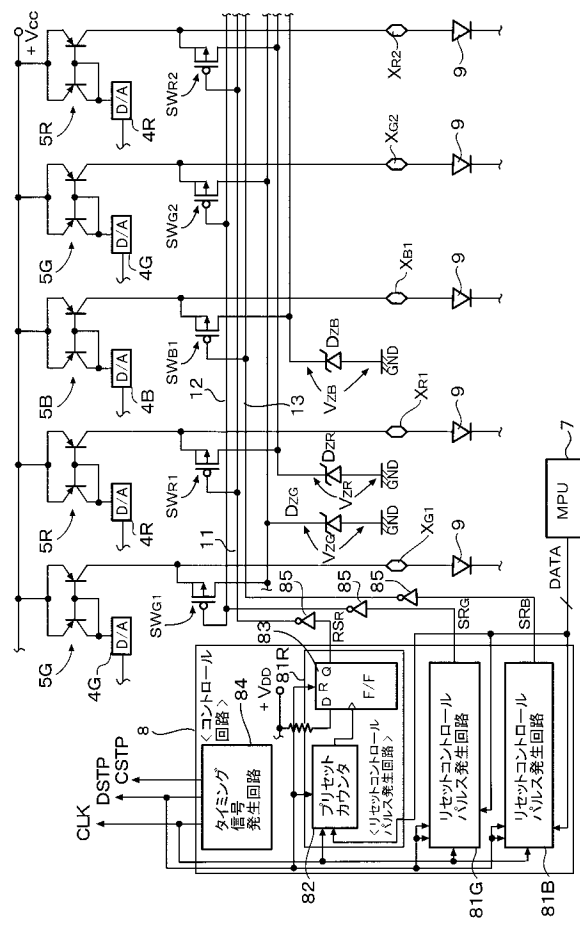
30

Trs、Trt、Qs、Qt、Qu~Qy ... トランジスタ。

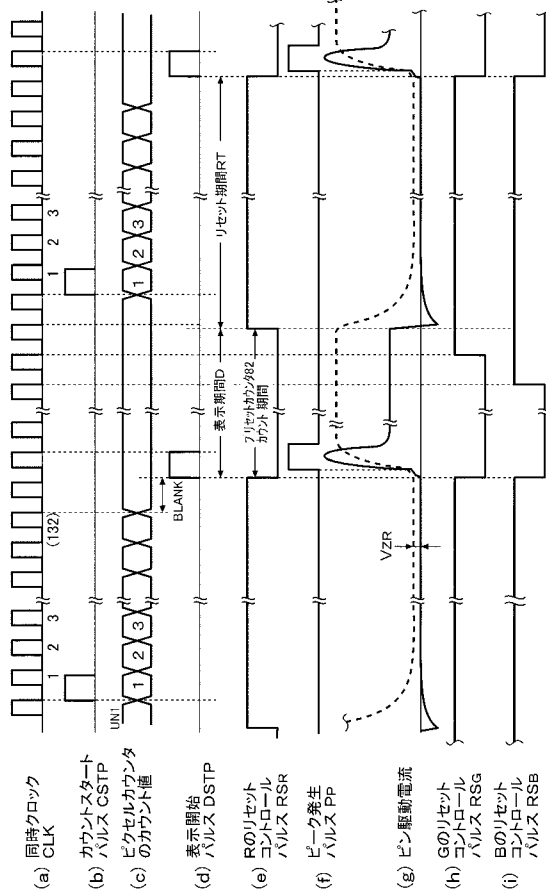
【図 1】



【図 2】



【図 3】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 L
H 0 5 B	33/14	A

F ターム(参考) 5C080 AA06 BB05 CC03 DD01 DD08 DD22 EE29 EE30 FF01 FF07
FF12 HH09 JJ02 JJ03 JJ04

专利名称(译)	有机EL驱动电路和使用其的有机EL显示装置		
公开(公告)号	JP2004151694A	公开(公告)日	2004-05-27
申请号	JP2003342819	申请日	2003-10-01
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
[标]发明人	前出 淳 藤沢 雅憲		
发明人	前出 淳 藤沢 雅憲		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
FI分类号	G09G3/30.K G09G3/20.612.F G09G3/20.612.J G09G3/20.612.T G09G3/20.621.F G09G3/20.623.B G09G3/20.623.F G09G3/20.641.A G09G3/20.641.D G09G3/20.642.L H05B33/14.A G09G3/30.J G09G3/3216 G09G3/3225 G09G3/3275		
F-TERM分类号	3K007/AB03 3K007/AB04 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD08 5C080/DD22 5C080/EE29 5C080/EE30 5C080/FF01 5C080/FF07 5C080/FF12 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 3K107/AA01 3K107/BB01 3K107/CC08 3K107/CC09 3K107/CC31 3K107/CC43 3K107/EE02 3K107/HH00 3K107/HH04 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AB34 5C380/AC11 5C380/AC12 5C380/BA11 5C380/BB14 5C380/CA34 5C380/CA35 5C380/CE04 5C380/CE19 5C380/CF05 5C380/CF06 5C380/CF10 5C380/CF23 5C380/CF26 5C380/CF46 5C380/CF48 5C380/CF56 5C380/CF62 5C380/DA46 5C380/DA49 5C380/DA57		
代理人(译)	梶山 信是 山本富士雄		
优先权	2002294634 2002-10-08 JP		
其他公开文献	JP3881645B2		
外部链接	Espacenet		

摘要(译)

[问题] 本发明的目的是提供一种有机EL驱动电路和有机EL显示装置，其中通过调节具有显示装置的电子装置的R，G和B的亮度，可以容易地调节显示屏上的白平衡。[解决方案] 本发明提供了一种时序控制信号，用于将R，G和B中的每一个分别对应于一条水平线的扫描周期的显示周期和对应于水平扫描的消隐周期的复位周期分开，以及每个时序控制信号重置期 R，G和B的显示间隔是通过根据外部设置的数据设置间隔来确定的，并且亮度对应于R，G和B进行调整。[选型图]图1

