

(19) 日本国特許庁 (JP)

再 公 表 特 許 (A1)

(11) 国際公開番号

W02007/040088

発行日 平成21年4月16日 (2009. 4. 16)

(43) 国際公開日 平成19年4月12日 (2007. 4. 12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 641D	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
	H05B 33/14 A	

審査請求 未請求 予備審査請求 未請求 (全 22 頁)

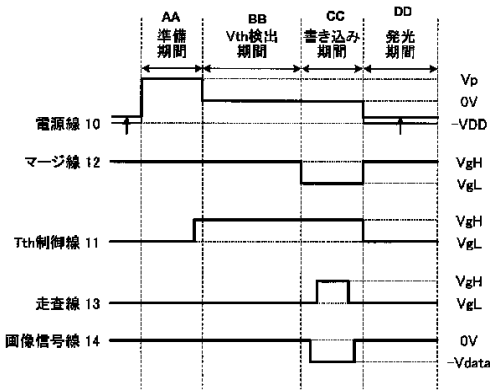
出願番号	特願2007-516864 (P2007-516864)	(71) 出願人	000006633
(21) 国際出願番号	PCT/JP2006/319023		京セラ株式会社
(22) 国際出願日	平成18年9月26日 (2006. 9. 26)		京都府京都市伏見区竹田鳥羽殿町 6 番地
(31) 優先権主張番号	特願2005-287045 (P2005-287045)	(74) 代理人	100089118
(32) 優先日	平成17年9月30日 (2005. 9. 30)		弁理士 酒井 宏明
(33) 優先権主張国	日本国 (JP)	(72) 発明者	草深 薫
			神奈川県大和市下鶴間 1 6 2 3 - 1 4 株
			式会社京セラディスプレイ研究所内
		(72) 発明者	高杉 親知
			神奈川県大和市下鶴間 1 6 2 3 - 1 4 株
			式会社京セラディスプレイ研究所内
		(72) 発明者	蓮見 太郎
			神奈川県大和市下鶴間 1 6 2 3 - 1 4 株
			式会社京セラディスプレイ研究所内

最終頁に続く

(54) 【発明の名称】 画像表示装置およびその駆動方法

(57) 【要約】

通電により発光する発光手段 (O L E D) と、少なくとも第 1 端子、第 2 端子を有し、前記第 1 端子と前記第 2 端子との間に印加される電位差に基づいて前記発光手段の発光を制御するドライバ手段 (T d) と、発光手段 (O L E D) の発光期間に、ドライバ手段 (T d) の前記第 1 端子もしくは前記第 2 端子に電圧を印加する制御手段と、を備え、前記制御手段は、ドライバ手段 (T d) の前記第 1 端子もしくは前記第 2 端子に印加される電圧が、発光手段 (O L E D) の発光輝度が高階調レベルの場合と、発光手段 (O L E D) の発光輝度が低階調レベルの場合とで、互いに異なるように制御する。



10 POWER LINE
12 MERGE LINE
11 Tth CONTROL LINE
13 SCAN LINE
14 IMAGE SIGNAL LINE
AA PREPARATION PERIOD
BB Vth DETECTION PERIOD
CC WRITE PERIOD
DD LIGHT EMISSION PERIOD

【特許請求の範囲】**【請求項 1】**

通電により発光する発光手段と、

少なくとも第 1 端子、第 2 端子を備え、前記第 2 端子に対する前記第 1 端子の電位が増大するに従って前記第 2 端子を流れる電流の絶対値が増大する特性を有し、前記第 1 端子と前記第 2 端子との間に印加される電位差に基づいて前記発光手段の発光を制御するドライバ手段と、

前記ドライバ手段の前記第 2 端子に対する前記第 1 端子の電位を前記ドライバ手段が有する閾値電圧よりも低い値に制御する制御手段と、を備えたことを特徴とする画像表示装置。

10

【請求項 2】

通電により発光する発光手段と、

少なくとも第 1 端子、第 2 端子を備え、前記第 2 端子に対する前記第 1 端子の電位が減少するに従って前記第 2 端子を流れる電流の絶対値が増大する特性を有し、前記第 1 端子と前記第 2 端子との間に印加される電位差に基づいて前記発光手段の発光を制御するドライバ手段と、

前記ドライバ手段の前記第 2 端子に対する前記第 1 端子の電位を前記ドライバ手段が有する閾値電圧よりも高い値に制御する制御手段と、を備えたことを特徴とする画像表示装置。

20

【請求項 3】

通電により発光する発光手段と、

少なくとも第 1 端子、第 2 端子を備え、前記第 1 端子と前記第 2 端子との間に印加される電位差に基づいて前記発光手段の発光を制御するドライバ手段と、

前記発光手段の発光期間に、前記ドライバ手段の前記第 1 端子もしくは前記第 2 端子に電圧を印加する制御手段と、を備え、

前記制御手段は、前記ドライバ手段の前記第 1 端子もしくは前記第 2 端子に印加される電圧を前記発光手段の発光輝度が高階調レベルの場合と、前記発光手段の発光輝度が低階調レベルの場合とで、互いに異なるように制御することを特徴とする画像表示装置。

【請求項 4】

前記制御手段は、前記ドライバ手段の前記第 1 端子または前記第 2 端子に対して補助電圧パルスを印加することにより、前記発光素子の発光期間における前記ドライバ手段の電位を制御することを特徴とする請求項 1～3 のいずれか一つに記載の画像表示装置。

30

【請求項 5】

前記制御手段の制御は、前記ドライバ手段の前記第 2 端子に電氣的に接続される電源線の電位を変化させることによって行われることを特徴とする請求項 1～3 のいずれか一つに記載の画像表示装置。

【請求項 6】

前記ドライバ手段の駆動電圧を検出する閾値電圧検出手段を更に有し、

前記制御手段の制御は、前記閾値電圧検出手段の駆動を制御する制御線の電位を変化させることによって行われることを特徴とする請求項 1～3 のいずれか一つに記載の画像表示装置。

40

【請求項 7】

前記制御手段の制御は、前記発光素子の発光輝度に対応する画像信号電圧を供給する画像信号線の電位を変化させることによって行われることを特徴とする請求項 1～3 のいずれか一つに記載の画像表示装置。

【請求項 8】

前記ドライバ手段が薄膜トランジスタの場合、前記第 1 端子がゲート電極、第 2 端子がドレイン電極またはソース電極であることを特徴とする請求項 1～3 のいずれか一つに記載の画像表示装置。

【請求項 9】

50

発光手段と、

第 1 端子および第 2 端子を備え、前記第 2 端子に対する前記第 1 端子の電位が増大するに従って前記第 2 端子を流れる電流の絶対値が増大する特性を有し、前記発光素子に電氣的に接続されるドライバ手段と、を備えた画像表示装置の駆動方法において、

前記ドライバ手段の前記第 2 端子に対する前記第 1 端子の電位を、前記ドライバ手段が有する閾値電圧よりも低い値に設定した状態で、前記発光素子を発光させる工程、を備えたことを特徴とする画像表示装置の駆動方法。

【請求項 10】

発光手段と、

第 1 端子および第 2 端子を備え、前記第 2 端子に対する前記第 1 端子の電位が減少するに従って前記第 2 端子を流れる電流の絶対値が増大する特性を有し、前記発光素子に電氣的に接続されるドライバ手段と、を備えた画像表示装置の駆動方法において、

前記ドライバ手段の前記第 2 端子に対する前記第 1 端子の電位を、前記ドライバ手段が有する閾値電圧よりも高い値に設定した状態で、前記発光素子を発光させる工程、を備えたことを特徴とする画像表示装置の駆動方法。

【請求項 11】

発光手段と、

第 1 端子および第 2 端子を有し、前記発光素子に電氣的に接続されるドライバ手段と、を備えた画像表示装置の駆動方法において、

前記ドライバ手段の前記第 1 端子または前記第 2 端子に印加される電圧を、前記発光手段の発光輝度が高階調レベルの場合と、前記発光手段の発光輝度が低階調レベルの場合とで、互いに異ならせたことを特徴とする画像表示装置の駆動方法。

【請求項 12】

前記制御手段は、前記ドライバ手段の前記第 1 端子または前記第 2 端子に対して補助電圧パルスを印加することにより、前記発光素子の発光期間における前記ドライバ手段の電位を制御することを特徴とする請求項 9～11 のいずれか一つに記載の画像表示装置の駆動方法。

【請求項 13】

前記ドライバ手段の閾値電圧を検出する工程を更に備えたことを特徴とする請求項 9～11 のいずれか一つに記載の画像表示装置の駆動方法。

【請求項 14】

前記ドライバ手段の前記閾値電圧の検出は、前記ドライバ手段の前記第 1 端子及び前記第 2 端子を短絡することにより行われることを特徴とする請求項 13 に記載の画像表示装置の駆動方法。

【請求項 15】

前記ドライバ手段が薄膜トランジスタの場合、前記第 1 端子がゲート電極、第 2 端子がドレイン電極またはソース電極であることを特徴とする請求項 9～11 のいずれか一つに記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL ディスプレイ装置等の画像表示装置及びその駆動方法に関するものである。

【背景技術】

【0002】

従来から、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する電流制御型の有機 EL (Electroluminescence) 素子を用いた画像表示装置が提案されている。

【0003】

この種の画像表示装置では、例えばアモルファスシリコンや多結晶シリコン等で形成さ

10

20

30

40

50

れた薄膜トランジスタ (Thin Film Transistor: 以下「TFT」という) や有機EL素子の一つである有機発光ダイオード (Organic Light Emitting Diode: 以下「OLED」という) などが各画素を構成しており、各画素に適切な電流値が設定されることにより、各画素の輝度が制御される。

【0004】

例えばOLEDなどの電流駆動型発光素子と、OLEDに流れる電流を制御する、例えばTFTなどの駆動トランジスタとが直列に配置された画素を複数持つアクティブ・マトリクス型の画像表示装置では、各画素に設けられた駆動トランジスタの閾値電圧のばらつきにより、発光素子に流れる電流値が変化して輝度むらが発生する。この現象を改善するための手法として、例えば駆動トランジスタの閾値電圧を予め検出するとともに、検出した閾値電圧に基づいて発光素子に流れる電流を制御する方式を開示した文献 (例えば非特許文献1) や、当該方式に基づく具体的な回路構成を開示した文献 (例えば非特許文献2) などが存在している。

10

【0005】

【非特許文献1】R. M. A. Dawson, et al. (1998). Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display. SID98 Digest, pp. 11-14.

【非特許文献2】S. Ono et al. (2003). Pixel Circuit for a-Si AM-OLED. Proceedings of IDW '03, pp. 255-258.

20

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、検出閾値電圧に基づいて発光素子電流を制御する上記非特許文献などに開示された手法では、駆動トランジスタの閾値電圧近傍におけるオフ電流が大きく、閾値電圧を検出した上で画素信号電圧の0Vとして書き込みを行ったとしても、発光素子に流れる電流が十分小さくならないという現象が、発明者らによって見出された。

【0007】

駆動トランジスタの閾値電圧近傍における発光素子への電流量が十分小さくならない場合には、発光素子を低階調で発光させる際に、その発光輝度が十分小さくならないといった問題点があった。また、特に黒レベルの輝度が浮いてしまうため、黒レベルの輝度に対する白レベルの輝度比であるコントラスト比が理想的な値からずれやすいといった問題点があった。

30

【0008】

本発明は、上記に鑑みてなされたものであって、低階調レベルで発光する発光素子の発光輝度を十分に小さくすることが可能な画像表示装置およびその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

上述した課題を解決し、目的を達成するために、本発明は、通電により発光する発光手段と、少なくとも第1端子、第2端子を備え、前記第2端子に対する前記第1端子の電位が増大または減少するに従って前記第2端子を流れる電流の絶対値が増大する特性を有し、前記第1端子と前記第2端子との間に印加される電位差に基づいて前記発光手段の発光を制御するドライバ手段と、前記ドライバ手段の前記第2端子に対する前記第1端子の電位を前記ドライバ手段が有する閾値電圧よりも低い値または高い値に制御する制御手段と、を備えたことを特徴とする。

40

【0010】

また本発明は、通電により発光する発光手段と、少なくとも第1端子、第2端子を備え、前記第1端子と前記第2端子との間に印加される電位差に基づいて前記発光手段の発光

50

を制御するドライバ手段と、前記発光手段の発光期間に、前記ドライバ手段の前記第1端子もしくは前記第2端子に電圧を印加する制御手段と、を備え、前記制御手段は、前記ドライバ手段の前記第1端子もしくは前記第2端子に印加される電圧を前記発光手段の発光輝度が高階調レベルの場合と、前記発光手段の発光輝度が低階調レベルの場合とで、互いに異なるように制御することを特徴とする。

【0011】

さらに本発明は、発光手段と、第1端子および第2端子を備え、前記第2端子に対する前記第1端子の電位が増大または減少するに従って前記第2端子を流れる電流の絶対値が増大する特性を有し、前記発光素子に電氣的に接続されるドライバ手段と、を備えた画像表示装置の駆動方法において、前記ドライバ手段の前記第2端子に対する前記第1端子の電位を、前記ドライバ手段が有する閾値電圧よりも低い値または高い値に設定した状態で、前記発光素子を発光させる工程、を備えたことを特徴とする。

10

【0012】

またさらに本発明は、発光手段と、第1端子および第2端子を有し、前記発光素子に電氣的に接続されるドライバ手段と、を備えた画像表示装置の駆動方法において、前記ドライバ手段の前記第1端子または前記第2端子に印加される電圧を、前記発光手段の発光輝度が高階調レベルの場合と、前記発光手段の発光輝度が低階調レベルの場合とで、互いに異ならせたことを特徴とする。

【発明の効果】

【0013】

本発明によれば、ドライバ手段の特性に応じて、ドライバ手段の第2端子に対する第1端子の電位をドライバ手段の閾値電圧よりも高い値、または低い値に制御することにより、低階調レベルでの発光手段の発光輝度を十分に小さくすることができる。

20

【0014】

また本発明によれば、発光手段の発光期間においてドライバ手段の第1端子もしくは第2端子に印加される電圧を、発光手段の発光輝度が高階調レベルの場合と、発光手段の発光輝度が低階調レベルの場合とで、互いに異ならせることにより、高階調レベルでの発光輝度を高く維持しつつ、低階調レベルでの発光輝度を十分小さくすることができ、画像表示装置におけるコントラスト比が改善されるという効果が得られる。

【図面の簡単な説明】

30

【0015】

【図1】図1は、本発明の実施の形態1を説明するための画像表示装置の1画素に対応する画素回路の構成を示す図である。

【図2】図2は、図1に示した画素回路上にトランジスタの寄生容量および有機発光素子容量を示した回路構成を示す図である。

【図3】図3は、図2に示した画素回路の一般的な動作を説明するためのシーケンス図である。

【図4】図4は、図3に示した準備期間の動作を説明する図である。

【図5】図5は、図3に示した閾値電圧検出期間の動作を説明する図である。

【図6】図6は、図3に示した書き込み期間の動作を説明する図である。

40

【図7】図7は、図3に示した発光期間の動作を説明する図である。

【図8】図8は、駆動トランジスタT_dのゲート・ソース間の電位差V_{gs}に対する電流(I_{ds})^{1/2}の関係(V-I^{1/2}特性)を示す図である。

【図9】図9は、図2に示した画素回路の実施の形態1における制御手法を説明するためのシーケンス図である。

【図10】図10は、図2に示した画素回路の実施の形態2における制御手法を説明するためのシーケンス図である。

【図11】図11は、本発明の実施の形態3を説明するための画像表示装置の1画素に対応する画素回路の構成を示す図である。

【図12】図12は、図11に示した実施の形態3にかかる画素回路の制御手法を説明す

50

るためのシーケンス図である。

【図 1 3】図 1 3 は、電源線の電位を上昇させる制御手段の構成例を示す図である。

【図 1 4】図 1 4 は、電源線などに制御電位を付与するラインドライバの構成例を示す図である。

【符号の説明】

【0 0 1 6】

1 0 電源線 1 0
1 1 T t h 制御線 1 1
1 2 マージ線 1 2
1 3 走査線 1 3
1 4 画像信号線 1 4
1 5 第 1 電源線
1 6 第 2 電源線
O L E D 有機発光素子
T d 駆動トランジスタ
T t h 閾値電圧検出用トランジスタ
T s , T m , T k スイッチングトランジスタ
C s 閾値電圧保持容量

10

【発明を実施するための最良の形態】

【0 0 1 7】

20

以下に、本発明にかかる画像表示装置の実施の形態を図面に基づいて詳細に説明する。
なお、以下の実施の形態により本発明が限定されるものではない。

【0 0 1 8】

(実施の形態 1)

図 1 は、本発明の実施の形態 1 を説明するための画像表示装置の 1 画素に対応する画素回路の構成を示す図である。同図に示す画素回路は、有機 E L 素子の一つである有機発光素子 O L E D、駆動トランジスタ T d、閾値電圧検出用トランジスタ T t h、閾値電圧保持容量 C s を所定ラインに所定期間接続するためのスイッチングトランジスタ T s , T m を備えるように構成されている。

【0 0 1 9】

30

図 1 において、駆動トランジスタ T d は、ゲート電極・ソース電極間に与えられる電位差に応じて有機発光素子 O L E D に流れる電流量を制御するためのものである。また閾値電圧検出用トランジスタ T t h は、オン状態となった時に、駆動トランジスタ T d のゲート電極とドレイン電極とを電氣的に接続し、駆動トランジスタ T d のゲート電極・ソース電極間の電位差が駆動トランジスタ T d の閾値電圧 V t h となるまで駆動トランジスタ T d のゲート電極からドレイン電極に向かって電流を流すことにより、駆動トランジスタ T d の閾値電圧 V t h を検出する機能を有している。

【0 0 2 0】

有機発光素子 O L E D は、O L E D に閾値電圧以上の電位差（アノード・カソード間電位差）が生じることにより、電流が流れ、発光する特性を有する素子である。具体的には、有機発光素子 O L E D は、A l、C u、I T O (I n d i u m T i n O x i d e) 等によって形成されたアノード層およびカソード層と、アノード層とカソード層との間にフタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成された発光層とを少なくとも備えた構造を有し、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する。有機発光素子容量 C o l e d は、有機発光素子 O L E D の容量を等価的に表したものである。

40

【0 0 2 1】

駆動トランジスタ T d、閾値電圧検出用トランジスタ T t h、スイッチングトランジスタ T s およびスイッチングトランジスタ T m は、例えば、薄膜トランジスタである。なお、以下で参照される各図面においては、各薄膜トランジスタについてのチャンネル（n 型ま

50

たは p 型) については、特に明示していないが、n 型または p 型のいずれを用いてもよい。

【0022】

電源線 10 は、駆動トランジスタ T_d およびスイッチングトランジスタ T_m に電源を供給する。 T_{th} 制御線 11 は、閾値電圧検出用トランジスタ T_{th} を制御するための信号を供給する。マージ線 12 は、スイッチングトランジスタ T_m を制御するための信号を供給する。走査線 13 は、スイッチングトランジスタ T_s を制御するための信号を供給する。画像信号線 14 は、画像信号を供給する。

【0023】

なお、図 1 では、有機発光素子 OLE D に所定電源を供給するために、高電位のグラウンド線と低電位の電源線 10 との間に有機発光素子 OLE D を配するようにしているが、高電位側を電源線 10 として駆動し、低電位側をグラウンド線として固定電位にしたり、両方を駆動したりしてもよい。

【0024】

ところで、トランジスタには、一般的にゲート・ソース間およびゲート・ドレイン間に寄生容量が存在する。これらのうち、駆動トランジスタ T_d のゲート電位に影響を与えるのは、駆動トランジスタ T_d のゲート・ソース間容量 C_{gsT_d} 、駆動トランジスタ T_d のゲート・ドレイン間容量 C_{gdT_d} 、および閾値電圧検出用トランジスタ T_{th} のゲート・ソース間容量 $C_{gsT_{th}}$ 、閾値電圧検出用トランジスタ T_{th} のゲート・ドレイン間容量 $C_{gdT_{th}}$ である。なお、これらの寄生容量と、有機発光素子 OLE D が固有に有している有機発光素子容量 C_{oled} を加えたものを図 2 に示す。

【0025】

つぎに、本実施の形態の動作について、図 3～図 7 を参照して説明する。ここで、図 3 は、図 2 に示した画素回路の一般的な動作を説明するためのシーケンス図であり、図 4～図 7 は、4 つの期間に区分された準備期間 (図 4)、閾値電圧検出期間 (図 5)、書き込み期間 (図 6) および発光期間 (図 7) の各区間の動作を説明するための図である。なお、以下に説明する動作は、制御部 (図示略) の制御下で行われる。

【0026】

(準備期間)

準備期間の動作については、図 3 および図 4 を参照して説明する。準備期間では、電源線 10 が高電位 (V_p)、マージ線 12 が高電位 (V_{gH})、 T_{th} 制御線 11 が低電位 (V_{gL})、走査線 13 が低電位 (V_{gL})、画像信号線 14 がゼロ電位とされる。これにより、図 4 に示すように、閾値電圧検出用トランジスタ T_{th} がオフ、スイッチングトランジスタ T_s がオフ、駆動トランジスタ T_d がオン、スイッチングトランジスタ T_m がオンとされ、電源線 10 → 駆動トランジスタ T_d → 有機発光素子容量 C_{oled} という経路で電流が流れ、有機発光素子容量 C_{oled} に電荷が蓄積される。なお、この準備期間で有機発光素子容量 C_{oled} に電荷を蓄積する理由は、後述する閾値電圧検出期間に駆動トランジスタ T_d のドレイン・ソース間電流 (以下「 I_{ds} 」と表記) が流れなくなる状態 (すなわち駆動トランジスタ T_d のゲート・ソース間電圧が閾値電圧に等しい状態) を検出する際に、有機発光素子容量 C_{oled} を駆動トランジスタ T_d のドレイン・ソース間に流す電流の供給源として作用させるためである。

【0027】

(閾値電圧検出期間)

つぎに、閾値電圧検出期間の動作について図 3 および図 5 を参照して説明する。閾値電圧検出期間では、電源線 10 がゼロ電位、マージ線 12 が高電位 (V_{gH})、 T_{th} 制御線 11 が高電位 (V_{gH})、走査線 13 が低電位 (V_{gL})、画像信号線 14 がゼロ電位とされる。これにより、図 5 に示すように、閾値電圧検出用トランジスタ T_{th} がオンとなり、駆動トランジスタ T_d のゲートとドレインとが接続される。

【0028】

また、閾値電圧保持容量 C_s および有機発光素子容量 C_{oled} に蓄積された電荷が放

電され、駆動トランジスタ $T_d \rightarrow$ 電源線 10 という経路で電流が流れる。そして、駆動トランジスタ T_d のゲートソース間の電位差が閾値電圧 V_{th} に達すると、駆動トランジスタ T_d がオフとされ、駆動トランジスタ T_d の閾値電圧 V_{th} が検出される。

【0029】

(書き込み期間)

さらに、書き込み期間の動作について図3および図6を参照して説明する。書き込み期間では、データ電位 ($-V_{data}$) を閾値電圧保持容量 C_s に供給することにより、駆動トランジスタ T_d のゲート電位を所望電位に変化させることが行われる。具体的には、電源線 10 がゼロ電位、マージ線 12 が低電位 (V_{gL})、 T_{th} 制御線 11 が高電位 (V_{gH})、走査線 13 が高電位 (V_{gH})、画像信号線 14 がデータ電位 ($-V_{data}$) とされる。

10

【0030】

これにより、図6に示したように、スイッチングトランジスタ T_s がオン、スイッチングトランジスタ T_m がオフとなり、有機発光素子容量 C_{oled} に蓄積された電荷が放電され、有機発光素子容量 $C_{oled} \rightarrow$ 閾値電圧検出用トランジスタ $T_{th} \rightarrow$ 閾値電圧保持容量 C_s という経路で電流が流れ、閾値電圧保持容量 C_s に電荷が蓄積される。すなわち、有機発光素子容量 C_{oled} に蓄積された電荷は、閾値電圧保持容量 C_s に移動する。

【0031】

ここで、駆動トランジスタ T_d のゲート電位 V_g は、駆動トランジスタ T_d の閾値電圧を V_{th} とすると、閾値電圧保持容量 C_s の容量値を C_s 、閾値電圧検出用トランジスタ T_{th} がオンの場合の全容量 (すなわち駆動トランジスタ T_d のゲートに接続された静電容量および寄生容量) を C_{all} とすると、次式で表される (なお、上記仮定は、以下の式についても及ぶものとする)。

20

【0032】

$$V_g = V_{th} - (C_s / C_{all}) \cdot V_{data} \quad \dots (1)$$

【0033】

また、閾値電圧保持容量 C_s の両端の電位差 V_{Cs} は、次式で表される。

$$V_{Cs} = V_g - (-V_{data}) = V_{th} + [(C_{all} - C_s) / C_{all}] \cdot V_{data} \quad \dots (2)$$

【0034】

上記 (2) 式に示される全容量 C_{all} は、閾値電圧検出用トランジスタ T_{th} の導通時の全容量であり、次式で表される。

30

$$C_{all} = C_{oled} + C_s + C_{gsTth} + C_{gdTth} + C_{gsTd} \quad \dots (3)$$

【0035】

なお、上記 (3) 式に駆動トランジスタ T_d のゲート・ドレイン間容量 C_{gdTd} が含まれていないのは、駆動トランジスタ T_d のゲート・ドレイン間が閾値電圧検出用トランジスタ T_{th} によって接続され、駆動トランジスタ T_d 両端が略同電位となっているからである。また、閾値電圧保持容量 C_s と有機発光素子容量 C_{oled} との間には、 $C_s < C_{oled}$ の関係がある。

【0036】

(発光期間)

40

最後に、発光期間の動作について図3および図7を参照して説明する。発光期間では、電源線 10 がマイナス電位 ($-V_{DD}$)、マージ線 12 が高電位 (V_{gH})、 T_{th} 制御線 11 が低電位 (V_{gL})、走査線 13 が低電位 (V_{gL})、画像信号線 14 がゼロ電位とされる。

【0037】

これにより、図7に示したように、駆動トランジスタ T_d がオン、閾値電圧検出用トランジスタ T_{th} がオフ、スイッチングトランジスタ T_s がオフとなり、有機発光素子 $OLE \rightarrow$ 駆動トランジスタ $T_d \rightarrow$ 電源線 10 という経路で電流が流れ、有機発光素子 OLE が発光する。

【0038】

50

このとき、駆動トランジスタT dのドレインからソースに流れる電流（すなわちI d s）は、駆動トランジスタT dの構造および材質から決定される定数 β 、駆動トランジスタT dのソースを基準とするゲート・ソース間の電位差V g s、駆動トランジスタT dの閾値電圧V t hを用いて次式で表される。

$$I_{ds} = (\beta/2) \cdot (V_{gs} - V_{th})^2 \quad \dots (4)$$

【0039】

いま、駆動トランジスタT dのゲート・ソース間の電位差V g sと電流I d sとの関係を考察するため画素回路の寄生容量を考慮しない場合の電位差V g sを算出する。図7において、発光時には駆動トランジスタT dが導通しており、駆動トランジスタT dのソース電位とドレイン電位が略同電位に保持され、また駆動トランジスタT dのゲート電位は、書き込み電位（ $-V_{data}$ ）が閾値電圧保持容量C sと有機発光素子容量C o l e dとの間で分圧された状態となるので、電位差V g sは次式で表せる。

$$V_{gs} = V_{th} + C_{oled}/(C_s + C_{oled}) \cdot V_{data} \quad \dots (5)$$

【0040】

したがって、駆動トランジスタT dのゲート・ソース間の電位差V g sと電流I d sとの関係式は、上記（4）式、（5）式を用いて次式のようにになる。

$$\begin{aligned} I_{ds} &= (\beta/2) \cdot (C_{oled}/(C_s + C_{oled}) \cdot V_{data})^2 \\ &= a \cdot V_{data}^2 \quad \dots (6) \end{aligned}$$

【0041】

（6）式によれば、電流I d sは閾値電圧V t hに依存せず、書き込み電位の2乗に比例することになる。

【0042】

ところが、近時、V t h近傍において、電流I d sの実測値が前述の計算式（式（6））から求めた値より大きいという事実を本願発明者らは見出した。

【0043】

例えば、図8は、駆動トランジスタT dのゲート・ソース間の電位差V g sに対する電流（ I_{ds} ） $^{1/2}$ の関係（ $V - I^{1/2}$ 特性）を示す図である。同図において、実線部の波形は実測値の一例であり、破線部の波形は、前述の（6）式に従う特性を示した計算値である。同図の縦軸は（ I_{ds} ） $^{1/2}$ 、横軸はV g sである。トランジスタの特性には、トランジスタのドレイン・ソース間電位差V d sの変化に対してI d sが略一定となる飽和領域と、V d sの変化に対してI d sが略比例して変化する線形領域と、がある。また、飽和領域においては、V g sの変化に対して（ I_{ds} ） $^{1/2}$ は直線的に変化する。図8においてはV g s > 6 Vの領域において（ I_{ds} ） $^{1/2}$ は直線的に変化しており、V g s > 6 Vにおいては少なくとも飽和領域であることがわかる。なお、図8においては図示していないが、V g sをさらに大きくすると（ I_{ds} ） $^{1/2}$ の直線的な変化から外れ、線形領域となる。

【0044】

また、V g sに対する（ I_{ds} ） $^{1/2}$ の変化の傾きは飽和領域において最大値が存在する。この傾きが最大となる $V - I^{1/2}$ 特性曲線における接線が図8における計算値の直線であり、この直線と横軸（（ I_{ds} ） $^{1/2} = 0$ ）との交点が駆動トランジスタT dの閾値電圧V t hである。同図に示されるように、閾値電圧V t h（図8の例では閾値電圧V t hは約2 Vである）の近傍（例えば、閾値電圧V t hに対して ± 2 Vの範囲内）において、実測値と計算値とが大きく食い違っている。このため、予め検出した閾値電圧V t hを用いて補正した画素レベルに基づいて発光制御を行っても、閾値電圧V t hの近傍の電流I d sが十分小さくならないので、閾値電圧近傍の画素レベル（低階調レベル）の輝度が小さくならず、画像表示装置のコントラスト比が低下してしまうことになる。

【0045】

そこで、この実施の形態では、駆動トランジスタT dの閾値電圧V t hを用いて補正した画素レベルに基づいて有機発光素子の発光制御を行う場合であって、低階調時の表示制御を行うとき、発光期間において、所定の配線（例えば電源線、T t h制御線）の電位を

、高階調時の表示を行うときに比べて変化させることで、駆動トランジスタ T d のゲート・ソース間の電位差 V_{gs} を低下させるようにしている。

【0046】

つぎに、発光期間において、所定の配線（例えば電源線、T t h 制御線）の電位を変化させる制御手法について説明する。

【0047】

図9は、図2に示した画素回路の実施の形態1における制御手法を説明するためのシーケンス図である。図9において、図2に示したシーケンス図との相違点は、発光期間において、駆動トランジスタ T d のドレインおよびソースへの印加電圧が低下するように、電源線 10 の電位を所定量だけ上昇させている。電源線 10 の電位を所定量上昇させることにより、駆動トランジスタ T d のゲート・ソース間の印加電圧が下がるので、有機発光素子 O L E D の低階調レベルにおける輝度が減少して所望するコントラスト比を得ることができるようになる。このように電源線 10 の電位を上昇させることにより、発光素子の発光輝度が特に低い階調である場合、駆動トランジスタ T d のソースに対するゲートの電位を駆動トランジスタ T d の閾値電圧よりも低くすることができ、黒レベルの表示を行う際に発光素子に流れる電流をより小さくすることが可能となる。

【0048】

なお、本実施形態においては駆動トランジスタ T d が n 型の場合について説明しているが、駆動トランジスタ T d が p 型である場合、駆動トランジスタ T d のソースに対するゲートの電位が小さくなるほど電流 I_{ds} の絶対値が大きくなる。したがって、駆動トランジスタ T d が p 型である場合、駆動トランジスタ T d のソースに対するゲートの電位を駆動トランジスタ T d の閾値電圧よりも高くなるように設定することが好ましい。

【0049】

つぎに、電源線 10 の電位を上昇させる際の定量値について明らかにする。なお、上記に示した (5) 式および (6) 式は、それぞれ画素回路に寄生容量が存在しないと仮定した場合の、画像表示装置における駆動トランジスタ T d のゲート・ソース間の電位差 V_{gs} および電流 I_{ds} について示したものであるが、実際の画素回路には、上述のような寄生容量が存在しているため、電位差 V_{gs} および電流 I_{ds} は、閾値電圧 V_{th} の影響を受ける。そこで、寄生容量を考慮した場合の上記定量値を求めるため、寄生容量を考慮した場合の電位差 V_{gs} および電流 I_{ds} を (5) 式および (6) 式と同様に算出する。

【0050】

いま、発光時の駆動トランジスタ T d のゲート電位を V_g とする。このとき、駆動トランジスタ T d のソースに対するゲート電位 V_{gs} は、次式で表される。

$$V_{gs} = V_g + V_{DD} - V_{tholed} \quad \dots (7)$$

【0051】

また、駆動トランジスタ T d のゲートにつながる容量は、保持容量 C_s と 3 個の寄生容量 C_{gsTth} , C_{gsTd} , C_{gdTd} である。ここで、電源線 10 の電位を「 $-V_{DD}$ 」から「 $-V_{DD} + \Delta v$ 」に変化すると、駆動トランジスタ T d の新たなゲート電位 $V_{g'}$ は、次式となる。

$$V_{g'} = V_g + [(C_s + C_{gsTd}) / (C_s + C_{gsTd} + C_{gdTd} + C_{gsTth})] \cdot \Delta v \quad \dots (8)$$

【0052】

その結果、新たなソースに対するゲート電位 $V_{gs'}$ は、次式となる。

$$\begin{aligned} V_{gs'} &= V_{g'} + V_{DD} - \Delta v - V_{tholed} \\ &= V_{gs} - [(C_{gdTd} + C_{gsTth}) / (C_s + C_{gsTd} + C_{gdTd} + C_{gsTth})] \cdot \Delta v \quad \dots (9) \end{aligned}$$

【0053】

式 (9) によれば、 Δv の一定倍だけ V_{gs} より低くなることが分かり、上式に基づいて、電源線 10 の電位を変化させることで、画像表示装置のコントラスト比を向上させることができる。

【0054】

なお、電源線 10 の電位を Δv 上昇させる方法としては、例えば、通常、電源線 10 に

印加される基準電圧パルスに対して、発光期間において ΔV に対応する補助電圧パルスを電源線10に印加する方法等が考えられる。

【0055】

また、電源線10の電位を上昇させる制御手段としては、図13に示すように、電源線に接続されるラインドライバ(Yドライバ)20が挙げられる。このラインドライバ20は、その内部に、例えば、図14に示すように、駆動IC内にスイッチング素子SW1～SW3を有している。またスイッチング素子SW1～SW3は、それぞれGND、 V_p の定電位に保持された第1電位線21および第2電位線22、ならびに電位が可変される第3電位線23に接続されている。そして、スイッチング素子SW1～SW3を制御することにより、電源線10に接続される電位線を選択し、電源線10に供給される電位を可変させることが可能となる。なお、第3電位線23は、一端側が定電源-VDDに電位制御回路24を介して接続されており、電源制御信号に基づいて電位制御回路24が駆動することによって第3電位線23に供給される電位が可変される。また、電位制御回路24としては、可変抵抗回路やパルス電位印加回路等の従来周知の制御回路が採用される。なお、第3電位線23は、定電源-VDDではなく可変電源に接続してもよい。

【0056】

これまでの説明は、画像表示装置の1画素に対応する画素回路に関するものであったが、例えば、赤、緑、青の三原色画素が一つの絵素を構成する多色表示あるいは類似の多色表示にかかる画像表示装置では、最大階調(白表示)において必要な光度および電流当たりの光度は、各色の発光素子で異なるのが一般的である。このため、最小階調(黒)のVdataを0Vとすると、最大階調(白)のVdataは各色画素で異なることになる。ところが、最小階調(黒)のVdataの振幅が小さくなるとコントラスト比が低下してしまうことになる。そこで最大階調のVdataを画像信号の最大電圧にそろえ、各色ごとにVgsの下げ幅を変化させることにより、コントラスト比を低下させることなく良好な白表示を得ることができる。

【0057】

なお、発光期間において、電源線10の電位を上昇させる条件については、有機発光素子OLEDの発光輝度が低階調レベルの場合と高階調レベルの場合とで異ならせることが好ましい。さらに好ましくは、電源線10の電位の変化量(上昇量)を発光輝度が低階調レベルの場合に大きく、高階調レベルの場合に小さくすることが好ましい。なお、ここでいう低階調レベル及び高階調レベルとは、絶対的な値を示すのではなく、両者の発光輝度の大小関係をいう。例えば、良好な白表示と好ましいコントラスト比を得るために、上述の処理手法に基づいて電源線10の電位を変化させるとき、例えば電源線10の電位の変化量が ΔV_A であるときの発光輝度Aと、電源線10の電位の変化量が ΔV_B であるときの発光輝度Bとの間で、 $\Delta V_A > \Delta V_B$ という関係があるならば、発光輝度Aを低階調レベルとし、発光輝度Bを高階調レベルとすることができる。

【0058】

なお、上記の説明は、高電位のグラウンド線と低電位の電源線との間に有機発光素子OLEDを配するように構成された画素回路についての場合であったが、高電位の電源線と低電位のグラウンド線との間に有機発光素子OLEDを配するように構成された画素回路においては、上記とは逆に、高電位側にある電源線の電位を所定量だけ低下させるようにすればよい。すなわち肝要な点は、駆動トランジスタTdのゲート・ソース間への印加電圧が低下する方向に制御すればよい。

【0059】

また、高電位側と低電位側の両者を駆動するように構成された画素回路であれば、両者のいずれか一方あるいは両者を同時に制御してもよい。

【0060】

以上、説明したように、この実施の形態の画像表示装置によれば、有機発光素子の発光を制御する駆動トランジスタへの印加電圧を有機発光素子の発光期間において低下させるために電源線の電位を変化させるようにしているので、低階調レベルにおける有機発光素

子の発光輝度を小さくすることができる。その結果、画像表示装置におけるコントラスト比を改善することができる。

【0061】

(実施の形態2)

さて、前述した実施の形態1においては、図9に示したように、発光期間において、電源線10の電位を上昇させるようにしていたが、この実施の形態では、図10に示すように、発光期間において、Tth制御線11の電位を降下させるように制御している。

【0062】

例えば、図7に示す構成において、Tth制御線11は、閾値電圧検出用トランジスタTthのゲート・ソース間容量CgsTthを介して駆動トランジスタTdのゲートに接続されている。したがって、Tth制御線11の電位を降下させた場合、駆動トランジスタTdのゲート電位も降下する。したがって、実施の形態1と同様に、画素回路におけるコントラスト比を改善することができる。

【0063】

なお、赤、緑、青の三原色画素が一つの絵素を構成する多色表示の画像表示装置においても、実施の形態1と同様に、最大階調のVdataを画像信号の最大電圧にそろえ、各色ごとにVgsの下げ幅を変化させることにより、コントラスト比を低下させることなく良好な白表示を得ることができる。

【0064】

また、発光期間において、Tth制御線11の電位を降下させる条件については、有機発光素子OLEDの発光輝度が低階調レベルの場合と高階調レベルの場合とで異ならせることが好ましい。さらに好ましくは、Tth制御線11の電位の変化量(降下量)を発光輝度が低階調レベルの場合に大きく、高階調レベルの場合に小さくすることが好ましい。なお、ここでいう低階調レベル及び高階調レベルとは、絶対的な値を示すのではなく、両者の発光輝度の大小関係をいう。例えば、良好な白表示と好ましいコントラスト比を得るために、上述の処理手法に基づいてTth制御線11の電位を変化させるとき、例えばTth制御線11の電位の変化量が ΔV_A であるときの発光輝度Aと、Tth制御線11の電位の変化量が ΔV_B であるときの発光輝度Bとの間で、 $\Delta V_A > \Delta V_B$ という関係があるならば、発光輝度Aを低階調レベルとし、発光輝度Bを高階調レベルとすることができる。

【0065】

また、Tth制御線11の電位を可変させる制御手段としては、図13に示すように、Tth制御線11に接続されるラインドライバ(Yドライバ)20が挙げられる。このラインドライバ20は、その内部に、例えば、図14に示すように、駆動IC内にスイッチング素子SW4、SW5を有している。またスイッチング素子SW4、SW5は、それぞれ電位が可変される第4電位線26および定電位VgHに保持される第5電位線27に接続されている。第4電位線26の電位を可変させる方法は、第3電位線23と同様であり、例えば図示のように定電位VgLに接続される電位制御回路28を介して行うことができる。

【0066】

さらに、高電位側または低電源側あるいは両者を駆動するかとの構成の差異に伴う制御態様の差異についても実施の形態1と同様であり、駆動方式に応じて決定される方向に向けてTth制御線11の電位を変化させればよい。

【0067】

以上、説明したように、この実施の形態の画像表示装置によれば、有機発光素子の発光を制御する駆動トランジスタへの印加電圧を有機発光素子の発光期間において低下させるためにTth制御線の電位を変化させるようにしているので、低階調レベルにおける有機発光素子の発光輝度を小さくすることができる。その結果、画像表示装置におけるコントラスト比を改善することができる。

【0068】

(実施の形態 3)

前述した実施の形態 2 においては、図 10 に示したように、発光期間において、T t h 制御線 11 の電位を降下させるようにしていたが、図 11 に示すように、画像信号線 14 がスイッチングトランジスタを介さずに閾値電圧保持容量 C s と直接接続されている回路の場合は、同様な考え方に基づいて、図 12 に示すように、発光期間において、画像信号線 14 の電位を降下させてもよい。図 11 の回路には、有機発光素子 O L E D の陽極に接続された第 1 電源線 15 と、駆動トランジスタ T d のソースに接続された第 2 電源線 14 が有る。図 12 の駆動信号では、閾値電圧保持容量 C s の電荷をリセットする第 1 リセット期間と有機発光素子 O L E D の電荷をリセットする第 2 リセット期間が設けられている。

10

【0069】

図 11 に示す構成から明らかなように、画像信号線 14 の電位を降下させることで、駆動トランジスタ T d のゲート・ソース間電位差を閾値電圧保持容量 C s を介して低下させることができ、実施の形態 1, 2 と同様に、画素回路におけるコントラスト比を改善することができる。

【0070】

なお、赤、緑、青の三原色画素が一つの絵素を構成する多色表示の画像表示装置においても、実施の形態 1, 2 と同様に、最大階調の V d a t a を画像信号の最大電圧にそろえ、各色ごとに V g s の下げ幅を変化させることにより、コントラスト比を低下させることなく良好な白表示を得ることができる。

20

【0071】

また、発光期間において、画像信号線 14 の電位を降下させる条件については、有機発光素子 O L E D の発光輝度が低階調レベルの場合と高階調レベルの場合とで異ならせることが好ましい。さらに好ましくは、画像信号線 14 の電位の変化量（降下量）を発光輝度が低階調レベルの場合に大きく、高階調レベルの場合に小さくすることが好ましい。なお、ここでいう低階調レベル及び高階調レベルとは、絶対的な値を示すのではなく、両者の発光輝度の大小関係をいう。例えば、良好な白表示と好ましいコントラスト比を得るために、上述の処理手法に基づいて画像信号線 14 の電位を変化させるとき、例えば画像信号線 14 の電位の変化量が ΔV_A であるときの発光輝度 A と、画像信号線 14 の電位の変化量が ΔV_B であるときの発光輝度 B との間で、 $\Delta V_A > \Delta V_B$ という関係があるならば、発光輝度 A を低階調レベルとし、発光輝度 B を高階調レベルとすることができる。

30

【0072】

また、画像信号線 14 の電位を可変させる制御手段としては、図 13 に示すように、画像信号線 14 に接続されるデータドライバ（Xドライバ）30 が挙げられる。データドライバ 30 に対してデータセクタ（図示省略）を介して画像データおよび画像電位調整データが入力されると、データドライバ 30 内で両データが合成され、画像信号線 14 に供給される。

【0073】

さらに、高電位側または低電源側あるいは両者を駆動するかの構成の差異に伴う制御態様の差異についても実施の形態 1 と同様であり、駆動方式に応じて決定される方向に向けて画像信号線 14 の電位を変化させればよい。

40

【0074】

以上、説明したように、この実施の形態の画像表示装置によれば、有機発光素子の発光を制御する駆動トランジスタへの印加電圧を有機発光素子の発光期間において低下させるために画像信号線の電位を変化させるようにしているので、低階調レベルにおける有機発光素子の発光輝度を小さくすることができる。その結果、画像表示装置におけるコントラスト比を改善することができる。

【産業上の利用可能性】

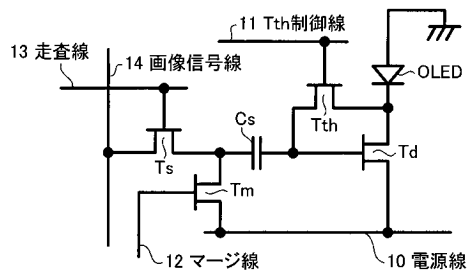
【0075】

以上のように、本発明を説明するための画像表示装置は、発光素子に流れる電流を制御

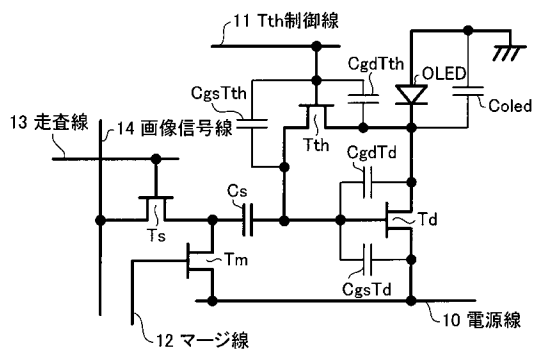
50

するタイプの画像表示装置に対して特に有用である。

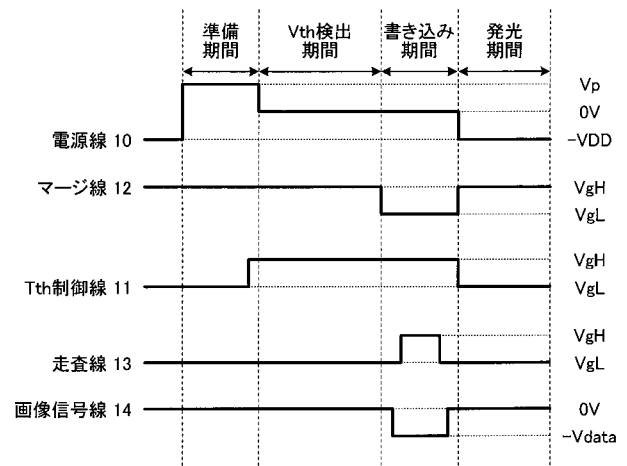
【図 1】



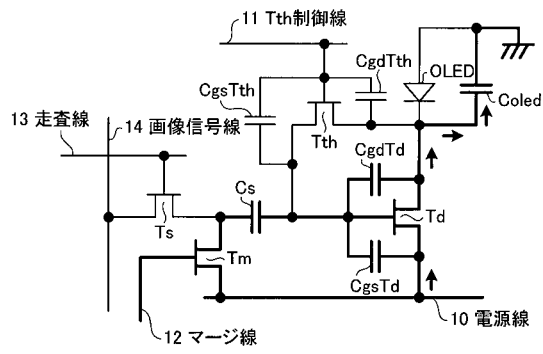
【図 2】



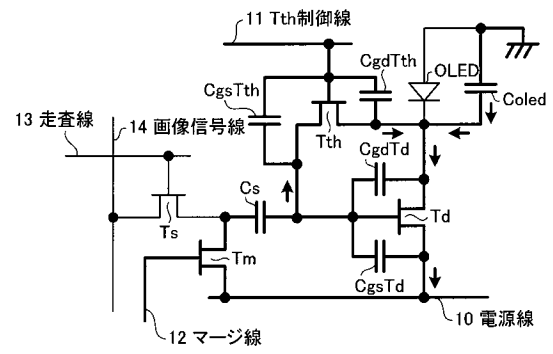
【図 3】



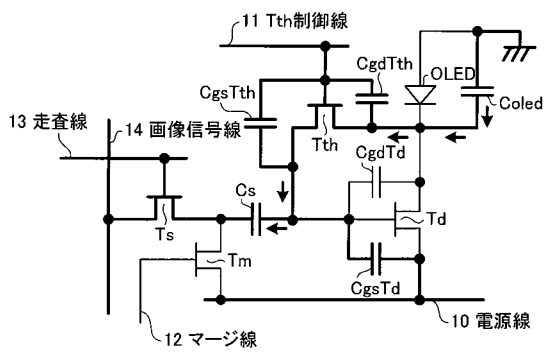
【図 4】



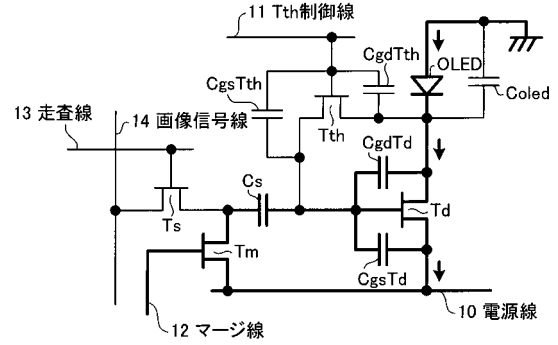
【図 5】



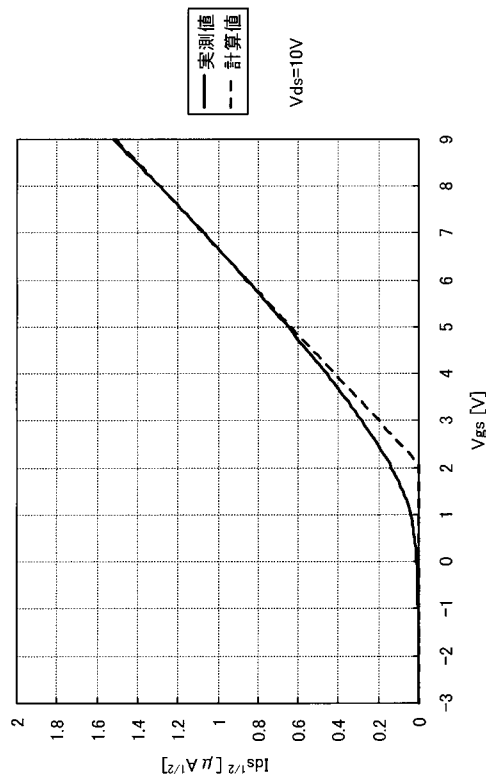
【図 6】



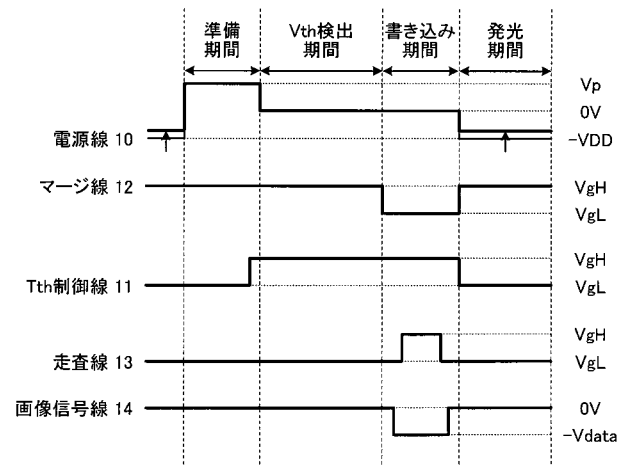
【図 7】



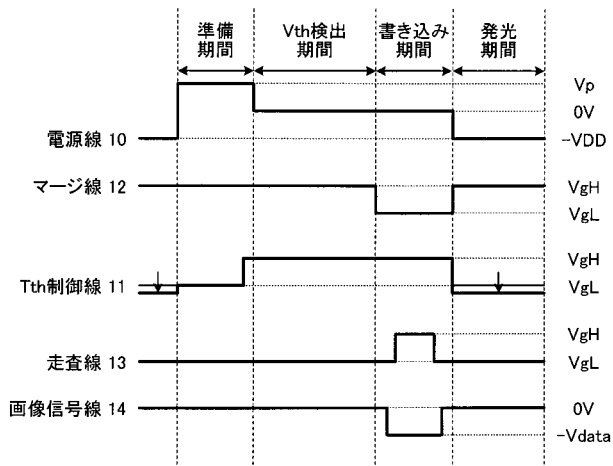
【図 8】



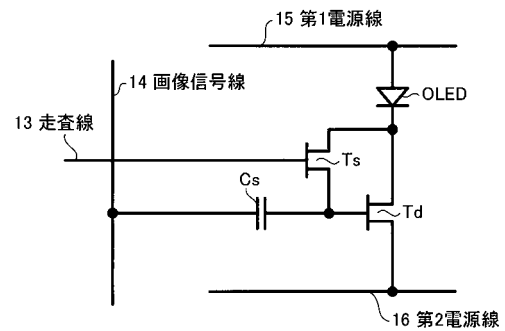
【図 9】



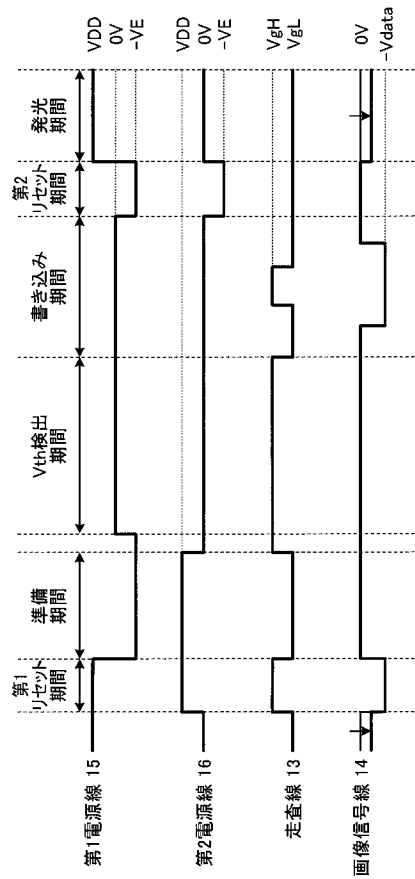
【図 10】



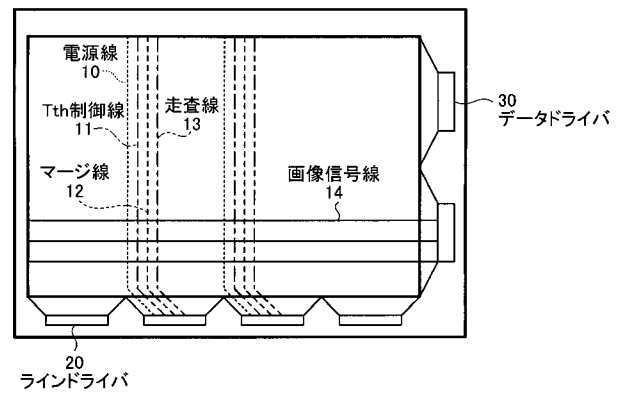
【図 11】



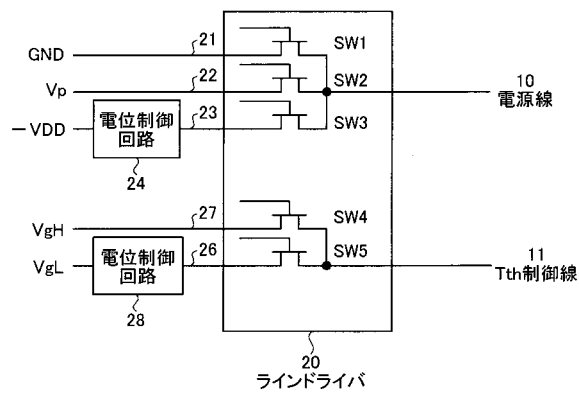
【図 1 2】



【図 1 3】



【図 1 4】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/319023

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2005-234242 A (Toshiba Matsushita Display Technology Kabushiki Kaisha), 02 September, 2005 (02.09.05), Par. Nos. [0734] to [0744]; Figs. 307, 314 (Family: none)	1-5, 8-12, 15 6, 7, 13, 14
X Y	JP 2005-208589 A (Toshiba Matsushita Display Technology Kabushiki Kaisha), 04 August, 2005 (04.08.05), Par. No. [0741]; Fig. 315 (Family: none)	1-5, 8-12, 15 6, 7, 13, 14
Y	JP 2004-280059 A (Kibi Denshi Kofun Yugen Koshi), 07 October, 2004 (07.10.04), Par. Nos. [0056] to [0088]; Figs. 8 to 11 & US 2004/0174354 A1	6, 7, 13, 14

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 December, 2006 (20.12.06)Date of mailing of the international search report
09 January, 2007 (09.01.07)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/319023

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-330421 A (Hitachi, Ltd.), 19 November, 2003 (19.11.03), Par. No. [0059]; Fig. 19 (Family: none)	1-15
A	JP 2005-208229 A (Seiko Epson Corp.), 04 August, 2005 (04.08.05), Full text; all drawings & US 2005/0156837 A1	1-15

国際調査報告		国際出願番号 PCT/JP2006/319023	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/30, G09G3/20, H01L51/50			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2006年 日本国実用新案登録公報 1996-2006年 日本国登録実用新案公報 1994-2006年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X	JP 2005-234242 A（東芝松下ディスプレイテクノロジー株式会社）2005.09.02 段落0734-0744、 図307, 314（ファミリーなし）	1-5, 8-12, 15	
Y		6, 7, 13, 14	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 20.12.2006		国際調査報告の発送日 09.01.2007	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 福村 拓 電話番号 03-3581-1101 内線 3226	2G 3308

国際調査報告		国際出願番号 PCT/JP2006/319023
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2005-208589 A (東芝松下ディスプレイテクノロジー株式会社) 2005.08.04 段落0741、図315 (ファミリーなし)	1-5, 8-12, 15
Y		6, 7, 13, 14
Y	JP 2004-280059 A (奇美電子股▲ふん▼有限公司) 2004.10.07 段落0056-0088、図8-11 & US 2004/0174354 A1	6, 7, 13, 14
A	JP 2003-330421 A (株式会社日立製作所) 2003.11.19 段落0059、図19 (ファミリーなし)	1-15
A	JP 2005-208229 A (セイコーエプソン株式会社) 2005.08.04 全文、全図 & US 2005/0156837 A1	1-15

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

Fターム(参考) 3K107 AA01 BB01 CC32 EE03 HH02 HH04 HH05
5C080 AA06 BB05 EE29 FF11 JJ03 JJ04 JJ05 JJ06

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	图像显示装置及其驱动方法		
公开(公告)号	JPWO2007040088A1	公开(公告)日	2009-04-16
申请号	JP2007516864	申请日	2006-09-26
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
[标]发明人	草深 薫 高杉 親知 蓮見 太郎		
发明人	草深 薫 高杉 親知 蓮見 太郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3283 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2310/0262		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC32 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	酒井宏明		
优先权	2005287045 2005-09-30 JP		
其他公开文献	JP5020815B2		
外部链接	Espacenet		

摘要(译)

它具有发光装置 (OLED)，该发光装置在通电时发光，并且至少具有第一端子和第二端子，并基于在第一端子和第二端子之间施加的电势差来控制发光装置的发光。用于在发光装置 (OLED) 的发光期间向驱动装置 (Td) 的第一端子或第二端子施加电压的驱动器装置 (Td) 和控制装置，当施加到驱动器装置 (Td) 的第一端子或第二端子的电压使得发光装置 (OLED) 的发光亮度处于高灰度级并且发光装置 (OLED) 的发光亮度处于低灰度级时。控制级别，使它们彼此不同。

