

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6486291号
(P6486291)

(45) 発行日 平成31年3月20日 (2019. 3. 20)

(24) 登録日 平成31年3月1日 (2019. 3. 1)

(51) Int. Cl.	F I
H O 5 B 33/10 (2006. 01)	H O 5 B 33/10
H O 5 B 33/06 (2006. 01)	H O 5 B 33/06
H O 1 L 51/50 (2006. 01)	H O 5 B 33/14 A
H O 5 B 33/22 (2006. 01)	H O 5 B 33/22 Z
H O 5 B 33/02 (2006. 01)	H O 5 B 33/02

請求項の数 14 (全 13 頁) 最終頁に続く

(21) 出願番号	特願2016-32861 (P2016-32861)	(73) 特許権者	502356528
(22) 出願日	平成28年2月24日 (2016. 2. 24)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2017-152178 (P2017-152178A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成29年8月31日 (2017. 8. 31)	(74) 代理人	110000408
審査請求日	平成29年7月28日 (2017. 7. 28)		特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	栗谷川 武
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	渡部 一史
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	佐藤 敏浩
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内

最終頁に続く

(54) 【発明の名称】 表示装置の製造方法、及び、表示装置

(57) 【特許請求の範囲】

【請求項 1】

発光素子が設けられた画素が配列される画素領域と、前記画素領域の外側に設けられて配線基板と接続する接続端子が設けられた端子領域と、を備える表示装置の製造方法において、

前記接続端子の上面部の一部に凹領域を形成し、

前記画素領域から前記端子領域に亘って、第1無機絶縁層、有機絶縁層、第2無機絶縁層を順に形成し、

前記接続端子の部位にて、前記凹領域に前記有機絶縁層が集まることで前記凹領域以外の領域に前記第1無機絶縁層と前記第2無機絶縁層が積層される領域をエッチングすること

10

【請求項 2】

前記第1無機絶縁層と前記第2無機絶縁層とを同一の材質で形成し、前記端子領域の前記第1無機絶縁層と前記第2無機絶縁層とを同時にエッチングすることを特徴とする請求項1に記載の表示装置の製造方法。

【請求項 3】

前記凹領域は、前記接続端子の一部を除去して形成することを特徴とする請求項1又は請求項2に記載の表示装置の製造方法。

【請求項 4】

前記画素領域から前記端子領域に亘って導電層を形成し、

20

前記凹領域は、前記接続端子の部位の前記導電層の一部を除去して形成することを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 5】

前記導電層は、一枚の層であり、

前記凹領域は、前記接続端子の部位の前記導電層の一部を除去して形成することを特徴とする請求項 4 に記載の表示装置の製造方法。

【請求項 6】

前記導電層は、第 1 導電層、及び、前記第 1 導電層の上に形成された第 2 導電層の積層であり、

前記凹領域は、前記接続端子の部位の前記第 1 導電層と前記第 2 導電層の前記積層の一部を除去して形成することを特徴とする請求項 4 に記載の表示装置の製造方法。

【請求項 7】

前記第 2 導電層の面積は、前記第 1 導電層の面積の 50% 以上であることを特徴とする請求項 6 に記載の表示装置の製造方法。

【請求項 8】

前記画素領域及び前記端子領域は、基板、及び、前記基板の上に形成される下地絶縁層の積層の上に設けられ、

前記凹領域は、前記接続端子の部位の前記下地絶縁層の一部を除去して形成することを特徴とする請求項 1 乃至請求項 7 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 9】

前記画素領域及び前記端子領域は、基板、及び、前記基板の上に形成される下地絶縁層の積層の上に設けられ、

前記凹領域は、前記接続端子の部位の前記基板と前記下地絶縁層の前記積層の一部を除去して形成することを特徴とする請求項 1 乃至請求項 7 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 10】

前記基板を、樹脂又はガラスで形成することを特徴とする請求項 8 又は請求項 9 に記載の表示装置の製造方法。

【請求項 11】

基板と、

発光素子が設けられた画素が配列される画素領域と、

前記画素領域の外側に位置し、且つ配線基板と接続する接続端子が設けられた端子領域と、

前記画素領域から前記端子領域に跨って設けられた多層の絶縁層を有する表示装置において、

前記接続端子は、上面部と、前記上面部の一部が前記基板の側へ窪む凹領域と、を有し、

前記画素領域にて、前記多層の絶縁層は、第 1 無機絶縁層と、前記第 1 無機絶縁層の上に設けられた有機絶縁層と、前記有機絶縁層の上に設けられた第 2 無機絶縁層と、を有し、

前記接続端子は、前記上面部が前記多層の絶縁層から露出し、

前記凹領域には、前記多層の絶縁層のうち、前記第 1 無機絶縁層及び前記有機絶縁層が設けられていることを特徴とする表示装置。

【請求項 12】

前記凹領域は、前記接続端子の一部が除去された領域であることを特徴とする請求項 11 に記載の表示装置。

【請求項 13】

前記凹領域は、前記接続端子の部位にて、前記基板の一部が除去された領域であることを特徴とする請求項 11 又は請求項 12 に記載の表示装置。

【請求項 14】

前記画素領域及び前記端子領域は、前記基板の上に設けられた下地絶縁層の積層の上に設けられ、

前記凹領域は、前記接続端子の部位にて、前記基板及び前記下地絶縁層の一部が除去された領域であることを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の製造方法、及び、表示装置に関する。

10

【背景技術】

【0002】

有機エレクトロルミネセンス（以下、「有機EL」ともいう。）材料を用いた発光素子で画素が構成された表示装置の封止膜として、特許文献1では、有機EL層を被覆する保護層として複数の絶縁層（無機絶縁膜／有機絶縁膜／無機絶縁膜の3層）が積層された構成が開示されている。

【0003】

有機EL層の上面に設ける複数の絶縁層は、無機絶縁層であればスパッタリング法により、有機絶縁層であれば塗布法により形成されるので、表示装置の画素領域（表示領域）のみならず、表示装置の端子領域（非表示領域）まで延びて形成される。そのため、端子領域の接続端子の部位では絶縁層を除去して導通可能な状態にする必要がある。

20

【0004】

端子部における絶縁層を除去するためには、ドライエッチングやウェットエッチングが適用される。しかし、無機絶縁膜／有機絶縁膜／無機絶縁膜が積層された絶縁層を除去するには、各々の絶縁膜に適したエッチング条件を設定する必要がある。そのために、プロセスの複雑化、マージンの減少、タクトの増加、場合によっては複数の処理室が必要等の課題がある。

【先行技術文献】

【特許文献】

【0005】

30

【特許文献1】特開2015-69857号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、上記実情に鑑み、表示装置の接続端子の部位にて、導電面を露出させる工程を簡略化することを目的の一つとする。

【課題を解決するための手段】

【0007】

本発明の一態様は、発光素子が設けられた画素が配列される画素領域と、前記画素領域の外側に設けられて配線基板と接続する接続端子が設けられた端子領域と、を備える表示装置の製造方法において、前記接続端子の上面部の一部に凹領域を形成し、前記画素領域から前記端子領域に亘って、第1無機絶縁層、有機絶縁層、第2無機絶縁層を順に形成し、前記接続端子の部位にて、前記凹領域に前記有機絶縁層が集まることで前記凹領域以外の領域に前記第1無機絶縁層と前記第2無機絶縁層が積層される領域をエッチングすること

40

を特徴とする表示装置の製造方法である。

【0008】

本発明の一態様は、基板と、発光素子が設けられた画素が配列される画素領域と、前記画素領域の外側に位置し、且つ配線基板と接続する接続端子が設けられた端子領域と、前記画素領域から前記端子領域に跨って設けられた多層の絶縁層を有する表示装置において、前記接続端子は、前記接続端子の上面部の一部に、前記基板の側へ窪む窪みを備えた凹

50

領域を有し、前記画素領域にて、前記多層の絶縁層は、第1無機絶縁層と、前記第1無機絶縁層の上に設けられた有機絶縁層と、前記有機絶縁層の上に設けられた第2無機絶縁層と、を有し、前記上面部は前記多層の絶縁層から露出し、前記凹領域の前記窪みには前記第1無機絶縁層及び前記有機絶縁層が位置していることを特徴とする表示装置である。

【図面の簡単な説明】

【0009】

【図1】本発明の実施形態に係る接続端子の製造方法が適用される表示装置の構成を示す斜視図である。

【図2】基板に、画素領域において画素が形成され、端子領域において接続端子が形成された状態を示す断面図である。

10

【図3】発光素子と、第3導電層と、第2導電層が形成された状態を示す断面図である。

【図4】画素領域に、画素電極、有機層、対向電極を、接続端子に第1無機絶縁層、有機絶縁層、第2無機絶縁層が積層された保護層を設ける段階を示す断面図である。

【図5】画素領域に、第2の基板を設けた状態を示す断面図である。

【図6】本発明の変形例1に係る接続端子の構成を示す平面図である。

【図7】本発明の変形例2に係る接続端子の構成を示す平面図である。

【図8】本発明の変形例3に係る接続端子の構成を示す平面図である。

【図9】本発明の変形例4に係る接続端子の構成を示す平面図である。

【図10】端子領域において、FPCを設けた状態を示す断面図である。

【図11】本発明の第2実施形態に係る接続端子の膜層を積層する過程を示す断面図である。

20

【図12】本発明の第3実施形態に係る接続端子の膜層を積層する過程を示す断面図である。

【発明を実施するための形態】

【0010】

以下、本発明の実施の形態を、図面等を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、以下に例示する実施の形態の記載内容に限定して解釈されるものではない。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

30

【0011】

本明細書において、ある部材又は領域が、他の部材又は領域の「上に（又は下に）」あるとする場合、特段の限定がない限り、これは他の部材又は領域の直上（又は直下）にある場合のみでなく、他の部材又は領域の上方（又は下方）にある場合を含み、すなわち、他の部材又は領域の上方（又は下方）において間に別の構成要素が含まれている場合も含む。

【0012】

<第1実施形態>

40

図1は、本実施形態に係る表示装置100の構成を斜視図で示す。表示装置100は、第1の基板101に画素領域106が設けられている。画素領域106は、発光素子が設けられた複数の画素108が配列することによって構成されている。発光素子は、一対の電極間に発光材料を含む層（発光層）を有する素子であり、ここでは、一例として、発光材料として有機エレクトロルミネセンス材料を含む層を有する発光素子を有機EL素子が用いられる。画素領域106の上面には封止材としての第2の基板104が設けられている。

【0013】

第2の基板104は画素領域106を囲むシール材110によって、第1の基板101に固定されている。第1の基板101に形成された画素領域106は、封止材である第2

50

の基板104とシール材110によって大気に晒されないように封止されている。このような封止構造により画素108に設けられる発光素子の劣化を抑制している。また、後述する(図4参照)絶縁膜による保護層によっても発光素子は封止されている。

【0014】

第1の基板101は、一端部に端子領域114が設けられている。端子領域114は第2の基板104の外側に配置されている。端子領域114は、画素領域106の外側の領域に設けられてフレキシブルプリント配線基板(以下、「FPC80」(図10参照)ともいう。)等の配線基板と接続する接続端子200が設けられた領域である。端子領域114は、複数の接続端子200によって構成されている。

【0015】

接続端子200には、映像信号を出力する機器や電源などと表示パネルとを接続する配線基板が配置される。配線基板と接続する接続端子200の接点は、外部に露出している。第1の基板101には端子領域114から入力された映像信号を画素領域106に出力するドライバIC112が設けられている。

【0016】

本発明の一実施形態に係る表示装置の製造方法を以下に説明する。図2は、基板101に、画素領域106において画素108の一部が形成され、端子領域114において接続端子200が形成された状態を示す。

【0017】

画素108は、トランジスタ50及び発光素子60(図3参照)を含んで構成される。トランジスタ50は、下地絶縁層8上に形成された半導体層51、ゲート絶縁層52、ゲート電極53によって形成される。

【0018】

トランジスタ50のソース領域及びドレイン領域に対しては、第1層間絶縁層54を介して、ソース・ドレイン電極2Ya、2Ybが形成される。第1層間絶縁層54は、ソース・ドレイン電極2Ya、2Ybを埋設するように形成される。

【0019】

トランジスタ50に接続されるソース・ドレイン電極2Yaと、ゲート絶縁層52上に形成される第1容量電極56によって、第1容量素子57が形成されている。第1容量素子57の誘電体層は、第1容量電極56とソース・ドレイン電極2Yaとの間に介在する第1層間絶縁層54が兼ねている。

【0020】

図3は、発光素子60と、第3導電層4Yと、第2導電層4が形成された状態を示す断面図である。発光素子60は、画素電極5Y、有機絶縁層6Y、対向電極7Yの積層を有する。画素電極5Yは、バンク層70に囲まれている。

【0021】

画素電極5Yとソース・ドレイン電極2Ya、2Ybとの間には、第2層間絶縁層3Yが形成される。第2層間絶縁層3Yは、有機絶縁材料で形成される。第2層間絶縁層3Yが有機絶縁材料を用いて形成されることで、発光素子60が形成される表面が平坦化されている。有機絶縁材料としては、アクリル等を含む材料が用いられる。

【0022】

なお、図3では、発光素子60に重なるように第2容量素子71が設けられる態様を示す。第2容量素子71は、第2容量電極72、第3絶縁層73、画素電極5Yにより形成される。

【0023】

発光素子60と、トランジスタ50とは、第2層間絶縁層3Yに形成されたコンタクトホールを介して接続される。図3では、画素電極5Yとソース・ドレイン電極2Yaとの間に、第3導電層4Yが介在している。第3導電層4Yは、例えば、ITOなどの導電性金属酸化物で形成される。

【0024】

10

20

30

40

50

第1導電層2Xは、抵抗率の低いアルミニウム又はアルミニウム合金により形成される。この表面に、アルミニウムより硬質の導電性金属酸化物の層を設けることで、第1導電層2Xが保護される。ここで、接続端子200に関して特に説明していく。

【0025】

接続端子200は、基板101（基材）上に設けられる。基板101の材質は樹脂又はガラスである。基板101の上には下地絶縁層8が形成される。下地絶縁層8は、例えば、酸化シリコン、窒化シリコン等により形成される。

【0026】

下地絶縁層8の上には第1導電層2Xが形成される。第1導電層2Xは、例えばアルミニウムを含む化合物（アルミニウム系の材質）等で形成される。

10

【0027】

端子領域114において接続端子200は、第1導電層2X及び後述の第2導電層4により形成される。第1導電層2Xの表面（接続端子の上面部の一部）は、凹部2X1（凹領域）が設けられている。凹部2X1は、基板101の側へ窪む窪みを備えている。凹部2X1は、第1導電層2Xを貫通する開口部であってもよいし、第1導電層2Xの膜厚が薄くなった有底状の凹部であってもよい。このことから、接続端子200の部位の第1導電層2Xの一部（接続端子200の一部）が除去されて凹部2X1が形成されることにもなる。

【0028】

第2導電層4は、第1導電層2Xの表面及び凹部2X1に沿って設けられている。第1導電層2Xの形成後で第2導電層4の形成前に、第1導電層2Xの幅方向Mの両端部には、平坦化膜3Xが積層される。接続端子200の部位の第1導電層2Xの幅方向Mの両端部に平坦化膜3Xが積層される。

20

【0029】

平坦化膜3Xの幅方向Mの中央側、第1導電層2Xの表面、凹部2X1、凹部2X1の底の下地絶縁層8の上には、第2導電層4が形成される。第2導電層4には、例えば酸化インジウムスズ（ITO）等の導電性を有する金属酸化物が用いられる。

【0030】

第1導電層2Xは、例えば、画素108（図1参照）に於けるソース・ドレイン電極2Ya、2Ybと同じ層により形成される。または、第1導電層2Xは、ゲート電極53と同じ層により形成される。いずれの場合でも、第1導電層2Xは、第2層間絶縁層3Yと平坦化膜3Xが基板101の全面に形成されることにより、一旦埋設される。

30

【0031】

しかし、第2層間絶縁層3Yを形成した後、発光素子60の画素電極5Yとトランジスタ50とを接続するために、コンタクトホールを形成する工程が必要となる。コンタクトホールを形成する工程は、第2層間絶縁層3Yの一部を除去する工程である。

【0032】

この工程と同時に、画素領域106における第2層間絶縁層3Yを除去すると同時に、端子領域114における平坦化膜3Xを除去することで、第1導電層2Xの表面を露出させることができる。

40

【0033】

この場合、端子領域114に存在する平坦化膜3Xの全部を除去するようにしてもよいが、図3で示すように、第1導電層2Xの周縁部を囲むように残存させてもよい。平坦化膜3Xで第1導電層2Xを囲むように設けることで、第2導電層4の段差被覆性を改善することができる。すなわち、第1導電層2Xの上面及び側面を第2導電層4で覆う場合、段差部（側面）において十分被覆されなくなってしまう。なお、第2層間絶縁層3Y及び平坦化膜3Xは感光性樹脂で形成されてもよい。

【0034】

図4は、画素領域106に画素電極5Y、有機層6Y、対向電極7Yを設け、その後、画素領域106と端子領域114とに、第1無機絶縁層5X、有機絶縁層6X、第2無機

50

絶縁層 7 X が積層された保護層を設ける段階を示す。保護層は、無機絶縁層 (5 X、7 X) であればスパッタリング法により、有機絶縁層 6 X であれば塗布法により形成されるので、基板 1 0 1 の略全面に形成される。そのため、端子領域 1 1 4 においては、有機絶縁層 6 X が凹部に集まって溜まる。画素領域 1 0 6 においては、第 1 無機絶縁層 5 X、有機絶縁層 6 X、第 2 無機絶縁層 7 X が積層された保護層は、対向電極 7 Y 上に位置し発光素子 6 0 を保護、封止している。具体的には、以下の工程となる。

【0035】

図 4 に示すように、画素領域 1 0 6 から端子領域 1 1 4 に亘って第 1 無機絶縁層 5 X が形成されている。特に、端子領域 1 1 4 では、第 1 導電層 2 X、第 2 導電層 4 の積層の上と、平坦化膜 3 X の上に第 1 無機絶縁層 5 X が位置している。第 1 無機絶縁層 5 X の積層の表面には、凹部 5 X 1 や凹み部 5 X 2 が形成される。

10

【0036】

そして、画素領域 1 0 6 から端子領域 1 1 4 に亘って有機絶縁層 6 X が形成されている。特に、端子領域 1 1 4 では、第 1 無機絶縁層 5 X の上に有機絶縁層 6 X が位置している。有機絶縁層 6 X は、流動性のある樹脂組成物を塗布し、焼成することで形成される。

【0037】

一方、樹脂組成物を塗布すると、接続端子 2 0 0 の部位では、第 1 導電層 2 X の凹部 2 X 1 の部位に流入し、その周辺には残存しない。このため有機絶縁層 6 X は、凹部 2 X 1 の形状に基づいて形成される。すなわち、樹脂組成物は、第 1 無機絶縁層 5 X の凹部 5 X 1 に集まって溜まり、また、第 1 無機絶縁層 5 X の凹み部 5 X 2 に溜まる。なお、有機絶縁層 6 X としては、アクリル、ポリイミドなどの樹脂絶縁が用いられる。

20

【0038】

前述のような有機絶縁層 6 X が形成された第 1 無機絶縁層 5 X の上に第 2 無機絶縁層 7 X が形成される。これらの第 1 無機絶縁層 5 X、有機絶縁層 6 X、第 2 無機絶縁層 7 X を有して、多層の絶縁層が形成されている。

【0039】

また、接続端子 2 0 0 の部位にて、幅方向 M で凹部 2 X 1 以外の領域に第 1 無機絶縁層 5 X と第 2 無機絶縁層 7 X が上下に隣接して積層を形成する。ここでは、第 1 無機絶縁層 5 X と第 2 無機絶縁層 7 X とが同一材質で形成されている。こうしたことから、第 1 無機絶縁層 5 X と第 2 無機絶縁層 7 X とが同時にエッチングされる。その結果、第 1 無機絶縁層 5 X、有機絶縁層 6 X、第 2 無機絶縁層 7 X が積層する構成をエッチングする工程に比べて、エッチングする工程の低減 (3 回から 1 回への低減) が実現できる。

30

【0040】

なお、第 1 無機絶縁層 5 X と第 2 無機絶縁層 7 X とが異質の材質で形成される場合であっても、第 2 無機絶縁層 7 X をエッチングした後に第 1 無機絶縁層 5 X をエッチングする工程となる。その結果、第 1 無機絶縁層 5 X、有機絶縁層 6 X、第 2 無機絶縁層 7 X が積層する構成をエッチングする工程に比べて、エッチング工程の低減 (2 回から 1 回への低減) が実現される。

【0041】

図 5 は、画素領域 1 0 6 に、図 1 で示すような第 2 の基板 1 0 4 を設けた状態を示す。この状態で、端子領域 1 1 4 における第 1 無機絶縁層 5 X、第 2 無機絶縁層 7 X をエッチングする。

40

【0042】

凹部 2 X 1 の内部では、第 2 導電層 4、第 1 無機絶縁層 5 X が凹部 2 X 1 の形状に沿って形成され、その第 1 無機絶縁層 5 X の内部に有機絶縁層 6 X (有機樹脂層) が形成される。有機絶縁層 6 X には、例えばアクリル等が用いられる。

【0043】

また、基板 1 0 1 の面が広がる方向と直交する方向から見て、第 2 導電層 4 の面積は第 1 導電層 2 X の面積の 5 0 % 以上が良い。

【0044】

50

こうして、前述のようにして、画素領域 106 から端子領域 114 に跨って、第 1 無機絶縁層 5X、有機絶縁層 6X、第 2 無機絶縁層 7X の多層の絶縁層が形成される。同時に、接続端子 200 の部位にて、第 2 導電層 4 はその多層の絶縁層から露出すると共に、凹部 2X1 に第 1 無機絶縁層 5X と有機絶縁層 6X が含まれる構成ができあがる。

【0045】

図 6 は、変形例 1 に係る接続端子 201 の平面図である。接続端子 201 は、第 1 導電層 2X の上に縦方向 N に延びる第 1 無機絶縁層 5X と有機絶縁層 6X の単位領域を有し、この単位領域が、縦方向 N で 1 個、幅方向 M で 4 個、という状態で配列されている。

【0046】

図 7 は、変形例 2 に係る接続端子 202 の平面図である。接続端子 202 は、第 1 導電層 2X の上に縦方向 N に延びる第 1 無機絶縁層 5X と有機絶縁層 6X の単位領域を有し、この単位領域が、縦方向 N で 4 個、幅方向 M で 4 個、という状態で配列されている。

【0047】

図 8 は、変形例 3 に係る接続端子 203 の平面図である。接続端子 203 は、第 1 導電層 2X の上に縦方向 N に延びる第 1 無機絶縁層 5X と有機絶縁層 6X の単位領域を有し、この単位領域が、幅方向 M で 4 個の部位と 3 個の部位とが交互に配列され、縦方向 N で 5 個という状態で配列されている。

【0048】

図 9 は、変形例 4 に係る接続端子 204 の平面図である。接続端子 204 は、第 1 導電層 2X の上で、第 1 無機絶縁層 5X と有機絶縁層 6X の領域が縦方向 N に延びる部位と幅方向 M に延びる部位とを有し、これがホール形状（四角形の帯状）に延びる。

【0049】

図 6 ～図 8 に示される凹部 2X1 の数は問わないし、図 9 の帯状の形状でも良いが、露出する第 2 導電層 4 の面積は第 1 導電層 2X の面積の 50% 以上である方が良い。

【0050】

図 10 は、端子領域 114 において、FPC80 を設けた状態を示す。FPC80 との接続部は、例えば異方性導電接着剤 81 によりなされる。導電性ビーズ 82 は、矢印 J の部分に形成されてしまった第 1 無機絶縁層 5X より大きいので、第 2 導電層 4 上にその矢印 J の部位が残存していても影響を与えない。むしろ、導電性ビーズ 82 のストッパとして作用する可能性もある。

【0051】

<第 2 実施形態>

次いで、本実施形態に係る接続端子 500 の構成について、図 11 を参照して説明する。図 11 は、本実施形態に係る接続端子 500 の絶縁層のエッチングが完了した状態を示す断面図である。第 2 実施形態の接続端子 500 が第 1 実施形態の接続端子 200 と異なる点は、凹領域が、接続端子 500 の部位の下地絶縁層 8 の一部が除去されて形成される点である。基板 101 の上に下地絶縁層 8 と第 1 導電層 2X が形成されてから、凹部 8X と凹部 2X1 とが連通する凹領域を形成される。

【0052】

なお、下地絶縁層 8 に凹部 8X が形成され、その上に第 1 導電層 2X が形成されてから、第 1 導電層 2X の一部が除去されて凹部 2X1 が形成される方法でも良い。

【0053】

<第 3 実施形態>

次いで、本実施形態に係る接続端子 600 の構成について、図 12 を参照して説明する。図 12 は、本実施形態に係る接続端子 600 の絶縁層のエッチングが完了した状態を示す断面図である。第 3 実施形態の接続端子 600 が第 1 実施形態の接続端子 200 と異なる点は、凹領域が、接続端子 600 の部位の基板 101 の一部が除去されてから下地絶縁層 8 が形成される点である。基板 101 に凹部 101X が形成され、下地絶縁層 8 と第 1 導電層 2X が形成されて凹部 8X と凹部 2X1 が形成される。

【0054】

なお、基板 1 0 1 の上に下地絶縁層 8 が形成されてから凹領域が基板 1 0 1 の凹部 1 0 1 X と下地絶縁層 8 の凹部 8 X とが連通するように形成され、その上に第 1 導電層 2 X が形成されてから、第 1 導電層 2 X の一部が除去されて凹部 2 X 1 が形成されても良い。または、基板 1 0 1 の上に下地絶縁層 8 と第 1 導電層 2 X が形成されてから、凹部 1 0 1 X、凹部 8 X、凹部 2 X 1 が連通する凹領域を形成する方法でも良い。

【0 0 5 5】

実施例 1 ～ 3 のいずれかの方法によれば、凹部 2 X 1 の中に生成される第 1 無機絶縁層 5 X の中に有機絶縁層 6 X が溜まる。そのために、基板 1 0 1 の上の第 1 導電層 2 X の上に複数の絶縁層（第 1 無機絶縁層 5 X、有機絶縁層 6 X、第 2 無機絶縁層 7 X）を積層する製造工程の後に、接続端子の部位で第 1 導電層 2 X の上の複数の絶縁層を従来よりも容易に除去することができる。

10

【0 0 5 6】

その結果、各々の実施形態の接続端子の製造のプロセスの単純化、処理時間の短縮化、加工の安定性向上等が実現される。また、凹部 2 X 1 を有する第 1 導電層 2 X は、平坦な第 1 導電層 2 X と比較して、A C F による I C や F P C 8 0 の接続をより確実に行うことができ、製品の高信頼性が実現される。

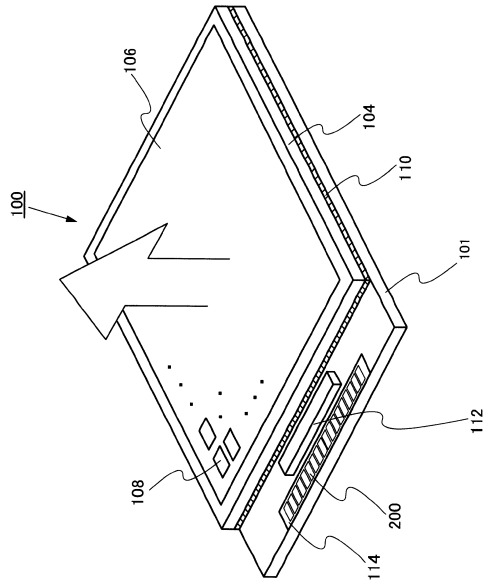
【符号の説明】

【0 0 5 7】

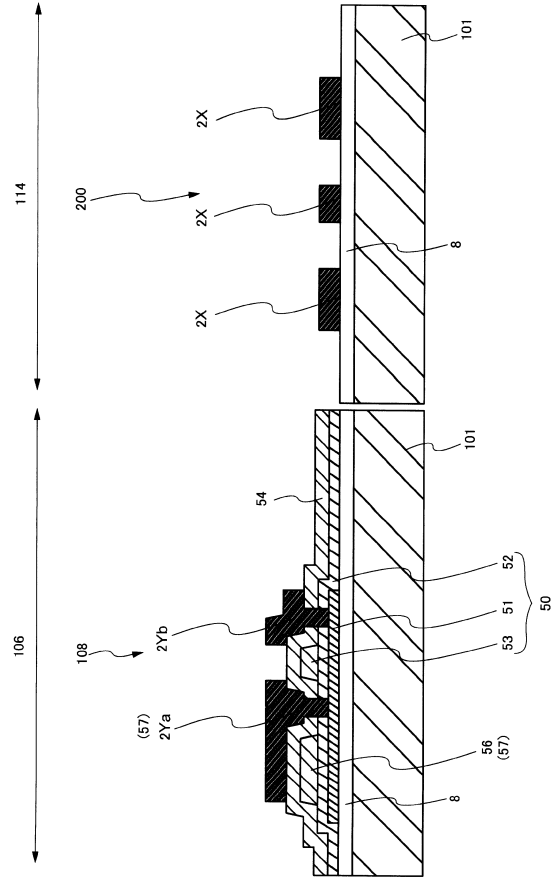
- 1 基板
- 2 X 第 1 導電層
- 2 X 1 凹部
- 5 X 第 1 無機絶縁層
- 6 X 有機絶縁層
- 7 X 第 2 無機絶縁層
- 1 0 6 画素領域
- 1 1 4 端子領域

20

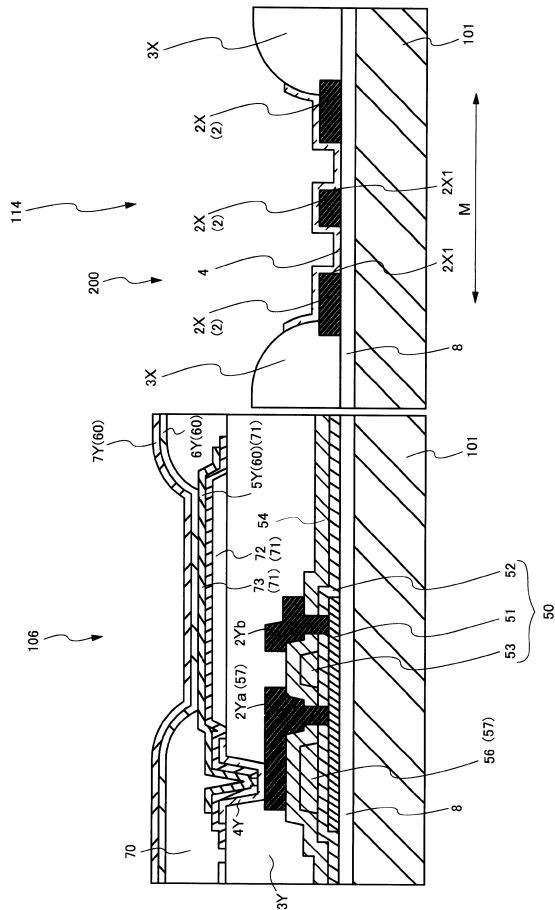
【図 1】



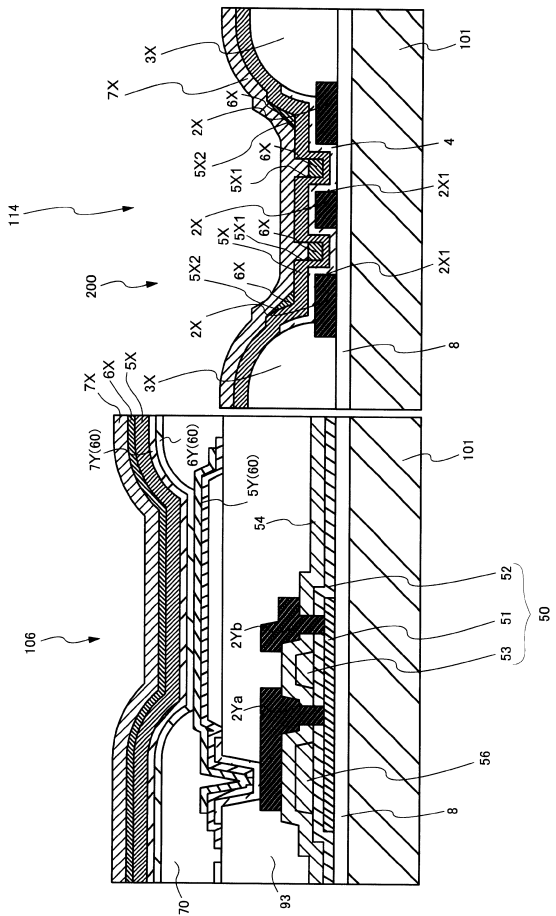
【図 2】



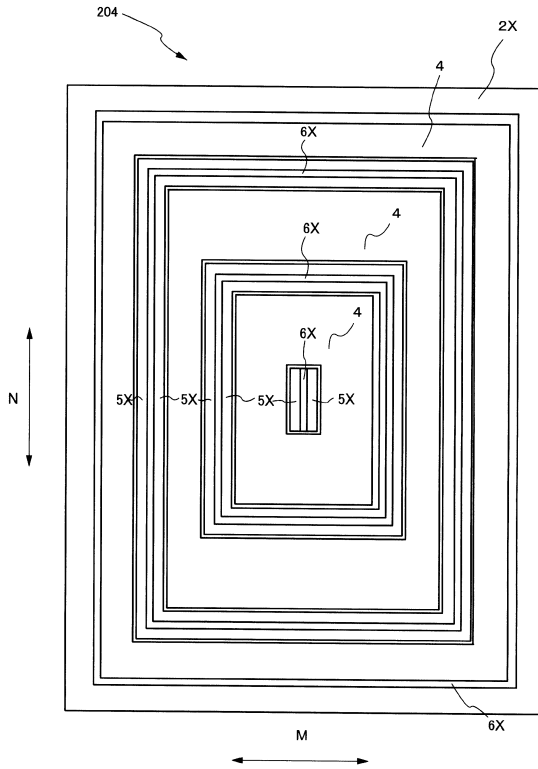
【図 3】



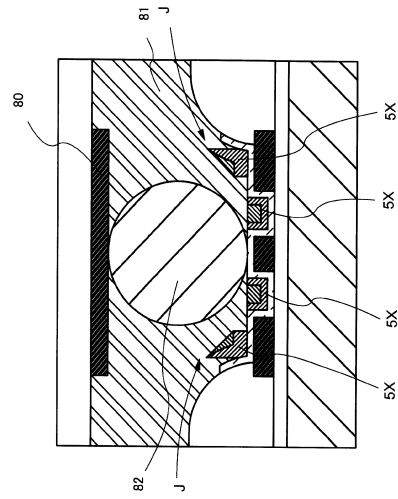
【図 4】



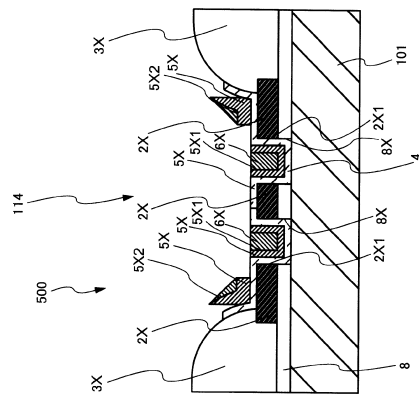
【図 9】



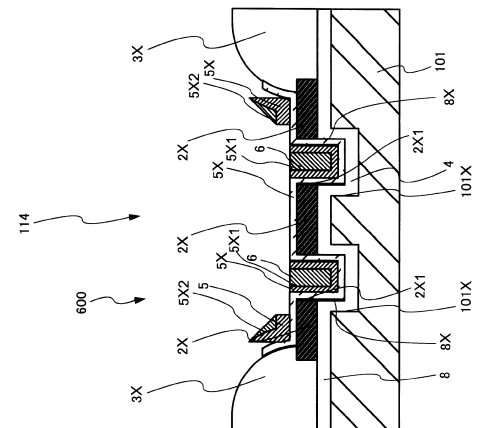
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl.			F I		
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>27/32</i>	
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 3 0</i>
			<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5</i>

審査官 中山 佳美

(56)参考文献 特開 2 0 1 5－0 6 9 8 5 7 (J P, A)
特開 2 0 1 5－1 4 8 7 2 8 (J P, A)
特開 2 0 1 1－0 0 9 4 2 7 (J P, A)

(58)調査した分野(Int.Cl., D B名)
H 0 1 L 5 1／5 0－5 1／5 6
H 0 1 L 2 7／3 2
H 0 5 B 3 3／0 0－3 3／2 8

专利名称(译)	显示装置的制造方法和显示装置		
公开(公告)号	JP6486291B2	公开(公告)日	2019-03-20
申请号	JP2016032861	申请日	2016-02-24
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	栗谷川武 渡部一史 佐藤敏浩		
发明人	栗谷川 武 渡部 一史 佐藤 敏浩		
IPC分类号	H05B33/10 H05B33/06 H01L51/50 H05B33/22 H05B33/02 H01L27/32 G09F9/30		
CPC分类号	H01L27/3276 G02F1/13458 G02F1/1362 H01L27/124 H01L27/1259 H01L27/3248 H01L27/3258 H01L51/5253 H01L2227/323		
FI分类号	H05B33/10 H05B33/06 H05B33/14.A H05B33/22.Z H05B33/02 H01L27/32 G09F9/30.330 G09F9/30.365		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/DD12 3K107/DD16 3K107/DD38 3K107/DD39 3K107/DD88 3K107/DD92 3K107/DD95 3K107/DD96 3K107/FF15 3K107/GG12 3K107/GG28 5C094/AA43 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DA15 5C094/DB02 5C094/EB01 5C094/FA02 5C094/FB01 5C094/FB02 5C094/FB15 5C094/GB01 5C094/JA01		
审查员(译)	中山 佳美		
其他公开文献	JP2017152178A		
外部链接	Espacenet		

摘要(译)

一种制造显示装置的方法，当在显示装置的制造过程中形成多个绝缘层时，该显示装置能够减少在连接端子处导电所不需要的多个绝缘层的蚀刻过程。提供。一种制造显示装置的方法，包括：像素区域，其中设置有发光元件的像素排列；以及端子区域，设置在像素区域外部并且设置有连接端子，连接端子连接到布线基板。在连接端子的上表面的一部分中形成凹陷区域，并且从像素区域到端子区域依次形成第一无机绝缘层，有机绝缘层和第二无机绝缘层；通过在连接端子部分处的凹陷区域中收集有机绝缘层，在凹陷区域以外的区域中蚀刻堆叠第一无机绝缘层和第二无机绝缘层的区域。以及制造显示装置的方法。[选中图]图3

(19) 日本国特許庁 (JP)		(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6486291号 (P6486291)
(45) 発行日 平成31年3月20日 (2019. 3. 20)		(24) 登録日 平成31年3月1日 (2019. 3. 1)	
(51) Int. Cl. H05B 33/10 (2006.01) H05B 33/06 (2006.01) H01L 51/50 (2006.01) H05B 33/22 (2006.01) H05B 33/02 (2006.01)		F I H05B 33/10 H05B 33/06 H05B 33/14 H05B 33/22 H05B 33/02 A Z	
(21) 出願番号 特願2016-32861 (P2016-32861)		(73) 特許権者 502356528	
(22) 出願日 平成28年2月24日 (2016. 2. 24)		(74) 代理人 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号 110000408	
(65) 公開番号 特開2017-152178 (P2017-152178A)		(72) 発明者 栗谷川 武 東京都港区西新橋三丁目7番1号 株式会 社ジャパンディスプレイ内	
(43) 公開日 平成29年8月31日 (2017. 8. 31)		(72) 発明者 渡部 一史 東京都港区西新橋三丁目7番1号 株式会 社ジャパンディスプレイ内	
審査請求日 平成29年7月28日 (2017. 7. 28)		(72) 発明者 佐藤 敏浩 東京都港区西新橋三丁目7番1号 株式会 社ジャパンディスプレイ内	
		請求項の数 14 (全 13 頁) 最終頁に続く	
		最終頁に続く	

(54) 【発明の名称】 表示装置の製造方法、及び、表示装置