

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5067134号  
(P5067134)

(45) 発行日 平成24年11月7日(2012.11.7)

(24) 登録日 平成24年8月24日(2012.8.24)

(51) Int.Cl. F I  
**G09G 3/30 (2006.01)** G09G 3/30 J  
**G09G 3/20 (2006.01)** G09G 3/20 624B  
 G09G 3/20 642A

請求項の数 4 (全 17 頁)

(21) 出願番号	特願2007-294111 (P2007-294111)	(73) 特許権者	000002185
(22) 出願日	平成19年11月13日(2007.11.13)		ソニー株式会社
(65) 公開番号	特開2009-122232 (P2009-122232A)		東京都港区港南1丁目7番1号
(43) 公開日	平成21年6月4日(2009.6.4)	(74) 代理人	100095957
審査請求日	平成22年11月8日(2010.11.8)		弁理士 亀谷 美明
		(74) 代理人	100096389
			弁理士 金本 哲男
		(74) 代理人	100101557
			弁理士 萩原 康司
		(72) 発明者	豊村 直史
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株 式会社内

最終頁に続く

(54) 【発明の名称】 表示装置及び表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置において、

前記画素回路は、

少なくとも発光素子と、

信号レベル保持用コンデンサと、

前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、

前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、

前記水平駆動回路は、

所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力し、

前記垂直駆動回路は、

前記発光素子の発光を停止させる非発光期間において、

前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接

続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定した後、

前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、

少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定し、

10

続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定し、

前記画素回路は、

前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する

20

ことを特徴とする表示装置。

#### 【請求項2】

前記垂直駆動回路は、

前記駆動トランジスタのドレイン電圧の立ち下げにより、前記駆動トランジスタを介して前記信号レベル保持用コンデンサの前記ソース側電圧を立ち下げることにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定する

ことを特徴とする請求項1に記載の表示装置。

#### 【請求項3】

30

前記容量が、前記書込トランジスタのゲート及びソースのオーバーラップにより形成された

ことを特徴とする請求項1に記載の表示装置。

#### 【請求項4】

画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置の駆動方法において、

前記画素回路は、

少なくとも発光素子と、

信号レベル保持用コンデンサと、

40

前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、

前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、

前記駆動方法は、

所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力する駆動信号出力ステップと、

前記発光素子の発光を停止させる非発光期間において、

前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トラン

50

ジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定するしきい値電圧設定の前処理ステップと、

前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定するしきい値電圧設定ステップと、

続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定する階調電圧設定ステップとを有し、

前記しきい値電圧設定ステップは、

前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する

ことを特徴とする表示装置の駆動方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、表示装置及び表示装置の駆動方法に関し、例えば有機EL(Electro Luminescence)素子によるアクティブマトリックス型の表示装置に適用することができる。本発明は、複数回の期間に分けて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタにより放電させて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧に設定する際に、書込トランジスタのゲートソース間の容量にコンデンサを設け、このコンデンサによるカップリングにより信号レベル保持用コンデンサの端子電圧を低下させることにより、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができるようにする。

#### 【背景技術】

#### 【0002】

従来、有機EL素子を用いたアクティブマトリックス型の表示装置は、有機EL素子による画素と有機EL素子を駆動する駆動回路とによる画素回路をマトリックス状に配置して表示部が形成され、この表示部の周囲に配置した水平駆動回路及び垂直駆動回路により各画素回路を駆動して所望の画像を表示する。

#### 【0003】

この有機EL素子を用いた表示装置に関して、特開2005-345722号公報には、有機EL素子を駆動する駆動トランジスタのしきい値電圧のばらつきを補正して各画素の階調を設定することにより、このしきい値電圧のばらつきによる画質劣化を防止し、Nチャンネル型のトランジスタを使用する場合でも、高い画質を確保することが可能な構成が提案されている。また特開2007-133284号公報には、このしきい値電圧のばらつきを補正する処理を複数回に分けて実行する構成が提案されている。この特開200

10

20

30

40

50

7 - 1 3 3 2 8 4 号公報には、さらに有機 E L 素子を駆動するトランジスタの移動度のばらつきによる画質劣化を防止する方法も開示されている。

【 0 0 0 4 】

ここで図 3 は、この特開 2 0 0 5 - 3 4 5 7 2 2 号公報に開示の表示装置を示す接続図である。この表示装置 1 は、水平セレクタ ( H S E L ) 2 により水平駆動回路 3 が構成され、またドライブスキャナ ( D S C N ) 4 A、ライトスキャナ ( W S C N ) 4 B、第 1 及び第 2 のオートゼロスキャナ ( A Z C N 1 及び A Z C N 2 ) 4 C 及び 4 D により垂直駆動回路 5 が構成される。

【 0 0 0 5 】

ここで水平セレクタ 2 は、表示部 6 の信号線 S I G にそれぞれ対応する複数のラッチ回路で入力画像データ D 1 を順次ラッチすることにより、この画像データ D 1 を各信号線 S I G に振り分ける。また各信号線 S I G に振り分けた画像データ D 1 をそれぞれデジタルアナログ変換処理し、各信号線 S I G に接続された各画素の階調を順次示す駆動信号 S s i g を信号線 S I G 毎に生成する。水平セレクタ 2 は、この駆動信号 S s i g を対応する信号線 S I G に出力する。

10

【 0 0 0 6 】

ライトスキャナ 4 A、ドライブスキャナ 4 B、第 1 及び第 2 のオートゼロスキャナ 4 C 及び 4 D は、それぞれ図示しない信号生成回路で生成された基準信号を順次転送することにより、各走査線の駆動信号 D S、W S、A Z 1、A Z 2 を生成し、この駆動信号 D S、W S、A Z 1、A Z 2 をそれぞれ対応する走査線に出力する。

20

【 0 0 0 7 】

表示部 6 は、所定の画素回路 7 をマトリックス状に配置して形成される。ここで画素回路 7 は、信号レベル保持用コンデンサ C 1 の両端をそれぞれゲート及びソースに接続したソースフォロワ回路構成の N M O S トランジスタ T R 1 ( 以下、駆動トランジスタと呼ぶ ) により、電流駆動型の発光素子である有機 E L 素子 8 を駆動する。なおここで C p は、有機 E L 素子 8 の容量成分である。また V c a t は、有機 E L 素子 8 のカソード電圧である。

【 0 0 0 8 】

この駆動トランジスタ T R 1 は、ドライブスキャナ 4 B から出力される駆動信号であるドライブ信号 D S によりオンオフ動作する N M O S トランジスタ T R 2 を介して、駆動用電源 V c c にドレインが接続される。これにより画素回路 7 は、ドライブ信号 D S によるトランジスタ T R 2 のオンオフ制御により駆動トランジスタ T R 1 への電源 V c c の供給が制御され、発光、非発光が制御される。

30

【 0 0 0 9 】

またこの駆動トランジスタ T R 1 は、それぞれ第 1 及び第 2 のオートゼロスキャナ 4 C 及び 4 D から出力される駆動信号である第 1 及び第 2 のオートゼロ信号 A Z 1 及び A Z 2 によりオンオフ動作する N M O S トランジスタ T R 3 及び T R 4 を介して、ゲート及びソースが第 1 及び第 2 の基準電源 V i n i 及び V s s 2 に接続される。これにより画素回路 7 は、これら第 1 及び第 2 のオートゼロ信号 A Z 1 及び A Z 2 によるトランジスタ T R 3 及び T R 4 の制御により信号レベル保持用コンデンサ C 1 の両端電位をそれぞれ基準電圧 V i n i 及び V s s 2 に設定する。

40

【 0 0 1 0 】

また駆動トランジスタ T R 1 は、ライトスキャナ 4 A から出力される駆動信号である書込み信号 W S によりオンオフ動作する N M O S トランジスタ T R 5 ( 以下、書込トランジスタと呼ぶ ) を介して、ゲートが信号線 S I G に接続される。これにより画素回路 7 は、この書込み信号 W S による書込トランジスタ T R 5 の制御により信号線 S I G に出力される駆動信号 S s i g の電圧が信号レベル保持用コンデンサ C 1 の一端に設定される。

【 0 0 1 1 】

ここで図 4 は、この画素回路 7 の動作の説明に供するタイムチャートである。ここで表示部 6 は、図 4 ( A ) において信号書き込みにより駆動トランジスタ T R 1 への信号線 S

50

IGの接続を示すように、フレーム単位のライン順次により各画素回路7の階調が設定される。各画素回路7は、この階調を設定する1水平走査期間(1H)の前後、一定の期間が非発光期間T1に設定され、残りが発光期間T2に設定される(図4(B))。

【0012】

画素回路7は、非発光期間T1が時点t1により開始すると、第1及び第2のオートゼロ信号AZ1及びAZ2によりトランジスタTR3及びTR4がオン状態に設定され(図4(C)及び(D))、駆動トランジスタTR1のゲート電圧Vg及びソース電圧Vs(図4(E)及び(F))がそれぞれ基準電圧Vss2及びViniに設定される。ここで基準電圧Vss2及びViniは、電位差Vss2 - Viniが駆動トランジスタTR1のしきい値電圧Vthより十分に大きな電圧に設定される。これにより画素回路7は、信号レベル保持用コンデンサC1の両端電位差が駆動トランジスタTR1のしきい値電圧Vthより大きな電圧に設定される。

10

【0013】

続いて画素回路7は、時点t2において、第1のオートゼロ信号AZ1が立ち下げられ、駆動トランジスタTR1のソース側トランジスタTR3がオフ状態に設定される。これにより画素回路7は、駆動トランジスタTR1のゲートソース間電圧Vgsに応じた駆動電流が駆動トランジスタTR1のソースから流出する。ここで駆動トランジスタTR1のゲート側基準電圧Vss2は、この駆動トランジスタTR1による駆動電流が信号レベル保持用コンデンサC1の有機EL素子8側端を充電するように、すなわち有機EL素子8のカソード電圧Vcatに比して有機EL素子8のアノード電圧を十分に低い電圧に保持する電圧に設定される。これにより画素回路7は、信号レベル保持用コンデンサC1の有機EL素子8側端の電圧が駆動トランジスタTR1による充電により徐々に上昇し、信号レベル保持用コンデンサC1の端子間電圧が徐々に低下し、この端子間電圧が駆動トランジスタTR1のしきい値電圧Vthとなると、駆動トランジスタTR1がオフ状態に動作を切り換え、信号レベル保持用コンデンサC1の端子間電圧の低下が停止する。これにより画素回路7は、信号レベル保持用コンデンサC1の両端電位差が駆動トランジスタTR1のしきい値電圧Vthに設定される。

20

【0014】

画素回路7は、続く時点t3において、第2のオートゼロ信号AZ2が立ち下げられて、駆動トランジスタTR1のゲート側トランジスタTR4がオフ状態に設定され、またドライブ信号DSが立ち下げられて、駆動トランジスタTR1への電源Vccの供給が停止される。また続く時点t4で、書込み信号WSが立ち上げられて書込トランジスタTR5がオン状態に設定され、これにより駆動トランジスタTR1のゲートが信号線SIGに接続される。画素回路7は、所定のタイミングで書込み信号WSが立ち下げられて書込トランジスタTR5がオフ状態に設定され、これにより信号線SIGに出力される駆動信号Ssigの電圧Vsigが信号レベル保持用コンデンサC1の一端にホールドされる。これにより画素回路7は、信号レベル保持用コンデンサC1に設定された駆動トランジスタTR1のしきい値電圧Vthにより補正して、信号レベル保持用コンデンサC1の端子間電圧が駆動信号Ssigの電圧Vsigに応じた電圧に設定される。

30

【0015】

画素回路7は、発光期間T2の開始時点t5でトランジスタTR1への電源Vccの供給が開始される。これにより画素回路7は、信号レベル保持用コンデンサC1の端子間電圧によるゲートソース間電圧Vgsにより有機EL素子8を電流駆動し、有機EL素子8の容量Cpによるブートストラップ動作により有機EL素子8を発光させる。なおここでこの駆動トランジスタTR1による有機EL素子8の駆動電流Idsは、次式により表される。ここでVgsは、駆動トランジスタTR1のゲートソース間電圧であり、信号レベル保持用コンデンサC1の両端電圧差である。またμはトランジスタTR1の移動度、WはトランジスタTR1のチャンネル幅、LはトランジスタTR1のチャンネル長、CoxはトランジスタTR1の単位面積当りのゲート絶縁膜の容量、VthはトランジスタTR1のしきい値電圧である。

40

50

【 0 0 1 6 】

【 数 1 】

$$I_{d s} = \frac{1}{2} \mu \frac{W}{L} C_{o x} (V_{g s} - V_{t h})^2 \quad \dots (1)$$

【 0 0 1 7 】

この図3及び図4の構成によれば、駆動トランジスタTR1のしきい値電圧V<sub>th</sub>で補正して信号線SIGに出力される駆動信号S<sub>sig</sub>の電圧V<sub>sig</sub>を信号レベル保持用コンデンサC1に設定することにより、駆動トランジスタTR1のしきい値電圧V<sub>th</sub>のばらつきによる画質の劣化を防止することができる。

10

【 0 0 1 8 】

ところでこの図3に示す構成では、事前に、信号レベル保持用コンデンサC1の両端電圧を基準電圧V<sub>ini</sub>及びV<sub>ss2</sub>に設定して信号レベル保持用コンデンサC1の両端電位差V<sub>ss2</sub> - V<sub>ini</sub>を駆動トランジスタTR1のしきい値電圧V<sub>th</sub>より十分に大きな電圧に設定した後、信号レベル保持用コンデンサC1の両端電位差を駆動トランジスタTR1のしきい値電圧V<sub>th</sub>に設定する。

【 0 0 1 9 】

この事前に、信号レベル保持用コンデンサC1の両端電圧を基準電圧V<sub>ini</sub>及びV<sub>ss2</sub>に設定する処理のうち、駆動トランジスタTR1のゲート側電圧V<sub>ss2</sub>の設定については、書込トランジスタTR5を介して信号線SIGにより実行することもでき、この場合、トランジスタTR4を省略して画素回路7の構成を簡略化することができる。また駆動トランジスタTR1のソース側電圧V<sub>ini</sub>の設定については、電源電圧V<sub>cc</sub>の立ち下げにより設定できると考えられる。このようにすれば画素回路を構成するトランジスタ数を低減することができ、表示部を一段と高解像度化することができると考えられる。またこの場合に、特開2007-133284号公報に開示の手法を適用して、信号レベル保持用コンデンサC1に駆動トランジスタTR1のしきい値電圧V<sub>th</sub>を設定する処理を複数回に分けて実行すれば、高解像度化により動作周波数を高周波数化する場合でも、しきい値電圧V<sub>th</sub>を設定する時間を十分に確保することができ、駆動トランジスタTR1のしきい値電圧V<sub>th</sub>のばらつきによる画質劣化を確実に防止できると考えられる。また併せて特開2007-133284号公報に開示の駆動トランジスタの移動度のばらつきによる画質の劣化を防止する手法を適用して、一段と画質を向上できると考えられる。

20

30

【 0 0 2 0 】

図5は、これらの点を考慮して考えられる表示装置を示すブロック図である。この表示装置11は、所定の絶縁基板上に表示部12が作成され、この表示部12の周囲に水平駆動回路13及び垂直駆動回路14が設けられる。水平駆動回路13には、水平セクタ(HSEL)15が設けられ、また垂直駆動回路14には、ライトスキャナ(WSCN)16A、ドライブスキャナ(DSCN)16Bが設けられる。

【 0 0 2 1 】

水平セクタ(HSEL)15は、水平セクタ2と同様にして各信号線SIGに画像データD1を振り分けてデジタルアナログ変換処理する。水平セクタ15は、所定の固定電圧V<sub>ofs</sub>とこのデジタルアナログ変換結果とを交互に出力することにより、固定電圧V<sub>ofs</sub>を間に挟んで、信号線SIGに接続された各画素の階調を示す階調電圧V<sub>sig</sub>の連続による駆動信号S<sub>sig</sub>を各信号線SIGに出力する(図7(C)参照)。

40

【 0 0 2 2 】

ライトスキャナ16A、ドライブスキャナ16Bは、それぞれ図示しない信号生成回路で生成された基準信号を順次転送することにより、各走査線の駆動信号DS、WSを生成し、この駆動信号DS、WSをそれぞれ対応する走査線に出力する。

【 0 0 2 3 】

50

表示部 12 は、画素回路 (PIX) 17 をマトリックス状に配置して作成される。ここで図 6 に示すように、画素回路 17 は、信号レベル保持用コンデンサ C1 への基準電圧の設定に係るトランジスタ TR3 及び TR4 が省略された点、このトランジスタ TR3 及び TR4 の省略に関連する構成が異なる点を除いて、図 3 の画素回路 7 と同一に構成される。

#### 【0024】

図 7 に示すように、各画素回路 17 は、有機 EL 素子 8 の発光を停止させる非発光期間 T1 が時点 t1 で開始すると、ドライブ信号 DS の電圧が発光期間 T2 の電圧 Vcc から基準電圧 Vin1 に立ち下げられる (図 7 (B))。ここでこの基準電圧 Vin1 は、有機 EL 素子 8 のカソード電圧 Vcat に有機 EL 素子 8 のしきい値電圧を加算した電圧より低い電圧に設定される。これにより画素回路 17 は、駆動トランジスタ TR1 の駆動信号 DS 側がソースとして機能し、有機 EL 素子 8 のアノード電圧が立ち下がり、有機 EL 素子 8 が発光を停止する。また駆動トランジスタ TR1 を介して信号レベル保持用コンデンサ C1 の有機 EL 素子 8 側端から蓄積電荷が放電し、これにより有機 EL 素子 8 のアノード電圧が立ち下がって信号レベル保持用コンデンサ C1 の有機 EL 素子 8 側端の電圧 (駆動トランジスタ TR1 のソース電圧 Vs) (図 7 (E)) が電圧 Vin1 に設定される。

#### 【0025】

続いて画素回路 17 は、駆動信号 Ssig により信号線 SIG が所定電圧 Vofs に立ち下がると、時点 t2 で書込み信号 WS により書込トランジスタ TR5 がオン状態に切り換えられる (図 7 (A) 及び (C))。これにより画素回路 17 は、駆動トランジスタ TR1 のゲート電圧 Vg がこの信号線 SIG の電圧 Vofs に設定され、信号レベル保持用コンデンサ C1 の端子間電圧が Vofs - Vin1 に設定される。ここで画素回路 17 では、この端子間電圧 Vofs - Vin1 が駆動トランジスタ TR1 のしきい値電圧を Vth より大きくなるように電圧 Vofs、Vin1 が設定される。これにより画素回路 17 では、時点 t1 から時点 t2 までの期間で、信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 のしきい値電圧 Vth より大きな電圧に設定され、信号レベル保持用コンデンサ C1 に駆動トランジスタ TR1 のしきい値電圧 Vth を設定するための準備処理が実行される。

#### 【0026】

続いて画素回路 17 は、駆動信号 Ssig が固定電位 Vofs に保持されている期間の時点 t3 で、書込トランジスタ TR5 をオン状態に保持したままの状態、ドライブ信号 DS が発光期間 T2 の電圧 Vcc に立ち上げられて駆動トランジスタ TR1 への電源の供給が開始される (図 7 (B))。また続いて信号線 SIG の信号レベルが階調電圧 Vsig に設定される直前の時点 t4 で、書込み信号 WS により書込トランジスタ TR5 がオフ状態に切り換えられる。

#### 【0027】

これにより画素回路 17 は、信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 のしきい値電圧 Vth より大きい場合であることを条件に、時点 t3 から時点 t4 までの期間 Tth1 の間、駆動トランジスタ TR1 を介して電源 Vcc により信号レベル保持用コンデンサ C1 の有機 EL 素子 8 側端に充電電流が流れ、駆動トランジスタ TR1 のソース電圧 Vs が徐々に上昇する (図 7 (E))。その結果、画素回路 17 は、信号レベル保持用コンデンサ C1 の端子間電圧が徐々に駆動トランジスタ TR1 のしきい値電圧 Vth に接近する。なお画素回路 17 は、固定電位 Vofs の設定によりこのように有機 EL 素子 8 側端の電圧 Vs が上昇しても有機 EL 素子 8 が発光しないように設定される。

#### 【0028】

画素回路 17 は、時点 t4 で書込み信号 WS により書込トランジスタ TR5 がオフ状態に切り換えられると、有機 EL 素子 8 の容量 Cp によるブートストラップ動作を開始し、駆動トランジスタ TR1 のゲート電圧 Vg 及びソース電圧 Vs が徐々に上昇する (図 7 (

10

20

30

40

50

D)及び(E))。

【0029】

画素回路17は、一定時間経過して再び信号線SIGの信号レベルが電圧Vofsに設定されると、時点t5で書込み信号WSにより書込トランジスタTR5がオン状態に切り換えられて駆動トランジスタTR1のゲートが信号線SIGに接続される。また続いて信号線SIGの信号レベルが階調電圧Vsigに設定される直前の時点t6で、書込み信号WSにより書込トランジスタTR5がオフ状態に切り換えられる。

【0030】

これにより画素回路17は、時点t5から時点t6までの期間Tth2の間、期間Tth1の場合と同様にして、信号レベル保持用コンデンサC1の端子間電圧が徐々に駆動トランジスタTR1のしきい値電圧Vthに接近し、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧Vthとなると、ソース電圧Vsの上昇が停止する。これにより画素回路17は、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧Vthに設定される。なおこれによりこの図7の例では、期間Tth1と期間Tth2との2回の処理で、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧Vthに設定されるものの、この繰り返しの回数は、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧Vthとなるに十分な回数だけ繰り返すことができ、3回以上としてもよい。

【0031】

画素回路17は、続いて駆動信号Ssigが当該画素回路17の階調電圧Vsigに設定されている時点t7で書込み信号WSが立ち上げられて書込トランジスタTR5がオン状態に設定され、これにより駆動トランジスタTR1のゲートが信号線SIGに接続される。また一定期間Tμが経過した時点t8で、書込み信号WSが立ち下げられ、これにより信号線SIGに出力されている駆動信号Ssigの階調電圧Vsigが信号レベル保持用コンデンサC1の一端にホールドされる。これにより画素回路17は、信号レベル保持用コンデンサC1に設定された駆動トランジスタTR1のしきい値電圧Vthにより補正して、信号レベル保持用コンデンサC1の端子間電圧が階調電圧Vsigに応じた電圧に設定される。これによりこの表示装置11では、駆動トランジスタTR1のしきい値電圧Vthのばらつきによる画質劣化を防止することができる。

【0032】

ここでこの時点t7から時点t8までの期間Tμにおいては、駆動トランジスタTR1のゲート電圧Vgを階調電圧Vsigに設定した状態で駆動トランジスタTR1に電源Vccを供給していることから、駆動トランジスタTR1は、ゲートソース間電圧Vgsに応じてソース電圧Vsが徐々に上昇することになる。またここでこのソース電圧Vsの上昇速度は、(1)式により駆動トランジスタTR1の移動度が大きい場合程、早くなる。またソース電圧Vsが上昇すると、ゲートソース間電圧Vgsが低下することにより、ソース電流が流れ難くなる。

【0033】

これにより画素回路17は、この一定期間Tμにより、移動度が大きい駆動トランジスタ程、信号レベル保持用コンデンサC1の端子間電圧が低下し、移動度のばらつきを補正して画質の劣化が防止される。

【0034】

画素回路17は、時点t8で書込み信号WSが立ち下げられると、発光期間T2が開始し、信号レベル保持用コンデンサC1の端子間電圧によるゲートソース間電圧Vgsにより有機EL素子8を電流駆動する。なおこの発光期間T2において、画素回路17は、有機EL素子8の容量Cpによる駆動トランジスタTR1のブートストラップ動作により、期間Tμで設定された駆動トランジスタTR1のゲート電圧Vg及びソース電圧Vsが徐々に上昇して有機EL素子8が発光を開始し、やがてこれらゲート電圧Vg及びソース電圧Vsの上昇が停止してこれらゲート電圧Vg及びソース電圧Vsが一定電圧に保持され

10

20

30

40

50

る。

【0035】

ところで図8に示すように、期間 $T_{th1}$ 及び $T_{th2}$ 間の時点 $t_4$ から時点 $t_5$ までの期間 $T_X$ の間、画素回路17では、駆動トランジスタ $T_{R1}$ のブートストラップ動作により、駆動トランジスタ $T_{R1}$ のソース電流で有機EL素子8の寄生容量 $C_p$ を充電し、その結果、駆動トランジスタ $T_{R1}$ のソース電圧 $V_s$ が上昇する。ここで画素回路17では、このソース電圧 $V_s$ の上昇により駆動トランジスタ $T_{R1}$ のゲート電圧 $V_g$ も上昇することになり、その結果、時点 $t_4$ から時点 $t_5$ までの期間 $T_X$ の間、駆動トランジスタ $T_{R1}$ のゲートソース間電圧はほぼ一定電圧に保持されることになる。

【0036】

しかしながら時点 $t_4$ から時点 $t_5$ までの期間の間の駆動トランジスタのソース電圧 $V_s$ の電圧上昇により、ソース電圧 $V_s$ が電圧 $V_{ofs} - V_{th}$ 以上に上昇してしまう場合も予測される。この場合、画素回路17は、時点 $t_5$ で続く2回目の期間 $T_{th2}$ を開始した時点で、信号レベル保持用コンデンサ $C_1$ の端子間電圧 $V$ が駆動トランジスタ $T_{R1}$ のしきい値電圧 $V_{th}$ 以下となり、その結果、画素回路17では、駆動トランジスタ $T_{R1}$ のしきい値電圧のばらつきを正しく補正することが困難になる問題があり、表示画像の画質が劣化することになる。

【特許文献1】特開2005-345722号公報

【特許文献2】特開2007-133284号公報

【発明の開示】

【発明が解決しようとする課題】

【0037】

本発明は以上の点を考慮してなされたもので、信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる表示装置及び表示装置の駆動方法を提案しようとするものである。

【課題を解決するための手段】

【0038】

上記の課題を解決するため請求項1の発明は、画素回路をマトリクス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置に適用して、前記画素回路は、少なくとも発光素子と、信号レベル保持用コンデンサと、前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、前記水平駆動回路は、所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力し、前記垂直駆動回路は、前記発光素子の発光を停止させる非発光期間において、前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定した後、前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端

10

20

30

40

50

を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定し、続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定し、前記画素回路は、前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する。

【0039】

また請求項4の発明は、画素回路をマトリクス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置の駆動方法に適用して、前記画素回路は、少なくとも発光素子と、信号レベル保持用コンデンサと、前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、前記駆動方法は、所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力する駆動信号出力ステップと、前記発光素子の発光を停止させる非発光期間において、前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定するしきい値電圧設定の前処理ステップと、前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定するしきい値電圧設定ステップと、続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定する階調電圧設定ステップとを有し、前記しきい値電圧設定ステップは、前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する。

【0040】

請求項1又は請求項4の構成によれば、補正休止期間において、信号レベル保持用コンデンサの端子間電圧により駆動トランジスタを介して信号レベル保持用コンデンサのソース側が充電されて信号レベル保持用コンデンサのソース側電圧が上昇する場合でも、このソース電圧を固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に保持することができる。従って続く期間では、駆動トランジスタにより駆動トランジスタのしきい値電圧を信号レベル保持用コンデンサの端子間電圧に設定して、駆動トランジスタのしきい値電圧のばらつきを補正することができ、これにより信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動

10

20

30

40

50

トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

【発明の効果】

【0041】

本発明によれば、信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

【発明を実施するための最良の形態】

【0042】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

【0043】

(1) 実施例の構成

図1は、図6との対比により本発明の実施例1の表示装置を示すブロック図である。この表示装置21において、図6の表示装置と同一の構成は、対応する符号を付して示し、重複した説明は省略する。この表示装置21は、書込トランジスタTR5を信号線SIGに接続する書込トランジスタTR5のゲートソース間に、コンデンサC2が設けられた点を除いて、図6について上述した表示装置と同一に構成される。なおここでこの容量C2は、配線パターンにより作成される。

【0044】

図2に示すように、この表示装置21は、複数回の期間Tth1、Tth2に分けて信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタTR1のしきい値電圧Vthに設定するようにして、書込み信号WSの立ち下げによって発生するコンデンサC2によるカップリングにより信号レベル保持用コンデンサC1の端子電圧を低下させ、これによりこれら複数回の期間Tth1、Tth2の間の補正休止期間TXの間で、信号レベル保持用コンデンサC1の有機EL素子8側端の電圧が、電圧Vofs - Vthより立ち上がらないようにする。従ってコンデンサC2の容量は、駆動トランジスタTR1のしきい値電圧Vthがばらついて、補正休止期間TXの開始時点で駆動トランジスタTR1のソース電圧Vsが種々に変化する場合でも、さらには駆動トランジスタTR1の移動度μがばらついて補正休止期間TXにおけるソース電圧Vsの上昇速度が種々に変化する場合でも、補正休止期間TXの間で、信号レベル保持用コンデンサC1の有機EL素子8側端の電圧を確実に電圧Vofs - Vth以下に保持できる容量に設定される。

【0045】

ここで書込み信号WSの信号レベルの立ち下がりを変圧をVaとすると、トランジスタTR1のゲートソース間容量は十分に小さいことにより、コンデンサC2の容量(コンデンサC2の符号を用いて示す)と、駆動トランジスタTR1のゲート及びアース間の容量とでこの電圧Vaを分圧した電圧Vaだけ駆動トランジスタTR1のゲート電圧Vgのゲート電圧がカップリングにより低下することになり、この電圧降下Vaは、次式により表すことができる。

【0046】

【数2】

$$\Delta V_g = V_a \times C_2 / ((1/C_1) + (1/C_p)) + C_2 \quad \dots (2)$$

【0047】

従って駆動トランジスタTR1のソース電圧Vsは、書込み信号WSの信号レベルの立ち下がりにより、次式に示す電圧Vsだけ降下することになる。

【0048】

10

20

30

40

50

## 【数 3】

$$\Delta V_s = \Delta V_g \times C_1 / (C_1 + C_p) \quad \dots\dots (3)$$

## 【0049】

この(2)及び(3)式の関係、駆動トランジスタTR1のばらつきを考慮して、コンデンサC2の容量、書込み信号WSの電圧が設定される。なお図2においては、この実施例による駆動トランジスタTR1のゲート電圧Vg及びソース電圧Vsを実線により示し、図7について上述したゲート電圧Vg及びソース電圧Vsを破線により示す。

10

## 【0050】

## (2)実施例の動作

以上の構成において、この表示装置21では(図1)、水平駆動回路13及び垂直駆動回路14による表示部22の駆動により順次ライン単位で表示部22の画素回路27に信号線SIGの階調電圧Vsigが設定されると共に、この設定された階調電圧Vsigにより各画素回路27の有機EL素子8が発光し、所望の画像が表示部22で表示される。

## 【0051】

すなわちこの表示装置21では、非発光期間T1において(図7参照)、各画素回路27に設けられた信号レベル保持用コンデンサC1の一端が信号線SIGの階調電圧Vsigに設定され、発光期間T2において、この信号レベル保持用コンデンサC1の端子間電圧によるゲートソース間電圧Vgsにより駆動トランジスタTR1で有機EL素子8が駆動される。これによりこの表示装置では、信号線SIGの階調電圧Vsigに応じた発光輝度で各画素回路27の有機EL素子8が発光する。

20

## 【0052】

表示装置21は、この階調電圧Vsigの設定に先立って、非発光期間T1が開始すると、始めに信号レベル保持用コンデンサC1の両端電圧差が駆動トランジスタTR1のしきい値電圧Vth以上の電圧に設定された後、この信号レベル保持用コンデンサC1の端子間電圧に応じた電流により信号レベル保持用コンデンサC1のソース側端が充電され、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧に設定される。表示装置21は、その後、駆動トランジスタTR1のゲートが信号線SIGに接続されて信号レベル保持用コンデンサC1の一端の電圧が階調電圧Vsigに設定されることにより、駆動トランジスタTR1のしきい値電圧Vthにより補正して信号レベル保持用コンデンサC1の端子間電圧が階調電圧Vsigに対応する電圧に設定される。これにより表示装置21では、駆動トランジスタTR1のしきい値電圧のばらつきによる画質劣化が有効に回避される。また階調電圧Vsigを設定する際に一定期間Tμの間、信号線SIGに接続されて駆動トランジスタTR1に電源が供給され、これにより信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1の移動度により補正されて、駆動トランジスタTR1の移動度のばらつきによる画質劣化が防止される。

30

## 【0053】

またさらに画素回路27では、信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタTR1のしきい値電圧Vth以上の電圧に設定した後、2回の期間Tth1及びTth2に分けて、この信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1により放電されて駆動トランジスタTR1のしきい値電圧に設定され、これにより高解像度化により動作周波数を高周波数化した場合でも、しきい値電圧Vthを設定する時間を十分に確保して、駆動トランジスタTR1のしきい値電圧Vthのばらつきによる画質劣化を確実に防止することができる。

40

## 【0054】

しかしながらこのように複数回の期間Tth1及びTth2に分けて信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタTR1のしきい値電圧に設定する場合、1回目の期間Tth1の期間で、信号レベル保持用コンデンサC1の端子間電圧を駆動ト

50

ランジスタTR1のしきい値電圧V<sub>th</sub>に十分に近づけることが困難な場合も発生する。この場合には、これら期間T<sub>th1</sub>及びT<sub>th2</sub>の間の補正休止期間TXにおける駆動トランジスタTR1のブートストラップ動作により駆動トランジスタTR1のソース電圧V<sub>s</sub>が電圧V<sub>ofs</sub> - V<sub>th</sub>以上にまで上昇し、結局、信号レベル保持用コンデンサC1の端子間電圧を正しく駆動トランジスタTR1のしきい値電圧に設定することが困難になる恐れがある。

【0055】

そこでこの実施例では、書込トランジスタTR5のゲート及びソース間にコンデンサC2が配置され、書込み信号WSが立ち下げられて1回目の期間T<sub>th1</sub>が終了する時点で、このコンデンサC2による書込み信号WSのカップリングによりトランジスタTR1のゲート電圧V<sub>g</sub>及びソース電圧V<sub>s</sub>を立ち下げ、補正休止期間TXの間では、駆動トランジスタTR1のソース電圧V<sub>s</sub>が電圧V<sub>ofs</sub> - V<sub>th</sub>を越えないように設定される。

10

【0056】

これによりこの実施例では、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1のしきい値電圧V<sub>th</sub>より大きい場合であることを条件に、続く2回目の期間T<sub>th2</sub>において、信号レベル保持用コンデンサC1の端子間電圧が駆動トランジスタTR1を介して放電し、信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタTR1のしきい値電圧V<sub>th</sub>に正しく設定することができる。従って、駆動トランジスタTR1のしきい値電圧V<sub>th</sub>のばらつきによる画質劣化を有効に回避することができる。

20

【0057】

(3) 実施例の効果

以上の構成によれば、複数回の期間に分けて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタにより放電させて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタTR1のしきい値電圧に設定する際に、書込トランジスタのゲートソース間の容量によるカップリングにより信号レベル保持用コンデンサの端子電圧を低下させることにより、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

【実施例2】

【0058】

なお上述の実施例においては、配線パターンにより容量C2を作成する場合について述べたが、本発明はこれに限らず、書込トランジスタTR5のゲート及びソースのオーバーラップにより作成してもよい。

30

【0059】

また上述の実施例においては、走査線に出力する電源の直接の制御により駆動トランジスタTR1の電源を制御する場合について述べたが、本発明はこれに限らず、図3について上述したように、別途、トランジスタTR2を設けて駆動トランジスタの電源を制御してもよい。

【0060】

また上述の実施例においては、駆動トランジスタTR1のドレイン電圧を所定電圧V<sub>ini</sub>に立ち下げて信号レベル保持用コンデンサC1の有機EL素子側電圧を立ち下げ、信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタのしきい値電圧以上に設定する場合について述べたが、本発明はこれに限らず、図3について上述したように専用のトランジスタTR4を介して所定の基準電圧を接続して信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定する場合にも広く適用することができる。

40

【0061】

また上述の実施例では、発光素子に有機EL素子を使用する場合について述べたが、本発明はこれに限らず、電流駆動型の各種発光素子を使用する場合に広く適用することができる。

50

【産業上の利用可能性】

【0062】

本発明は、例えば有機EL素子によるアクティブマトリックス型の表示装置に適用することができる。

【図面の簡単な説明】

【0063】

【図1】本発明の実施例1の表示装置を示すブロック図である。

【図2】図1の表示装置の動作の説明に供するタイムチャートである。

【図3】従来の表示装置を示す接続図である。

【図4】図3の表示装置の動作の説明に供するタイムチャートである。

【図5】信号線により信号レベル保持用コンデンサの一端の電圧を設定する場合等に考えられる表示装置を示すブロック図である。

【図6】図5の表示装置の接続図である。

【図7】図5の表示装置の動作の説明に供するタイムチャートである。

【図8】しきい値電圧を正しく設定できない場合の説明に供するタイムチャートである。

【符号の説明】

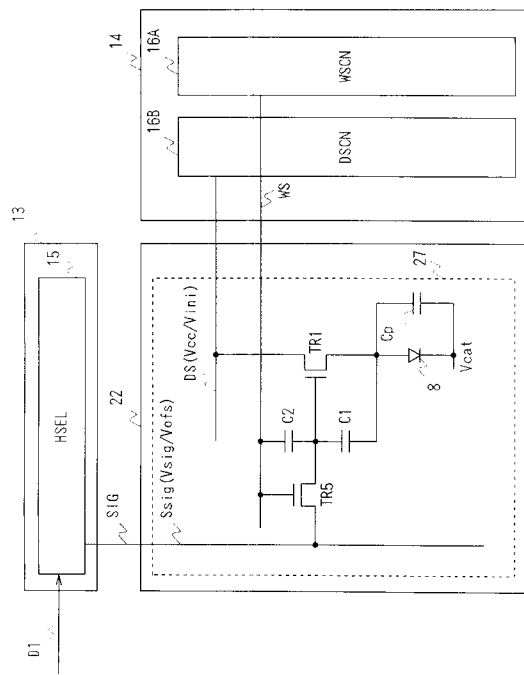
【0064】

1、11、21.....表示装置、3、13.....水平駆動回路、5、15.....垂直駆動回路、6、16、22.....表示部、7、17、27.....画素回路、8.....有機EL素子、C1.....信号レベル保持用コンデンサ、C2.....コンデンサ、TR1~TR5.....トランジスタ

10

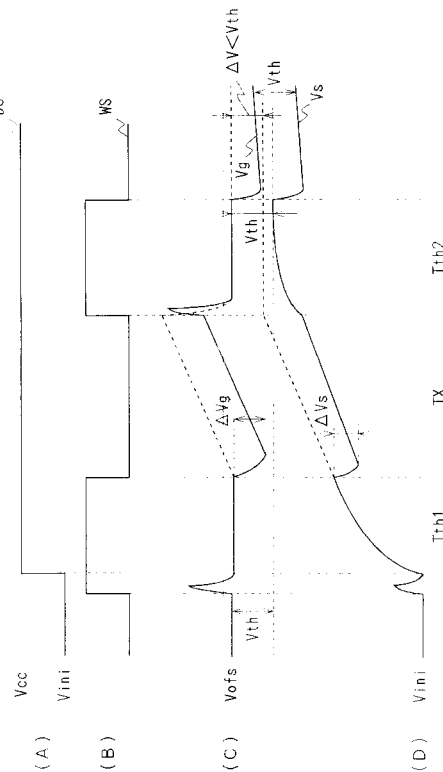
20

【図1】



21

【図2】



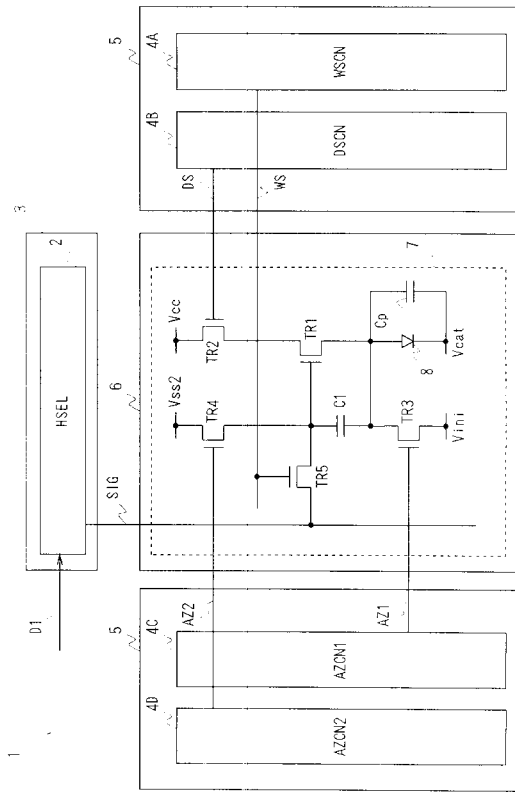
(A)

(B)

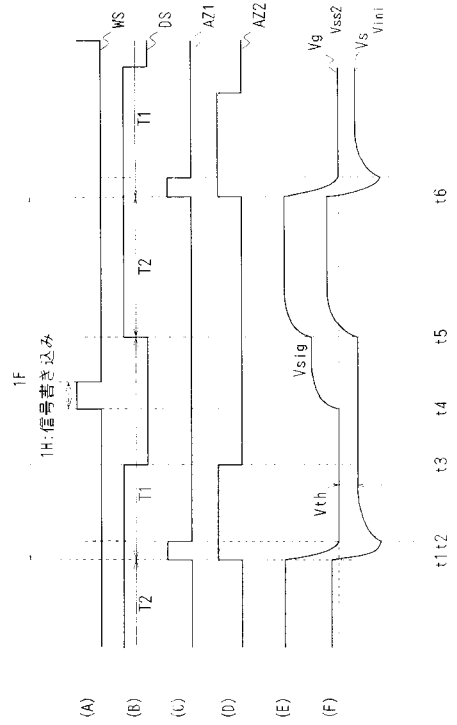
(C)

(D)

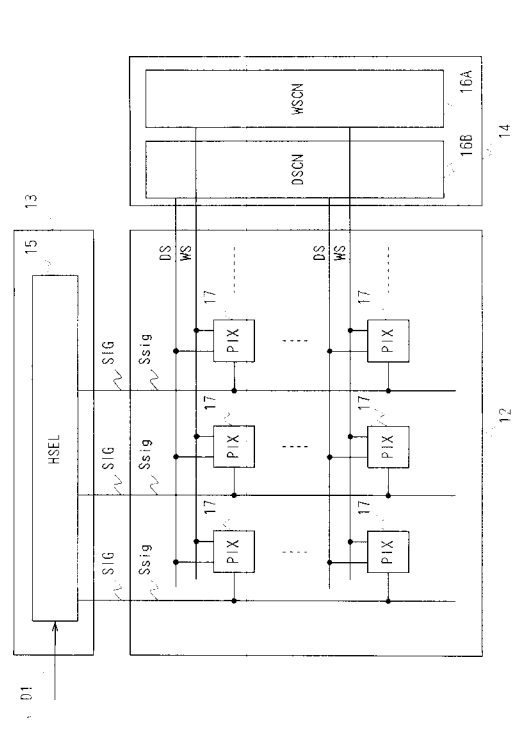
【図3】



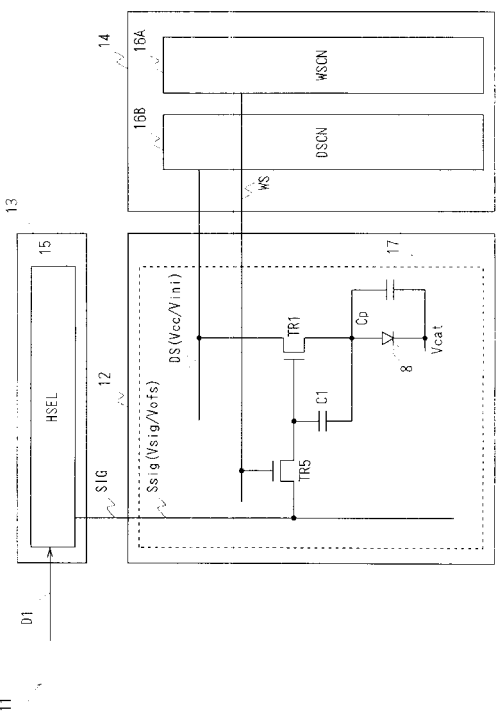
【図4】



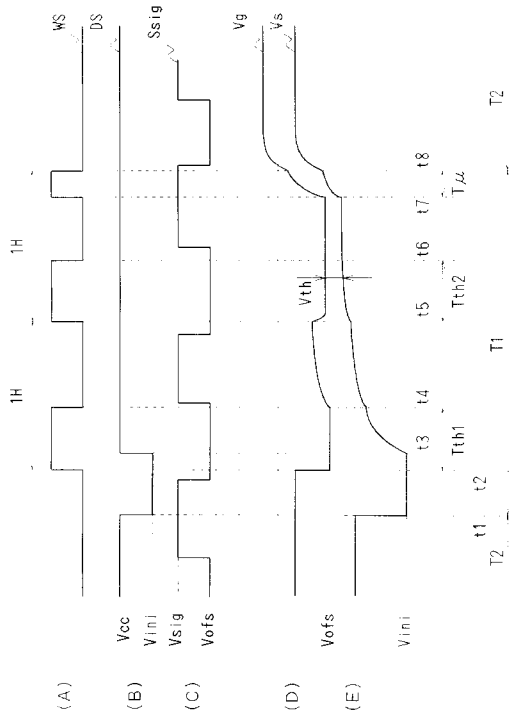
【図5】



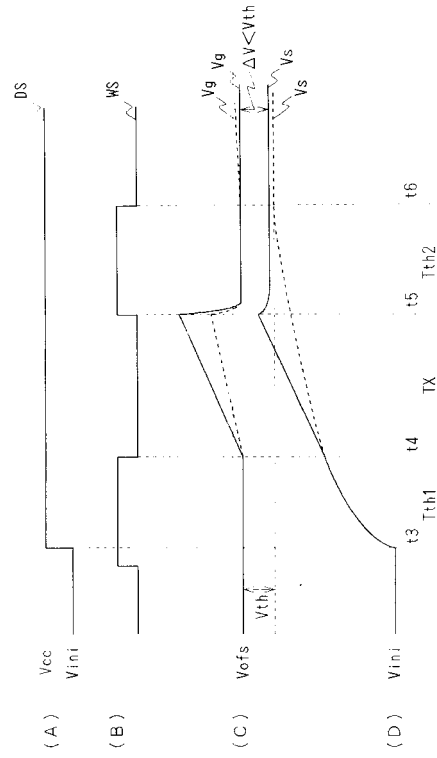
【図6】



【 図 7 】



【 図 8 】



フロントページの続き

審査官 鳥居 祐樹

(56)参考文献 特開2006-053539(JP,A)  
特開2009-217237(JP,A)

(58)調査した分野(Int.Cl., DB名)  
G09G 3/30  
G09G 3/20

专利名称(译)	显示装置和显示装置的驱动方法		
公开(公告)号	<a href="#">JP5067134B2</a>	公开(公告)日	2012-11-07
申请号	JP2007294111	申请日	2007-11-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	豊村直史 内野勝秀		
发明人	豊村 直史 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.642.A G09G3/20.611.H G09G3/20.622.D G09G3/20.641.C G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA32 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC65 5C380/CC71 5C380/CC72 5C380/CD022 5C380/CD025 5C380/CD032 5C380/CE09 5C380/CF09 5C380/DA02 5C380/DA06 5C380/DA47		
其他公开文献	JP2009122232A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

显示装置和驱动显示装置的方法技术领域本发明涉及显示装置和驱动显示装置的方法，并且应用于例如使用有机EL元件的有源矩阵显示装置，并且多次校正驱动晶体管的阈值电压的变化。即使在这种情况下，也可以正确地校正驱动晶体管的阈值电压的变化。根据本发明，信号电平保持电容器C1两端的电压由驱动晶体管TR1以多个分频周期放电，并且信号电平保持电容器C1两端的电压被确定为驱动晶体管TR1的阈值。当设置为值电压时，信号电平保持电容器C1的端电压通过写晶体管TR5的栅极和源极之间的电容C2的耦合而降低。 [选图]图1

