

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-143735

(P2015-143735A)

(43) 公開日 平成27年8月6日(2015.8.6)

(51) Int.Cl.	F 1	テーマコード (参考)			
<b>G09G 3/30</b> (2006.01)	GO9G	3/30	J	3K107	
<b>H01L 51/50</b> (2006.01)	HO5B	33/14	A	5C080	
<b>G09F 9/30</b> (2006.01)	GO9F	9/30	365Z	5C094	
<b>H01L 27/32</b> (2006.01)	GO9G	3/20	670L	5C380	
<b>G09G 3/20</b> (2006.01)	GO9G	3/20	622G		

審査請求 未請求 請求項の数 3 O L (全 12 頁) 最終頁に続く

(21) 出願番号	特願2014-16410 (P2014-16410)	(71) 出願人	000231512 日本精機株式会社 新潟県長岡市東藏王2丁目2番34号
(22) 出願日	平成26年1月31日 (2014.1.31)	(74) 代理人	100095407 弁理士 木村 满
		(72) 発明者	土田 正人 新潟県長岡市東藏王2丁目2番34号 日本精機株式会社内
		F ターム (参考)	3K107 AA01 BB01 CC21 EE02 HH03 5C080 AA06 BB05 DD26 EE28 FF12 JJ02 JJ03 JJ04 JJ06 5C094 AA22 BA27 DB04 EA10 5C380 AA01 AA02 AB05 AB12 BA50 CB01 CF42 CF51 DA01 DA02

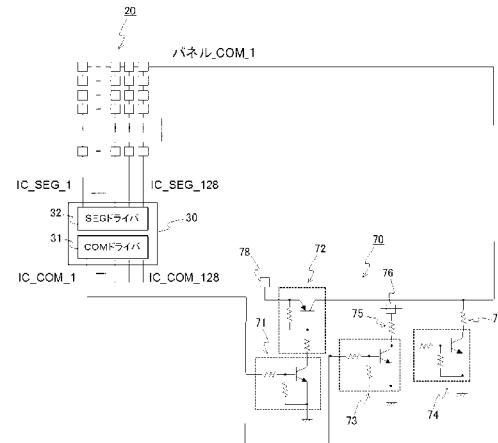
## (54) 【発明の名称】表示装置

## (57) 【要約】

【課題】EL素子で発生した電流がドライバ回路に流れ込むことを低減し、ドライバ回路の発熱を抑制する。

【解決手段】発光表示部20は、複数のEL素子を含み、ドライバ回路30は、複数のEL素子のうちの一部のEL素子を選択する選択信号をコモン電圧遮断回路70に供給し、コモン電圧遮断回路70は、ドライバ回路30からの選択信号に基づいて、当該選択信号によって選択されるEL素子である選択EL素子に発光駆動させるための電圧を印加するとともに、当該選択EL素子からの電流をグランドに流す。

【選択図】図3



**【特許請求の範囲】****【請求項 1】**

複数のEL素子を備える発光表示部と、

前記複数のEL素子のうちの一部のEL素子を選択する選択信号を出力するドライバ回路と、

前記発光表示部から前記ドライバ回路に電流が流れ込むことを防止する電流流入防止回路と、を有し、

前記電流流入防止回路は、前記ドライバ回路から出力された前記選択信号に基づいて、当該選択信号によって選択されるEL素子である選択EL素子に当該選択EL素子を発光駆動させるための電圧を印加するとともに、前記発光駆動させるための電圧を印加した前記選択EL素子からの電流をグランドに流す、

ことを特徴とする表示装置。

**【請求項 2】**

前記選択EL素子の一方の電極にはHigh信号が供給されており、

前記ドライバ回路は、前記選択信号としてLow信号を前記電流流入防止回路に供給し、

前記電流流入防止回路は、前記Low信号に基づいて、前記選択EL素子の他方の電極をグランドに接続して、前記発光駆動させるための電圧を前記選択EL素子に印加するとともに、前記選択EL素子からの電流をグランドに流すスイッチを備える、

ことを特徴とする請求項1に記載の表示装置。

**【請求項 3】**

前記発光表示部を駆動するため複数の走査線を有し、

前記電流流入防止回路は、前記複数の走査線の数と同数設けられ、

前記発光表示部は、前記複数の走査線を介して、前記電流流入防止回路に接続される、

ことを特徴とする請求項1又は2に記載の表示装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、表示装置に関する。

**【背景技術】****【0002】**

従来よりELパネル等のEL素子を含む表示装置を駆動する方法として、アクティブ駆動方式、パッシブ駆動方式が知られている。アクティブ駆動方式では、マトリクス状に配置された各EL素子にそれぞれスイッチング素子を配置し、各EL素子を個別に駆動する。パッシブ駆動方式では、特許文献1に記載されているように、同一行に配置されたEL素子が同一のカラム電極に、同一列に配置されたEL素子が同一のロー電極に接続され、選択したEL素子を駆動するため、選択したEL素子が位置する行列のカラム電極とロー電極に電圧を印加する。パッシブ駆動方式とアクティブ駆動方式とを比較すると、パッシブ駆動方式のELパネルは、製造コストが安価である、製造が容易であるといった利点がある。

**【先行技術文献】****【特許文献】****【0003】****【特許文献1】特開2001-217081号公報****【発明の概要】****【発明が解決しようとする課題】****【0004】**

しかし、EL素子で発生する電流がドライバ回路に流れ込むと、ドライバ回路が発熱し、ひいてはドライバ回路の動作に悪影響が出てしまう。よって、ドライバ回路の発熱を抑制するためには、ドライバ回路へ流れ込む電流を低減する必要がある。

10

20

30

40

50

**【0005】**

本発明は、上記実情に鑑みてなされたものであり、EL素子で発生した電流がドライバ回路に流れ込むことを低減し、ドライバ回路の発熱を抑制することを目的とする。

**【課題を解決するための手段】****【0006】**

上記目的を達成するために、本発明に係る表示装置は、  
複数のEL素子を備える発光表示部と、  
前記複数のEL素子のうちの一部のEL素子を選択する選択信号を出力するドライバ回路と、  
前記発光表示部から前記ドライバ回路に電流が流れ込むことを防止する電流流入防止回路と、を有し、  
前記電流流入防止回路は、前記ドライバ回路から出力された前記選択信号に基づいて、当該選択信号によって選択されるEL素子である選択EL素子に当該選択EL素子を発光駆動させるための電圧を印加するとともに、前記発光駆動させるための電圧を印加した前記選択EL素子からの電流をグランドに流す、

ことを特徴とする。

**【発明の効果】****【0007】**

本発明によれば、EL素子で発生した電流がドライバ回路に流れ込むことを低減し、ドライバ回路の発熱を抑制することができる。

**【図面の簡単な説明】****【0008】**

【図1】本発明の一実施形態に係る表示装置の概略構成図であり、有機ELパネルの平面図である。

【図2】本発明の一実施形態に係る有機ELパネルの要部拡大図である。

【図3】本発明の一実施形態に係るコモン電圧遮断回路の構成を示す図である。

【図4】発光表示部を順次駆動するときに発光表示部に供給する駆動電圧を示すパルス波形である。

【図5】発光表示部を順次駆動する場合のコモン電圧遮断回路に含まれるスイッチング素子の変化を示す図である。

【図6】変形例に係る有機ELパネルの平面図である。

**【発明を実施するための形態】****【0009】**

以下、本発明に係る表示装置を図面を参照して説明する。

**【0010】**

表示装置1は、図1に示す有機EL(Electro-Luminescence)パネル100と、コモン電圧遮断回路70と、図示しない制御回路と、を備える。

**【0011】**

表示装置1は、後述するように、EL素子で発生する電流がドライバIC(Integrated Circuit)に流れ込むことを抑制する手段を備える。

**【0012】**

EL素子で電流が発生する原因の一つは次のようなものである。EL素子は、その構造が陰極と陽極が有機発光層を挟んだコンデンサ構造であるため、駆動のため電極間に電流が流されることで充放電を繰り返す。この充放電により電流が発生する。さらに、有機ELパネル等が有するEL素子の個数が増加するほど、充放電により発生する電流も大きくなる。

**【0013】**

有機ELパネル100は、パッシブマトリクス方式で駆動されるものであり、支持基板10と、発光表示部20と、ドライバIC30と、を有する。

**【0014】**

10

20

30

40

50

支持基板 10 は、長方形形状の透明ガラス材からなる電気絶縁性の基板である。支持基板 10 の一方の面上には発光表示部 20 とドライバ I C 30 とが設けられている。ドライバ I C 30 は、COG (Chip On Glass) 方式により、支持基板 10 に実装されている。

#### 【0015】

支持基板 10 上には、後述する発光表示部 20 の各陽極ラインと接続される陽極配線 16 と、後述する発光表示部 20 の各陰極ラインと接続される陰極配線 17 と、ドライバ I C 30 を外部回路と電気的に接続するための入力配線 18 と、が形成されている。

#### 【0016】

また、支持基板 10 上には発光表示部 20 を気密的に覆う封止部材（図示せず）が配設される。封止部材は、ガラス材料等から形成され、接着材等で支持基板 10 に固定される。

10

#### 【0017】

また、支持基板 10 のドライバ I C 30 が実装される面と反対側の面上には、円偏光板 14 と図示しない放熱部材とが設けられている。円偏光板 14 は、直線偏光板と複屈折板を積層してなる板状の光透過性部材であり、外光の反射を抑制するものである。円偏光板 14 は、粘着層を介して支持基板 10 の出射面側に貼り付けられる。放熱部材は、銅、アルミニウム、グラファイト等の、支持基板 10 の材料よりも熱伝導率の良い材料から形成され、ドライバ I C 30 からの発熱をパネル面方向に拡散するためのものである。放熱部材は、支持基板 10 の発光領域以外を覆うように広く配置される。

20

#### 【0018】

有機 E L パネル 100 は、発光表示部 20 で発生した光が支持基板 10 を透過して出射されるボトムエミッション型の有機 E L パネルである。

#### 【0019】

図 2 に、有機 E L パネルの第 1 電極、第 2 電極等の配置を示す。発光表示部 20 は、第 1 電極である陽極ライン 21、有機層 22、第 2 電極である陰極ライン 23、絶縁膜 24 を含む。

30

#### 【0020】

図 2 に示すように、行方向に複数の陰極ライン 23、列方向に複数の陽極ライン 21 が配置されている。また、陽極ライン 21 と、陰極ライン 23 との間に、絶縁膜 24、有機層 22 が積層されている。

#### 【0021】

陽極ライン 21 は、ITO (Indium Tin Oxide) 等の透光性の導電材料からなる。陽極ライン 21 は、例えば、次のように形成される。蒸着法やスパッタリング法等によって支持基板 10 上に導電材料を層状に形成し、その後、その層状の導電材料をフォトリソグラフィー法等によってパターニングして、互いに略平行となる複数の陽極ライン 21 を形成する。

30

#### 【0022】

各陽極ライン 21 の一端はそれぞれ対応する陽極配線 16 に接続される。このようにして、発光表示部 20 の各陽極ライン 21 は、ドライバ I C 30 に接続される。

40

#### 【0023】

有機層 22 は、少なくとも有機発光層を含む。なお、本実施形態においては、有機層 22 は正孔注入層、正孔輸送層、有機発光層及び電子輸送層を蒸着法やスパッタリング法等の手段によって順次積層して形成したものである。

#### 【0024】

陰極ライン 23 は、陽極ライン 21 よりも導電率が高い導電材料であるアルミニウム、マグネシウム銀等から形成される。陰極ライン 23 は、例えば、次のように形成される。複数のスリットを有するマスクを介してあるいは絶縁膜 24 上に陽極ライン 21 と交差する複数の隔壁（図示しない）を形成して導電材料を蒸着して、互いに略平行となる複数の陰極ライン 23 を形成する。なお、陰極ライン 23 は、陽極ライン 21 と交差するように形成される。

50

## 【0025】

各陰極ラインの一端はそれぞれ対応する陰極配線17に接続される。このようにして、発光表示部20の各陰極ライン23は、ドライバIC30に接続される。

## 【0026】

このようにして、陽極ライン21、陰極ライン23が重なる部分であって、その間に挟持された有機層22がそれぞれEL素子となる。つまり、発光表示部20は、複数のEL素子を備える。

## 【0027】

絶縁膜24は、陽極ライン21と陰極ライン23の短絡を防止する。絶縁膜24は、例えばポリイミド系の電気絶縁性材料から構成された開口絶縁膜であり、陽極ライン21と陰極ライン23との間に位置するように形成される。10

## 【0028】

図1に示す陽極配線16は、陽極ライン21とドライバIC30とを接続する。陽極配線16は、例えば陽極ライン21と同じ材料であるITO、クロム、アルミニウム等の導電材料またはこれら導電材料の積層体からなり、支持基板10上に形成される。陽極配線16は、各陽極ライン21に対応するよう、陽極ライン21の本数と同数設けられる。陽極配線16の一端は、陽極ライン21に接続され、他端は、ドライバIC30に接続される。あるいは、陽極配線16は、陽極ライン21と一体的に形成されてもよい。

## 【0029】

陰極配線17は、陰極ライン23とドライバIC30とを接続する。陰極配線17は、例えば陽極ライン21と同じ材料であるITO、クロム、アルミニウム等の導電材料またはこれら導電材料の積層体からなり、支持基板10上に形成される第一、第二の陰極配線17a, 17bと、FPC(Flexible Printed Circuits)40上に形成される銅箔配線である第三、第四の陰極配線17c, 17dと、からなる。第一、第二の陰極配線17a, 17bは、支持基板10上では分断されている。陰極配線17は、各陰極ライン23に対応するよう、陰極ライン23の本数と同数設けられる。第二の陰極配線17bの一端は、陰極ライン23に接続され、他端は異方性導電膜(ACF(Anisotropic Conductive Film))を介しての第四の陰極配線17dに接続される。第四の陰極配線17dは、後述するコモン電圧遮断回路70を経由して第三の陰極配線17cに接続される。第三の陰極配線17cは、異方性導電膜(ACF)を介して第一の陰極配線17aの一端に接続される。第一の陰極配線17aの他端は、ドライバIC30に接続される。第二の陰極配線17bは、陰極ライン23と一体的に形成されてもよい。2030

## 【0030】

入力配線18は、ドライバIC30と支持基板10外に設けられた外部回路とを電気的に接続するための配線である。入力配線18は、例えば陽極ライン21と同じ材料であるITO、クロム、アルミニウム等の導電材料またはこれら導電材料の積層体からなる。入力配線18の一端は、ドライバIC30に接続され、他端は、FPC40の接続配線19を介して図示しない制御回路等の回路に接続される。

## 【0031】

なお、本実施形態においては、有機ELパネル100の第1電極である陽極ライン21をセグメント電極(信号電極)とし、第2電極である陰極ライン23をコモン電極(走査電極)とする。従って、陽極配線16は、セグメント配線(信号電極配線)となり、陰極配線17はコモン配線(走査電極配線)となる。40

## 【0032】

ドライバIC30は、発光表示部20に含まれる複数のEL素子を発光駆動させる駆動回路を構成する。ドライバIC30は、陽極配線16(セグメント配線)を介して各陽極ラインと電気的に接続され、陰極配線17及びコモン電圧遮断回路70を介して各陰極ライン23と電気的に接続されている。また、ドライバIC30は、入力配線18を介して、支持基板10の外に設けられた制御回路等に接続されている。

## 【0033】

1020304050

ドライバIC30は、制御回路から供される制御信号に基づいて、発光表示部20に駆動電流を供給するドライバ回路である。具体的には、ドライバIC30は、図3に示すように、COMドライバ31とSEGドライバ32とを備える。COMドライバ31は複数（例えば128本）の陰極配線17に、SEGドライバ32は複数（例えば128本）の陽極配線18に接続されている。

#### 【0034】

SEGドライバ32は、陽極配線16を介して接続された陽極ライン21にEL素子を駆動させるための電圧を印加する。COMドライバ31は、陰極配線17及びコモン電圧遮断回路70を介してEL素子を選択する選択信号を発光表示部20に供給する。従って、後述するコモン電圧遮断回路70は、COMドライバ31から供給された選択信号に従って、陰極ライン23に選択されたEL素子を駆動させるための電圧を印加する。10

#### 【0035】

従って、SEGドライバ32から電圧が印加された陽極ライン21と、COMドライバ31の選択信号に従ってコモン電圧遮断回路70から電圧が印加された陰極ライン23との間に駆動電流が流れる。よって、電圧が印加された陽極ライン21、陰極ライン23が交差する位置に配置されたEL素子が発光する。

#### 【0036】

FPC40は、可撓性を有する回路基板であり、略T字状に形成され中央部に一端が第一の陰極配線17aと接続され、他端がコモン電圧遮断回路70と接続される第三の陰極配線17cと、入力配線18と接続される接続配線19と、が形成され、側方部に一端が第二の陰極配線17bと接続され、他端がコモン電圧遮断回路70と接続される第四の陰極配線17dが形成されている。第三、第四の陰極配線17c、17dと接続配線19とは例えば銅箔配線からなる。なお、図1においては、FPC14の裏面側に形成される第三、第四の陰極配線17c、17d及び接続配線19を点線で図示している。20

#### 【0037】

図示しない制御回路は、支持基板10外に設けられ、入力配線18を介してドライバIC30に接続されている。制御回路は、ドライバIC30に発光表示部20を駆動させるための制御信号を供給する。また、制御回路は、後述するコモン電圧遮断回路70にコモン走査電圧を供給するための電源等を制御する。

#### 【0038】

次に、図3を参照しながらコモン電圧遮断回路70について説明する。30

#### 【0039】

コモン電圧遮断回路70は、COMドライバ31と発光表示部20との間に設けられ、発光表示部20からCOMドライバ31に電流が流れ込むことを防止するスイッチ回路（電流流入防止回路）である。

本実施形態では、コモン電圧遮断回路70は、FPC40を介して支持基板10に接続されている他の基板上に設けられている。

#### 【0040】

ここで、発光表示部20側に接続されているコモン配線（第二、第四の陰極配線17b、17d）をパネルCOM\_1～パネルCOM\_N（Nは整数、例えば、128）、COMドライバ31側に接続されているコモン配線（第一、第三の陰極配線17a、17c）をIC\_COM\_1～IC\_COM\_N（Nは整数、例えば、128）とする。40

#### 【0041】

以下、パネルCOM\_1とIC\_COM\_1の間に設けられたコモン電圧遮断回路70を例に説明する。なお、図示省略しているが、コモン電圧遮断回路70は、IC\_COM\_i（iは整数；i <= N）と対応するパネルCOM\_i（iは整数；i <= N）の間にそれぞれ設けられており、それぞれのコモン電圧遮断回路は同様に動作する。

#### 【0042】

コモン電圧遮断回路70は、4つのトランジスタ71～74を含む。これら4つのトランジスタ71～74はいずれも抵抗内蔵型のトランジスタ、即ちデジタルトランジスタで

ある。

【0043】

トランジスタ71は、走査タイミングを制御するトランジスタである。トランジスタ71は、n p n型のトランジスタであり、そのベースは、I C \_ C O M \_ 1に接続されている。トランジスタ71のエミッタは接地されている。

【0044】

トランジスタ71は、C O Mドライバ31から印加される電圧であるコモン走査電圧が示す走査タイミングに合わせて、オン・オフが切り替わる。コモン走査電圧がハイレベルのとき、トランジスタ71はオンし、コモン走査電圧がローレベルのときトランジスタ71はオフする。

10

【0045】

トランジスタ72は、コモン電圧遮断用のトランジスタである。トランジスタ72は、p n p型のトランジスタであり、そのベースは、トランジスタ71のコレクタに接続されている。トランジスタ72のエミッタは、支持基板10外に設けられたコモン走査用電源78に接続されている。トランジスタ72のコレクタは、パネル\_C O M\_1に接続されている。

20

【0046】

トランジスタ72は、トランジスタ71のオン・オフに連動して、そのオン・オフが切り替わる。トランジスタ71がオンすると、トランジスタ72はオンする。従って、トランジスタ72のエミッタに接続されているコモン走査用電源78とパネル\_C O M\_1が接続される。従って、パネル\_C O M\_1に接続されている陰極ライン23にコモン走査用電源78から電圧V K Hが印加される(図5(b)参照)。一方、トランジスタ71がオフすると、トランジスタ72はオフし、パネル\_C O M\_1に接続されている陰極ライン23への印加電圧はローレベルとなる(図5(a)参照)。つまり、パネル\_C O M\_1を介して、発光表示部20に選択信号が入力される。

20

【0047】

トランジスタ73は、トランジスタ71と同様に、走査タイミングを制御するトランジスタである。トランジスタ73は、n p n型のトランジスタであり、そのベースは、I C \_ C O M \_ 1に接続されている。トランジスタ73のコレクタは抵抗75を介して放電経路用電源76に接続されている。また、エミッタは接地されている。

30

【0048】

トランジスタ73は、トランジスタ71と同様に、C O Mドライバ31から印加されるコモン走査電圧によりオン・オフが切り替わる。コモン走査電圧がハイレベルのとき、トランジスタ73はオンし、コモン走査電圧がローレベルのときトランジスタ73はオフする。

30

【0049】

トランジスタ74は、コモン電圧放電用のトランジスタである。トランジスタ74は、n p n型のトランジスタであり、そのベースは、トランジスタ73のコレクタに接続されている。トランジスタ74のコレクタは、抵抗77を介してパネル\_C O M\_1に接続されている。また、エミッタは接地されている。

40

【0050】

トランジスタ74はトランジスタ73のオン・オフに連動して、オン・オフが切り替わる。トランジスタ73がオンすると、トランジスタ74はオフする。一方、トランジスタ73がオフすると、トランジスタ74はオンする。

【0051】

トランジスタ74のコレクタがパネル\_C O M\_1に接続されており、エミッタが接地されているため、トランジスタ74がオンすると、パネル\_C O M\_1からの電流がグラウンドに流れ。つまり、トランジスタ74がオンすると放電路経路が導通する。

【0052】

このようにして、コモン電圧遮断回路70は、C O Mドライバ31から供給されるコモ

50

ン走査電圧に応じて、発光表示部 20 への駆動電流の供給の有無を切り替え、さらに、発光表示部 20 から流れ込む電流をグランドに流す。この発光表示部 20 から流れ込む電流をグランドに流す方法としては、系統接地、筐体接地等が含まれる。

#### 【0053】

以下、上述した構成を有するコモン電圧遮断回路 70 の動作を図4、図5(a)~(f)を参照しながら説明する。

#### 【0054】

制御回路から、パネル\_COM\_1を選択する指示を受け付けた場合、COMドライバ31からIC\_COM\_1を介して、トランジスタ71とトランジスタ73のそれぞれベースにローレベルの電圧が印加される。従って、図5(a)に示すように、トランジスタ71とトランジスタ73がオフする。よって、パネル\_COM\_1に接続されている陰極ライン23への印加電圧はローレベルとなる。10

#### 【0055】

このとき、トランジスタ73がオフするため、トランジスタ74のベースに放電経路用電源76から電圧が印加され、トランジスタ74がオンし、コモン電圧遮断回路70の放電経路が導通する。よって、エミッタが接地されているトランジスタ74を介して、パネル\_COM\_1から流れ込んだ電流がグランドに流れる。このように放電されるため、発光表示部20で発生した電流がドライバIC30に流れ込むことが防止される。

#### 【0056】

一方、パネル\_COM\_1を選択しない場合、COMドライバ31から、IC\_COM\_1を介してトランジスタ71とトランジスタ73のそれぞれベースにハイレベルの電圧が印加される。従って、図5(b)に示すように、トランジスタ71とトランジスタ73がオンする。よって、パネル\_COM\_1に接続されている陰極ライン23にコモン走査用電源78から電圧V\_KHが印加される。このとき、トランジスタ73がオンし、トランジスタ74はオフし、放電経路は導通しない。20

#### 【0057】

このようにコモン電圧遮断回路70は、COMドライバ31から印加されるコモン走査電圧に従い、発光表示部20の選択されたコモン配線に駆動電圧を印加する。さらに、選択されたコモン配線から流れ込む電流をグランドに流して、その電流がCOMドライバ31に流れ込むことを防止する。30

#### 【0058】

コモン電圧遮断回路70が動作することで、選択されているコモン配線(陰極配線17)から電流がドライバIC30に流れ込むことを防止できる。従って、ドライバIC30の発熱を防止することができる。

#### 【0059】

このように、コモン電圧遮断回路70を、ドライバIC30側の陰極配線であるIC\_COM\_1と発光表示部20側の陰極配線であるパネル\_COM\_1の間に配置することで、ドライバIC30の発熱を防止することができる。言い換えると、従来の有機ELパネルにコモン電圧遮断回路70を追加するだけで、ドライバIC30、発光表示部20の構成を特に変えることなく、ドライバIC30の発熱を防止することができる。よって、本実施形態に係るコモン電圧遮断回路70は、従来のドライバIC、発光表示部を備える有機ELパネルに採用することができる。40

#### 【0060】

上述したように、コモン電圧遮断回路70は、各コモン配線(陰極配線17)に設けられているため、制御回路が、コモン配線を順次選択した場合であっても、上述したのと同様の効果が得られる。

#### 【0061】

図4に、例えば、制御回路が、IC\_COM\_1、IC\_COM\_2の順にコモン配線を順次選択する場合に、COMドライバ31がコモン電圧遮断回路70に供給する選択信号、コモン電圧遮断回路70がCOMドライバ31から供給された選択信号に従って発光50

表示部 20 に印加する電圧のタイミングチャートを示す。

#### 【0062】

まず、COM ドライバ 31 から IC\_COM\_1 にローレベルの信号が入力されると、コモン電圧遮断回路 70 から、パネル\_COM\_1 を介して選択信号としてローレベルの信号が入力される。従って、パネル\_COM\_1 に接続されている陰極ライン 23 が選択される。併行して、トランジスタ 74 のオンにより、放電路が導通する。このとき、図 5 (c)、(e) に示すように、他の IC\_COM\_2 ~ IC\_COM\_128 には COM ドライバ 31 から非選択信号（ハイレベル）が入力されるため、コモン電圧遮断回路 70 から、パネル\_COM\_1 ~ パネル\_COM\_128 を介して非選択信号（電圧 VKH）が入力される。このとき、IC\_COM\_2 ~ IC\_COM\_128 に接続されているコモン電圧遮断回路 70 の放電路は導通しない。次に、IC\_COM\_2 にローレベルの信号が入力されると、パネル\_COM\_2 に選択信号としてローレベルの信号が入力される。図 5 (d) に示すように、トランジスタ 74 のオンにより、放電路が導通する。このとき、図 5 (b)、(f) に示すように他の IC\_COM\_1、IC\_COM\_3 ~ IC\_COM\_128 には、非選択信号（電圧 VKH）が入力される。このとき、IC\_COM\_1、IC\_COM\_3 ~ IC\_COM\_128 に接続されているコモン電圧遮断回路 70 の放電路は導通しない。このように、IC\_COM\_128 まで順にローレベルの信号が入力され、パネル\_COM\_128 まで順に選択信号としてローレベルの信号が入力される。

10

#### 【0063】

このように、コモン走査線に対応する個数のコモン電圧遮断回路 70 を配置することで、ドライバ IC 30 の発熱を防止することができる。

20

#### 【0064】

なお、本発明は、以上の実施形態及び図面によって限定されるものではない。本発明の要旨を変更しない範囲で、適宜変更（構成要素の削除も含む）を加えることが可能である。以下に変形の一例を示す。

30

#### 【0065】

上述の実施形態では、表示装置 1 が備える表示パネルが有機 EL パネル 100 である例について説明したが、例えば、無機 EL パネル等であってもよい。

#### 【0066】

また、上述した実施形態では、ドライバ IC 30 を COG 方式で支持基板 10 に実装する例を説明したが、ドライバ IC の実装方式は、例えば、IC を COF (Chip On Film) 方式、TCP (Tape Carrier Package) 方式であってもよい。

30

#### 【0067】

また、上述の実施形態では、コモン電圧遮断回路 70 を構成するスイッチング素子がバイポーラトランジスタである例を説明したが、スイッチング素子はこれに限らず、例えば MOS - FET (Metal Oxide Semiconductor Field Effect Transistor) を使用してもよい。

#### 【0068】

図 1 では、セグメント配線とコモン配線をコモン電圧遮断回路 70 が設けられた基板に接続するため 1 つの FPC 40 を使用する例を示した。しかし、例えば、図 6 に示すように、分岐型の FPC を使用してもよい。図 6 の例では、第一の陰極配線 17a 及び入力配線 18 のため第三の接続配線 17c 及び接続配線 19 が形成された FPC 40a を使用し、第二の陰極配線 17b のため第四の陰極配線 17d が形成された FPC 40b、40c を使用している。

40

#### 【符号の説明】

#### 【0069】

1 表示装置

100 有機 EL パネル

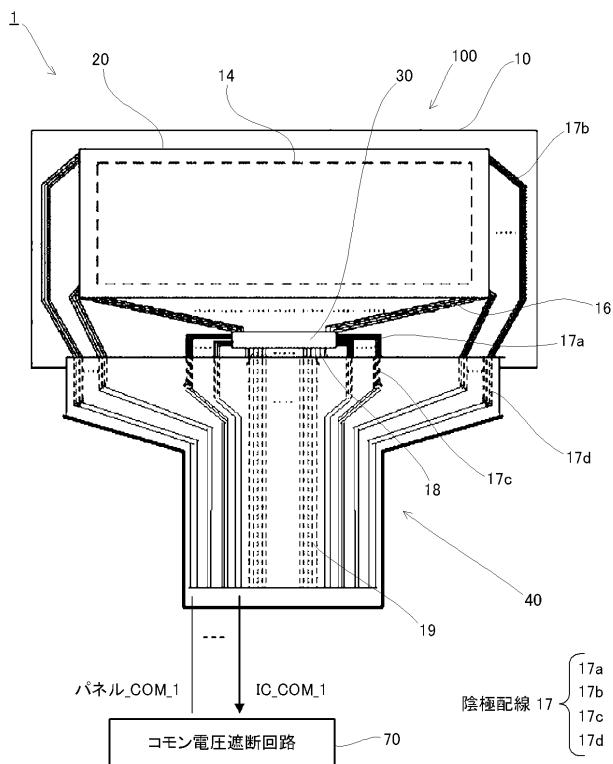
10 支持基板

50

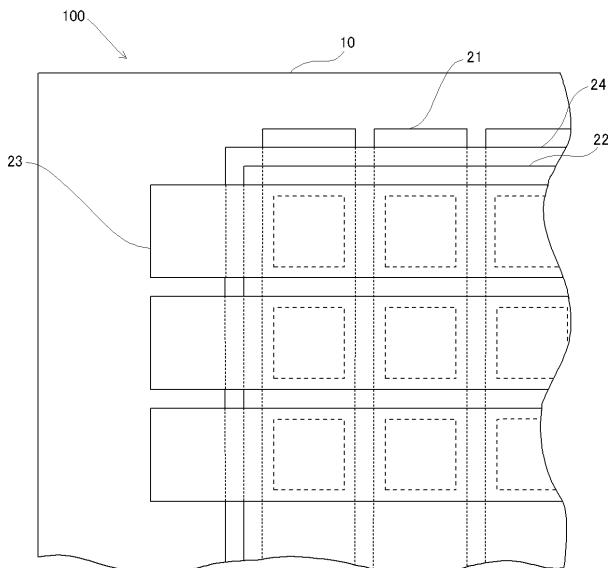
- 1 4 円偏光板  
 1 6 陽極配線  
 1 7 陰極配線  
 1 8 入力配線  
 1 9 接続配線  
 2 0 発光表示部  
 2 1 陽極ライン  
 2 2 有機層  
 2 3 陰極ライン  
 2 4 絶縁膜  
 3 0 ドライバ I C  
 3 1 C O M ドライバ  
 3 2 S E G ドライバ  
 4 0 F P C  
 7 0 コモン電圧遮断回路  
 7 1 、 7 2 、 7 3 、 7 4 トランジスタ  
 7 5 、 7 7 抵抗  
 7 6 放電経路用電源  
 7 8 コモン走査用電源

10

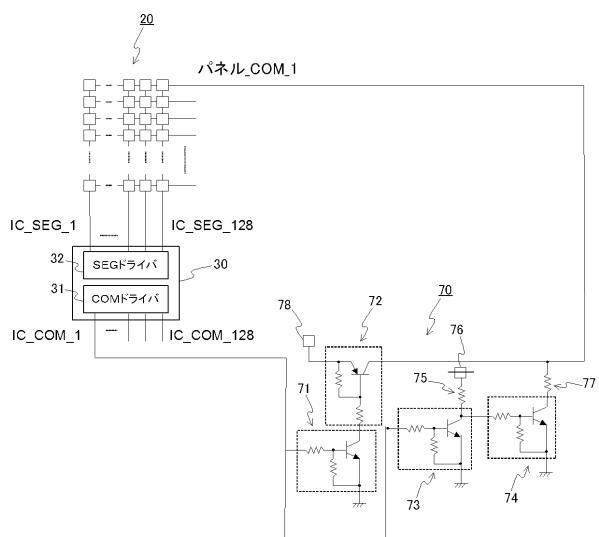
【図 1】



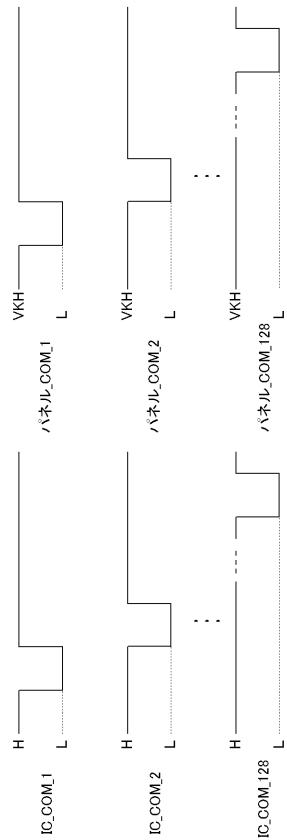
【図 2】



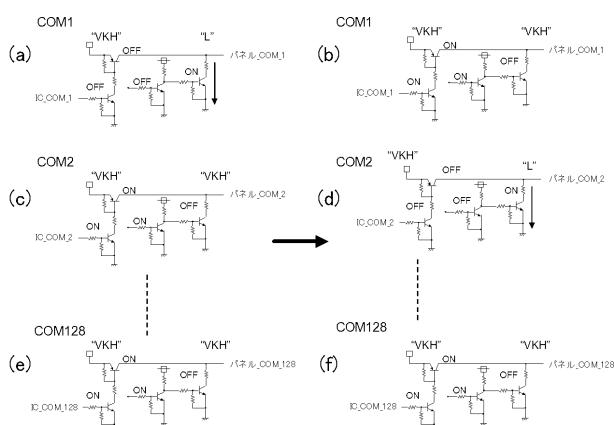
【図3】



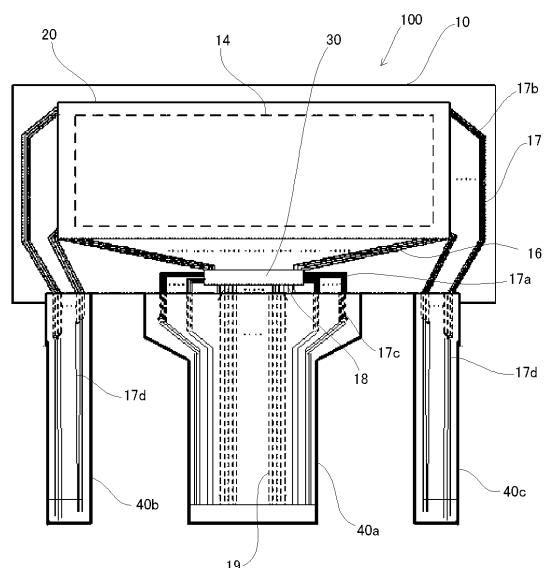
【図4】



【図5】



【図6】



---

フロントページの続き

(51)Int.Cl.

H 05 B 33/14 (2006.01)

F I

H 05 B 33/14

テーマコード(参考)

Z

专利名称(译)	表示装置		
公开(公告)号	<a href="#">JP2015143735A</a>	公开(公告)日	2015-08-06
申请号	JP2014016410	申请日	2014-01-31
[标]申请(专利权)人(译)	日本精机株式会社		
申请(专利权)人(译)	日本精机株式会社		
[标]发明人	土田正人		
发明人	土田 正人		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 H01L27/32 G09G3/20 H05B33/14		
FI分类号	G09G3/30.J H05B33/14.A G09F9/30.365.Z G09G3/20.670.L G09G3/20.622.G H05B33/14.Z G09F9/30.365 G09G3/3216 G09G3/3266 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/EE02 3K107/HH03 5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE28 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA22 5C094/BA27 5C094/DB04 5C094/EA10 5C380/AA01 5C380/AA02 5C380/AB05 5C380/AB12 5C380/BA50 5C380/CB01 5C380/CF42 5C380/CF51 5C380/DA01 5C380/DA02		
代理人(译)	木村充		
外部链接	<a href="#">Espacenet</a>		
摘要(译)	<p>要解决的问题：减少EL元件中产生的电流流入驱动器电路，并抑制驱动器电路产生的热量。发光显示部分20包括多个EL元件，并且驱动器电路30将用于选择一部分EL元件的选择信号提供给公共电压截止电路70，并且提供了公共电压截止电路70。电压截止电路70基于来自驱动器电路30的选择信号和来自所选择的EL元件的电流，向被选择信号所选择的EL元件即所选择的EL元件施加用于驱动发光的电压。到地上。[选择图]图3</p> <p>(21)出願番号 特願2014-16410(P2014-16410)  (22)出願日 平成26年1月31日(2014.1.31)  (71)出願人 000231512  日本精機株式会社  新潟県長岡市東巣鷺2丁目2番34号  (74)代理人 100095407  弁理士 木村 滉  (72)発明者 土田 正人  新潟県長岡市東巣鷺2丁目2番34号 日  本精機株式会社内  Fターム(参考) 3K107 AA01 BB01 CC21 EE02 HH03  5C080 AA06 BB05 DD26 EE28 FF12  JJ02 JJ03 JJ04 JJ06  5C094 AA22 BA27 DB04 EA10  5C380 AA01 AA02 AB05 AB12 BA50  CB01 CF42 CF51 DA01 DA02</p>		