

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-211986

(P2009-211986A)

(43) 公開日 平成21年9月17日(2009.9.17)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/22 (2006.01)	H05B 33/22 Z	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
H01L 27/32 (2006.01)	G09F 9/30 365Z	5G435
G09F 9/00 (2006.01)	G09F 9/00 338	
H05B 33/12 (2006.01)	H05B 33/12 B	

審査請求 未請求 請求項の数 12 O L (全 28 頁) 最終頁に続く

(21) 出願番号 特願2008-54829 (P2008-54829)
 (22) 出願日 平成20年3月5日 (2008.3.5)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 熊谷 稔
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社八王子技術センター内
 (72) 発明者 白崎 友之
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社八王子技術センター内

最終頁に続く

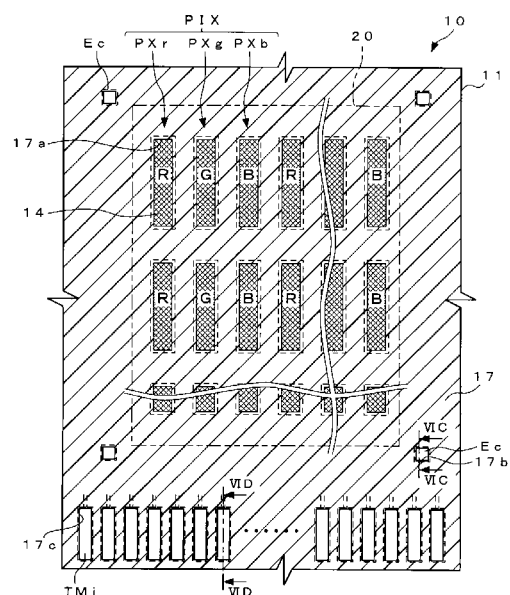
(54) 【発明の名称】 表示装置及びその製造方法

(57) 【要約】

【課題】 製造プロセス中の配線層或いは電極の露出を防止して接続不良の発生を抑制し、表示パネルの信頼性を向上させた表示装置及びその製造方法を提供する。

【解決手段】 少なくとも、複数の表示画素PIX（各色画素PXr、PXg、PXb）が2次元配列された表示領域20において、隔壁層17は、表示画素PIX相互の境界領域を含み、各表示画素PIXのEL素子形成領域Rel（有機化合物含有液の塗布領域に相当する）以外の領域を被覆するように設けられている。ここで、各表示画素PIXのEL素子形成領域Relは、各表示画素PIXの画素電極（例えばアノード電極）14のみが露出する開口部17aが設けられた隔壁層17により画定されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

担体輸送層を有する発光素子を含む複数の表示画素が配列された表示パネルを備えた表示装置において、

前記複数の表示画素が配列された基板の表示領域に形成された前記各表示画素の前記発光素子の画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、の少なくともいずれかに形成された絶縁膜と、

前記画素電極、前記配線層、前記端子の少なくともいずれかを露出し、前記絶縁膜を露出しない開口部を有する隔壁層が設けられていることを特徴とする表示装置。

【請求項 2】

前記隔壁層は、前記表示領域を含む前記基板の全域を被覆するように設けられていることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記表示画素は画素駆動回路を有し、前記配線層は前記画素駆動回路に接続されていることを特徴とする請求項 1 又は 2 に記載の表示装置。

【請求項 4】

前記端子に接続される前記発光素子の電極は、前記担体輸送層上に形成された対向電極であることを特徴とする請求項 1 乃至 3 のいずれかに記載の表示装置。

【請求項 5】

前記配線層は配線端子に接続され、前記配線端子上には前記隔壁層の開口部が設けられていることを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置。

【請求項 6】

前記絶縁膜は、無機絶縁膜を含むことを特徴とする請求項 1 乃至 5 のいずれかに記載の表示装置。

【請求項 7】

前記隔壁層は、有機樹脂を硬化してなる絶縁膜であり、前記開口部内に前記絶縁膜が露出しないように被覆されていることを特徴とする請求項 1 乃至 6 のいずれかに記載の表示装置。

【請求項 8】

前記発光素子は、有機エレクトロルミネッセント素子であることを特徴とする請求項 1 乃至 7 のいずれかに記載の表示装置。

【請求項 9】

担体輸送層を有する発光素子を含む複数の表示画素を備えた表示装置の製造方法において、

基板の表示領域に形成された前記各表示画素の前記発光素子の画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、の少なくともいずれかに絶縁膜を形成する工程と、

前記画素電極、前記配線層、前記端子の少なくともいずれかを露出し、且つ前記画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、の少なくともいずれかに形成された絶縁膜を露出しない開口部を有する隔壁層を形成する工程と、

前記基板をフッ素ガス雰囲気中でプラズマ処理を施すことにより、少なくとも前記隔壁層の表面を、担体輸送性材料を含む有機溶液に対して撥液化する工程と、を含むことを特徴とする表示装置の製造方法。

【請求項 10】

前記隔壁層を形成する工程は、前記表示領域を含む前記基板の全域を被覆するように前記隔壁層が形成されることを特徴とする請求項 9 記載の表示装置の製造方法。

【請求項 11】

前記表示画素は画素駆動回路を有し、前記配線層は前記画素駆動回路に接続されていることを特徴とする請求項 9 又は 10 に記載の表示装置の製造方法。

10

20

30

40

50

【請求項 12】

前記端子に接続される前記発光素子の電極は、前記担体輸送層上に形成された対向電極であることを特徴とする請求項 9 ~ 11 のいずれかに記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその製造方法に関し、特に、液状材料を塗布することにより形成される発光機能層を有する発光素子が複数配列された表示パネルを備えた表示装置及びその製造方法に関する。

【背景技術】

【0002】

近年、携帯電話や携帯音楽プレーヤ等の電子機器の表示デバイスとして、有機エレクトロルミネッセンス素子（以下、「有機EL素子」と略記する）等の自発光素子を2次元配列した表示パネル（発光素子型表示パネル）を備えたものが知られている。特に、アクティブマトリクス駆動方式を適用した上記表示パネルにおいては、広く普及している液晶表示装置に比較して、表示応答速度が速く、視野角依存性も小さく、また、液晶表示装置のようにバックライトや導光板等を必要としないので、一層の薄型軽量化が可能であるという特徴を有している。そのため、今後様々な電子機器への適用が期待されている。

【0003】

上述した有機EL素子は、周知のように、概略、例えばガラス基板等の一面側に、アノード（陽極）電極と、有機EL層（発光機能層）と、カソード（陰極）電極と、を順次積層した素子構造を有し、有機EL層に発光しきい値を越えるようにアノード電極に正電圧、カソード電極に負電圧を印加することにより、有機EL層内で注入されたホールと電子が再結合する際に生じるエネルギーに基づいて光（励起光）が放射されるものである。

【0004】

ここで、有機EL層となる正孔輸送層や発光層、電子輸送層を形成する手法としては、有機材料（正孔輸送材料や発光材料、電子輸送材料）の種類等に応じて、蒸着法や塗布法等が知られている。具体的には、低分子系の有機材料を用いた有機EL素子の場合、一般に蒸着法が適用される。この手法では、発光素子形成領域や画素形成領域のアノード電極上のみ低分子系の有機膜を選択的に薄膜形成する際に、上記アノード電極以外の領域への低分子材料の蒸着を防止するためのメタルマスクを用いる場合があり、当該メタルマスクの表面にも低分子材料が付着することになるため、製造時の材料ロスが大きくなるうえ、フォトリソグラフィのフォトレジストマスクと比べて高精細なピッチでの加工が難しく、特に大画面パネルをメタルマスクで一括して薄膜形成しようとする、メタルマスクの自重によって歪みが生じ均一に成膜できないという問題を有している。

【0005】

一方、高分子系の有機材料を用いた有機EL素子の場合には、湿式成膜法（塗布法）としてインクジェット法やノズルコート法等が適用される。これらの手法では、電極上、又は、電極を含む特定の領域にのみ選択的に上記有機材料の溶液を塗布することができるので、材料ロスが少なく効率的な製造プロセスで良好に有機EL層（正孔輸送層や電子輸送性発光層）の薄膜を形成することができるという利点を有している。

また、ディップコート法等を適用し、基板上に連続的に突出して形成されたバンク（隔壁）により仕切られた区画（発光素子形成領域）に有機材料を溶解又は分散させた有機溶液を塗布、乾燥させて有機EL層を形成する有機EL素子（表示パネル）の製造方法等については、例えば、特許文献1等に詳しく説明されている。

【0006】

【特許文献1】特開2006-140003号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

10

20

30

40

50

上述したような特許文献 1 に記載された有機 EL 素子（表示パネル）の製造方法においては、バンク（隔壁）により仕切られた区画（発光素子形成領域）への有機溶液の塗布に先立って、フッ化炭素ガス（ CF_4 ）プラズマ処理を行い、バンクの上面及び側面を撥液化して、隣接する区画への異なる色の発光材料の混入による発光色の混合（混色）を防止する工程が記載されている。

【0008】

しかしながら、このようなプラズマ処理を用いた基板表面の撥液化処理においては、基板表面に形成され、バンク下層のシリコン窒化膜等からなる無機絶縁膜がフッ化炭素ガスのプラズマに晒されることによりエッチングされて、無機絶縁膜によって被覆されていた下層の配線（又は配線端子）や電極等が露出してしまう場合があった。

10

【0009】

そのため、画素基板のハンドリング不良を起こした場合、露出した配線（又は配線端子）や電極が損傷して、電気的なオープンやショート等の接続不良を引き起こしたり、有機 EL 層上に上部電極（例えばカソード電極）を共通電極（べた電極）で形成する際にアライメントずれが発生した場合、上部電極となるカソード電極と表示領域の周辺に配設され且つ剥き出しになった引き回し配線との間で上下ショートを引き起こしたりして、表示パネルの信頼性が低下するという問題を有していた。

【0010】

そこで、本発明は、上述した問題点に鑑み、製造プロセス中の配線層或いは電極の露出を防止して接続不良の発生を抑制し、表示パネルの信頼性を向上させた表示装置及びその製造方法を提供することを目的とする。

20

【課題を解決するための手段】

【0011】

請求項 1 記載の発明は、

担体輸送層を有する発光素子を含む複数の表示画素が配列された表示パネルを備えた表示装置において、

前記複数の表示画素が配列された基板の表示領域に形成された前記各表示画素の前記発光素子の画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、の少なくともいずれかに形成された絶縁膜と、

前記画素電極、前記配線層、前記端子の少なくともいずれかを露出し、前記絶縁膜を露出しない開口部を有する隔壁層が設けられていることを特徴とする。

30

【0012】

前記隔壁層は、前記表示領域を含む前記基板の全域を被覆するように設けられていてもよい。

前記表示画素は画素駆動回路を有し、前記配線層は前記画素駆動回路に接続されていてもよい。

前記端子に接続される前記発光素子の電極は、前記担体輸送層上に形成された対向電極であってもよい。

前記配線層は配線端子に接続され、前記配線端子上には前記隔壁層の開口部が設けられていてもよい。

40

前記絶縁膜は、無機絶縁膜を含んでもよい。

前記隔壁層は、有機樹脂を硬化してなる絶縁膜であり、前記開口部内に前記絶縁膜が露出しないように被覆されていてもよい。

前記発光素子は、有機エレクトロルミネッセント素子であってもよい。

【0013】

請求項 9 記載の発明は、

担体輸送層を有する発光素子を含む複数の表示画素を備えた表示装置の製造方法において、

基板の表示領域に形成された前記各表示画素の前記発光素子の画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、

50

の少なくともいずれかに絶縁膜を形成する工程と、

前記画素電極、前記配線層、前記端子の少なくともいずれかを露出し、且つ前記画素電極間、前記表示領域の周辺に配設される配線層上、及び前記発光素子の電極に接続するための端子の周囲、の少なくともいずれかに形成された絶縁膜を露出しない開口部を有する隔壁層を形成する工程と、

前記基板をフッ素ガス雰囲気中でプラズマ処理を施すことにより、少なくとも前記隔壁層の表面を、担体輸送性材料を含む有機溶液に対して撥液化する工程と、を含むことを特徴とする。

【0014】

前記隔壁層を形成する工程は、前記表示領域を含む前記基板の全域を被覆するように前記隔壁層が形成されてもよい。

前記表示画素は画素駆動回路を有し、前記配線層は前記画素駆動回路に接続されてもよい。

前記端子に接続される前記発光素子の電極は、前記担体輸送層上に形成された対向電極であってもよい。

【発明の効果】

【0015】

本発明に係る表示装置及びその製造方法によれば、製造プロセス中の配線層或いは電極の露出を防止して接続不良の発生を抑制し、表示パネルの信頼性を向上させることができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明に係る表示装置及びその製造方法について、実施の形態を示して詳しく説明する。ここで、以下に示す実施形態においては、表示画素を構成する発光素子として、有機材料を塗布して形成される有機EL層を備えた有機EL素子を適用した場合について説明する。

【0017】

< 第1の実施形態 >

(表示パネル)

まず、本発明に係る表示装置に適用される表示パネル(有機ELパネル)及び表示画素について説明する。

図1は、本発明に係る表示装置に適用される表示パネルの第1の実施形態を示す概略平面図であり、図2は、本実施形態に適用される表示パネルの画素配列状態(隔壁層下のパネル構造)の一例を示す概略平面図である。ここで、図1においては、隔壁層による絶縁性基板の被覆状態を明確にするために、便宜的にハッチングを施して示す。

【0018】

なお、図1に示す平面図においては、説明の都合上、表示パネル(絶縁性基板)の一面側(有機EL素子の形成側)から見た、各表示画素(各色のサブ画素;以下便宜的に「色画素」と記す)に設けられる画素電極及びコンタクト電極、外部接合端子の配置と各表示画素(又は発光素子)の形成領域を画定する隔壁層に設けられた開口部との配置関係のみを示し、図2に示す平面図においては、画素電極と各配線層の配設構造との関係のみを示し、各表示画素の発光素子(有機EL素子)を発光駆動するために、各表示画素に設けられる画素駆動回路(後述する図3参照)内のトランジスタ等の表示を省略した。また、図1、図2においては、画素電極及び各配線層、隔壁層の配置を明瞭にするために、便宜的にハッチングを施して示した。

【0019】

第1の実施形態に係る表示装置(表示パネル)は、例えば図1、図2に示すように、ガラス基板等の絶縁性基板11の一面側に、複数の表示画素PIXが配列された表示領域20と、当該表示領域の周辺の所定の位置に、後述する引き回し配線Lhを介して表示領域20の各配線に接続されたコンタクト電極(接続電極)Ecや外部接合端子(接続電極)

10

20

30

40

50

T M i が配置された周辺領域と、が設定されている。表示画素 P I X は、隣接して配列された一組の赤 (R)、緑 (G)、青 (B) の 3 色を有する各色画素 (各色のサブ画素) P X r、P X g、P X b から形成され、本実施形態においては、図 1 に示すように、行方向 (図面左右方向) に繰り返し複数配列された R G B 3 色の色画素 P X r、P X g、P X b を一組として一の表示画素 P I X が形成されている。また、列方向 (図面上下方向) には同一色の各色画素 P X r、P X g、P X b が複数配列されている。

【 0 0 2 0 】

表示パネル 1 0 の表示領域 2 0 においては、少なくとも、上述した各色画素 P X r、P X g、又は、P X b 相互の境界領域を含む絶縁性基板 1 1 上の領域に隔壁層 1 7 が設けられ、該隔壁層 1 7 に各色画素 P X r、P X g、又は、P X b の発光素子 (有機 E L 素子) を形成する画素電極 (例えばアノード電極) 1 4 が露出するように設けられた開口部 1 7 a により、各色画素 P X r、P X g、又は、P X b の画素形成領域 (厳密には、各色画素の E L 素子形成領域) が画定される。ここで、各色画素 P X r、P X g、又は、P X b の画素形成領域には、例えば図 2 に示すように、上記画素電極 1 4 に加え、列方向 (図面上下方向) にデータライン (信号ライン) L d が配設され、また、当該データライン L d に直交する行方向 (図面左右方向) に選択ライン L s 及び供給電圧ライン (例えばアノードライン) L a が並行に配設されている。また、詳しくは後述するが、表示パネル 1 0 には、絶縁性基板 1 1 上に 2 次元配列された複数の表示画素 P I X の画素電極 1 4 に対して共通に対向するように、単一の電極層 (ベタ電極) からなる対向電極 (例えばカソード電極) 1 6 が形成されている。

10

20

【 0 0 2 1 】

一方、表示パネル 1 0 の表示領域 2 0 以外の周辺領域においては、例えば図 1、図 2 に示すように、上記表示領域 2 0 の近傍に、対向電極 1 6 に接続されるコンタクト電極 E c が配置され、また、絶縁性基板 1 1 の特定の端部領域 (図 1、図 2 では図面下方の端部領域) に、図示を省略したフレキシブル基板や駆動用のドライバ I C 等と電気的に接続するための複数の外部接合端子 T M i が規則的に配列されている。ここで、表示パネル 1 0 の周辺領域においては、絶縁性基板 1 1 上に隔壁層 1 7 が設けられ、該隔壁層 1 7 に上記コンタクト電極 (接続電極) E c 及び外部接合端子 (接続電極) T M i が露出する開口部 1 7 b、1 7 c が各々設けられている。

なお、上述した表示領域 2 0 に配設される各種配線、及び、周辺領域に配置されたコンタクト電極 E c は、周辺領域に配設された引き回し配線 L h を介して、絶縁性基板 1 1 の特定の端部領域に配列された各外部接合端子 T M i に接続されている。

30

【 0 0 2 2 】

(表示画素)

図 3 は、本実施形態に係る表示パネルに 2 次元配列される各表示画素 (発光素子及び画素駆動回路) の回路構成例を示す等価回路図である。

表示画素 P I X の各色画素 P X r、P X g、P X b は、図 3 に示すように、絶縁性基板 1 1 上に 1 乃至複数のトランジスタ (例えばアモルファスシリコン薄膜トランジスタ等) を有する画素駆動回路 (又は画素回路) D C と、当該画素駆動回路 D C により制御される発光駆動電流が、上記画素電極 1 4 に供給されることにより発光動作する有機 E L 素子 (発光素子) O L E D と、を備えた回路構成を有している。

40

【 0 0 2 3 】

画素駆動回路 D C は、具体的には、例えば図 3 に示すように、ゲート端子が選択ライン L s に、ドレイン端子が表示パネル 1 0 の列方向に配設されたデータライン L d に、ソース端子が接点 N 1 1 に各々接続されたトランジスタ (選択トランジスタ) T r 1 1 と、ゲート端子が接点 N 1 1 に、ドレイン端子が供給電圧ライン L a に、ソース端子が接点 N 1 2 に各々接続されたトランジスタ (発光駆動トランジスタ) T r 1 2 と、トランジスタ T r 1 2 のゲート端子及びソース端子間に接続されたキャパシタ C s と、を備えている。

【 0 0 2 4 】

ここでは、トランジスタ T r 1 1、T r 1 2 はいずれも n チャネル型の薄膜トランジスタ

50

タ（電界効果型トランジスタ）が適用されている。トランジスタ $Tr11$ 、 $Tr12$ が p チャンネル型であれば、ソース端子及びドレイン端子が互いに逆になる。また、キャパシタ Cs はトランジスタ $Tr12$ のゲート - ソース間に形成される寄生容量、又は、該ゲート - ソース間に付加的に設けられた補助容量、もしくは、これらの寄生容量と補助容量からなる容量成分である。

【0025】

また、有機 EL 素子 $OLED$ は、アノード端子（アノード電極となる画素電極 14 ）が上記画素駆動回路 DC の接点 $N12$ に接続され、カソード端子（カソード電極）が、上述した単一の電極層により形成された対向電極 16 と一体的に形成されている。対向電極 16 は、例えば所定の低電位電源に直接又は間接的に接続され、絶縁性基板 11 上に 2 次元配列された全ての表示画素 PIX （有機 EL 素子 $OLED$ のカソード電極）に対して、所定の低電圧（基準電圧 Vss ；例えば接地電位 $Vgnd$ ）が共通に印加されている。

10

【0026】

なお、図 3 に示した表示画素 PIX （画素駆動回路 DC 及び有機 EL 素子 $OLED$ ）において、選択ライン ls は、例えば図示を省略した選択ドライバに接続され、所定のタイミングで表示パネル 10 の行方向に配列された複数の表示画素 PIX （色画素 PXr 、 PXg 、 PXb ）を選択状態に設定するための選択電圧 $Ssel$ が印加される。また、データライン ld は、図示を省略したデータドライバに接続され、上記表示画素 PIX の選択状態に同期するタイミングで表示データに応じた階調信号（データ電圧） $Vpix$ が印加される。

20

【0027】

また、供給電圧ライン La は、例えば所定の高電位電源に直接又は間接的に接続され、各表示画素 PIX （色画素 PXr 、 PXg 、 PXb ）に設けられる有機 EL 素子 $OLED$ の画素電極（例えばアノード電極） 14 に表示データに応じた発光駆動電流を流すために、有機 EL 素子 $OLED$ の対向電極 16 に印加される基準電圧 Vss より電位の高い、所定の高電圧（供給電圧 Vdd ）が印加されている。

【0028】

すなわち、各表示画素 PIX において、直列に接続されたトランジスタ $Tr12$ と有機 EL 素子 $OLED$ の組の両端（トランジスタ $Tr12$ のドレイン端子と有機 EL 素子 $OLED$ のカソード端子）にそれぞれ供給電圧 Vdd と基準電圧 Vss を印加して有機 EL 素子 $OLED$ に順バイアスを付与して有機 EL 素子 $OLED$ が発光できる状態にし、さらに、階調信号 $Vpix$ に応じて流れる発光駆動電流の電流値を画素駆動回路 DC により制御している。

30

【0029】

そして、このような回路構成を有する表示画素 PIX における駆動制御動作は、まず、図示を省略した選択ドライバから選択ライン ls に対して、所定の選択期間に、選択レベル（オンレベル；例えばハイレベル）の選択電圧 $Ssel$ を印加することにより、トランジスタ $Tr11$ がオン動作して選択状態に設定される。このタイミングに同期して、図示を省略したデータドライバから表示データに応じた電圧値を有する階調信号 $Vpix$ をデータライン ld に印加するように制御する。これにより、トランジスタ $Tr11$ を介して、階調信号 $Vpix$ に応じた電位が接点 $N11$ （すなわち、トランジスタ $Tr12$ のゲート端子）に印加される。

40

【0030】

図 3 に示した回路構成を有する画素駆動回路 DC においては、トランジスタ $Tr12$ のドレイン - ソース間電流（すなわち、有機 EL 素子 $OLED$ に流れる発光駆動電流）の電流値は、ドレイン - ソース間の電位差及びゲート - ソース間の電位差によって決定される。ここで、トランジスタ $Tr12$ のドレイン端子（ドレイン電極）に印加される供給電圧 Vdd と、有機 EL 素子 $OLED$ のカソード端子（カソード電極）に印加される基準電圧 Vss は固定値であるので、トランジスタ $Tr12$ のドレイン - ソース間の電位差は、供給電圧 Vdd と基準電圧 Vss によって予め固定されている。そして、トランジスタ $Tr12$ のゲ

50

ート - ソース間の電位差は、階調信号 V_{pix} の電位によって一義的に決定されるので、トランジスタ T_{r12} のドレイン - ソース間に流れる電流の電流値は、階調信号 V_{pix} によって制御することができる。

【0031】

このように、トランジスタ T_{r12} が接点 N_{11} の電位に応じた導通状態（すなわち、階調信号 V_{pix} に応じた導通状態）でオン動作して、高電位側の供給電圧 V_{dd} からトランジスタ T_{r12} 及び有機 EL 素子 $OLED$ を介して低電位側の基準電圧 V_{ss} （接地電位 V_{gnd} ）に、所定の電流値を有する発光駆動電流が流れるので、有機 EL 素子 $OLED$ が階調信号 V_{pix} （すなわち表示データ）に応じた輝度階調で発光動作する。また、このとき、接点 N_{11} に印加された階調信号 V_{pix} に基づいて、トランジスタ T_{r12} のゲート -

10

【0032】

次いで、上記選択期間終了後の非選択期間において、選択ライン L_s に非選択レベル（オフレベル；例えばローレベル）の選択電圧 S_{sel} を印加することにより、表示画素 PIX のトランジスタ T_{r11} がオフ動作して非選択状態に設定され、データライン L_d と画素駆動回路 DC とが電氣的に遮断される。このとき、上記キャパシタ C_s に蓄積された電荷が保持されることにより、トランジスタ T_{r12} のゲート端子に階調信号 V_{pix} に相当する電圧が保持された（すなわち、ゲート - ソース間の電位差が保持された）状態となる。

【0033】

したがって、上記選択状態における発光動作と同様に、供給電圧 V_{dd} からトランジスタ T_{r12} を介して、有機 EL 素子 $OLED$ に所定の発光駆動電流が流れて、発光動作状態が継続される。この発光動作状態は、次の階調信号 V_{pix} が印加される（書き込まれる）まで、例えば、1 フレーム期間継続するように制御される。そして、このような駆動制御動作を、表示パネル 10 に 2 次元配列された全ての表示画素 PIX （各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} ）について、例えば各行ごとに順次実行することにより、所望の画像情報を表示する画像表示動作を実行することができる。

20

【0034】

なお、図 3 においては、表示画素 PIX に設けられる画素駆動回路 DC として、表示データに応じて各表示画素 PIX （具体的には、画素駆動回路 DC のトランジスタ T_{r12} のゲート端子；接点 N_{11} ）に書き込む階調信号 V_{pix} の電圧値を調整（指定）することにより、有機 EL 素子 $OLED$ に流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電圧指定型の階調制御方式の回路構成を示したが、表示データに応じて各表示画素 PIX に書き込む電流値を調整（指定）することにより、有機 EL 素子 $OLED$ に流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電流指定型の階調制御方式の回路構成を有するものであってもよい。

30

【0035】

（表示画素のデバイス構造）

次いで、上述したような回路構成を有する表示画素（発光駆動回路及び有機 EL 素子）の具体的なデバイス構造（平面レイアウト及び断面構造）について説明する。ここでは、有機 EL 層において発光した光を、絶縁性基板を介して視野側（絶縁性基板の他面側）に出射するボトムエミッション型の発光構造を有する表示パネル（有機 EL パネル）について示す。

40

【0036】

図 4 は、本実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。ここでは、図 1、図 2 に示した表示画素 PIX の赤（ R ）、緑（ G ）、青（ B ）の各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} のうちの、特定の一の色画素の平面レイアウトを示す。なお、図 4 においては、図 3 に示した画素駆動回路 DC の各トランジスタ及び配線等が形成された層を中心に示す。また、図 5（a）及び図 5（b）は、図 4 に示した平面レイアウトを有する表示画素における $V_A - V_A$ 線（本明細書においては図

50

5中に示したローマ数字の「5」に対応する記号として便宜的に「V」を用いる。以下同じ)に沿った断面及びVB-VB線に沿った断面を示す概略断面図である。

【0037】

図4に示した表示画素PIX(色画素PXr、PXg、PXb)は、具体的には、絶縁性基板11の一面側に設定された画素形成領域(各色画素PXr、PXg、PXbにおける有機EL素子OLEDの形成領域(EL素子形成領域)Rel、及び、各色画素PXr、PXg、PXb間の隔壁層17の形成領域を含む領域)Rpxにおいて、画素形成領域Rpxの上方及び下方の縁辺領域に行方向(図面左右方向)に延在するように選択ラインLs及び供給電圧ラインLaが各々配設されるとともに、これらのラインLs、Laに直交するように、上記平面レイアウトの左方の縁辺領域に列方向(図面上下方向)に延在するようにデータラインLdが配設されている。また、上記画素形成領域Rpxの上下左右の縁辺領域には、四方に隣接して配列される色画素にまたがって、図5(a)、(b)に示すように、行及び列方向に延在するように隔壁層(詳しくは後述する)17が配設されている。すなわち、EL素子形成領域Rel(画素電極14)が隔壁層17に設けられた開口部17aにより画定される。

10

【0038】

ここで、例えば図4、図5(a)、(b)に示すように、データラインLdは、選択ラインLs及び供給電圧ラインLaよりも下層側(絶縁性基板11側)に設けられ、トランジスタTr11、Tr12のゲート電極Tr11g、Tr12gを形成するためのゲートメタル層をパターニングすることによって当該ゲート電極と同じ工程で形成され、その上に成膜されたゲート絶縁膜12に設けられたコンタクトホールCH1を介して、信号配線層Ldxと一体的に形成されたトランジスタTr11のドレイン電極Tr11dに接続されている。

20

【0039】

また、選択ラインLsは、データラインLdよりも上層側に設けられ、トランジスタTr11、Tr12のソース電極Tr11s、Tr12s、ドレイン電極Tr11d、Tr12dを形成するためのソース、ドレインメタル層をパターニングすることによって当該ソース電極、ドレイン電極と同じ工程で形成され、トランジスタTr11のゲート電極Tr11gの両端に位置するゲート絶縁膜12に設けられたコンタクトホールCH2を介してゲート電極Tr11gに接続されている。

30

【0040】

ここで、選択ラインLsは、例えば下層配線部Ls0と上層配線部Ls1を積層した配線構造を有し、また、供給電圧ラインLa(後述する給電配線層Layを含む)も、下層配線部La0と上層配線部La1を積層した配線構造を有している。下層配線部Ls0、La0は、いずれも、トランジスタTr12のソース電極Tr12s及びドレイン電極Tr12dと同層、又は、一体的に設けられ、当該ソース電極Tr12s及びドレイン電極Tr12dを形成するためのソース、ドレインメタル層をパターニングする工程において同時に形成される。

【0041】

なお、下層配線部Ls0、La0は、各々、クロム(Cr)やチタン(Ti)等のマイグレーションを低減するための遷移金属層と、当該遷移金属層の上に設けられているアルミニウム単体やアルミニウム合金等の配線抵抗を低減するための低抵抗金属層と、の積層構造を有している。上層配線部Ls1、La1は、アルミニウム単体やアルミニウム合金等の配線抵抗を低減するための低抵抗金属の単層により形成するものであってもよいが、クロム(Cr)やチタン(Ti)等のマイグレーションを低減するための遷移金属層上に上記低抵抗金属層が設けられた積層構造を有するものである方が好ましい。

40

【0042】

そして、画素駆動回路DCは、より具体的には、例えば図4に示すように、図3に示したトランジスタTr11が行方向に配設された選択ラインLs(又はデータラインLd)に接続され、行方向に形成された信号配線層Ldxに沿って延在するように配置され、また

50

、トランジスタTr 1 2が供給電圧ラインLaから列方向に突出して形成された給電配線層Layに沿って延在するように配置されている。

【0043】

ここで、各トランジスタTr 1 1、Tr 1 2は、周知の電界効果型の薄膜トランジスタ構造を有し、各々、ゲート電極Tr 1 1 g、Tr 1 2 gと、ゲート絶縁膜12を介して各ゲート電極Tr 1 1 g、Tr 1 2 gに対応する領域に形成された半導体層SMCと、該半導体層SMCの両端部に延在するように形成されたソース電極Tr 1 1 s、Tr 1 2 s及びドレイン電極Tr 1 1 d、Tr 1 2 dと、を有している。

【0044】

なお、各トランジスタTr 1 1、Tr 1 2のソース電極Tr 1 1 s、Tr 1 2 sとドレイン電極Tr 1 1 d、Tr 1 2 dが対向する半導体層SMC上には当該半導体層SMCへのエッチングダメージを防止するための酸化シリコン又は窒化シリコン等のチャネル保護層BLが形成され、また、ソース電極Tr 1 1 s、Tr 1 2 s及びドレイン電極Tr 1 1 d、Tr 1 2 dと半導体層SMCとの間には、当該半導体層SMCとソース電極Tr 1 1 s、Tr 1 2 s及びドレイン電極Tr 1 1 d、Tr 1 2 dとのオーミック接続を実現するための不純物層OHMが形成されている。

【0045】

そして、図3に示した画素駆動回路DCの回路構成に対応するように、トランジスタTr 1 1は、図4に示すように、ゲート電極Tr 1 1 gがゲート絶縁膜12に設けられた一対のコンタクトホールCH2を介して各々選択ラインLsに接続され、同ドレイン電極Tr 1 1 dが信号配線層Ldxと一体的に形成されている。

【0046】

また、トランジスタTr 1 2は、図4、図5に示すように、ゲート電極Tr 1 2 gがゲート絶縁膜12に設けられたコンタクトホールCH3を介して上記トランジスタTr 1 1のソース電極Tr 1 1 sに接続され、同ドレイン電極Tr 1 2 dが供給電圧ラインLaと一体的に形成された給電配線層Layに接続され、同ソース電極Tr 1 2 sが有機EL素子OLEDの画素電極14に直接接続されている。

【0047】

有機EL素子OLEDは、図4、図5に示すように、上記トランジスタTr 1 1、Tr 1 2のゲート絶縁膜12上に設けられるとともに、トランジスタTr 1 2のソース電極Tr 1 2 sに直接接続されて、所定の発光駆動電流が供給される画素電極（例えばアノード電極）14と、絶縁性基板11上に形成された隔壁層17に設けられた開口部17aにより画定されたEL素子形成領域Rel（後述する有機化合物含有液の塗布領域に相当する）に形成された例えば正孔輸送層15a（担体輸送層）及び電子輸送性発光層15b（担体輸送層）からなる有機EL層（発光機能層）15と、絶縁性基板11上に2次元配列された各表示画素PIXに共通に設けられた単一の電極層（べた電極）からなる対向電極16と、が順次積層されている。

【0048】

ここで、本実施形態に係る表示パネル10においては、ボトムエミッション型の発光構造を有しているので、画素電極14がITO等の光透過特性を有する（透明な）電極材料により形成されるとともに、対向電極16が光反射特性を有する電極材料により形成されている。なお、対向電極16は、各表示画素PIXのEL素子形成領域Relだけでなく、当該EL素子形成領域Relを画定する隔壁層17上にも延在するように設けられている。

【0049】

なお、上述したデバイス構造においては、データラインLdがゲートメタル層をパターニングすることによって形成され、選択ラインLsがソース、ドレインメタル層をパターニングすることによって形成され、各々コンタクトホールCH1、CH2を介してトランジスタTr 1 1のドレイン電極Tr 1 1 dやゲート電極Tr 1 1 gに接続する場合について説明したが、これに限らず、データラインLdがソース、ドレインメタル層をパターニングすることによって形成され、選択ラインLsがゲートメタル層をパターニングするこ

10

20

30

40

50

とによって形成されることでコンタクトホールCH1、CH2を介することなく、トランジスタTr11のドレイン電極Tr11dやゲート電極Tr11gと一体的に形成されるようにしてもよい。

【0050】

また、供給電圧ラインLa及び給電配線層Layは、トランジスタTr12のソース電極Tr12sやドレイン電極Tr12dを形成するためのソース、ドレインメタル層と別層により形成する場合について説明したが、ソース、ドレインメタル層をパターンニングすることによりドレイン電極Tr12dと一体的に形成されるようにしてもよい。この場合には、供給電圧ラインLaがソース、ドレインメタル層をパターンニングすることにより形成される他の配線と電氣的に絶縁していなければならない。

10

【0051】

隔壁層17は、少なくとも、表示パネル10に2次元配列される複数の表示画素PIX（各色画素PXr、PXg、PXb）相互の境界領域を含み、特に本実施形態においては、図1に示すように、表示領域20において、各色画素のEL素子形成領域Rel（画素電極14の露出領域）以外の絶縁性基板11の全域を被覆するように設けられている。ここで、図4、図5（a）に示すように、上記表示画素PIX（各色画素PXr、PXg、PXb）相互の境界領域のうち、表示パネル10（絶縁性基板11）の列方向には上記トランジスタTr12が延在して形成されており、少なくとも当該トランジスタTr12を被覆し、各画素形成領域Rpxに形成される画素電極14相互の層間絶縁膜としての機能を果たす絶縁膜13a、13bが形成されている。隔壁層17は、少なくとも当該絶縁膜13a、13bを完全に被覆して開口部17a内に絶縁膜13a、13bが露出しない平面パターンを有して、絶縁性基板11上に樹脂層を積層することにより形成されている。これにより、隔壁層17に設けられた開口部17a内に露出する領域が表示画素PIXのEL素子形成領域Relとして画定され、有機EL層15（正孔輸送層15a及び電子輸送性発光層15b）を形成する際の有機化合物材料の塗布領域として規定される。ここで、隔壁層17は、例えば感光性の樹脂材料を用いて形成されている。

20

【0052】

また、本実施形態に適用される隔壁層17は、少なくとも隔壁層17の表面（側面及び上面）が、EL素子形成領域Relに有機化合物含有液が塗布される前に、EL素子形成領域Relに塗布される有機化合物含有液に対して撥液性を有するように表面処理が施され、一方、有機EL素子OLEDの画素電極14の表面は、当該有機化合物含有液に対して親液性を有するように表面処理が施されている。

30

なお、上述した画素駆動回路DC、有機EL素子OLED（画素電極14、有機EL層15、対向電極16）及び隔壁層17が形成された絶縁性基板11の一面側には、図示を省略したメタルキャップや封止基板等を貼り合わせるにより封止されている。

【0053】

そして、このような表示パネル10においては、トランジスタTr11、Tr12等の機能素子、選択ラインLsやデータラインLd、供給電圧ライン（アノードライン）La等の配線層からなる画素駆動回路DCにおいて、データラインLdを介して供給された表示データに応じた階調信号Vpixに基づいて、所定の電流値を有する発光駆動電流がトランジスタTr12のソース-ドレイン間に流れて画素電極14に供給されることにより、各表示画素PIX（各色画素PXr、PXg、PXb）の有機EL素子OLEDが上記表示データに応じた所望の輝度階調で発光動作する。

40

【0054】

このとき、本実施形態に示した表示パネル10、つまり、画素電極14が光透過特性を有し、対向電極16が光反射特性を有することにより（すなわち、有機EL素子OLEDがボトムエミッション型であることにより）、各表示画素PIX（各色画素PXr、PXg、PXb）の有機EL層15において発光した光は、光透過特性を有する画素電極14を介して直接、あるいは、光反射特性を有する対向電極16で反射して、絶縁性基板11を透過し、視野側である絶縁性基板11の他面側（図5（a）、（b）の図面下方）に出

50

射される。

【0055】

(表示装置の製造方法)

次に、本実施形態に係る表示装置(表示パネル)の製造方法について説明する。

図6乃至図9は、本実施形態に係る表示装置(表示パネル)の製造方法の一実施形態を示す工程断面図である。ここでは、便宜的に、上述した図5(a)に示した図4のVA-V A線に沿った断面を、図6乃至図9の各図の右方に配置し、図1に示した表示パネルにおけるVIC-VIC線(本明細書においては図1中に示したローマ数字の「6」に対応する記号として便宜的に「VI」を用いる。以下同じ)に沿ったコンタクト電極部の断面及びVID-VID線に沿った外部接合端子部の断面を、図6乃至図9の各図の左方に配置して示す。

10

【0056】

上述した表示装置(表示パネル)の製造方法は、まず、図6(a)~(d)に示すように、ガラス基板等の絶縁性基板11の一面側(図面上面側)に設定された表示領域20内の表示画素PIX(各色画素PXr、PXg、PXb)の画素形成領域Rpxごとに、上述した画素駆動回路(図3、図4参照)DCのトランジスタTr11、Tr12やデータラインLd、信号配線層Ldx、選択ラインLsの下層配線部Ls0及び供給電圧ラインLaの下層配線部La0等の配線層を形成するとともに、有機EL素子OLEDのアノード電極となる画素電極14を形成する。

20

【0057】

具体的には、透明な絶縁性基板11上にゲートメタル層を成膜してから、図6(a)に示すように、フォトリソグラフィでゲートメタル層をパターニングすることによって表示領域20の各画素形成領域Rpxに、ゲート電極Tr11g、Tr12g及びデータラインLdを形成するとともに、該表示領域20の周辺領域に図示を省略した引き回し配線Lhとなる領域に下層引き回し配線、並びに、絶縁性基板11の特定の端部領域に外部接合端子Tmiの下層電極部Tma、コンタクト電極Ecとなる領域に下層電極部Ec0を同時に形成し、その後、絶縁性基板11の全域にゲート絶縁膜12、アモルファスシリコン等からなる半導体層SMCとなる半導体膜SMC、チャンネル保護層BLとなる窒化シリコン等の絶縁膜BLを連続的に被覆形成する。

30

【0058】

次いで、図6(b)に示すように、表示領域20の上記絶縁膜BLをフォトリソグラフィによって適宜パターニングしてゲート絶縁膜12上のゲート電極Tr11g及びTr12gに対応する領域に、チャンネル保護層BLを形成する。その後、不純物層OHMとなる不純物層を全面に堆積しフォトリソグラフィによって不純物層OHMをパターニングするとともに下方の半導体膜SMCをパターニングして、半導体層SMC及び当該半導体層SMCの両端部にオーミック接続のための不純物層OHMを形成する。

40

【0059】

この後、下層電極部Tma上のゲート絶縁膜12、下層電極部Ec0上のゲート絶縁膜12及び引き回し配線Lhとなる領域のゲート絶縁膜12に、それぞれコンタクトホールを形成し、次いで、錫ドープ酸化インジウム(Indium Thin Oxide; ITO)や亜鉛ドープ酸化インジウム(Indium Zinc Oxide)等の透明な(光透過特性を有する)電極材料膜を堆積する。そして、フォトリソグラフィによって電極材料膜をパターニングして、図6(c)に示すように、上記ゲート絶縁膜12上であって、各表示画素PIXの画素形成領域Rpxの略中央領域(図4に示した平面レイアウトにおいてトランジスタTr11、Tr12や各種配線が配置された周辺部を除く領域)に矩形状の平面パターンを有する画素電極14を形成するとともに、下層電極部Ec0上にコンタクトホールを介して第一中層電極部Ec1を、下層電極部Tma上にコンタクトホールを介して第一中層電極部Tmbを、引き回し配線Lhとなる領域の下層引き回し配線上にコンタクトホールを介して図示しない第一中層引き回し配線を、一括して形成する。この後、図4に示したように、データラインLd、トランジスタTr1

40

50

1及びTr 1 2のゲート電極Tr 1 1 g、Tr 1 2 gの所定の位置の上面が露出するように、ゲート絶縁膜1 2にコンタクトホールCH 1、CH 2、CH 3を形成する。

【0060】

そして、図6(d)に示すように、画素形成領域Rpxにおいては、トランジスタTr 1 1及びTr 1 2の半導体層SMCの両端部に上記不純物層OHMを介して延在するように、ソース電極Tr 1 1 s、Tr 1 2 s及びドレイン電極Tr 1 1 d、Tr 1 2 dを形成するとともに、選択ラインLsの下層配線部Ls0、供給電圧ラインLa(給電配線層Layを含む)の下層配線部La0、及び信号配線層Ldxを形成し、一方、表示領域20の周辺領域においては、コンタクト電極Ecの第一中層電極部Ec1上に第二中層電極部Ec2を、第一中層電極部Tmb上に第二中層電極部Tmcを、引き回し配線Lhの第一中層引き回し配線上に図示しない第二中層引き回し配線を、それぞれ形成する。

10

【0061】

ここで、ソース電極Tr 1 1 s、Tr 1 2 s、ドレイン電極Tr 1 1 d、Tr 1 2 d、選択ラインLsの下層配線部Ls0、供給電圧ラインLaの下層配線部La0及び信号配線層Ldx、コンタクト電極Ecの第二中層電極部Ec2、第二中層電極部Tmc、第二中層引き回し配線は、例えば図6(c)の工程後、ソース、ドレインメタル層を絶縁性基板11上に成膜した後、フォトリソグラフィでパターニングすることによって一括して形成される。これにより、信号配線層Ldxは、コンタクトホールCH1を介して下方に位置するデータラインLdに接続され、選択ラインLsは、コンタクトホールCH2、CH2を介して下方に位置するゲート電極Tr 1 1 gの両端に接続され、ソース電極Tr 1 1 sは、コンタクトホールCH3を介して下方に位置するゲート電極Tr 1 2 gに接続される。また、トランジスタTr 1 2のソース電極Tr 1 2 sの他端側は画素電極14上にまで延在して、電氣的に接続される。

20

【0062】

なお、コンタクトホールCH1~CH3を、下層電極部Ec0と第一中層電極部Ec1との間のコンタクトホール、下層電極部Tmaと第一中層電極部Tmbとの間のコンタクトホール、引き回し配線Lhの下層引き回し配線と第一中層引き回し配線との間のコンタクトホールとともに、図6(b)と図6(c)の間に形成してもよい。このとき、コンタクトホールCH1には、データラインLdと信号配線層Ldxとの間に、画素電極14となる上記透明な電極材料膜が介在するようにパターニング形成され、コンタクトホールCH2、CH2には、トランジスタTr 1 1のゲート電極Tr 1 1 gの両端と選択ラインLsの下層配線部Ls0との間に上記透明な電極材料膜が介在するようにパターニング形成され、コンタクトホールCH3には、トランジスタTr 1 2のゲート電極Tr 1 2 gとトランジスタTr 1 1のソース電極Tr 1 1 sとの間に、上記透明な電極材料膜が介在するようにパターニング形成されていることが好ましい。このように上記透明な電極材料膜は1回のフォトリソグラフィによって一括してパターニングされることになる。

30

【0063】

また、少なくとも、上述したトランジスタTr 1 1のソース電極Tr 1 1 s及びドレイン電極Tr 1 1 d、トランジスタTr 1 2のソース電極Tr 1 2 s及びドレイン電極Tr 1 2 d、選択ラインLsの下層配線部Ls0、供給電圧ラインLa(給電配線層Layを含む)の下層配線部La0及び信号配線層Ldx、コンタクト電極Ecの第二中層電極部Ec2、外部接合端子Tmiの第二中層電極部Tmc、並びに、引き回し配線Lhの第二中層引き回し配線を形成するためのソース、ドレインメタル層は、例えば、クロム(Cr)単体又はクロム合金等からなる下層側の金属層と、アルミニウム(Al)単体又はアルミニウム-チタン(AlTi)、アルミニウム-ネオジウム-チタン(AlNdTi)等のアルミニウム合金からなる上層側の金属層と、を積層した配線構造を有している。

40

【0064】

次いで、上記トランジスタTr 1 1、Tr 1 2、選択ラインLs及び供給電圧ラインLaの下層配線部Ls0、La0を含む絶縁性基板11の一面側全域を被覆するように、窒化シリコン(Si₃N₄又はSiNx)や酸化シリコン(SiO₂)等の無機の絶縁性材料が

50

らなる保護絶縁膜を形成した後、当該保護絶縁膜をパターンングして、図7(a)に示すように、トランジスタTr12のドレイン電極Tr12dの上面、選択ラインLsの下層配線部Ls0、供給電圧ラインLaの下層配線部La0及び画素電極14の上面、並びに、コンタクト電極Ecの第二中層電極部Ec2、外部接合端子Tmiの第二中層電極部Tmc、並びに、引き回し配線Lhの第二中層引き回し配線の上面が各々露出する開口部を有する絶縁膜13aを形成する。絶縁膜13aにおいて、第二中層電極部Tmcを開口する開口部13aeの開口端は第二中層電極部Tmcの周縁部上に位置し、第二中層電極部Ec2を開口する開口部13aeの開口端は第二中層電極部Ec2の周縁部上に位置し、画素電極14を開口する開口部13aeの開口端は画素電極14の周縁部上に位置している。

【0065】

次いで、絶縁膜13aが形成された絶縁性基板11上に、例えばスパッタリング法やイオンプレーティング法、真空蒸着法、メッキ法等により、アルミニウム(Al)単体又はアルミニウム-チタン(AlTi)、アルミニウム-ネオジウム-チタン(AlNdTi)等のアルミニウム合金等の配線抵抗を低減するための低抵抗金属層(アルミ薄膜)を成膜した後、フォトリソグラフィでパターンングすることにより、図5(b)、図7(b)に示すように、表示領域20においては、選択ラインLs及び供給電圧ラインLa(給電配線層Layを含む)の平面パターンに対応する領域にのみ、それぞれアルミ薄膜からなる上層配線部Ls1、La1が形成され、一方、表示領域20の周辺領域においては、コンタクト電極Ecの第二中層電極部Ec2上に上層電極部Ec3が形成され、さらに、絶縁性基板11の端部領域においては、外部接合端子Tmiの下層電極部Tma上に上層電極部Tmd

【0066】

これにより、表示領域20においては、上層配線部Ls1、La1と下層配線部Ls0、La0からなる積層配線構造を有する選択ラインLs及び供給電圧ラインLa(給電配線層Layを含む)が形成され、周辺領域においては、下層電極部Ec0、第一中層電極部Ec1、第二中層電極部Ec2及び上層電極部Ec3からなる積層電極構造を有するコンタクト電極Ecが形成され、さらに、端部領域においては、下層電極部Tma、第一中層電極部Tmb、第二中層電極部Tmc及び上層電極部Tmdからなる外部接合端子Tmiが形成され、下層引き回し配線、第一中層引き回し配線、第二中層引き回し配線及び上層引き回し配線からなる引き回し配線Lhが形成される。外部接合端子Tmi及び引き回し配線Lhは電氣的に接続するよう一体化して形成しているので、下層電極部Tmaと下層引き回し配線とは同じフォトリソグラフィのレジストマスクでパターンング形成でき、第一中層電極部Tmbと第一中層引き回し配線とは同じフォトリソグラフィのレジストマスクでパターンング形成でき、第二中層電極部Tmcと第二中層引き回し配線とは同じフォトリソグラフィのレジストマスクでパターンング形成でき、上層電極部Tmdと上層引き回し配線とは同じフォトリソグラフィのレジストマスクでパターンング形成できる。

【0067】

次いで、上記選択ラインLs及び供給電圧ラインLa、コンタクト電極Ec、外部接合端子Tmi及び引き回し配線Lhを含む絶縁性基板11の一面側全域を被覆するように、化学気相成長法(CVD法)等を用いて、例えば窒化シリコンや酸化シリコン等の無機の絶縁性材料からなる絶縁膜を形成した後、当該絶縁膜をパターンングして、図7(c)に示すように、上記トランジスタTr11、Tr12、選択ラインLs及び供給電圧ラインLa(給電配線層Layを含む)を被覆するとともに、各表示画素PIXの画素電極14及びコンタクト電極Ec、外部接合端子Tmiの各上面が露出する開口部を有する絶縁膜13bを形成する。絶縁膜13bは、引き回し配線Lhを完全に覆っている。また、絶縁膜13bにおいて、上層電極部Tmdを開口する開口部13beの開口端は上層電極部Tmdの周縁部上に位置し、上層電極部Ec3を開口する開口部13beの開口端は上層電極部Ec3の周縁部上に位置し、画素電極14を開口する開口部13beの開口端は画素電極1

10

20

30

40

50

4の周縁部上に位置している。

【0068】

次いで、図8(a)に示すように、表示領域20においては、少なくとも隣接する表示画素PIX間の境界領域に形成された上記絶縁膜13bを完全に被覆し、特に本実施形態においては、各表示画素PIXの有機EL素子OLEDの形成領域に形成された画素電極14のみが露出する開口部17aを有し、該表示領域20の周辺領域においては、コンタクト電極Ecのみが露出する開口部17bを有し、絶縁性基板11(表示パネル10)の端部領域においては、外部接合端子Tmiのみが露出する開口部17cを有し、かつ、上記絶縁膜13b、13aが完全に被覆されるように、例えばポリイミド系やアクリル系等の感光性の有機樹脂材料を硬化してなる隔壁層17を形成する。

10

【0069】

隔壁層17は、引き回し配線Lh及び引き回し配線Lh上の絶縁膜13bを完全に覆っているので、引き回し配線Lh上の絶縁膜13bは、後述する撥液処理に曝されることはないのでエッチングされる恐れはない。

隔壁層17の開口部17aの開口端が、外部接合端子Tmiを開口する絶縁膜13aの開口部13aeの開口端及び外部接合端子Tmiを開口する絶縁膜13bの開口部13beの開口端より内側に位置するため、外部接合端子Tmi近傍の絶縁膜13a及び絶縁膜13bは隔壁層17によって覆われているので、後述する撥液処理に曝されることはないのでエッチングされる恐れはない。

20

【0070】

隔壁層17の開口部17aの開口端が、コンタクト電極Ecを開口する絶縁膜13aの開口部13aeの開口端及びコンタクト電極Ecを開口する絶縁膜13bの開口部13beの開口端より内側に位置するため、コンタクト電極Ec近傍の絶縁膜13a及び絶縁膜13bは隔壁層17によって覆われているので、後述する撥液処理に曝されることはないのでエッチングされる恐れはない。

30

隔壁層17の開口部17aの開口端が、画素電極14を開口する絶縁膜13aの開口部13aeの開口端及び画素電極14を開口する絶縁膜13bの開口部13beの開口端より内側に位置するため、画素電極14近傍の絶縁膜13a及び絶縁膜13bは隔壁層17によって覆われているので、後述する撥液処理に曝されることはないのでエッチングされる恐れはない。

30

【0071】

具体的には、上記絶縁膜13bを含む絶縁性基板11の一面側全域を被覆するように、例えば1~5μmの膜厚を有して形成された感光性樹脂層に対して、露光、現像処理を施すことにより、各表示画素PIXの画素形成領域に形成された画素電極14及びコンタクト電極Ec、外部接合端子Tmiのみが露出し、上記絶縁膜13b、13aが完全に被覆された各開口部17a、17b、17cを形成し、図1に示したような平面パターンを有する隔壁層17を形成する。ここで、樹脂材料としては、例えば東レ株式会社製のポリイミドコーティング材「フォトニースPW-1030」や「フォトニースDL-1000」等を良好に適用することができる。

40

【0072】

これにより、表示パネル10の行及び列方向に2次元配列された各色の表示画素PIXの有機EL素子形成領域Rel(有機EL素子OLEDの有機EL層15の形成領域)が隔壁層17により囲まれ、開口部17aにより外縁が規定された画素電極14の上面が露出する(隔壁形成工程)。

【0073】

次いで、絶縁性基板11を純水で洗浄した後、例えば酸素プラズマ処理又はUVオゾン処理等を施すことにより、少なくとも、上記隔壁層17により画定された各EL素子形成領域Relに露出する画素電極14の表面を、後述する担体輸送層形成工程において使用する正孔輸送材料や電子輸送性発光材料の有機化合物含有液に対して親液化する処理を施す(親液化工程)。画素電極14の表面は、ここで、担体輸送層形成工程において、有機化

50

合物含有液が接する部位となる。

【0074】

次いで、絶縁性基板11を例えば炭化フッ素ガス雰囲気中でプラズマ処理（炭化フッ素ガスプラズマ処理）を施すことにより、隔壁層17の表面を上記有機化合物含有液に対して撥液化する（撥液化工程）。

外部接合端子T M i近傍では、無機絶縁膜を含む絶縁膜13 a、絶縁膜13 bが隔壁層17によって覆われているので上述した炭化フッ素ガスプラズマ処理によって絶縁膜13 a、絶縁膜13 bがエッチングされることはない。このため、外部接合端子T M iは外部ドライバと良好に接続できる。

引き回し配線L h上の無機絶縁膜を含む絶縁膜13 bは、隔壁層17によって覆われているので上述した炭化フッ素ガスプラズマ処理によって絶縁膜13 bがエッチングされることはないので、後述する対向電極16とショートすることはない。

【0075】

各表示画素P I Xの画素形成領域では、無機絶縁膜を含む絶縁膜13 a、絶縁膜13 bが隔壁層17によって覆われているので上述した炭化フッ素ガスプラズマ処理によって絶縁膜13 a、絶縁膜13 bがエッチングされることはない。このため、画素電極14近傍に隙間ができ、この隙間に、後述する有機E L層15となる材料が移動することによって画素電極14上の有機E L層15の厚さが不均一になったり、有機E L層15の薄い部分で画素電極14と対向電極16がショートする恐れがない。

【0076】

このような撥液性を有する隔壁層17及び開口部17 aにより各表示画素P I X（有機E L素子O L E D）のE L素子形成領域R e lを画定することにより、後述する担体輸送層形成工程において、有機化合物含有液をノズルプリンティング法やインクジェット法を用いて塗布し、有機E L層15の発光層（電子輸送性発光層15 b）を形成する場合であっても、隣接する表示画素P I XのE L素子形成領域R e lへの有機化合物含有液の漏出や乗り越えを防止することができ、隣接画素相互の混色を抑制して、赤、緑、青色の塗り分けをすることができる。

【0077】

また、隔壁層17の表面が高い撥液性を有するとともに、各E L素子形成領域R e lに露出する画素電極14の表面が高い親液性を有することにより、担体輸送層形成工程において塗布される有機化合物含有液の隔壁層17（又は開口部17 a）側面への迫り上がりを抑制することができるとともに、画素電極14の表面に十分馴染んで略均一に拡がるので、画素電極14上の全域に略均一な膜厚を有する有機E L層15（正孔輸送層15 a及び電子輸送性発光層15 bの各層）を形成することができる。

【0078】

なお、本実施形態において使用する「撥液性」とは、後述する正孔輸送層となる正孔輸送材料を含有する有機化合物含有液や、電子輸送性発光層となる電子輸送性発光材料を含有する有機化合物含有液、もしくは、これらの溶液に用いる有機溶媒を、絶縁性基板上等に滴下して、接触角の測定を行った場合に、当該接触角が概ね50°以上になる状態と規定する。また、「撥液性」に対峙する「親液性」とは、本実施形態においては、上記接触角が概ね40°以下、好ましくは概ね10°以下になる状態と規定する。

【0079】

次いで、図8（b）に示すように、表示領域20の各色のE L素子形成領域R e l（有機E L素子O L E Dの形成領域）に対して、連続した溶液（液流）を吐出するノズルプリンティング（又はノズルコート）法、又は、互いに分離した不連続の複数の液滴を所定位置に吐出するインクジェット法等を適用して同一工程で、正孔輸送材料の溶液又は分散液を塗布した後、加熱乾燥させて正孔輸送層（担体輸送層）15 aを形成する。

【0080】

具体的には、有機高分子系の正孔輸送材料（担体輸送性材料）を含む有機化合物含有液（有機溶液）として、例えばポリエチレンジオキシチオフェン/ポリスチレンスルホン酸

10

20

30

40

50

水溶液（PEDOT/PSS；導電性ポリマーであるポリエチレンジオキシチオフェンPEDOTと、ドーパントであるポリスチレンスルホン酸PSSを水系溶媒に分散させた分散液）を、上記画素電極14上に塗布した後、絶縁性基板11が載置されているステージを100以上の温度条件で加熱して乾燥処理を行って残留溶媒を除去することにより、隔壁層17に形成された開口部17aに露出する画素電極14上のみ有機高分子系の正孔輸送材料を定着させて、担体輸送層である正孔輸送層15aを形成する。

【0081】

ここで、開口部17a内（すなわち、EL素子形成領域Rel）に露出する画素電極14の上面は、上記親液化処理により正孔輸送材料を含む有機化合物含有液に対して親液性を有しているため、塗布された有機化合物含有液は、画素電極14上に十分馴染んで広がる。一方、隔壁層17は、塗布される上記有機化合物含有液（PEDOT/PSS）の液面高さに対して十分高く形成され、かつ、当該有機化合物含有液に対して十分な撥液性を有しているため、隣接する表示画素PIXのEL素子形成領域Relへの有機化合物含有液の漏出や乗り越えを防止することができる。

10

【0082】

次いで、図9（a）に示すように、各色のEL素子形成領域Relに対して、ノズルプリンティング法又はインクジェット法等を適用して、上記正孔輸送層15a上に電子輸送性発光材料の溶液又は分散液を塗布した後、加熱乾燥させて電子輸送性発光層（担体輸送層）15bを形成する。

20

【0083】

具体的には、有機高分子系の電子輸送性発光材料（担体輸送性材料）を含む有機化合物含有液（有機溶液）として、例えばポリパラフェニレンビレン系やポリフルオレン系等の共役二重結合ポリマーを含む赤（R）、緑（G）、青（B）色の発光材料を、適宜水系溶媒或いはテトラリン、テトラメチルベンゼン、メシチレン、キシレン等の有機溶媒に溶解または分散した0.1wt%～5wt%の溶液を、上記正孔輸送層15a上に塗布した後、窒素雰囲気中で上記ステージを加熱して乾燥処理を行って残留溶媒を除去することにより、正孔輸送層15a上に有機高分子系の電子輸送性発光材料を定着させて、担体輸送層であり発光層でもある電子輸送性発光層15bを形成する。

【0084】

ここで、EL素子形成領域Rel内に形成された上記正孔輸送層15aの表面は、電子輸送性発光材料を含む有機化合物含有液に対して親液性を有しているため、隔壁層17に設けられた開口部17aにより画定されたEL素子形成領域Relに塗布された有機化合物含有液は、正孔輸送層15a上に十分馴染んで広がる。一方、隔壁層17は、塗布される上記有機化合物含有液の高さに対して十分高く設定され、かつ、当該有機化合物含有液に対して十分な撥液性を有しているため、隣接する表示画素PIXのEL素子形成領域Relへの有機化合物含有液の漏出や乗り越えを防止することができる。

30

このように、画素電極14上に正孔輸送層15a及び電子輸送性発光層15bを順次積層形成することにより有機EL層（発光機能層）15が形成される（担体輸送層形成工程）。

【0085】

次いで、図9（b）に示すように、上記隔壁層17及び有機EL層15（正孔輸送層15a及び電子輸送性発光層15b）が形成された絶縁性基板11上の少なくとも表示領域20及びその周辺領域に、光反射特性を有し、各EL素子形成領域Relの有機EL層15を介して各画素電極14に対向するとともに、コンタクト電極Ecに直接接続された対向電極（例えばカソード電極）16を形成する。

40

【0086】

ここで、対向電極16は、例えば真空蒸着法やスパッタリング法を用いて、1～10nm厚のカルシウム（Ca）、バリウム（Ba）、リチウム（Li）、インジウム（In）等の仕事関数の低い電子注入層（カソード電極）と、100nm以上の厚さのアルミニウム（Al）、クロム（Cr）、銀（Ag）、パラジウム銀（AgPd）系の合金、又は、

50

I T O等の透明電極等からなる高仕事関数の薄膜（給電電極）と、を順次積層した電極構造を適用することができる。

【0087】

また、対向電極16は、図1、図5に示したように、各EL素子形成領域Rel（有機EL素子OLEDの形成領域）内の上記画素電極14に対向する領域のみならず、各EL素子形成領域Relを画定する隔壁層17上、及び、表示領域20の周辺領域の一部の領域にまで延在する単一の導電層（べた電極）として形成される（対向電極形成工程）。

【0088】

次いで、上記対向電極16を形成した後、絶縁性基板11の一面側全域にシリコン酸化膜やシリコン窒化膜等からなる封止層18をCVD法等を用いて形成することにより、図5に示したような断面構造（ボトムエミッション型の発光構造）を有する複数の表示画素PIX（有機EL素子OLEDと画素駆動回路DC）がマトリクス状に配列された表示パネル10が完成する。なお、上記封止層18に加えて、又は、封止層18に替えて、UV硬化又は熱硬化接着剤を用いて、メタルキャップ（封止蓋）やガラス等の封止基板を接合するものであってもよい。

10

【0089】

このように、本実施形態に係る表示装置及びその製造方法は、表示領域20において、各表示画素PIXに設けられる有機EL素子OLEDの有機EL層15（例えば正孔輸送層15a及び電子輸送性発光層15b）を形成するEL素子形成領域Relを画定する開口部17aを有し、表示領域20の周辺領域において、コンタクト電極Ecのみが露出する開口部17bを有し、さらに表示パネル10の端部領域において、外部接合端子Tmiのみが露出する開口部17cを有する隔壁層17により、画素電極14やコンタクト電極Ec、外部接合端子Tmiの縁辺部上に延在する絶縁膜13a、13bを完全に被覆して、上記開口部17a、17b、17c内に露出しないようにした状態で、炭化フッ素ガスプラズマ処理を行い、少なくとも隔壁層17の上面及び開口部17aの側面（側壁）を撥液化することを特徴としている。

20

【0090】

（作用効果の検証）

次に、上述した特徴を有する表示装置及びその製造方法に特有の作用効果について詳しく説明する。

30

図10は、本実施形態の比較対象となる表示装置（表示パネル）の一例を示す概略図である。ここで、上述した実施形態と同等の構成については、同一の符号を付して示す。また、図10においても、隔壁層による絶縁性基板の被覆状態を明確にするために、便宜的にハッチングを施して示す。

【0091】

ここでは、上述した実施形態に係る表示装置の比較対象として、図10に示すように、EL素子形成領域Relを画定する隔壁層17が、表示画素PIXが配列される表示領域20に対応する領域（略一致する領域）にのみ設けられ、当該隔壁層17に設けられる開口部17a内に、少なくとも画素電極14の縁辺部上に延在する絶縁膜13（上述した絶縁膜13a、13bに相当する）が露出するとともに、絶縁性基板11（表示パネル10）の表示領域20の周辺領域には隔壁層17が設けられず、コンタクト電極Ecや外部接合端子Tmi、これらを相互に絶縁する絶縁膜13が露出した平面パターンを有するように形成された表示パネル10を示す。この表示パネル10は、上述した従来技術に示した構成に相当する。

40

【0092】

このような表示パネル10においては、上述した実施形態と同等の製造プロセス（図6～図9参照）を適用した場合、絶縁性基板11上に各表示画素PIXの画素駆動回路DCに設けられるトランジスタTr11、Tr12やキャパシタCs、有機EL素子OLEDの画素電極14を形成したのち、各表示画素PIX間を絶縁する絶縁膜13が絶縁性基板11上に形成される。ここで、絶縁膜13の一部は、画素電極14の縁辺部上にまで延

50

在し、この絶縁膜 13 に形成された開口部において画素電極 14 の上面が露出する。

【0093】

次いで、例えば図 10 に示すように、隔壁層 17 が複数の表示画素 P I X が配列された表示領域 20 に対応する領域にのみ形成される。ここで、隔壁層 17 に形成される開口部 17 a は、各表示画素 P I X の画素電極 14 の上面とともに、画素電極 14 の縁辺部に延在する上記絶縁膜 13 の一部が露出するようにパターンングされる。そして、この後、開口部 17 a 内に画素電極 14 とともに絶縁膜 13 の一部が露出した状態で、炭化フッ素ガスプラズマ処理を行い、隔壁層 17 の上面及び開口部 17 a の側面（側壁）を撥液化する。

【0094】

このとき、上述した従来技術の課題の欄においても説明したように、炭化フッ素ガスプラズマ処理により、絶縁性基板 11 がフッ化炭素ガスのプラズマに晒されるため、表示領域 20 においては、開口部内 17 a に露出する絶縁膜 13 がエッチングされて、当該絶縁膜 13 の下層に形成されている配線層や電極等が露出し、一方、表示領域 20 の周辺領域や絶縁性基板 11 に端部領域においても絶縁膜 13 がエッチングされて、下層の配線層（引き回し配線 L h ; 詳しくは後述する）等が露出する可能性があった。

【0095】

そのため、絶縁性基板 11 のハンドリング不良を起こした場合には、露出した配線層や電極が損傷して、電気的なオープンやショートが発生し、接続不良を引き起こしたり、アライメントずれが発生した場合には、後工程で形成される対向電極（カソード電極）16 と下層の引き回し配線 L h との間でショートを引き起こしたりするという問題を有していた。

【0096】

これに対して、本実施形態においては、上述したように、隔壁層 17 に設けられる開口部 17 a、17 b、17 c 内に、画素電極 14 やコンタクト電極 E c、外部接合端子 T M i の縁辺部に延在する絶縁膜 13 a、13 b が露出せず隔壁層 17 に完全に被覆された状態で、炭化フッ素ガスプラズマ処理を行うようにしているので、E L 素子形成領域 R e l である開口部 17 a 内、及び、表示領域 20 外の周辺領域や端部領域のいずれにおいても絶縁膜 13 a、13 b がエッチングされることがなく、絶縁膜 13 a、13 b の下層に形成された配線層や電極等が露出して、絶縁性基板 11 のハンドリング不良による配線や電極の損傷や電気的な接続不良の発生を防止することができるとともに、アライメントずれに起因する対向電極（カソード電極）16 と下層配線や電極との間のショートの発生を防止することができる。

【0097】

なお、本実施形態においては、表示パネル 10（絶縁性基板 11）の全域を被覆するように隔壁層 17 が形成され、各表示画素 P I X の画素電極 14、コンタクト電極 E c 及び外部接合端子 T M i のみが露出する各開口部 17 a、17 b、17 c が設けられた構成を示したが、本発明はこれに限定されるものではなく、電極や配線層相互の電気的な接続不良等が生じないようにすることができるものであれば、絶縁性基板 11 の全域に隔壁層 17 を形成しないようにしたものであってもよい。

【0098】

図 11 は、第 1 の実施形態に係る表示装置に適用される表示パネルの他の構成例を示す概略平面図である。ここで、上述した実施形態（図 1 乃至図 5 参照）と同等の構成については同一の符号を付した。また、図 11 においても、隔壁層による絶縁性基板の被覆状態を明確にするために、便宜的にハッチングを施して示し、さらに、引き回し配線の配設状態と、隔壁層の平面パターンとの関係を明瞭にするために、便宜的に、隔壁層（絶縁膜）の下層に配設される引き回し配線のうち、ゲート絶縁膜 12 より上層の配線を太い実線で示し、ゲート絶縁膜 12 より下層（すなわち絶縁性基板 11 表面上）の配線を太い点線で示す。

【0099】

10

20

30

40

50

具体的には、例えば図11に示すように、上述した実施形態（図1参照）に示した構成において、絶縁性基板11の表示領域20の周辺領域に設けられる隔壁層17が、引き回し配線（配線層）Lhが形成された領域のみを被覆するとともに、絶縁性基板11（表示パネル10）の端部領域に設けられる隔壁層17が、外部接合端子T Miが形成された領域のみを被覆する平面パターンを有して形成されている。ここで、引き回し配線Lhは、表示領域20内に配設された選択ラインLsや供給電圧ラインLa、データラインLd等を外部接合端子T Miに接続する配線層や、対向電極（カソード電極）16に接続されるコンタクト電極Ecを外部接合端子T Miに接続する配線層であって、相互に電氣的に絶縁されて配設されている。また、表示領域20内に2次元配列される各表示画素PIXの画素電極14、及び、表示領域20の周辺領域に配置されるコンタクト電極Ec及び絶縁性基板11の端部領域に配置される外部接合端子T Miは、上述した実施形態と同様に、隔壁層17に設けられた各開口部17a、17b、17cを介して露出するように形成されている。

10

20

30

40

50

【0100】

このような平面パターンを有する隔壁層17は、上述した実施形態と同様に、例えば、絶縁性基板11上に画素駆動回路DCを構成するトランジスタTr11、Tr12やキャパシタCs、各種配線層、有機EL素子OLEDのアノード電極となる画素電極14、コンタクト電極Ec、外部接合端子T Miを形成し（図6（d）参照）、次いで絶縁膜13（13a、13b）を形成した後（図7（c）参照）、当該絶縁性基板11上に隔壁層17となる樹脂層を形成し、画素電極14やコンタクト電極Ec、外部接合端子T Miが露出する開口部17a、17b、17cを形成する際に（図8（a）参照）、表示領域20の周辺領域のうち、引き回し配線Lhが形成された領域、及び、外部接合端子T Miの近傍領域以外の領域の絶縁膜13が露出するように、樹脂層（隔壁層17）を同時に除去するものであってもよいし、あるいは、上述した実施形態の製造方法において、少なくとも、画素電極14やコンタクト電極Ec、外部接合端子T Miが露出する開口部17a、17b、17cを有する隔壁層17を形成し、当該隔壁層17の表面や開口部17aの側壁を炭化フッ素ガスプラズマ処理により撥液化した後に、引き回し配線Lhが形成された領域、及び、外部接合端子T Miの近傍領域以外の領域の絶縁膜13が露出するように、隔壁層17を除去（すなわち、再度パターニング）するものであってもよい。

【0101】

特に、炭化フッ素ガスプラズマ処理により、表示領域20の周辺領域や絶縁性基板11の端部領域に露出する絶縁膜13がエッチングされて、接続不良等の不具合を生じる可能性がある場合には、後者の製造方法が望ましく、この場合、隔壁層17に画素電極14やコンタクト電極Ec、外部接合端子T Miが露出する開口部17a、17b、17cを形成する際には、表示領域20の周辺領域や絶縁性基板11の端部領域が露出しないように、隔壁層17により完全に被覆されている方がより望ましい。

【0102】

<第2実施形態>

次に、本発明に係る表示装置の第2の実施形態について説明する。

上述した第1の実施形態においては、各表示画素PIXのEL素子形成領域Relである画素電極14、及び、表示領域20の周辺領域に設けられたコンタクト電極Ec、絶縁性基板11（表示パネル10）の端部領域に設けられた外部接合端子T Miが各開口部17a、17b、17cを介して露出するように、これらの電極及び端子部分を除く絶縁性基板11（表示パネル10）の全域、又は、対応する領域に隔壁層17を形成した場合について説明したが、第2の実施形態においては、外部接合端子T Miを含む端部領域（例えば、外部接合端子T Mi間の領域や、外部接合端子T Miと絶縁性基板11の端部との間の領域）の絶縁膜13が露出するように、隔壁層17が形成されている。

【0103】

図12は、本発明に係る表示装置に適用される表示パネルの第2の実施形態を示す概略平面図である。ここで、上述した第1の実施形態と同等の構成（図1乃至図5参照）につ

いては同一の符号を付し、また、同等の製造方法については図6乃至図9を適宜参照してその説明を簡略化又は省略する。また、図12においても、隔壁層による絶縁性基板の被覆状態を明確にするために、便宜的にハッチングを施して示す。

【0104】

本実施形態に係る表示パネル10は、具体的には、図12に示すように、上述した第1の実施形態(図1参照)に示した構成において、絶縁性基板11上に設けられる隔壁層17が、外部接合端子T M i及びその近傍領域で除去され、絶縁性基板11の表面11aが露出する平面パターンを有して形成されている。ここで、表示領域20内に2次元配列される各表示画素P I Xの画素電極14、及び、表示領域20の周辺領域に配置されるコンタクト電極E cは、第1の実施形態と同様に、各々開口部17a、17bを介して露出するよう

10

【0105】

このような平面パターンを有する隔壁層17は、上述した第1の実施形態の他の構成例に示した場合と同様に、例えば、絶縁性基板11上に形成された画素駆動回路D Cを構成する各機能素子や各種配線層を被覆するとともに、有機E L素子O L E Dの画素電極14、コンタクト電極E cが露出する絶縁膜13(13a、13b)を形成した後、当該絶縁性基板11上に所定の開口部17a、17bを有する隔壁層17を形成する際に、外部接合端子T M i及びその近傍領域が露出するように、隔壁層17を除去するものであってもよいし、あるいは、第1の実施形態の製造方法において、所定の開口部17a、17bを有する隔壁層17に対して炭化フッ素ガスプラズマ処理による撥液化を行った後、外部接合端子T M i及びその近傍領域が露出するように、隔壁層17を除去(すなわち、再度パターニング)するものであってもよい。

20

【0106】

特に、炭化フッ素ガスプラズマ処理により、外部接合端子T M i周辺に露出する絶縁膜13がエッチングされて、接続不良等の不具合を生じる可能性がある場合には、後者の製造方法が望ましく、この場合、隔壁層17に画素電極14やコンタクト電極E cが露出する開口部17a、17bを形成する際には、外部接合端子T M i及びその近傍領域が露出しないように、隔壁層17により完全に被覆されている方がより望ましい。

【0107】

(作用効果の検証)

次に、本実施形態に係る表示装置及びその製造方法に特有の作用効果について説明する。

30

図13は、本実施形態の比較対象となる表示装置(表示パネル)の一例を示す要部構成図であり、図14は、本実施形態に係る表示装置(表示パネル)の一例を示す要部構成図である。ここで、上述した実施形態と同等の構成については、同一の符号を付して示す。

【0108】

ここでは、本実施形態に係る表示装置(表示パネル)の比較対象として、図13(a)、(b)に示すように、外部接合端子T M iが形成される絶縁性基板11の端部領域において、隔壁層17に設けられた開口部17cを介して外部接合端子T M iのみが露出するように形成された表示パネル10(絶縁性基板11)を示す。

40

【0109】

このような表示パネル10においては、上述した第1の実施形態に示したように、隔壁層17の膜厚が1~5 μ m程度に比較的厚く形成されているため、図13(c)に示すように、外部接合端子T M iとフレキシブル基板31や駆動用のドライバI C等との接続を行う際に、隔壁層17の膜厚分の段差が生じるため、相互を良好に接続することができず接合不良を生じる場合がある。

【0110】

そこで、本実施形態においては、図14(a)、(b)に示すように、表示パネル10(絶縁性基板11)において外部接合端子T M iが形成される端部領域に膜厚の大きい(すなわち、表面段差が大きくなる)隔壁層17を形成しないようにして、外部接合端子T

50

M i、及び、当該外部接合端子T M iの近傍の絶縁性基板11の表面11aを露出させた状態で、図14(c)に示すように、外部接合端子T M iとフレキシブル基板31等とを例えば導電性接着剤(図示を省略)等を介して、接続させることにより、相互を良好に接続させることができ、絶縁性基板11表面の段差に起因する接合不良の発生を抑制することができる。

【0111】

なお、上述した各実施形態においては、隔壁層17の表面を撥液化する工程(撥液化工程)において炭化フッ素ガスとして CF_4 を適用して不活性ガスプラズマ処理を施す場合について説明したが、本発明はこれに限定されるものではなく、炭化フッ素ガスとして C_4F_8 、 C_4F_6 、 CHF_3 、 C_3F_8 、 C_2F_6 のいずれかを適用するものであってもよく、その場合でも上述した場合と同等の構成及び製造方法を適用して同等の作用効果を得ることができる。また、上述した各実施形態においては、画素電極としてITOを用いたが、本発明はこれに限定されるものではなく、画素電極として他の透明な電極材料を適用するものであってもよい。

10

【0112】

さらに、上述した各実施形態においては、有機EL層15が正孔輸送層15a及び電子輸送性発光層15bからなる場合について説明したが、本発明はこれに限定されるものではなく、例えば正孔輸送兼電子輸送性発光層のみでもよく、正孔輸送性発光層及び電子輸送層でもよく、正孔輸送層、電子輸送層及び発光層でもよく、また、各層の間に適宜担体輸送層が介在してもよく、その他の担体輸送層の組合せであってもよい。

20

【0113】

また、上述した各実施形態においては、ボトムエミッション型の発光構造を有する表示パネルについて説明したが、本発明はこれに限定されるものではなく、トップエミッション型の発光構造を有するものであってもよい。この場合、画素電極14はアルミニウムやクロム等の光反射特性を有する反射電極層と、当該反射電極層を被覆するITO等の光透過特性を有する透明電極層とを積層した電極構造を有し、対向電極16はITO等の光透過特性を有する導電性材料により形成されていけばよい。

【0114】

また、上述した各実施形態においては、画素電極14をアノード電極としたが、これに限らずカソード電極としてもよい。このとき、有機EL層15は、画素電極14に接する担体輸送層が電子輸送性の層であればよい。

30

さらに、上述した各実施形態においては、画素駆動回路DCを備えたアクティブ駆動の表示パネル10を示したが、これに限らずパッシブ駆動の表示パネルであってもよい。

【図面の簡単な説明】

【0115】

【図1】本発明に係る表示装置に適用される表示パネルの第1の実施形態を示す概略平面図である。

【図2】第1の実施形態に適用される表示パネルの画素配列状態(隔壁層下のパネル構造)の一例を示す概略平面図である。

【図3】第1の実施形態に係る表示パネルに2次元配列される各表示画素(発光素子及び画素駆動回路)の回路構成例を示す等価回路図である。

40

【図4】第1の実施形態に係る表示装置(表示パネル)に適用可能な表示画素の一例を示す平面レイアウト図である。

【図5】第1の実施形態に係る平面レイアウトを有する表示画素における概略断面図である。

【図6】第1の実施形態に係る表示装置(表示パネル)の製造方法の一実施形態を示す工程断面図(その1)である。

【図7】第1の実施形態に係る表示装置(表示パネル)の製造方法の一実施形態を示す工程断面図(その2)である。

【図8】第1の実施形態に係る表示装置(表示パネル)の製造方法の一実施形態を示す工

50

程断面図（その３）である。

【図９】第１の実施形態に係る表示装置（表示パネル）の製造方法の一実施形態を示す工程断面図（その４）である。

【図１０】第１の実施形態の比較対象となる表示装置（表示パネル）の一例を示す概略図である。

【図１１】第１の実施形態に係る表示装置に適用される表示パネルの他の構成例を示す概略平面図である。

【図１２】本発明に係る表示装置に適用される表示パネルの第２の実施形態を示す概略平面図である。

【図１３】第２の実施形態の比較対象となる表示装置（表示パネル）の一例を示す要部構成図である。

【図１４】第２の実施形態に係る表示装置（表示パネル）の一例を示す要部構成図である。

【符号の説明】

【０１１６】

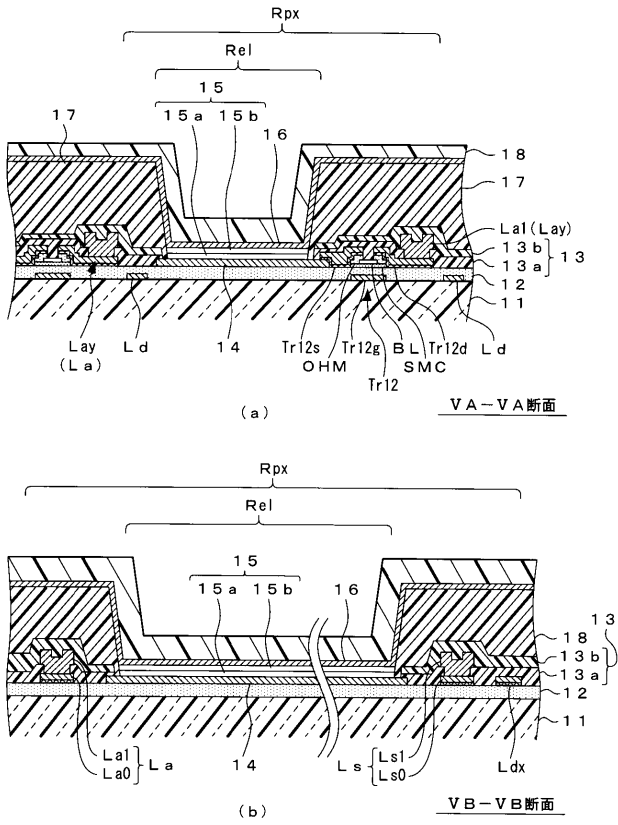
１０	表示パネル	
１１	絶縁性基板	
１３、１３ a、１３ b	絶縁膜	
１４	画素電極	
１５	有機 E L 層	
１５ a	正孔輸送層	
１５ b	電子輸送性発光層	
１６	対向電極	
１７	隔壁層	
１７ a ~ １７ c	開口部	
２０	表示領域	
L h	引き回し配線	
P I X	表示画素	
R p x	画素形成領域	
R e l	E L 素子形成領域	
E c	コンタクト電極	
T M i	外部接合端子	

10

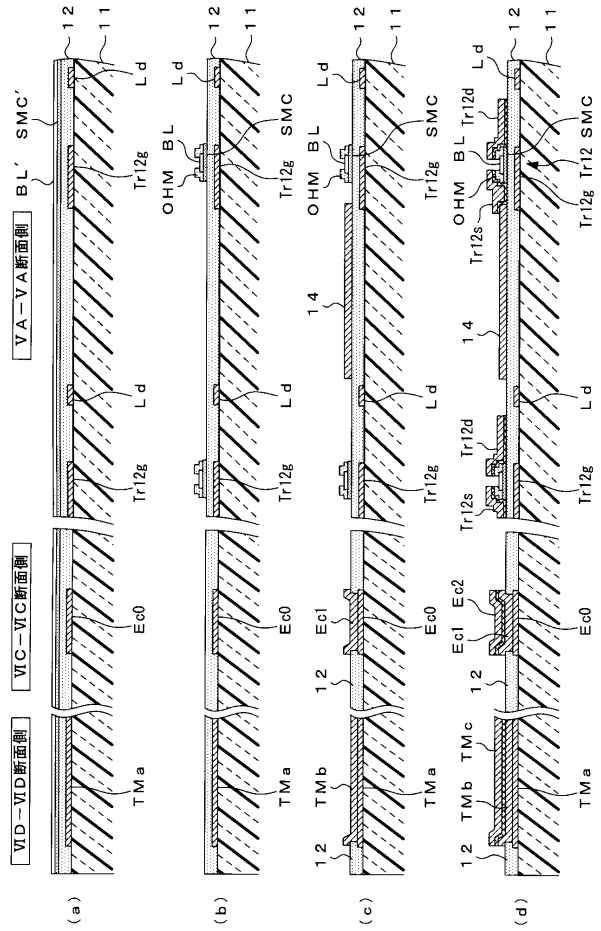
20

30

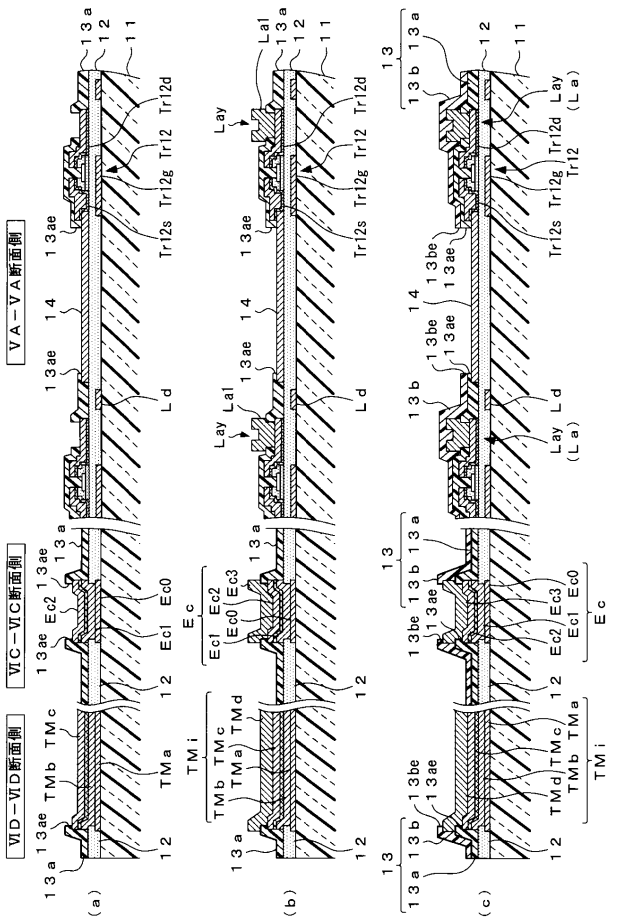
【図5】



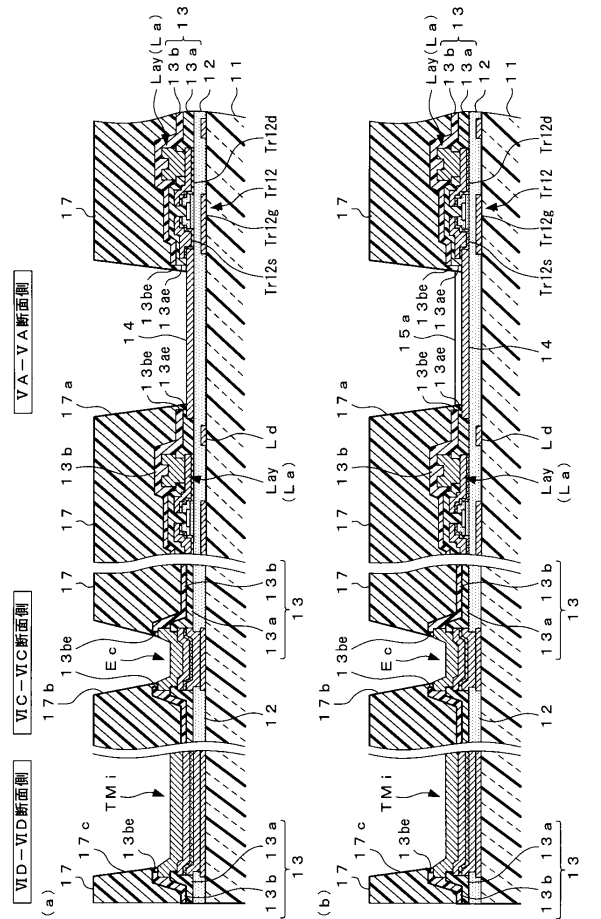
【図6】



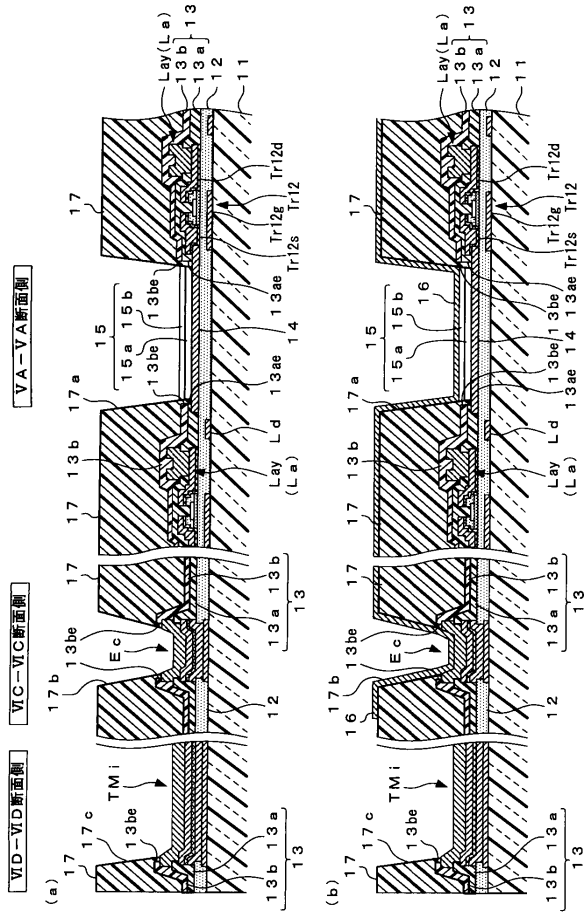
【図7】



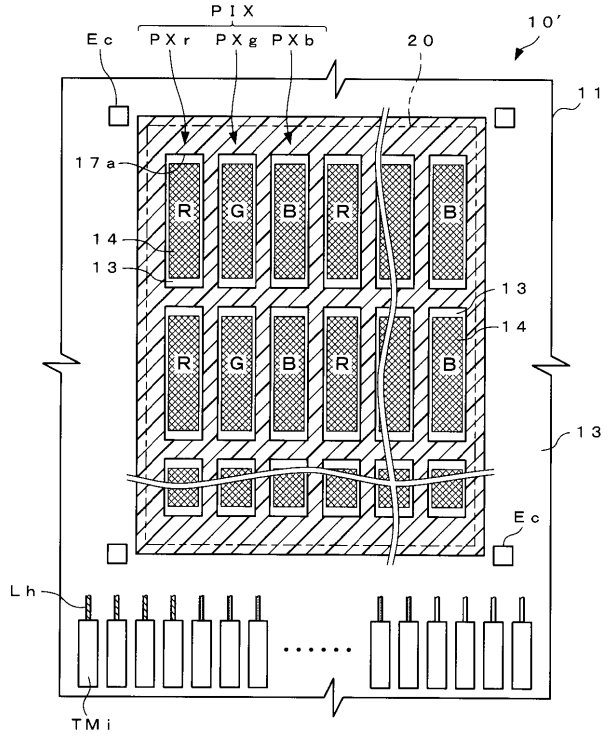
【図8】



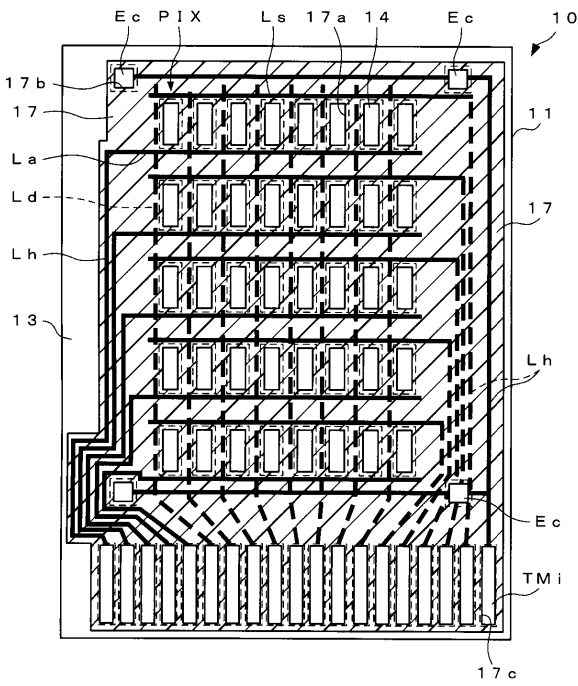
【図 9】



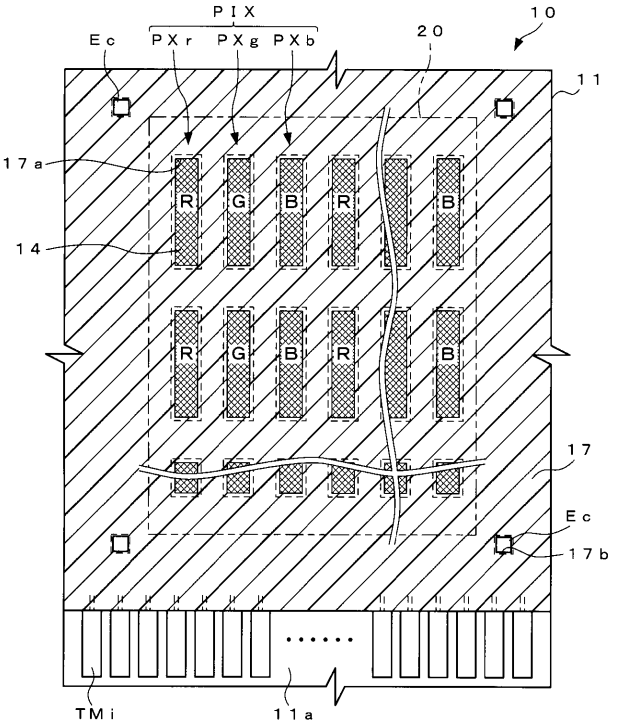
【図 10】



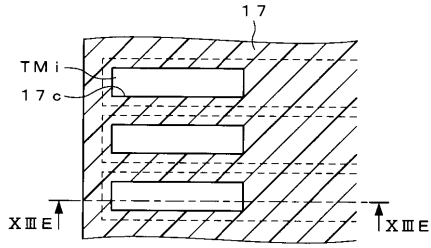
【図 11】



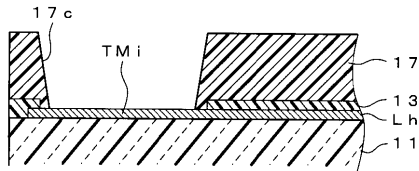
【図 12】



【 図 1 3 】

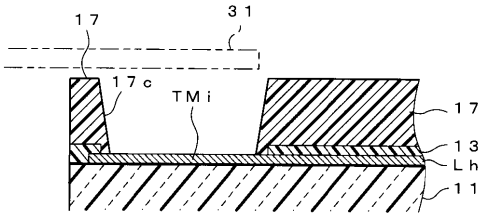


(a)



(b)

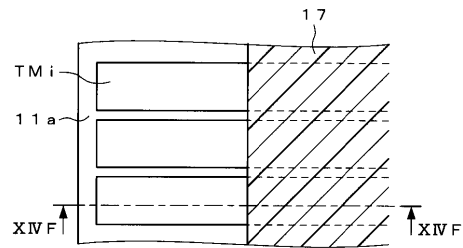
XIII-E-XIII-E断面



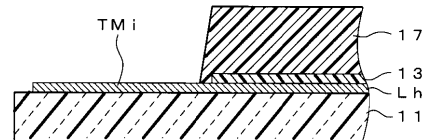
(c)

XIII-E-XIII-E断面

【 図 1 4 】

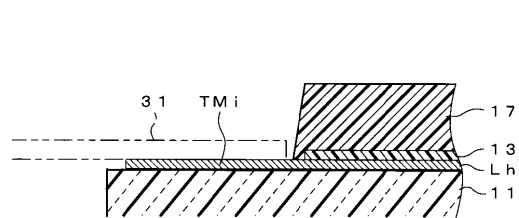


(a)



(b)

XIV-F-XIV-F断面



(c)

XIV-F-XIV-F断面

 フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
<i>H 0 5 B 33/06</i>	<i>(2006.01)</i>	H 0 5 B	33/06	
<i>H 0 5 B 33/26</i>	<i>(2006.01)</i>	H 0 5 B	33/26	Z
<i>H 0 1 L 51/50</i>	<i>(2006.01)</i>	H 0 5 B	33/14	A
<i>H 0 5 B 33/10</i>	<i>(2006.01)</i>	H 0 5 B	33/10	

Fターム(参考) 3K107 AA01 BB01 CC29 CC45 DD38 DD39 DD71 DD74 DD78 DD89
 DD95 DD96 EE03 GG06 GG24
 5C094 AA31 AA42 BA03 BA27 CA19 DA13 EA10 FB15 GB10
 5G435 AA14 AA17 BB05 CC09 KK05

专利名称(译)	显示装置及其制造方法		
公开(公告)号	JP2009211986A	公开(公告)日	2009-09-17
申请号	JP2008054829	申请日	2008-03-05
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	熊谷稔 白寄友之		
发明人	熊谷 稔 白寄 友之		
IPC分类号	H05B33/22 G09F9/30 H01L27/32 G09F9/00 H05B33/12 H05B33/06 H05B33/26 H01L51/50 H05B33/10		
FI分类号	H05B33/22.Z G09F9/30.338 G09F9/30.365.Z G09F9/00.338 H05B33/12.B H05B33/06 H05B33/26.Z H05B33/14.A H05B33/10 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC29 3K107/CC45 3K107/DD38 3K107/DD39 3K107/DD71 3K107/DD74 3K107/DD78 3K107/DD89 3K107/DD95 3K107/DD96 3K107/EE03 3K107/GG06 3K107/GG24 5C094/AA31 5C094/AA42 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/EA10 5C094/FB15 5C094/GB10 5G435/AA14 5G435/AA17 5G435/BB05 5G435/CC09 5G435/KK05		
其他公开文献	JP5267845B2 JP2009211986A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示装置及其制造方法，其中通过防止在制造过程中布线层或电极的暴露来防止连接失败的发生，并且提高了显示面板的可靠性。在其中二维布置多个显示像素PIX（每个颜色像素PXr，PXg，PXb）的显示区域20中，分隔层17包括显示像素PIX和每个显示像素PIX之间的边界区域。EL元件形成区域Rel中的（对应于含有机化合物的液体的涂敷区域）。这里，每个显示像素PIX的EL元件形成区域Rel由设置有开口部分17a的分隔壁层17限定，在该开口部分17a中仅暴露每个显示像素PIX的像素电极（例如，阳极电极）14。点域1

