

【特許請求の範囲】

【請求項 1】

画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置において、

前記画素回路は、

少なくとも発光素子と、

信号レベル保持用コンデンサと、

前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、

前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、

前記水平駆動回路は、

所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力し、

前記垂直駆動回路は、

前記発光素子の発光を停止させる非発光期間において、

前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定した後、

前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、

少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第 1 及び第 2 の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定し、

続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定し、

前記画素回路は、

前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する

ことを特徴とする表示装置。

【請求項 2】

前記垂直駆動回路は、

前記駆動トランジスタのドレイン電圧の立ち下げにより、前記駆動トランジスタを介して前記信号レベル保持用コンデンサの前記ソース側電圧を立ち下げることにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定する

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

10

20

30

40

50

前記容量が、前記書込トランジスタのゲート及びソースのオーバーラップにより形成された

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置の駆動方法において、

前記画素回路は、

少なくとも発光素子と、

信号レベル保持用コンデンサと、

前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、

前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、

前記駆動方法は、

所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力する駆動信号出力ステップと、

前記発光素子の発光を停止させる非発光期間において、

前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定するしきい値電圧設定の前処理ステップと、

前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第 1 及び第 2 の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定するしきい値電圧設定ステップと、

続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定する階調電圧設定ステップとを有し、

前記しきい値電圧設定ステップは、

前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する

ことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及び表示装置の駆動方法に関し、例えば有機 EL (Electro Luminescence) 素子によるアクティブマトリックス型の表示装置に適用することができる。本発

明は、複数回の期間に分けて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタにより放電させて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧に設定する際に、書込トランジスタのゲートソース間の容量にコンデンサを設け、このコンデンサによるカップリングにより信号レベル保持用コンデンサの端子電圧を低下させることにより、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができるようにする。

【背景技術】

【0002】

従来、有機EL素子を用いたアクティブマトリクス型の表示装置は、有機EL素子による画素と有機EL素子を駆動する駆動回路とによる画素回路をマトリクス状に配置して表示部が形成され、この表示部の周囲に配置した水平駆動回路及び垂直駆動回路により各画素回路を駆動して所望の画像を表示する。

10

【0003】

この有機EL素子を用いた表示装置に関して、特開2005-345722号公報には、有機EL素子を駆動する駆動トランジスタのしきい値電圧のばらつきを補正して各画素の階調を設定することにより、このしきい値電圧のばらつきによる画質劣化を防止し、Nチャンネル型のトランジスタを使用する場合でも、高い画質を確保することが可能な構成が提案されている。また特開2007-133284号公報には、このしきい値電圧のばらつきを補正する処理を複数回に分けて実行する構成が提案されている。この特開2007-133284号公報には、さらに有機EL素子を駆動するトランジスタの移動度のばらつきによる画質劣化を防止する方法も開示されている。

20

【0004】

ここで図3は、この特開2005-345722号公報に開示の表示装置を示す接続図である。この表示装置1は、水平セレクタ(HSEL)2により水平駆動回路3が構成され、またドライブキャナ(DSCN)4A、ライトキャナ(WSCN)4B、第1及び第2のオートゼロキャナ(AZCN1及びAZCN2)4C及び4Dにより垂直駆動回路5が構成される。

【0005】

ここで水平セレクタ2は、表示部6の信号線SIGにそれぞれ対応する複数のラッチ回路で入力画像データD1を順次ラッチすることにより、この画像データD1を各信号線SIGに振り分ける。また各信号線SIGに振り分けた画像データD1をそれぞれデジタルアナログ変換処理し、各信号線SIGに接続された各画素の階調を順次示す駆動信号Ssigを信号線SIG毎に生成する。水平セレクタ2は、この駆動信号Ssigを対応する信号線SIGに出力する。

30

【0006】

ライトキャナ4A、ドライブキャナ4B、第1及び第2のオートゼロキャナ4C及び4Dは、それぞれ図示しない信号生成回路で生成された基準信号を順次転送することにより、各走査線の駆動信号DS、WS、AZ1、AZ2を生成し、この駆動信号DS、WS、AZ1、AZ2をそれぞれ対応する走査線に出力する。

40

【0007】

表示部6は、所定の画素回路7をマトリクス状に配置して形成される。ここで画素回路7は、信号レベル保持用コンデンサC1の両端をそれぞれゲート及びソースに接続したソースフォロワ回路構成のNMOSTランジスタTR1(以下、駆動トランジスタと呼ぶ)により、電流駆動型の発光素子である有機EL素子8を駆動する。なおここでCpは、有機EL素子8の容量成分である。またVcatは、有機EL素子8のカソード電圧である。

【0008】

この駆動トランジスタTR1は、ドライブキャナ4Bから出力される駆動信号であるドライブ信号DSによりオンオフ動作するNMOSTランジスタTR2を介して、駆動用

50

電源 V_{cc} にドレインが接続される。これにより画素回路 7 は、ドライブ信号 DS によるトランジスタ TR_2 のオンオフ制御により駆動トランジスタ TR_1 への電源 V_{cc} の供給が制御され、発光、非発光が制御される。

【0009】

またこの駆動トランジスタ TR_1 は、それぞれ第 1 及び第 2 のオートゼロスキャナ $4C$ 及び $4D$ から出力される駆動信号である第 1 及び第 2 のオートゼロ信号 AZ_1 及び AZ_2 によりオンオフ動作する $NMOS$ トランジスタ TR_3 及び TR_4 を介して、ゲート及びソースが第 1 及び第 2 の基準電源 V_{ini} 及び V_{ss2} に接続される。これにより画素回路 7 は、これら第 1 及び第 2 のオートゼロ信号 AZ_1 及び AZ_2 によるトランジスタ TR_3 及び TR_4 の制御により信号レベル保持用コンデンサ C_1 の両端電位をそれぞれ基準電圧 V_{ini} 及び V_{ss2} に設定する。

10

【0010】

また駆動トランジスタ TR_1 は、ライトスキャナ $4A$ から出力される駆動信号である書込み信号 WS によりオンオフ動作する $NMOS$ トランジスタ TR_5 (以下、書込トランジスタと呼ぶ) を介して、ゲートが信号線 SIG に接続される。これにより画素回路 7 は、この書込み信号 WS による書込トランジスタ TR_5 の制御により信号線 SIG に出力される駆動信号 $Ssig$ の電圧が信号レベル保持用コンデンサ C_1 の一端に設定される。

【0011】

ここで図 4 は、この画素回路 7 の動作の説明に供するタイムチャートである。ここで表示部 6 は、図 4 (A) において信号書き込みにより駆動トランジスタ TR_1 への信号線 SIG の接続を示すように、フレーム単位のライン順次により各画素回路 7 の階調が設定される。各画素回路 7 は、この階調を設定する 1 水平走査期間 (1H) の前後、一定の期間が非発光期間 T_1 に設定され、残りが発光期間 T_2 に設定される (図 4 (B))。

20

【0012】

画素回路 7 は、非発光期間 T_1 が時点 t_1 により開始すると、第 1 及び第 2 のオートゼロ信号 AZ_1 及び AZ_2 によりトランジスタ TR_3 及び TR_4 がオン状態に設定され (図 4 (C) 及び (D))、駆動トランジスタ TR_1 のゲート電圧 V_g 及びソース電圧 V_s (図 4 (E) 及び (F)) がそれぞれ基準電圧 V_{ss2} 及び V_{ini} に設定される。ここで基準電圧 V_{ss2} 及び V_{ini} は、電位差 $V_{ss2} - V_{ini}$ が駆動トランジスタ TR_1 のしきい値電圧 V_{th} より十分に大きな電圧に設定される。これにより画素回路 7 は、信号レベル保持用コンデンサ C_1 の両端電位差が駆動トランジスタ TR_1 のしきい値電圧 V_{th} より大きな電圧に設定される。

30

【0013】

続いて画素回路 7 は、時点 t_2 において、第 1 のオートゼロ信号 AZ_1 が立ち下げられ、駆動トランジスタ TR_1 のソース側トランジスタ TR_3 がオフ状態に設定される。これにより画素回路 7 は、駆動トランジスタ TR_1 のゲートソース間電圧 V_{gs} に応じた駆動電流が駆動トランジスタ TR_1 のソースから流出する。ここで駆動トランジスタ TR_1 のゲート側基準電圧 V_{ss2} は、この駆動トランジスタ TR_1 による駆動電流が信号レベル保持用コンデンサ C_1 の有機 EL 素子 8 側端を充電するように、すなわち有機 EL 素子 8 のカソード電圧 V_{cat} に比して有機 EL 素子 8 のアノード電圧を十分に低い電圧に保持する電圧に設定される。これにより画素回路 7 は、信号レベル保持用コンデンサ C_1 の有機 EL 素子 8 側端の電圧が駆動トランジスタ TR_1 による充電により徐々に上昇し、信号レベル保持用コンデンサ C_1 の端子間電圧が徐々に低下し、この端子間電圧が駆動トランジスタ TR_1 のしきい値電圧 V_{th} となると、駆動トランジスタ TR_1 がオフ状態に動作を切り換え、信号レベル保持用コンデンサ C_1 の端子間電圧の低下が停止する。これにより画素回路 7 は、信号レベル保持用コンデンサ C_1 の両端電位差が駆動トランジスタ TR_1 のしきい値電圧 V_{th} に設定される。

40

【0014】

画素回路 7 は、続く時点 t_3 において、第 2 のオートゼロ信号 AZ_2 が立ち下げられて、駆動トランジスタ TR_1 のゲート側トランジスタ TR_4 がオフ状態に設定され、またド

50

ライブ信号 $D S$ が立ち下げられて、駆動トランジスタ $T R 1$ への電源 $V c c$ の供給が停止される。また続く時点 $t 4$ で、書込み信号 $W S$ が立ち上げられて書込トランジスタ $T R 5$ がオン状態に設定され、これにより駆動トランジスタ $T R 1$ のゲートが信号線 $S I G$ に接続される。画素回路 7 は、所定のタイミングで書込み信号 $W S$ が立ち下げられて書込トランジスタ $T R 5$ がオフ状態に設定され、これにより信号線 $S I G$ に出力される駆動信号 $S s i g$ の電圧 $V s i g$ が信号レベル保持用コンデンサ $C 1$ の一端にホールドされる。これにより画素回路 7 は、信号レベル保持用コンデンサ $C 1$ に設定された駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ により補正して、信号レベル保持用コンデンサ $C 1$ の端子間電圧が駆動信号 $S s i g$ の電圧 $V s i g$ に応じた電圧に設定される。

【 0 0 1 5 】

画素回路 7 は、発光期間 $T 2$ の開始時点 $t 5$ でトランジスタ $T R 1$ への電源 $V c c$ の供給が開始される。これにより画素回路 7 は、信号レベル保持用コンデンサ $C 1$ の端子間電圧によるゲートソース間電圧 $V g s$ により有機 $E L$ 素子 8 を電流駆動し、有機 $E L$ 素子 8 の容量 $C p$ によるブートストラップ動作により有機 $E L$ 素子 8 を発光させる。なおここでこの駆動トランジスタ $T R 1$ による有機 $E L$ 素子 8 の駆動電流 $I d s$ は、次式により表される。ここで $V g s$ は、駆動トランジスタ $T R 1$ のゲートソース間電圧であり、信号レベル保持用コンデンサ $C 1$ の両端電圧差である。また μ はトランジスタ $T R 1$ の移動度、 W はトランジスタ $T R 1$ のチャンネル幅、 L はトランジスタ $T R 1$ のチャンネル長、 $C o x$ はトランジスタ $T R 1$ の単位面積当りのゲート絶縁膜の容量、 $V t h$ はトランジスタ $T R 1$ のしきい値電圧である。

【 0 0 1 6 】

【 数 1 】

$$I d s = \frac{1}{2} \mu \frac{W}{L} C o x (V g s - V t h)^2 \quad \dots (1)$$

【 0 0 1 7 】

この図 3 及び図 4 の構成によれば、駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ で補正して信号線 $S I G$ に出力される駆動信号 $S s i g$ の電圧 $V s i g$ を信号レベル保持用コンデンサ $C 1$ に設定することにより、駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ のばらつきによる画質の劣化を防止することができる。

【 0 0 1 8 】

ところでこの図 3 に示す構成では、事前に、信号レベル保持用コンデンサ $C 1$ の両端電圧を基準電圧 $V i n i$ 及び $V s s 2$ に設定して信号レベル保持用コンデンサ $C 1$ の両端電位差 $V s s 2 - V i n i$ を駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ より十分に大きな電圧に設定した後、信号レベル保持用コンデンサ $C 1$ の両端電位差を駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ に設定する。

【 0 0 1 9 】

この事前に、信号レベル保持用コンデンサ $C 1$ の両端電圧を基準電圧 $V i n i$ 及び $V s s 2$ に設定する処理のうち、駆動トランジスタ $T R 1$ のゲート側電圧 $V s s 2$ の設定については、書込トランジスタ $T R 5$ を介して信号線 $S I G$ により実行することもでき、この場合、トランジスタ $T R 4$ を省略して画素回路 7 の構成を簡略化することができる。また駆動トランジスタ $T R 1$ のソース側電圧 $V i n i$ の設定については、電源電圧 $V c c$ の立ち下げにより設定できると考えられる。このようにすれば画素回路を構成するトランジスタ数を低減することができ、表示部を一段と高解像度化できると考えられる。またこの場合に、特開 2 0 0 7 - 1 3 3 2 8 4 号公報に開示の手法を適用して、信号レベル保持用コンデンサ $C 1$ に駆動トランジスタ $T R 1$ のしきい値電圧 $V t h$ を設定する処理を複数回に分けて実行すれば、高解像度化により動作周波数を高周波数化する場合でも、

10

20

30

40

50

しきい値電圧 V_{th} を設定する時間を十分に確保することができ、駆動トランジスタ TR_1 のしきい値電圧 V_{th} のばらつきによる画質劣化を確実に防止できると考えられる。また併せて特開 2007-133284 号公報に開示の駆動トランジスタの移動度のばらつきによる画質の劣化を防止する手法を適用して、一段と画質を向上できると考えられる。

【0020】

図 5 は、これらの点を考慮して考えられる表示装置を示すブロック図である。この表示装置 11 は、所定の絶縁基板上に表示部 12 が作成され、この表示部 12 の周囲に水平駆動回路 13 及び垂直駆動回路 14 が設けられる。水平駆動回路 13 には、水平セクタ (HSEL) 15 が設けられ、また垂直駆動回路 14 には、ライトスキャナ (WSCN) 16A、ドライブスキャナ (DSCN) 16B が設けられる。

10

【0021】

水平セクタ (HSEL) 15 は、水平セクタ 2 と同様にして各信号線 SIG に画像データ D1 を振り分けてデジタルアナログ変換処理する。水平セクタ 15 は、所定の固定電圧 V_{ofs} とこのデジタルアナログ変換結果とを交互に出力することにより、固定電圧 V_{ofs} を間に挟んで、信号線 SIG に接続された各画素の階調を示す階調電圧 V_{sig} の連続による駆動信号 S_{sig} を各信号線 SIG に出力する (図 7 (C) 参照)。

【0022】

ライトスキャナ 16A、ドライブスキャナ 16B は、それぞれ図示しない信号生成回路で生成された基準信号を順次転送することにより、各走査線の駆動信号 DS 、 WS を生成し、この駆動信号 DS 、 WS をそれぞれ対応する走査線に出力する。

20

【0023】

表示部 12 は、画素回路 (PIX) 17 をマトリックス状に配置して作成される。ここで図 6 に示すように、画素回路 17 は、信号レベル保持用コンデンサ C1 への基準電圧の設定に係るトランジスタ TR_3 及び TR_4 が省略された点、このトランジスタ TR_3 及び TR_4 の省略に関連する構成が異なる点を除いて、図 3 の画素回路 7 と同一に構成される。

【0024】

図 7 に示すように、各画素回路 17 は、有機 EL 素子 8 の発光を停止させる非発光期間 T_1 が時点 t_1 で開始すると、ドライブ信号 DS の電圧が発光期間 T_2 の電圧 V_{cc} から基準電圧 V_{ini} に立ち下げられる (図 7 (B))。ここでこの基準電圧 V_{ini} は、有機 EL 素子 8 のカソード電圧 V_{cat} に有機 EL 素子 8 のしきい値電圧を加算した電圧より低い電圧に設定される。これにより画素回路 17 は、駆動トランジスタ TR_1 の駆動信号 DS 側がソースとして機能し、有機 EL 素子 8 のアノード電圧が立ち下がり、有機 EL 素子 8 が発光を停止する。また駆動トランジスタ TR_1 を介して信号レベル保持用コンデンサ C1 の有機 EL 素子 8 側端から蓄積電荷が放電し、これにより有機 EL 素子 8 のアノード電圧が立ち下がり信号レベル保持用コンデンサ C1 の有機 EL 素子 8 側端の電圧 (駆動トランジスタ TR_1 のソース電圧 V_s) (図 7 (E)) が電圧 V_{ini} に設定される。

30

【0025】

続いて画素回路 17 は、駆動信号 S_{sig} により信号線 SIG が所定電圧 V_{ofs} に立ち下ると、時点 t_2 で書込み信号 WS により書込トランジスタ TR_5 がオン状態に切り換えられる (図 7 (A) 及び (C))。これにより画素回路 17 は、駆動トランジスタ TR_1 のゲート電圧 V_g がこの信号線 SIG の電圧 V_{ofs} に設定され、信号レベル保持用コンデンサ C1 の端子間電圧が $V_{ofs} - V_{ini}$ に設定される。ここで画素回路 17 では、この端子間電圧 $V_{ofs} - V_{ini}$ が駆動トランジスタ TR_1 のしきい値電圧を V_{th} より大きくなるように電圧 V_{ofs} 、 V_{ini} が設定される。これにより画素回路 17 では、時点 t_1 から時点 t_2 までの期間で、信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR_1 のしきい値電圧 V_{th} より大きな電圧に設定され、信号レベル保持用コンデンサ C1 に駆動トランジスタ TR_1 のしきい値電圧 V_{th} を設定するための準備処理が実行される。

40

50

【 0 0 2 6 】

続いて画素回路 17 は、駆動信号 $Ssig$ が固定電位 $Vofs$ に保持されている期間の時点 t_3 で、書込トランジスタ $TR5$ をオン状態に保持したままの状態、ドライブ信号 DS が発光期間 T_2 の電圧 Vcc に立ち上げられて駆動トランジスタ $TR1$ への電源の供給が開始される (図 7 (B))。また続いて信号線 SIG の信号レベルが階調電圧 $Vsig$ に設定される直前の時点 t_4 で、書込み信号 WS により書込トランジスタ $TR5$ がオフ状態に切り換えられる。

【 0 0 2 7 】

これにより画素回路 17 は、信号レベル保持用コンデンサ $C1$ の端子間電圧が駆動トランジスタ $TR1$ のしきい値電圧 Vth より大きい場合であることを条件に、時点 t_3 から時点 t_4 までの期間 T_{th1} の間、駆動トランジスタ $TR1$ を介して電源 Vcc により信号レベル保持用コンデンサ $C1$ の有機 EL 素子 8 側端に充電電流が流れ、駆動トランジスタ $TR1$ のソース電圧 Vs が徐々に上昇する (図 7 (E))。その結果、画素回路 17 は、信号レベル保持用コンデンサ $C1$ の端子間電圧が徐々に駆動トランジスタ $TR1$ のしきい値電圧 Vth に接近する。なお画素回路 17 は、固定電位 $Vofs$ の設定によりこのように有機 EL 素子 8 側端の電圧 Vs が上昇しても有機 EL 素子 8 が発光しないように設定される。

10

【 0 0 2 8 】

画素回路 17 は、時点 t_4 で書込み信号 WS により書込トランジスタ $TR5$ がオフ状態に切り換えられると、有機 EL 素子 8 の容量 Cp によるブートストラップ動作を開始し、駆動トランジスタ $TR1$ のゲート電圧 Vg 及びソース電圧 Vs が徐々に上昇する (図 7 (D) 及び (E))。

20

【 0 0 2 9 】

画素回路 17 は、一定時間経過して再び信号線 SIG の信号レベルが電圧 $Vofs$ に設定されると、時点 t_5 で書込み信号 WS により書込トランジスタ $TR5$ がオン状態に切り換えられて駆動トランジスタ $TR1$ のゲートが信号線 SIG に接続される。また続いて信号線 SIG の信号レベルが階調電圧 $Vsig$ に設定される直前の時点 t_6 で、書込み信号 WS により書込トランジスタ $TR5$ がオフ状態に切り換えられる。

【 0 0 3 0 】

これにより画素回路 17 は、時点 t_5 から時点 t_6 までの期間 T_{th2} の間、期間 T_{th1} の場合と同様にして、信号レベル保持用コンデンサ $C1$ の端子間電圧が徐々に駆動トランジスタ $TR1$ のしきい値電圧 Vth に接近し、信号レベル保持用コンデンサ $C1$ の端子間電圧が駆動トランジスタ $TR1$ のしきい値電圧 Vth となると、ソース電圧 Vs の上昇が停止する。これにより画素回路 17 は、信号レベル保持用コンデンサ $C1$ の端子間電圧が駆動トランジスタ $TR1$ のしきい値電圧 Vth に設定される。なおこれによりこの図 7 の例では、期間 T_{th1} と期間 T_{th2} との 2 回の処理で、信号レベル保持用コンデンサ $C1$ の端子間電圧が駆動トランジスタ $TR1$ のしきい値電圧 Vth に設定されるものの、この繰り返しの回数は、信号レベル保持用コンデンサ $C1$ の端子間電圧が駆動トランジスタ $TR1$ のしきい値電圧 Vth となるに十分な回数だけ繰り返すことができ、3 回以上としてもよい。

30

40

【 0 0 3 1 】

画素回路 17 は、続いて駆動信号 $Ssig$ が当該画素回路 17 の階調電圧 $Vsig$ に設定されている時点 t_7 で書込み信号 WS が立ち上げられて書込トランジスタ $TR5$ がオン状態に設定され、これにより駆動トランジスタ $TR1$ のゲートが信号線 SIG に接続される。また一定期間 T_{μ} が経過した時点 t_8 で、書込み信号 WS が立ち下げられ、これにより信号線 SIG に出力されている駆動信号 $Ssig$ の階調電圧 $Vsig$ が信号レベル保持用コンデンサ $C1$ の一端にホールドされる。これにより画素回路 17 は、信号レベル保持用コンデンサ $C1$ に設定された駆動トランジスタ $TR1$ のしきい値電圧 Vth により補正して、信号レベル保持用コンデンサ $C1$ の端子間電圧が階調電圧 $Vsig$ に応じた電圧に設定される。これによりこの表示装置 11 では、駆動トランジスタ $TR1$ のしきい値電圧

50

V_{th} のばらつきによる画質劣化を防止することができる。

【0032】

ここでこの時点 t_7 から時点 t_8 までの期間 T_μ においては、駆動トランジスタ T_{R1} のゲート電圧 V_g を階調電圧 V_{sig} に設定した状態で駆動トランジスタ T_{R1} に電源 V_{cc} を供給していることから、駆動トランジスタ T_{R1} は、ゲートソース間電圧 V_{gs} に応じてソース電圧 V_s が徐々に上昇することになる。またここでこのソース電圧 V_s の上昇速度は、(1)式により駆動トランジスタ T_{R1} の移動度が大きい場合程、早くなる。またソース電圧 V_s が上昇すると、ゲートソース間電圧 V_{gs} が低下することにより、ソース電流が流れ難くなる。

【0033】

これにより画素回路17は、この一定期間 T_μ により、移動度が大きい駆動トランジスタ程、信号レベル保持用コンデンサ C_1 の端子間電圧が低下し、移動度のばらつきを補正して画質の劣化が防止される。

【0034】

画素回路17は、時点 t_8 で書込み信号 WS が立ち下げられると、発光期間 T_2 が開始し、信号レベル保持用コンデンサ C_1 の端子間電圧によるゲートソース間電圧 V_{gs} により有機 EL 素子8を電流駆動する。なおこの発光期間 T_2 において、画素回路17は、有機 EL 素子8の容量 C_p による駆動トランジスタ T_{R1} のブートストラップ動作により、期間 T_μ で設定された駆動トランジスタ T_{R1} のゲート電圧 V_g 及びソース電圧 V_s が徐々に上昇して有機 EL 素子8が発光を開始し、やがてこれらゲート電圧 V_g 及びソース電圧 V_s の上昇が停止してこれらゲート電圧 V_g 及びソース電圧 V_s が一定電圧に保持される。

【0035】

ところで図8に示すように、期間 T_{th1} 及び T_{th2} 間の時点 t_4 から時点 t_5 までの期間 T_X の間、画素回路17では、駆動トランジスタ T_{R1} のブートストラップ動作により、駆動トランジスタ T_{R1} のソース電流で有機 EL 素子8の寄生容量 C_p を充電し、その結果、駆動トランジスタ T_{R1} のソース電圧 V_s が上昇する。ここで画素回路17では、このソース電圧 V_s の上昇により駆動トランジスタ T_{R1} のゲート電圧 V_g も上昇することになり、その結果、時点 t_4 から時点 t_5 までの期間 T_X の間、駆動トランジスタ T_{R1} のゲートソース間電圧はほぼ一定電圧に保持されることになる。

【0036】

しかしながら時点 t_4 から時点 t_5 までの期間の間の駆動トランジスタのソース電圧 V_s の電圧上昇により、ソース電圧 V_s が電圧 $V_{ofs} - V_{th}$ 以上に上昇してしまう場合も予測される。この場合、画素回路17は、時点 t_5 で続く2回目の期間 T_{th2} を開始した時点で、信号レベル保持用コンデンサ C_1 の端子間電圧 V が駆動トランジスタ T_{R1} のしきい値電圧 V_{th} 以下となり、その結果、画素回路17では、駆動トランジスタ T_{R1} のしきい値電圧のばらつきを正しく補正することが困難になる問題があり、表示画像の画質が劣化することになる。

【特許文献1】特開2005-345722号公報

【特許文献2】特開2007-133284号公報

【発明の開示】

【発明が解決しようとする課題】

【0037】

本発明は以上の点を考慮してなされたもので、信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる表示装置及び表示装置の駆動方法を提案しようとするものである。

【課題を解決するための手段】

【0038】

10

20

30

40

50

上記の課題を解決するため請求項1の発明は、画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置に適用して、前記画素回路は、少なくとも発光素子と、信号レベル保持用コンデンサと、前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、前記水平駆動回路は、所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力し、前記垂直駆動回路は、前記発光素子の発光を停止させる非発光期間において、前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定した後、前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定し、続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定し、前記画素回路は、前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する。

10

20

30

【0039】

また請求項4の発明は、画素回路をマトリックス状に配置して形成された表示部に対して、前記表示部の信号線及び走査線を介して水平駆動回路及び垂直駆動回路により前記画素回路を駆動することにより、前記表示部で所望の画像を表示する表示装置の駆動方法に適用して、前記画素回路は、少なくとも発光素子と、信号レベル保持用コンデンサと、前記信号レベル保持用コンデンサの両端をゲート及びソースに接続し、前記発光素子のアノードを前記ソースに接続し、前記ゲート及びソース間電圧に応じた駆動電流で前記発光素子を駆動する駆動トランジスタと、前記垂直駆動回路から出力される書込信号によりオン動作して、前記駆動トランジスタのゲートを前記信号線に接続する書込トランジスタとを有し、前記駆動方法は、所定の固定電圧を間に挟んだ各画素の階調を示す階調電圧の連続による駆動信号を対応する前記信号線に出力する駆動信号出力ステップと、前記発光素子の発光を停止させる非発光期間において、前記駆動信号が前記固定電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサの前記ゲート側端を前記固定電圧に設定して前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定するしきい値電圧設定の前処理ステップと、前記駆動信号が前記階調電圧に設定される補正休止期間で、前記書込信号により前記書込トランジスタをオフ動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線から切り離し、少なくとも前記補正休止期間を間に挟んだ、前記駆動信号が前記固定電圧に設定される第1及び第2の期間で、前記書込信号により前記

40

50

書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサのゲート側端を前記信号線に接続し、前記駆動トランジスタの電源の制御により前記信号レベル保持用コンデンサの前記発光素子側端を前記駆動トランジスタにより充電することにより、前記信号レベル保持用コンデンサの端子間電圧を前記駆動トランジスタのしきい値電圧に設定するしきい値電圧設定ステップと、続いて前記駆動信号が前記階調電圧に設定される期間で、前記書込信号により前記書込トランジスタをオン動作させ、前記信号レベル保持用コンデンサの前記ゲート側端を前記信号線に接続することにより、前記信号レベル保持用コンデンサのゲート側端を前記階調電圧に設定する階調電圧設定ステップとを有し、前記しきい値電圧設定ステップは、前記書込トランジスタのゲート及びソース間に設けられた容量によるカップリングにより、前記書込信号の立ち下げによって前記駆動トランジスタのゲート電圧及びソース電圧を降下させ、前記補正休止期間の間、前記固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に前記ソース電圧を保持する。

10

【0040】

請求項1又は請求項4の構成によれば、補正休止期間において、信号レベル保持用コンデンサの端子間電圧により駆動トランジスタを介して信号レベル保持用コンデンサのソース側が充電されて信号レベル保持用コンデンサのソース側電圧が上昇する場合でも、このソース電圧を固定電圧から前記駆動トランジスタのしきい値電圧を減じた電圧以下に保持することができる。従って続く期間では、駆動トランジスタにより駆動トランジスタのしきい値電圧を信号レベル保持用コンデンサの端子間電圧に設定して、駆動トランジスタのしきい値電圧のばらつきを補正することができ、これにより信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

20

【発明の効果】

【0041】

本発明によれば、信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定した後、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

30

【発明を実施するための最良の形態】

【0042】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

【0043】

(1) 実施例の構成

図1は、図6との対比により本発明の実施例1の表示装置を示すブロック図である。この表示装置21において、図6の表示装置と同一の構成は、対応する符号を付して示し、重複した説明は省略する。この表示装置21は、書込トランジスタTR5を信号線SIGに接続する書込トランジスタTR5のゲートソース間に、コンデンサC2が設けられた点を除いて、図6について上述した表示装置と同一に構成される。なおここでこの容量C2は、配線パターンにより作成される。

40

【0044】

図2に示すように、この表示装置21は、複数回の期間Tth1、Tth2に分けて信号レベル保持用コンデンサC1の端子間電圧を駆動トランジスタTR1のしきい値電圧Vthに設定するようにして、書込み信号WSの立ち下げによって発生するコンデンサC2によるカップリングにより信号レベル保持用コンデンサC1の端子電圧を低下させ、これによりこれら複数回の期間Tth1、Tth2の間の補正休止期間TXの間で、信号レベル保持用コンデンサC1の有機EL素子8側端の電圧が、電圧Vofs-Vthより立ち上がらないようにする。従ってコンデンサC2の容量は、駆動トランジスタTR1のしきい値電圧Vthがばらついて、補正休止期間TXの開始時点で駆動トランジスタTR1の

50

ソース電圧 V_s が種々に変化する場合でも、さらには駆動トランジスタ T_{R1} の移動度 μ がばらついて補正休止期間 T_X におけるソース電圧 V_s の上昇速度が種々に変化する場合でも、補正休止期間 T_X の間で、信号レベル保持用コンデンサ C_1 の有機 EL 素子 8 側端の電圧を確実に電圧 $V_{ofs} - V_{th}$ 以下に保持できる容量に設定される。

【0045】

ここで書込み信号 WS の信号レベルの立ち下がり を V_a とすると、トランジスタ T_{R1} のゲートソース間容量は十分に小さいことにより、コンデンサ C_2 の容量（コンデンサ C_2 の符号を用いて示す）と、駆動トランジスタ T_{R1} のゲート及びアース間の容量とでこの電圧 V_a を分圧した電圧 V_a だけ駆動トランジスタ T_{R1} のゲート電圧 V_g のゲート電圧がカップリングにより低下することになり、この電圧降下 V_a は、次式により表すことができる。

10

【0046】

【数2】

$$\Delta V_g = V_a \times C_2 / \left(\left(\frac{1}{C_1} + \frac{1}{C_p} \right)^{-1} + C_2 \right) \quad \dots (2)$$

【0047】

従って駆動トランジスタ T_{R1} のソース電圧 V_s は、書込み信号 WS の信号レベルの立ち下がりにより、次式に示す電圧 V_s だけ低下することになる。

20

【0048】

【数3】

$$\Delta V_s = \Delta V_g \times C_1 / (C_1 + C_p) \quad \dots (3)$$

【0049】

この(2)及び(3)式の関係、駆動トランジスタ T_{R1} のばらつきを考慮して、コンデンサ C_2 の容量、書込み信号 WS の電圧が設定される。なお図2においては、この実施例による駆動トランジスタ T_{R1} のゲート電圧 V_g 及びソース電圧 V_s を実線により示し、図7について上述したゲート電圧 V_g 及びソース電圧 V_s を破線により示す。

30

【0050】

(2)実施例の動作

以上の構成において、この表示装置 21 では(図1)、水平駆動回路 13 及び垂直駆動回路 14 による表示部 22 の駆動により順次ライン単位で表示部 22 の画素回路 27 に信号線 SIG の階調電圧 V_{sig} が設定されると共に、この設定された階調電圧 V_{sig} により各画素回路 27 の有機 EL 素子 8 が発光し、所望の画像が表示部 22 で表示される。

【0051】

すなわちこの表示装置 21 では、非発光期間 T_1 において(図7参照)、各画素回路 27 に設けられた信号レベル保持用コンデンサ C_1 の一端が信号線 SIG の階調電圧 V_{sig} に設定され、発光期間 T_2 において、この信号レベル保持用コンデンサ C_1 の端子間電圧によるゲートソース間電圧 V_{gs} により駆動トランジスタ T_{R1} で有機 EL 素子 8 が駆動される。これによりこの表示装置では、信号線 SIG の階調電圧 V_{sig} に応じた発光輝度で各画素回路 27 の有機 EL 素子 8 が発光する。

40

【0052】

表示装置 21 は、この階調電圧 V_{sig} の設定に先立って、非発光期間 T_1 が開始すると、始めに信号レベル保持用コンデンサ C_1 の両端電圧差が駆動トランジスタ T_{R1} のしきい値電圧 V_{th} 以上の電圧に設定された後、この信号レベル保持用コンデンサ C_1 の端子間電圧に応じた電流により信号レベル保持用コンデンサ C_1 のソース側端が充電され、信号レベル保持用コンデンサ C_1 の端子間電圧が駆動トランジスタ T_{R1} のしきい値電圧

50

に設定される。表示装置 21 は、その後、駆動トランジスタ TR1 のゲートが信号線 SIG に接続されて信号レベル保持用コンデンサ C1 の一端の電圧が階調電圧 V_{sig} に設定されることにより、駆動トランジスタ TR1 のしきい値電圧 V_{th} により補正して信号レベル保持用コンデンサ C1 の端子間電圧が階調電圧 V_{sig} に対応する電圧に設定される。これにより表示装置 21 では、駆動トランジスタ TR1 のしきい値電圧のばらつきによる画質劣化が有効に回避される。また階調電圧 V_{sig} を設定する際に一定期間 T_{μ} の間、信号線 SIG に接続されて駆動トランジスタ TR1 に電源が供給され、これにより信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 の移動度により補正されて、駆動トランジスタ TR1 の移動度のばらつきによる画質劣化が防止される。

【0053】

またさらに画素回路 27 では、信号レベル保持用コンデンサ C1 の端子間電圧を駆動トランジスタ TR1 のしきい値電圧 V_{th} 以上の電圧に設定した後、2 回の期間 T_{th1} 及び T_{th2} に分けて、この信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 により放電されて駆動トランジスタ TR1 のしきい値電圧に設定され、これにより高解像度化により動作周波数を高周波数化した場合でも、しきい値電圧 V_{th} を設定する時間を十分に確保して、駆動トランジスタ TR1 のしきい値電圧 V_{th} のばらつきによる画質劣化を確実に防止することができる。

【0054】

しかしながらこのように複数回の期間 T_{th1} 及び T_{th2} に分けて信号レベル保持用コンデンサ C1 の端子間電圧を駆動トランジスタ TR1 のしきい値電圧に設定する場合、1 回目の期間 T_{th1} の期間で、信号レベル保持用コンデンサ C1 の端子間電圧を駆動トランジスタ TR1 のしきい値電圧 V_{th} に十分に近づけることが困難な場合も発生する。この場合には、これら期間 T_{th1} 及び T_{th2} の間の補正休止期間 T_X における駆動トランジスタ TR1 のブートストラップ動作により駆動トランジスタ TR1 のソース電圧 V_s が電圧 $V_{ofs} - V_{th}$ 以上にまで上昇し、結局、信号レベル保持用コンデンサ C1 の端子間電圧を正しく駆動トランジスタ TR1 のしきい値電圧に設定することが困難になる恐れがある。

【0055】

そこでこの実施例では、書込トランジスタ TR5 のゲート及びソース間にコンデンサ C2 が配置され、書込み信号 WS が立ち下げられて 1 回目の期間 T_{th1} が終了する時点で、このコンデンサ C2 による書込み信号 WS のカップリングによりトランジスタ TR1 のゲート電圧 V_g 及びソース電圧 V_s を立ち下げ、補正休止期間 T_X の間では、駆動トランジスタ TR1 のソース電圧 V_s が電圧 $V_{ofs} - V_{th}$ を越えないように設定される。

【0056】

これによりこの実施例では、信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 のしきい値電圧 V_{th} より大きい場合であることを条件に、続く 2 回目の期間 T_{th2} において、信号レベル保持用コンデンサ C1 の端子間電圧が駆動トランジスタ TR1 を介して放電し、信号レベル保持用コンデンサ C1 の端子間電圧を駆動トランジスタ TR1 のしきい値電圧 V_{th} に正しく設定することができる。従って、駆動トランジスタ TR1 のしきい値電圧 V_{th} のばらつきによる画質劣化を有効に回避することができる。

【0057】

(3) 実施例の効果

以上の構成によれば、複数回の期間に分けて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタにより放電させて信号レベル保持用コンデンサの端子間電圧を駆動トランジスタ TR1 のしきい値電圧に設定する際に、書込トランジスタのゲートソース間の容量によるカップリングにより信号レベル保持用コンデンサの端子電圧を低下させることにより、複数回に分けて駆動トランジスタのしきい値電圧のばらつきを補正する場合でも、正しく駆動トランジスタのしきい値電圧のばらつきを補正することができる。

【実施例 2】

10

20

30

40

50

【 0 0 5 8 】

なお上述の実施例においては、配線パターンにより容量 C 2 を作成する場合について述べたが、本発明はこれに限らず、書込トランジスタ T R 5 のゲート及びソースのオーバーラップにより作成してもよい。

【 0 0 5 9 】

また上述の実施例においては、走査線に出力する電源の直接の制御により駆動トランジスタ T R 1 の電源を制御する場合について述べたが、本発明はこれに限らず、図 3 について上述したように、別途、トランジスタ T R 2 を設けて駆動トランジスタの電源を制御してもよい。

【 0 0 6 0 】

また上述の実施例においては、駆動トランジスタ T R 1 のドレイン電圧を所定電圧 V_{ini} に立ち下げて信号レベル保持用コンデンサ C 1 の有機 E L 素子側電圧を立ち下げ、信号レベル保持用コンデンサ C 1 の端子間電圧を駆動トランジスタのしきい値電圧以上に設定する場合について述べたが、本発明はこれに限らず、図 3 について上述したように専用のトランジスタ T R 4 を介して所定の基準電圧を接続して信号レベル保持用コンデンサの端子間電圧を駆動トランジスタのしきい値電圧以上に設定する場合にも広く適用することができる。

【 0 0 6 1 】

また上述の実施例では、発光素子に有機 E L 素子を使用する場合について述べたが、本発明はこれに限らず、電流駆動型の各種発光素子を使用する場合に広く適用することができる。

【 産業上の利用可能性 】

【 0 0 6 2 】

本発明は、例えば有機 E L 素子によるアクティブマトリックス型の表示装置に適用することができる。

【 図面の簡単な説明 】

【 0 0 6 3 】

【 図 1 】 本発明の実施例 1 の表示装置を示すブロック図である。

【 図 2 】 図 1 の表示装置の動作の説明に供するタイムチャートである。

【 図 3 】 従来 of 表示装置を示す接続図である。

【 図 4 】 図 3 の表示装置の動作の説明に供するタイムチャートである。

【 図 5 】 信号線により信号レベル保持用コンデンサの一端の電圧を設定する場合等に考えられる表示装置を示すブロック図である。

【 図 6 】 図 5 の表示装置の接続図である。

【 図 7 】 図 5 の表示装置の動作の説明に供するタイムチャートである。

【 図 8 】 しきい値電圧を正しく設定できない場合の説明に供するタイムチャートである。

【 符号の説明 】

【 0 0 6 4 】

1、11、21 …… 表示装置、3、13 …… 水平駆動回路、5、15 …… 垂直駆動回路、6、16、22 …… 表示部、7、17、27 …… 画素回路、8 …… 有機 E L 素子、C 1 …… 信号レベル保持用コンデンサ、C 2 …… コンデンサ、T R 1 ~ T R 5 …… トランジスタ

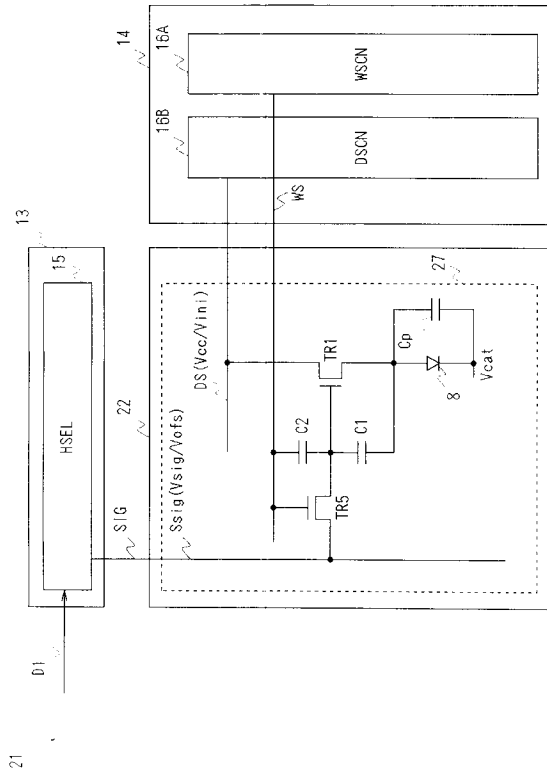
10

20

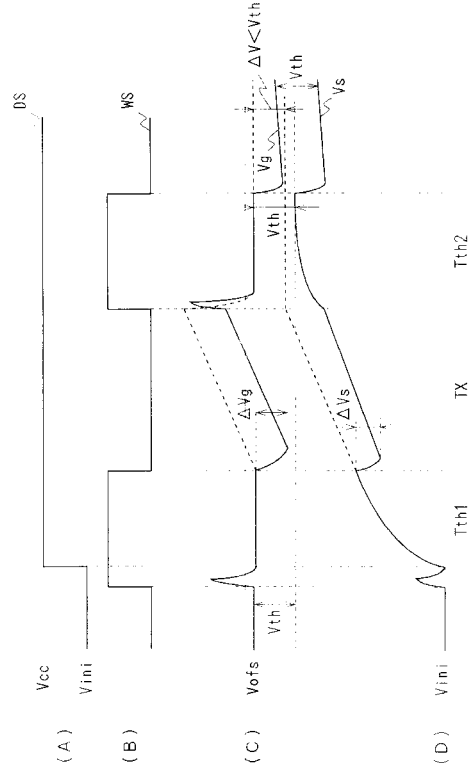
30

40

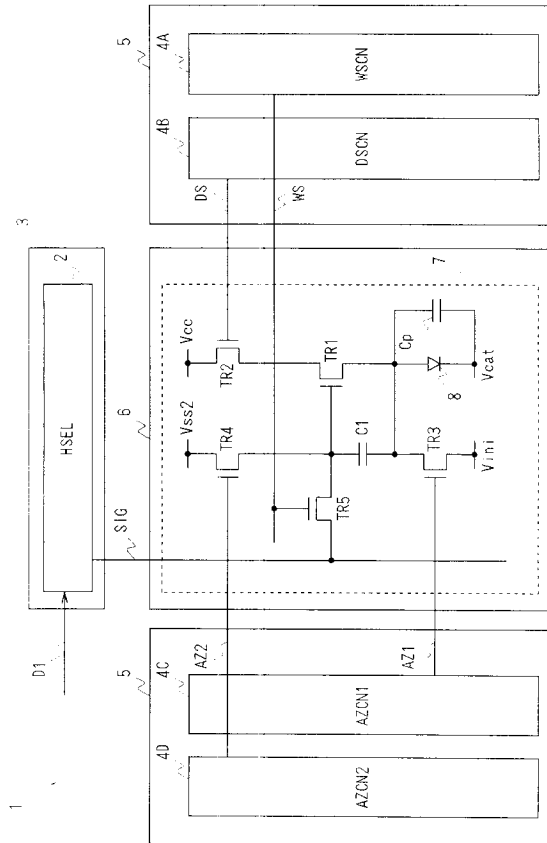
【図 1】



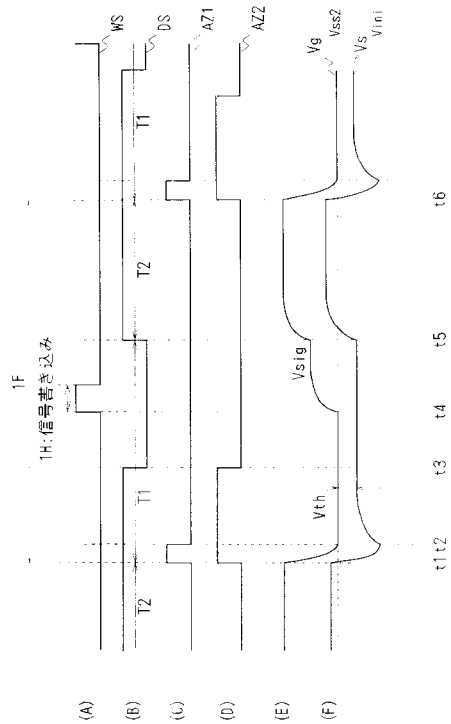
【図 2】



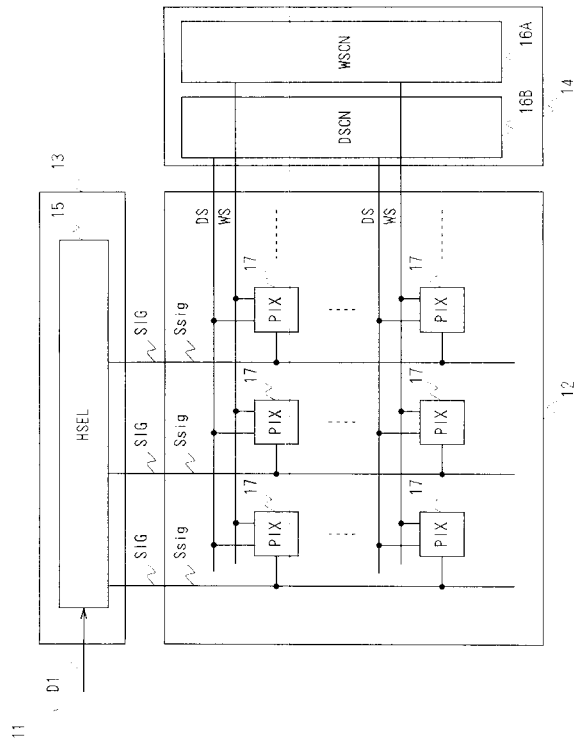
【図 3】



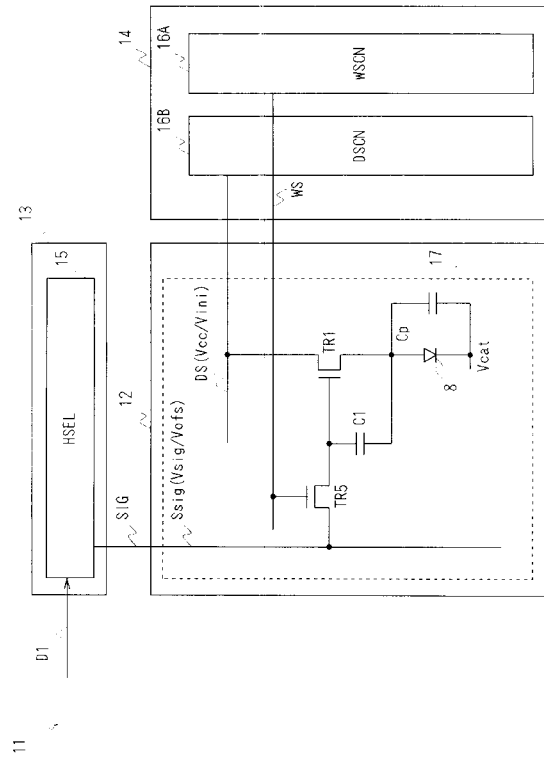
【図 4】



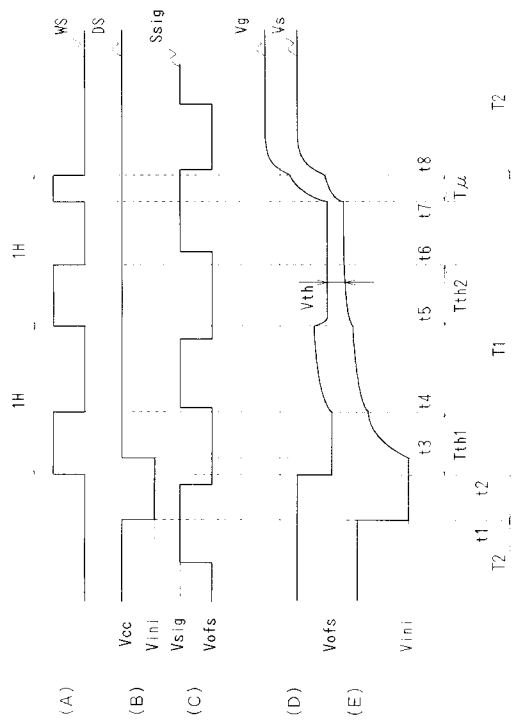
【 図 5 】



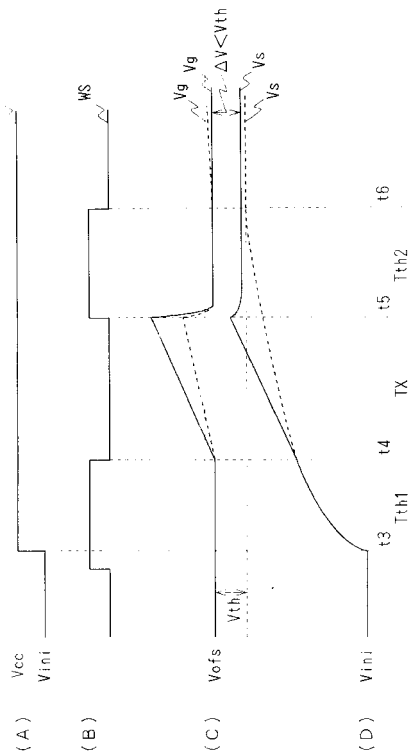
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

H 0 5 B 33/14

A

テーマコード(参考)

| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 显示装置和显示装置的驱动方法 | | |
| 公开(公告)号 | JP2009122232A | 公开(公告)日 | 2009-06-04 |
| 申请号 | JP2007294111 | 申请日 | 2007-11-13 |
| [标]申请(专利权)人(译) | 索尼公司 | | |
| 申请(专利权)人(译) | 索尼公司 | | |
| [标]发明人 | 豊村直史 内野勝秀 | | |
| 发明人 | 豊村 直史 内野 勝秀 | | |
| IPC分类号 | G09G3/30 G09G3/20 H01L51/50 | | |
| FI分类号 | G09G3/30.J G09G3/20.624.B G09G3/20.641.C G09G3/20.622.D G09G3/20.611.H H05B33/14.A G09G3/20.642.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 | | |
| F-TERM分类号 | 3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA32 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC65 5C380/CC71 5C380/CC72 5C380/CD022 5C380/CD025 5C380/CD032 5C380/CE09 5C380/CF09 5C380/DA02 5C380/DA06 5C380/DA47 | | |
| 其他公开文献 | JP5067134B2 | | |
| 外部链接 | Espacenet | | |

摘要(译)

显示装置和驱动该显示装置的方法技术领域本发明涉及显示装置和驱动该显示装置的方法，并且例如应用于使用有机EL元件的有源矩阵型显示装置，并且多次校正驱动晶体管的阈值电压的变化。即使在这种情况下，也可以正确地校正驱动晶体管的阈值电压的变化。根据本发明，信号电平保持电容器C1的端子之间的电压在多个时段中被驱动晶体管TR1放电，并且信号电平保持电容器C1的端子之间的电压被驱动晶体管TR1阈值化。当设定值电压时，通过在写晶体管TR5的栅极和源极之间的电容C2的耦合来降低信号电平保持电容器C1的端子电压。[选型图]图1

