

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4811292号
(P4811292)

(45) 発行日 平成23年11月9日 (2011. 11. 9)

(24) 登録日 平成23年9月2日 (2011. 9. 2)

(51) Int. Cl.

F I

H05B 33/10 (2006.01)

H05B 33/10

H05B 33/12 (2006.01)

H05B 33/12

B

H05B 33/22 (2006.01)

H05B 33/22

Z

H01L 51/50 (2006.01)

H05B 33/14

A

G09F 9/30 (2006.01)

G09F 9/30

365Z

請求項の数 7 (全 22 頁) 最終頁に続く

(21) 出願番号 特願2007-38821 (P2007-38821)
 (22) 出願日 平成19年2月20日 (2007. 2. 20)
 (65) 公開番号 特開2008-204757 (P2008-204757A)
 (43) 公開日 平成20年9月4日 (2008. 9. 4)
 審査請求日 平成19年10月4日 (2007. 10. 4)

前置審査

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (72) 発明者 熊谷 稔
 東京都八王子市石川町 2 9 5 1 番地の 5
 カシオ計算機株式会
 社 八王子技術センター内
 (72) 発明者 白崎 友之
 東京都八王子市石川町 2 9 5 1 番地の 5
 カシオ計算機株式会
 社 八王子技術センター内

審査官 西岡 貴央

最終頁に続く

(54) 【発明の名称】 表示装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

担体輸送層を有する発光素子を含む複数の表示画素が配列された表示パネルを備えた表示装置の製造方法において、

前記表示画素の画素形成領域間に突出して設けられた逆テーパ状の隔壁及び前記画素形成領域が設けられた基板の全域に対して、酸素プラズマ処理又はUVオゾン処理を施して少なくとも前記表示画素の形成領域内を親液化する第1の親液化工程と、

前記第1の親液化工程後に、前記基板の前記表示画素の形成領域に撥液性コーティング剤を塗布し、前記隔壁側面に当該撥液性コーティング剤の薄膜を形成する隔壁撥液化工程と、

前記隔壁撥液化工程の後に、前記基板に対して、酸素プラズマ処理又はUVオゾン処理を施して少なくとも前記表示画素の形成領域内に露出する画素電極を親液化する第2の親液化工程と、

を含み、

前記第1の親液化工程は、前記隔壁及び前記画素形成領域が前記撥液性コーティング剤に対して親液化される工程であり、

前記第2の親液化工程は、前記画素電極が担体輸送性材料を含む溶液に対して親液化されるとともに、前記隔壁の側面に形成された前記撥液性コーティング剤の薄膜の撥液性を保持させる工程であることを特徴とする表示装置の製造方法。

【請求項 2】

前記隔壁撥液化工程は、前記撥液性コーティング剤を前記基板の全域に対して塗布することを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 3】

前記隔壁撥液化工程は、前記撥液性コーティング剤を前記基板上の前記表示画素の形成領域内に塗布し、塗布された前記撥液性コーティング剤が前記隔壁側面までせり上がることを特徴とする請求項 1 又は 2 に記載の表示装置の製造方法。

【請求項 4】

前記第 2 の親液化工程は、前記画素電極上の前記撥液性コーティング剤の残渣の撥液性を失活させて親液化することを特徴とする請求項 1 乃至 3 のいずれかに記載の表示装置の製造方法。

10

【請求項 5】

前記第 2 の親液化工程により親液化された前記画素形成領域内の前記画素電極上に、担体輸送性材料を含む溶液を塗布して、前記担体輸送層を形成する担体輸送層形成工程と、前記画素形成領域内の少なくとも前記画素電極上に、前記担体輸送層を介して対向する対向電極を形成する対向電極形成工程と、

をさらに含むことを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置の製造方法。

【請求項 6】

隔壁撥液化工程は、スプレーコート又はダイコートによって前記撥液性コーティング剤を塗布することを特徴とする請求項 1 乃至 5 のいずれかに記載の表示装置の製造方法。

20

【請求項 7】

前記撥液性コーティング剤は、シラザンオリゴマーを含むフッ素系のシリコンコーティングであることを特徴とする請求項 1 乃至 6 のいずれかに記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の製造方法に関し、特に、複数の表示素子を 2 次元配列してなる表示パネルを備えた表示装置の製造方法に関する。

【背景技術】

【0002】

30

近年、携帯電話や携帯音楽プレーヤ等の電子機器の表示デバイスとして、自発光素子である有機エレクトロルミネッセンス素子（以下、「有機 EL 素子」と略記する）を 2 次元配列した表示パネル（有機 EL 表示パネル）を備えたものが知られている。特に、アクティブマトリックス駆動方式を適用した有機 EL 表示パネルにおいては、広く普及している液晶表示装置に比較して、表示応答速度が速く、視野角依存性も小さく、液晶表示装置のようにバックライトを必要としない等の利点を有している。そのため、今後様々な電子機器への適用が期待されている。

【0003】

ここで、有機 EL 素子は、周知のように、例えば概略、ガラス基板等の一面側に、アノード（陽極）電極と、有機 EL 層（発光機能層）と、カソード（陰極）電極と、を順次積層した素子構造を有し、有機 EL 層に発光しきい値を越えるようにアノード電極に正電圧、カソード電極に負電圧を印加することにより、有機 EL 層内で注入されたホールと電子が再結合する際に生じるエネルギーに基づいて光（励起光）が放射されるものであるが、有機 EL 層となる担体輸送層を形成する有機材料（正孔輸送材料や電子輸送材料）に応じて、低分子系と高分子系の有機 EL 素子に大別することができる。

40

【0004】

低分子系の有機材料を適用した有機 EL 素子の場合、一般に、製造プロセスにおいて蒸着法が適用されているため、画素形成領域のアノード電極上にのみ当該低分子系の有機膜を選択的に薄膜形成する際に、上記アノード電極以外の領域への低分子材料の蒸着を防止するためのマスクが用いられており、当該マスクの表面にも低分子材料が付着することに

50

なるため、製造時の材料ロスが大きいという、製造プロセスが非効率的であるという問題を有している。

【0005】

一方、高分子系の有機材料を適用した有機EL素子の場合には、一般に、湿式成膜法としてインクジェット法（液滴吐出法）やノズルプリント法（液流吐出法）等を適用することができるので、アノード電極上、又は、アノード電極を含む特定の領域にのみ選択的に上記有機材料の溶液を塗布することができ、材料ロスが少なく効率的な製造プロセスで精度良く有機EL層（正孔輸送層や電子輸送性発光層）の薄膜を形成することができるという利点を有している。

【0006】

そして、このような高分子系の有機EL表示パネルにおいては、絶縁性基板上に配列される各表示画素の形成領域（画素形成領域）を画定するとともに、高分子系有機材料を含む液状材料を塗布する際に、隣接する画素形成領域に異なる色の発光材料が混入して表示画素間で発光色の混合（混色）等が生じる現象を防止するために、各画素形成領域間に絶縁性基板上に突出し、連続的に形成された隔壁を設けたパネル構造を有するものが知られている。このような隔壁を備えた有機EL表示パネルについては、例えば、特許文献1等に詳しく説明されている。

【0007】

【特許文献1】特開2001-76881号公報（第4頁～第7頁、図1～図6）

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、上述したような高分子系の有機EL素子においては、インクジェット法やノズルプリント法等の湿式成膜法を適用して有機EL層（正孔輸送層及び電子輸送性発光層）を製造する際に、上記有機材料を含む液状材料が塗布される各画素形成領域や各表示画素（画素形成領域）間に設けられた隔壁の表面の特性（親液性や撥液性）、上記液状材料（塗布液）の溶媒成分に起因する表面張力や凝集力等の様々な要因により、隣接する画素形成領域に異なる色の発光材料が混入して表示画素間で発光色の混合（混色）が生じたり、あるいは、画素形成領域内に形成される有機EL層の膜厚が不均一になったりするという問題を有していた。

【0009】

そのため、有機EL層の膜厚が厚い領域に電流が十分に流れず発光輝度が低い或いは発光しなかったり、膜厚の薄い領域に発光駆動電流が集中して流れることにより、有機EL層（有機EL素子）の劣化が著しくなったり、表示パネル（画素形成領域）に占める実質的に発光する面積の割合が低下したりして、表示パネルの信頼性や表示画質が低下するという問題を有していた。

【0010】

そこで、本発明は、上述した問題点に鑑み、良好な発光機能層（有機EL層）が形成された表示パネルを備えた表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

請求項1記載の発明は、担体輸送層を有する発光素子を含む複数の表示画素が配列された表示パネルを備えた表示装置の製造方法において、前記表示画素の画素形成領域間に突出して設けられた逆テーパ状の隔壁及び前記画素形成領域が設けられた基板の全域に対して、酸素プラズマ処理又はUVオゾン処理を施して少なくとも前記表示画素の形成領域内を親液化する第1の親液化工程と、前記第1の親液化工程後に、前記基板の前記表示画素の形成領域に撥液性コーティング剤を塗布し、前記隔壁側面に当該撥液性コーティング剤の薄膜を形成する隔壁撥液化工程と、前記隔壁撥液化工程の後に、前記基板に対して、酸素プラズマ処理又はUVオゾン処理を施して少なくとも前記表示画素の形成領域内に露出する画素電極を親液化する第2の親液化工程と、を含み、前記第1の親液化工程は、前記

10

20

30

40

50

隔壁及び前記画素形成領域が前記撥液性コーティング剤に対して親液化される工程であり、前記第2の親液化工程は、前記画素電極が担体輸送性材料を含む溶液に対して親液化されるとともに、前記隔壁の側面に形成された前記撥液性コーティング剤の薄膜の撥液性を保持させる工程であることを特徴とする。

【0012】

つまり本発明では、前記隔壁撥液化工程の前に、前記表示画素の画素形成領域間に突出して設けられた隔壁及び前記画素形成領域が設けられた基板に対して、親液化処理を施して少なくとも前記表示画素の形成領域内を親液化する第1の親液化工程と、前記隔壁撥液化工程の後に、前記基板に対して、親液化処理を施して少なくとも前記表示画素の形成領域内に露出する画素電極を親液化する第2の親液化工程を含むことを特徴とする。

10

そして前記隔壁は、側面が逆テーパ状の断面形状である。

さらに本発明では、前記第1の親液化工程及び前記第2の親液化工程は、前記基板の全域に対して酸素プラズマ処理又はUVオゾン処理を施すことにより親液化処理することを特徴とする。

【0013】

請求項2記載の発明では、前記隔壁撥液化工程は、前記撥液性コーティング剤を前記基板の全域に対して塗布することを特徴とする。

請求項3記載の発明では、前記隔壁撥液化工程は、前記撥液性コーティング剤を前記基板上の前記表示画素の形成領域内に塗布し、塗布された前記撥液性コーティング剤が前記隔壁側面までせり上がることを特徴とする。

20

【0014】

請求項4記載の発明では、前記第2の親液化工程は、前記画素電極上の前記撥液性コーティング剤の残渣の撥液性を失活させて親液化することを特徴とする。

【0015】

請求項5記載の発明では、前記第2の親液化工程により親液化された前記画素形成領域内の前記画素電極上に、担体輸送性材料を含む溶液を塗布して、前記担体輸送層を形成する担体輸送層形成工程と、前記画素形成領域内の少なくとも前記画素電極上に、前記担体輸送層を介して対向する対向電極を形成する対向電極形成工程と、をさらに含むことを特徴とする。

30

請求項6記載の発明では、隔壁撥液化工程は、スプレーコート又はダイコートによって前記撥液性コーティング剤を塗布することを特徴とする。

請求項7記載の発明では、前記撥液性コーティング剤は、シラザンオリゴマーを含むフッ素系のシリコンコーティングであることを特徴とする。

【発明の効果】

【0016】

本発明に係る表示装置の製造方法によれば、良好な発光機能層（担体輸送層；有機EL層）が形成された表示パネルを実現することができる。

40

【発明を実施するための最良の形態】

【0017】

以下、本発明に係る表示装置及びその製造方法について、実施の形態を示して詳しく説明する。ここで、以下に示す実施形態においては、表示画素を構成する発光素子として、有機材料を塗布して形成される有機EL層を備えた有機EL素子を適用した場合について説明する。

【0018】

（表示パネル）

まず、本発明に係る表示装置に適用される表示パネル（有機ELパネル）及び表示画素について説明する。

50

図 1 は、本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図であり、図 2 は、本発明に係る表示装置の表示パネルに 2 次元配列される各表示画素（発光素子及び画素駆動回路）の回路構成例を示す等価回路図である。なお、図 1 に示す平面図においては、説明の都合上、表示パネル（絶縁性基板）の一面側（有機 EL 素子の形成側）から見た、各表示画素（色画素）に設けられる画素電極の配置と各配線層の配設構造との関係、及び、各表示画素の形成領域を画定するバンク（隔壁）との配置関係のみを示し、各表示画素の有機 EL 素子（発光素子）を発光駆動するために、各表示画素に設けられる図 2 に示す画素駆動回路内のトランジスタ等の表示を省略した。また、図 1 においては、画素電極及び各配線層、バンクの配置を明瞭にするために、便宜的にハッチングを施して示した。

10

【0019】

本発明に係る表示装置（表示パネル）は、図 1 に示すように、ガラス基板等の絶縁性基板 11 の一面側に、赤（R）、緑（G）、青（B）の 3 色を有する色画素 P X r、P X g、P X b を一組として、この組が行方向（図面左右方向）に繰り返し複数配列されるとともに、列方向（図面上下方向）に同一色の色画素 P X r、P X g、P X b が複数配列されている。ここでは、隣接する RGB 3 色の色画素 P X r、P X g、P X b を一組として一の表示画素 P I X が形成されている。

【0020】

表示パネル 10 は、図 1 に示すように、絶縁性基板 11 の一面側に突出し、柵状又は格子状の平面パターンを有して連続的に配設されたバンク（隔壁）17 により、列方向に配列された同一色の複数の色画素 P X r、P X g、又は、P X b の画素形成領域（各色画素領域）が画定される。また、各色画素 P X r、P X g、又は、P X b の画素形成領域には、画素電極（例えばアノード電極）14 が形成されているとともに、上記バンク 17 の配設方向に並行して列方向（図面上下方向）にデータライン（信号ライン）L d が配設され、また、当該データライン L d に直交する行方向（図面左右方向）に走査ライン（選択ライン）L s 及び供給電圧ライン（例えばアノードライン）L a が並行に配設されている。

20

【0021】

また、詳しくは後述するが、表示パネル 10 には、列方向に配列された複数の表示画素 P I X の画素電極 14 に対して共通に対向するように、ストライプ形状を有する対向電極（例えばカソード電極）16 が形成され、かつ、各列の対向電極 16（ストライプ電極）が例えば単一の電極層により形成されて相互に電氣的に接続されている。ここで、対向電極 16 を形成する電極層は、後述するように、その一部 16 b（図 4 参照）がバンク 17 上面に延在するように形成されているものであってもよい。

30

【0022】

表示画素 P I X の各色画素 P X r、P X g、P X b は、図 2 に示すように、絶縁性基板 11 上に 1 乃至複数のトランジスタ（例えばアモルファスシリコン薄膜トランジスタ等）を有する画素駆動回路（又は画素回路）D C と、当該画素駆動回路 D C により制御される発光駆動電流が、上記画素電極 14 に供給されることにより発光動作する有機 EL 素子（発光素子）O E L と、を備えた回路構成を有している。

【0023】

画素駆動回路 D C は、具体的には、例えば図 2 に示すように、ゲート端子が走査ライン L s に、ドレイン端子が表示パネル 10 の列方向に配設されたデータライン L d に、ソース端子が接点 N 11 に各々接続されたトランジスタ（選択トランジスタ）T r 11 と、ゲート端子が接点 N 11 に、ドレイン端子が供給電圧ライン L a に、ソース端子が接点 N 12 に各々接続されたトランジスタ（発光駆動トランジスタ）T r 12 と、トランジスタ T r 12 のゲート端子及びソース端子間に接続されたキャパシタ C s と、を備えている。

40

【0024】

ここでは、トランジスタ T r 11、T r 12 はいずれも n チャネル型の薄膜トランジスタ（電界効果型トランジスタ）が適用されている。トランジスタ T r 11、T r 12 が p チャネル型であれば、ソース端子及びドレイン端子が互いに逆になる。また、キャパシタ

50

CsはトランジスタTr12のゲート-ソース間に形成される寄生容量、又は、該ゲート-ソース間に付加的に設けられた補助容量、もしくは、これらの寄生容量と補助容量からなる容量成分である(図5参照)。

【0025】

また、有機EL素子OLEDは、アノード端子(アノード電極となる画素電極14)が上記画素駆動回路DCの接点N12に接続され、カソード端子(カソード電極)が、上述したストライプ形状を有する対向電極16と一体的に形成された共通電圧ラインLcに接続されている。

【0026】

図2に示した表示画素PIX(画素駆動回路DC及び有機EL素子OLED)において、走査ラインLsは、例えば図示を省略した走査ドライバに接続され、所定のタイミングで表示パネル10の行方向に配列された複数の表示画素PIX(色画素Pxr、Pxg、Pxb)を選択状態に設定するための選択電圧(走査信号)Sselが印加される。また、データラインLdは、図示を省略したデータドライバに接続され、上記表示画素PIXの選択状態に同期するタイミングで表示データに応じたデータ電圧(階調信号)Vpixが印加される。

10

【0027】

また、供給電圧ラインLaは、例えば所定の高電位電源に直接又は間接的に接続され、各表示画素PIX(色画素Pxr、Pxg、Pxb)に設けられる有機EL素子OLEDの画素電極(例えばアノード電極)14に表示データに応じた発光駆動電流を流すために、有機EL素子OLEDの対向電極16(共通電圧ラインLc)に印加される基準電圧Vssより電位の高い、所定の高電圧(供給電圧Vdd)が印加され、また、共通電圧ラインLcは、例えば所定の低電位電源に直接又は間接的に接続され、絶縁性基板11上に2次元配列された全ての表示画素PIX(有機EL素子OLEDのカソード電極)に対して、単一の電極層により形成された対向電極16を介して、所定の低電圧(基準電圧Vss;例えば接地電位GND)が共通に印加されるように設定されている。

20

【0028】

すなわち、各表示画素PIXにおいて、直列に接続されたトランジスタTr12と有機EL素子OLEDの組の両端(トランジスタTr12のドレイン端子と有機EL素子OLEDのカソード端子)にそれぞれ供給電圧Vddと基準電圧Vssを印加して有機EL素子OLEDに順バイアスを付与して有機EL素子OLEDが発光できる状態にし、さらに、階調信号Vpixに応じて流れる発光駆動電流の電流値を画素駆動回路DCにより制御している。

30

【0029】

そして、このような回路構成を有する表示画素PIXにおける駆動制御動作は、まず、図示を省略した走査ドライバから走査ラインLsに対して、所定の選択期間に、選択レベル(オンレベル;例えばハイレベル)の選択電圧Sselを印加することにより、トランジスタTr11がオン動作して選択状態に設定される。このタイミングに同期して、図示を省略したデータドライバから表示データに応じた電圧値を有する階調信号VpixをデータラインLdに印加するように制御する。これにより、トランジスタTr11を介して、階調信号Vpixに応じた電位が接点N11(すなわち、トランジスタTr12のゲート端子)に印加される。

40

【0030】

図2に示した回路構成を有する画素駆動回路DCにおいては、トランジスタTr12のドレイン-ソース間電流(すなわち、有機EL素子OLEDに流れる発光駆動電流)の電流値は、ドレイン-ソース間の電位差及びゲート-ソース間の電位差によって決定される。ここで、トランジスタTr12のドレイン端子(ドレイン電極)に印加される供給電圧Vddと、有機EL素子OLEDのカソード端子(カソード電極)に印加される基準電圧Vssは固定値であるので、トランジスタTr12のドレイン-ソース間の電位差は、供給電圧Vddと基準電圧Vssによって予め固定されている。そして、トランジスタTr12のゲ

50

ート - ソース間の電位差は、階調信号 V_{pix} の電位によって一義的に決定されるので、トランジスタ T_{r12} のドレイン - ソース間に流れる電流の電流値は、階調信号 V_{pix} によって制御することができる。

【0031】

このように、トランジスタ T_{r12} が接点 $N11$ の電位に応じた導通状態（すなわち、階調信号 V_{pix} に応じた導通状態）でオン動作して、高電位側の供給電圧 V_{dd} からトランジスタ T_{r12} 及び有機 EL 素子 $OLED$ を介して低電位側の基準電圧 V_{ss} （接地電位 GND ）に、所定の電流値を有する発光駆動電流が流れるので、有機 EL 素子 $OLED$ が階調信号 V_{pix} （すなわち表示データ）に応じた輝度階調で発光動作する。また、このとき、接点 $N11$ に印加された階調信号 V_{pix} に基づいて、トランジスタ T_{r12} のゲート -

10

【0032】

次いで、上記選択期間終了後の非選択期間において、走査ライン L_s に非選択レベル（オフレベル；例えばローレベル）の選択電圧 S_{sel} を印加することにより、表示画素 P_{IX} のトランジスタ T_{r11} がオフ動作して非選択状態に設定され、データライン L_d と画素駆動回路 DC とが電氣的に遮断される。このとき、上記キャパシタ C_s に蓄積された電荷が保持されることにより、トランジスタ T_{r12} のゲート端子に階調信号 V_{pix} に相当する電圧が保持された（すなわち、ゲート - ソース間の電位差が保持された）状態となる。

【0033】

20

したがって、上記選択状態における発光動作と同様に、供給電圧 V_{dd} からトランジスタ T_{r12} を介して、有機 EL 素子 $OLED$ に所定の発光駆動電流が流れて、発光動作状態が継続される。この発光動作状態は、次の階調信号 V_{pix} が印加される（書き込まれる）まで、例えば、1 フレーム期間継続するように制御される。そして、このような駆動制御動作を、表示パネル 10 に 2 次元配列された全ての表示画素 P_{IX} （各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} ）について、例えば各行ごとに順次実行することにより、所望の画像情報を表示する画像表示動作を実行することができる。

【0034】

なお、図 2 においては、表示画素 P_{IX} に設けられる画素駆動回路 DC として、表示データに応じて各表示画素 P_{IX} （具体的には、画素駆動回路 DC のトランジスタ T_{r12} のゲート端子；接点 $N11$ ）に書き込む階調信号 V_{pix} の電圧値を調整（指定）することにより、有機 EL 素子 $OLED$ に流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電圧指定型の階調制御方式の回路構成を示したが、表示データに応じて各表示画素 P_{IX} に書き込む電流値を調整（指定）することにより、有機 EL 素子 $OLED$ に流す発光駆動電流の電流値を制御して、所望の輝度階調で発光動作させる電流指定型の階調制御方式の回路構成を有するものであってもよい。

30

【0035】

（表示画素のデバイス構造）

次いで、上述したような回路構成を有する表示画素（発光駆動回路及び有機 EL 素子）の具体的なデバイス構造（平面レイアウト及び断面構造）について説明する。ここでは、有機 EL 層において発光した光を、絶縁性基板を介して視野側（絶縁性基板の他面側）に出射するボトムエミッション型の発光構造を有する表示パネル（有機 EL パネル）について示す。

40

【0036】

図 3 は、本実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。ここでは、図 1 に示した表示画素 P_{IX} の赤（ R ）、緑（ G ）、青（ B ）の各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} のうちの、特定の一の色画素の平面レイアウトを示す。なお、図 3 においては、画素駆動回路 DC の各トランジスタ及び配線等が形成された層を中心に示す。また、図 4（a）及び図 4（b）は、図 3 に示した平面レイアウトを有する表示画素 P_{IX} における $IVA - IVA$ 線（本明細書においては図 3 中に示した

50

ローマ数字の「4」に対応する記号として便宜的に「IV」を用いる。以下同じ)に沿った断面及びIVB - IVB線に沿った断面を示す概略断面図であり、図5は、図4(a)に示した断面形状を有するバンクの詳細断面図である。

【0037】

図2に示した表示画素PIX(色画素PXr、PXg、PXb)は、具体的には、絶縁性基板11の一面側に設定された画素形成領域(各色画素PXr、PXg、PXbにおける有機EL素子の形成領域;図4中、Rpxとして表記)において、例えば図3に示すような平面レイアウトの上方及び下方の縁辺領域に行方向(図面左右方向)に延在するように走査ラインLs及び供給電圧ラインLaが各々配設されるとともに、これらのラインLs、Laに直交するように、上記平面レイアウトの左方の縁辺領域に列方向(図面上下方向)に延在するようにデータラインLdが配設されている。また、上記平面レイアウトの右方の縁辺領域には右側に隣接する色画素にまたがって列方向に延在するようにバンク(詳しくは後述する)17が配設されている。

10

【0038】

ここで、例えば図3、図4(a)、(b)に示すように、データラインLdは、走査ラインLs及び供給電圧ラインLaよりも下層側(絶縁性基板11側)に設けられ、トランジスタTr11、Tr12のゲート電極Tr11g、Tr12gを形成するためのゲートメタル層をパターニングすることによって当該ゲート電極と同じ工程で形成され、その上に成膜されたゲート絶縁膜12に設けられたコンタクトホールCh1を介して、信号配線層Ldxと一体的に形成されたトランジスタTr11のドレイン電極Tr11dに接続されている。

20

【0039】

また、走査ラインLsは、データラインLdよりも上層側に設けられ、トランジスタTr11、Tr12のソース電極Tr11s、Tr12s、ドレイン電極Tr11d、Tr12dを形成するためのソース、ドレインメタル層をパターニングすることによって当該ソース電極、ドレイン電極と同じ工程で形成され、トランジスタTr11のゲート電極Tr11gの両端に位置するゲート絶縁膜12に設けられたコンタクトホールCh2を介してゲート電極Tr11gに接続されている。

【0040】

ここで、走査ラインLsは、例えば下層配線部Ls0と上層配線部Ls1を積層した配線構造を有し、また、供給電圧ラインLa(後述する給電配線層Layを含む)も、下層配線部La0と上層配線部La1を積層した配線構造を有している。下層配線部Ls0、La0は、ともに、トランジスタTr12のソース電極Tr12s及びドレイン電極Tr12dと同層、又は、一体的に設けられ、当該ソース電極Tr12s及びドレイン電極Tr12dを形成するためのソース、ドレインメタル層をパターニングする工程において同時に形成される。

30

【0041】

なお、下層配線部Ls0、La0は、各々、クロム(Cr)やチタン(Ti)等のマイグレーションを低減するための遷移金属層と、当該遷移金属層の上に設けられているアルミニウム単体やアルミニウム合金等の配線抵抗を低減するための低抵抗金属層と、の積層構造を有している。上層配線部Ls1、La1は、アルミニウム単体やアルミニウム合金等の配線抵抗を低減するための低抵抗金属の単層により形成するものであってもよいし、クロム(Cr)やチタン(Ti)等のマイグレーションを低減するための遷移金属層上に上記低抵抗金属層が設けられた積層構造を有するものであってもよい。

40

【0042】

そして、画素駆動回路DCは、より具体的には、例えば図3に示すように、図2に示したトランジスタTr11が行方向に配設された走査ラインLs(又はデータラインLdに接続され、行方向に形成された信号配線層Ldx)に沿って延在するように配置され、また、トランジスタTr12が供給電圧ラインLaから列方向に突出して形成された給電配線層Lay(又はバンク17)に沿って延在するように配置されている。

50

【 0 0 4 3 】

ここで、各トランジスタ $T r 1 1$ 、 $T r 1 2$ は、周知の電界効果型の薄膜トランジスタ構造を有し、各々、ゲート電極 $T r 1 1 g$ 、 $T r 1 2 g$ と、ゲート絶縁膜 $1 2$ を介して各ゲート電極 $T r 1 1 g$ 、 $T r 1 2 g$ に対応する領域に形成された半導体層 $S M C$ と、該半導体層 $S M C$ の両端部に延在するように形成されたソース電極 $T r 1 1 s$ 、 $T r 1 2 s$ 及びドレイン電極 $T r 1 1 d$ 、 $T r 1 2 d$ と、を有している。

【 0 0 4 4 】

なお、各トランジスタ $T r 1 1$ 、 $T r 1 2$ のソース電極とドレイン電極が対向する半導体層 $S M C$ 上には当該半導体層 $S M C$ へのエッチングダメージを防止するための酸化シリコン又は窒化シリコン等のチャネル保護層 $B L$ が形成され、また、ソース電極及びドレイン電極と半導体層 $S M C$ との間には、当該半導体層 $S M C$ とソース電極及びドレイン電極とのオーミック接続を実現するための不純物層 $O H M$ が形成されている。

10

【 0 0 4 5 】

そして、図2に示した画素駆動回路 $D C$ の回路構成に対応するように、トランジスタ $T r 1 1$ は、図3に示すように、ゲート電極 $T r 1 1 g$ がゲート絶縁膜 $1 2$ に設けられたコンタクトホール $C h 2$ を介して走査ライン $L s$ に接続され、同ドレイン電極 $T r 1 1 d$ が信号配線層 $L d x$ と一体的に形成されている。

【 0 0 4 6 】

また、トランジスタ $T r 1 2$ は、図3、図4に示すように、ゲート電極 $T r 1 2 g$ がゲート絶縁膜 $1 2$ に設けられたコンタクトホール $C h 3$ を介して上記トランジスタ $T r 1 1$ のソース電極 $T r 1 1 s$ に接続され、同ドレイン電極 $T r 1 2 d$ が供給電圧ライン $L a$ と一体的に形成された給電配線層 $L a y$ に接続され、同ソース電極 $T r 1 2 s$ が有機 $E L$ 素子 $O L E D$ の画素電極 $1 4$ に直接接続されている。

20

【 0 0 4 7 】

有機 $E L$ 素子 $O L E D$ は、図3、図4に示すように、上記トランジスタ $T r 1 1$ 、 $T r 1 2$ のゲート絶縁膜 $1 2$ 上に設けられるとともに、トランジスタ $T r 1 2$ のソース電極 $T r 1 2 s$ に直接接続されて、所定の発光駆動電流が供給される画素電極（例えばアノード電極） $1 4$ と、絶縁性基板 $1 1$ 上に列方向に配設されたバンク $1 7$ により画定された（バンク $1 7$ 間に設定された）画素形成領域 $R p x$ （有機化合物材料の塗布領域に相当する）に形成された正孔輸送層 $1 5 a$ （担体輸送層）と電子輸送性発光層 $1 5 b$ （担体輸送層）からなる有機 $E L$ 層（発光機能層） $1 5$ と、列方向に配列された各表示画素 $P I X$ に共通に設けられたストライプ状の平面電極（単一の電極層）からなる対向電極 $1 6$ と、が順次積層されている。ここで、本実施形態に係る表示パネル $1 0$ においては、ボトムエミッション型の発光構造を有しているので、画素電極 $1 4$ が透明な電極材料により形成されて光透過特性を有するとともに、対向電極 $1 6$ が光反射特性を有している。

30

【 0 0 4 8 】

上述の構造では、走査ライン $L s$ がソース、ドレインメタル層をパターニングすることによって形成され、データライン $L d$ がゲートメタル層をパターニングすることによって形成され、コンタクトホール $C h 1$ 、 $C h 2$ によりドレイン電極やゲート電極に接続しているが、これに限らず、走査ライン $L s$ がゲートメタル層をパターニングすることによって形成され、データライン $L d$ がソース、ドレインメタル層をパターニングすることによって形成されることでコンタクトホール $C h 1$ 、 $C h 2$ を設けることなく、ゲート電極やドレイン電極と一体的に設けるようにしてもよい。

40

【 0 0 4 9 】

また、供給電圧ライン $L a$ 及び給電配線層 $L a y$ は、ソース、ドレインメタル層と別層により形成されたが、ソース、ドレインメタル層をパターニングすることにより形成されていてもよい。この場合、供給電圧ライン $L a$ がソース、ドレインメタル層をパターニングすることにより形成される他の配線と電氣的に絶縁していなければならない。

【 0 0 5 0 】

なお、列方向の各画素形成領域 $R p x$ に対応してストライプ状に形成された対向電極 $1 6$

50

に加え、各画素形成領域 Rpx を画定するバンク 17 上にも、当該対向電極 16 の一部 16 b が延在するように設けられている。ここで、画素形成領域 Rpx に設けられる対向電極 16 と、バンク 17 上に設けられる対向電極 16 の一部 16 b とは、バンク 17 により形成される段差により、図 4 (a) に示す断面方向では、相互に離間しているが、図示をしない所定の領域で電氣的に接続されている。また、対向電極 16 を十分に厚く堆積させて、バンク 17 の段差によって離間することなく全列共通の単一電極としてもよい。

【 0 0 5 1 】

バンク 17 は、表示パネル 10 に 2 次元配列される複数の表示画素 P I X (各色画素 P X r、P X g、P X b) 相互の境界領域であって、表示パネル 10 の列方向に (表示パネル 10 全体では図 1 に示すように柵状又は格子状の平面パターンを有するように) 配設されている。ここで、図 3、図 4 (a) に示すように、上記境界領域のうち、表示パネル 10 (絶縁性基板 11) の列方向には上記トランジスタ T r 1 2 が延在して形成されており、当該トランジスタ T r 1 2 を被覆し、各画素形成領域 Rpx に形成される画素電極 14 相互の層間絶縁膜としての機能を果たす絶縁膜 13 a、13 b が形成され、バンク 17 は、絶縁膜 13 a、13 b 上に、絶縁性基板 11 表面から連続的に突出するように絶縁性樹脂層を積層することにより形成されている。これにより、列方向に延在するバンク 17 により囲まれた領域 (列方向 (図 1 の上下方向) に配列された複数の表示画素 P I X の画素形成領域 Rpx) が、有機 E L 層 15 (正孔輸送層 15 a 及び電子輸送性発光層 15 b) を形成する際の有機化合物材料の塗布領域として規定される。

【 0 0 5 2 】

また、本発明に係る表示装置に適用されるバンク 17 は、例えば図 4 (a)、図 5 に示すように、逆テーパ状の側面 (側壁) を有する断面形状、すなわち、上辺 (上面側) が下辺 (絶縁性基板 11 側) よりも長い台形状を有し、当該バンク 17 により画定された画素形成領域 Rpx に形成される対向電極 16 の一部 16 b がバンク 17 の上面にも形成されている。

【 0 0 5 3 】

そして、バンク 17 の側面の逆テーパ角 (本実施形態においては、バンク 17 の部材側を基準とする ; 図中、 θ で表記) は、垂直側面である 90° よりも大きく、概ね 135° までの範囲 ($90^{\circ} < \theta \leq 135^{\circ}$) で設定され、より好ましい条件として、 95° から 120° の範囲 ($95^{\circ} \leq \theta \leq 120^{\circ}$) で設定されている。

【 0 0 5 4 】

また、図 5 に示すように、画素形成領域 Rpx を画定するバンク 17 最上部の端部 (逆テーパになっている底部の最突端 ; 図中、補助線 L 1 で表記) は、画素形成領域 Rpx 内に形成される画素電極 14 の露出部の外縁 (図中、補助線 L 2 で表記) よりも外方に位置するように、すなわち、補助線 L 1 と L 2 の間に間隔 (クリアランス) C L を有するように、バンク 17 の位置関係が設定されている。

【 0 0 5 5 】

さらに、少なくともバンク 17 の側面 (すなわち逆テーパ状を有する側面) は、画素形成領域 Rpx に塗布される有機化合物含有液に対して撥液性を有するように表面処理が施されている。また、詳しくは後述するが、バンク 17 は、例えば感光性の樹脂材料を用いて形成されている。

なお、上述した画素駆動回路 D C、有機 E L 素子 O L E D 及びバンク 17 が形成された絶縁性基板 11 の一面側は、図示を省略したメタルキャップや封止基板等を貼り合わせるにより封止されている。

【 0 0 5 6 】

そして、このような表示パネル 10 においては、トランジスタ T r 1 1、T r 1 2 等の機能素子、走査ライン L s やデータライン L d、供給電圧ライン (アノードライン) L a 等の配線層からなる画素駆動回路 D C において、データライン L d を介して供給された表示データに応じた階調信号 Vpix に基づいて、所定の電流値を有する発光駆動電流がトランジスタ T r 1 2 のソース - ドレイン間に流れ、有機 E L 素子 O L E D の画素電極 14 に

供給されることにより、各表示画素 P I X (各色画素 P X r、P X g、P X b) の有機 E L 素子 O L E D が上記表示データに応じた所望の輝度階調で発光動作する。

【 0 0 5 7 】

このとき、本実施形態に示した表示パネル 1 0、つまり、画素電極 1 4 が光透過特性を有し、対向電極 1 6 が光反射特性を有することにより (すなわち、有機 E L 素子 O L E D がボトムエミッション型であることにより)、各表示画素 P I X (各色画素 P X r、P X g、P X b) の有機 E L 層 1 5 において発光した光は、光透過特性を有する画素電極 1 4 を介して直接、あるいは、光反射特性を有する対向電極 1 6 で反射し、絶縁性基板 1 1 (表示パネル 1 0) を透過して、視野側である絶縁性基板 1 1 の他面側 (図 4、図 5 の図面下方) に出射される。

10

【 0 0 5 8 】

(表示装置の製造方法)

次に、本実施形態に係る表示装置 (表示パネル) の製造方法について説明する。

図 6 乃至図 1 0 は、本実施形態に係る表示装置 (表示パネル) の製造方法の一例を示す工程断面図である。ここでは、図 4 (a)、(b) に示した I V A - I V A 線に沿った断面及び I V B - I V B 線に沿った断面を、図 6 乃至図 1 0 の各図の右方及び左方に分けて示す。また、図 1 1 は、本実施形態に係る表示装置 (表示パネル) の製造方法における撥液性のコーティング剤の薄膜の形成工程を示す概念図である。

【 0 0 5 9 】

上述した表示装置 (表示パネル) の製造方法は、まず、図 6 (a) ~ (d) に示すように、ガラス基板等の絶縁性基板 1 1 の一面側 (図面上面側) に設定された表示画素 P I X (各色画素 P X r、P X g、P X b) の画素形成領域 R p x ごとに、上述した画素駆動回路 (図 2、図 3 参照) D C のトランジスタ T r 1 1、T r 1 2 やデータライン L d、信号配線層 L d x、走査ライン L s の下層配線部 L s 0 及び供給電圧ライン L a の下層配線部 L a 0 等の配線層を形成するとともに、有機 E L 素子 O L E D のアノード電極となる画素電極 1 4 を形成する。

20

【 0 0 6 0 】

具体的には、透明な絶縁性基板 1 1 上にゲートメタル層を成膜してから、図 6 (a) に示すように、ゲートメタル層をパターンングすることによってゲート電極 T r 1 1 g、T r 1 2 g、及び、データライン L d を同時に形成し、その後、絶縁性基板 1 1 の全域にゲート絶縁膜 1 2、アモルファスシリコン等からなる半導体層 S M C となる半導体膜、チャネル保護層 B L となる窒化シリコン等の絶縁膜を連続被覆形成する。

30

【 0 0 6 1 】

次いで、図 6 (b) に示すように、上記絶縁膜、半導体膜を適宜パターンングしてゲート絶縁膜 1 2 上のゲート電極 T r 1 1 g 及び T r 1 2 g に対応する領域に、チャネル保護層 B L、半導体層 S M C を順次形成する。その後、当該半導体層 S M C の両端部にオーミック接続のための不純物層 O H M を形成する。

【 0 0 6 2 】

次いで、図 6 (c) に示すように、上記ゲート絶縁膜 1 2 上であって、各表示画素 P I X の画素形成領域 R p x の略中央領域 (図 3 に示した平面レイアウトにおいてトランジスタ T r 1 1、T r 1 2 や各種配線が配置された周辺部を除く領域) に矩形状の平面パターンを有し、錫ドープ酸化インジウム (Indium Thin Oxide ; I T O) や亜鉛ドープ酸化インジウム (Indium

40

Zinc Oxide ; I Z O) 等の透明な電極材料からなる (光透過特性を有する) 画素電極 1 4 を形成する。この後、図 3 に示したように、データライン L d、トランジスタ T r 1 1 及び T r 1 2 のゲート電極 T r 1 1 g、T r 1 2 g の所定の位置の上面が露出するように、ゲート絶縁膜 1 2 にコンタクトホール C h 1、C h 2、C h 3 を形成する。

【 0 0 6 3 】

そして、図 6 (d) に示すように、トランジスタ T r 1 1 及び T r 1 2 の半導体層 S M C の両端部に上記不純物層 O H M を介して延在するように、ソース電極 T r 1 1 s、T r

50

12s及びドレイン電極Tr11d、Tr12dを形成するとともに、走査ラインLsの下層配線部Ls0、供給電圧ラインLa（給電配線層Layを含む）の下層配線部La0、及び信号配線層Ldxを同時に形成する。

【0064】

ここで、ソース電極Tr11s、Tr12s、ドレイン電極Tr11d、Tr12d、走査ラインLsの下層配線部Ls0、供給電圧ラインLaの下層配線部La0及び信号配線層Ldxは、図6(c)の工程後、ソース、ドレイン金属層を成膜した後、パターニングすることによって一括して形成される。これにより、信号配線層Ldxは、コンタクトホールCh1を介して下方に位置するデータラインLdに接続され、走査ラインLsは、コンタクトホールCh2を介して下方に位置するゲート電極Tr11gに接続され、ソース電極Tr11sは、コンタクトホールCh3を介して下方に位置するゲート電極Tr12gに接続される。また、トランジスタTr12のソース電極Tr12sの他端側は画素電極14上にまで延在して、電氣的に接続される。

10

【0065】

また、少なくとも、上述したトランジスタTr11のソース電極Tr11s及びドレイン電極Tr11d、トランジスタTr12のソース電極Tr12s及びドレイン電極Tr12d、走査ラインLsの下層配線部Ls0、供給電圧ラインLa（給電配線層Layを含む）の下層配線部La0及び信号配線層Ldxを形成するためのソース、ドレイン金属層は、例えば、クロム(Cr)単体又はクロム合金等からなる下層側の金属層と、アルミニウム(Al)単体又はアルミニウム-チタン(AlTi)、アルミニウム-ネオジウム-チタン(AlNdTi)等のアルミニウム合金からなる上層側の金属層と、を積層した配線構造を有している。

20

【0066】

次いで、上記トランジスタTr11、Tr12、走査ラインLs及び供給電圧ラインLaの下層配線部Ls0、La0を含む絶縁性基板11の一面側全域を被覆するように、窒化シリコン(SiN)等の無機の絶縁性材料からなる絶縁膜を形成した後、当該絶縁膜をパターニングして、図7(a)に示すように、走査ラインLsの下層配線部Ls0及び供給電圧ラインLaの下層配線部La0の上面、並びに、画素電極14の上面が露出する開口部を有する絶縁膜13aを形成する。

【0067】

30

次いで、絶縁膜13aが形成された絶縁性基板11上に、例えばスパッタリング法やイオンプレーティング法、真空蒸着法、メッキ法等により、アルミニウム(Al)単体又はアルミニウム-チタン(AlTi)、アルミニウム-ネオジウム-チタン(AlNdTi)等のアルミニウム合金等の配線抵抗を低減するための低抵抗金属層(アルミ薄膜)を形成した後、パターニングすることにより、図7(b)に示すように、走査ラインLs及び供給電圧ラインLa（給電配線層Layを含む）の平面パターンに対応する領域にのみ、アルミ薄膜からなる上層配線部Ls1、La1が形成され、当該上層配線部Ls1、La1と上記下層配線部Ls0、La0からなる積層配線構造を有する走査ラインLs及び供給電圧ラインLa（給電配線層Layを含む）が形成される。

【0068】

40

次いで、上記走査ラインLs及び供給電圧ラインLaを含む絶縁性基板11の一面側全域を被覆するように、化学気相成長法(CVD法)等を用いて、例えば窒化シリコン等からなる絶縁膜を形成した後、当該絶縁膜をパターニングして、図7(c)に示すように、上記トランジスタTr11、Tr12、走査ラインLs及び供給電圧ラインLa（給電配線層Layを含む）を被覆するとともに、各表示画素PIXの画素電極14の上面が露出する開口部を有する絶縁膜13bを形成する。

【0069】

次いで、図8(a)に示すように、上記絶縁膜13bを含む絶縁性基板11の一面側全域を被覆するように、ポリイミド系やアクリル系等の感光性の樹脂材料を用いて樹脂層17aを、例えば1~5μmの膜厚を有するように形成する。ここで、樹脂層17aを形成

50

するための感光性の樹脂材料は、後述する露光現像処理においてネガ特性を有する絶縁性材料（ネガ型レジスト）を適用する。また、本実施形態において適用されるネガ型の感光性の樹脂材料としては、例えば日本ゼオン社製のZPN2464等を良好に適用することができる。

【0070】

その後、樹脂層17aに対して、バンク17の形成領域（図1参照）に対応する領域が透光するようにパターニングされた露光マスクMSKを用いて、露光、現像処理を施す。ここで、樹脂層17aは、ネガ型の感光性樹脂材料により形成されているので、露光工程において光RYや電子ビーム等が照射されることにより、当該照射領域（バンク17の形成領域）において、光重合開始剤（例えば、ベンゾフェノン誘導体）から発生するラジカルにより、不飽和炭化水素基を有するアクリル系樹脂が重合したもの、もしくは光酸発生剤（例えば、キノンジアジド化合物）から発生した酸を触媒として、アルキル酸系のオリゴマーが重合したものが、現像液に対して不溶性又は難溶性を示し、遮光領域（バンク17の形成領域以外の領域）の樹脂材料は現像液に対して可溶性を示す。

【0071】

これにより、図8（b）に示すように、現像工程においてバンク17の形成領域（行方向に隣接する表示画素PIX間の境界領域であって、表示パネル10の列方向に延在する領域を含む柵状又は格子状の平面パターン；図1参照）に対応する樹脂層17aのみが絶縁性基板11上に残留してバンク17が形成されるとともに、画素形成領域Rpxが画定されて、絶縁膜13a、13bに形成された開口部により外縁が規定された画素電極14の上面が露出する。

【0072】

ここで、絶縁性基板11上に感光性の樹脂層17aを形成し、バンク17をパターニングする工程において、樹脂層17aを形成する樹脂材料中の光吸収剤の濃度を適度に調整することにより、露光工程において樹脂層17aに対して光RYを照射した際に、樹脂層17aの表面から絶縁性基板11側の接合面（接着面）にかけて、到達する光の量を絶縁性基板11側に行くほど少なくすることができるので、絶縁性基板11側ほど樹脂材料の硬化（重合）が進まず、現像工程においてバンク17の側面部分における樹脂材料が現像液に溶解しやすくなり、図5に示したように、バンク17の断面形状を逆テーパ状に容易に加工することができる。

【0073】

また、バンク17は、図5に示したように、最上部の端部（逆テーパになっている底部の最突端）が、画素電極14の露出部の外縁よりも外方に位置するように、すなわち、バンク17により画定される画素形成領域Rpx内に、画素電極14の露出部、及び、当該露出部の外縁を規定する絶縁膜13a、13bが位置するようにパターニングされる（隔壁形成工程）。

【0074】

次いで、絶縁性基板11を純水で洗浄した後、例えば酸素プラズマ処理やUVオゾン処理等を施すことにより、上記バンク17が形成された絶縁性基板11の全域を後述する撥液化工程において使用する撥液性コーティング剤に対して親液化する処理を施す。これにより、絶縁性基板11上に形成され、各画素形成領域Rpxに露出する画素電極14や絶縁膜13a、13b、バンク17の表面が、その材質にかかわらず、ほぼ同等に親液化する（第1の親液化工程）。

【0075】

次いで、上記親液化された絶縁性基板11の表面全域に対して、スプレーコートやダイコート等の塗布法を用いて、図9（a）に示すように、例えばシラザンオリゴマーを含むフッ素系のシリコンコーティング剤等の撥液性コーティング剤を一様に塗布する。ここで、バンク17により画定された画素形成領域Rpx内に塗布された撥液性コーティング剤の挙動について具体的に検証すると、当該撥液性コーティング剤の塗布直後においては、例えば図11（a）に示すように、絶縁膜13a、13bにより露出部が規定された画素電

極 1 4 上、及び、絶縁膜 1 3 a、1 3 b 上に撥液性コーティング剤 F C L がほぼ一様な広がりを示すが、図 1 1 (b) ~ (d) に示すように、画素電極 1 4 と撥液性コーティング剤 F C L との間の表面張力、絶縁膜 1 3 a、1 3 b と撥液性コーティング剤 F C L との間の表面張力、バンク 1 7 と撥液性コーティング剤 F C L との間の表面張力、撥液性コーティング剤 F C L の表面張力が合成された力が上向きに働いてメニスカスが形成され、画素電極 1 4 上の撥液性コーティング剤 F C L がバンク 1 7 方向に吸い上げられていく。ここで、撥液性コーティング剤 F C L の乾燥が進めば、撥液性コーティング剤 F C L 内に働く表面張力が減少し、さらに上向きに力が働き、バンク 1 7 の側面に撥液性コーティング剤 F C L が被膜されることになる。

【 0 0 7 6 】

10

一般に近接又は隣接する部材や面相互の距離が狭いところに、液体が吸い上げられる。図 1 1 (d) に示すように、バンク 1 7 の幅方向の側面は逆テーパ状になっているので、バンク 1 7 の側面と絶縁膜 1 3 b との間の角部は、バンク 1 7 の幅方向の側面がテーパ状或いは絶縁性基板 1 1 に対し垂直になっている場合に比べて撥液性コーティング剤が集中して滞留しやすくなり、容易にバンク 1 7 の側面に沿って上方に迫り上がる。これにより、バンク 1 7 の側面にはシラザンオリゴマー或いはシラザンオリゴマーが重合してなる薄膜 F C F が形成される。なお、薄膜 F C F は、シラザンの単分子層が積層された多層構造を有しているものでもよい。

【 0 0 7 7 】

ここで、画素電極 1 4 表面にわずかに残ったシラザンの密度は、バンク 1 7 の側面に形成されるシラザンの薄膜 F C F の密度よりも低くなるので、画素電極 1 4 の表面に対してバンク 1 7 の側面の撥液性が高くなる。また、撥液性コーティング剤は絶縁性基板 1 1 のバンク 1 7 が形成されている全域に塗布されるので、バンク 1 7 により画定される各画素形成領域 Rpx 内のみならず、バンク 1 7 上面にもシラザンオリゴマーの分子層が形成されて撥液化される。なお、画素電極 1 4 表面に残るシラザンオリゴマー及びバンク 1 7 上面に形成されるシラザンオリゴマーの分子層又は重合層は、膜厚が概ね数 n m 以下の極薄膜であるので、図 1 1 においては図示を省略した。また、本実施形態において適用されるフッ素系のシリコンコーティング剤としては、例えば信越化学工業株式会社製の K P - 8 0 1 M 等を良好に適用することができる。(隔壁撥液化工程)

20

【 0 0 7 8 】

30

次いで、絶縁性基板 1 1 に対して、再び酸素プラズマ処理や U V オゾン処理等を施すことにより、少なくとも各画素形成領域 Rpx に露出する画素電極 1 4 表面を、後述する担体輸送層形成工程において使用する正孔輸送材料や電子輸送性発光材料の有機化合物含有液に対して親液化する処理を施す(第 2 の親液化工程)。

【 0 0 7 9 】

具体的には、上述した撥液化工程により画素電極 1 4 上面にある撥液性コーティング剤の残渣の撥液性を失活させる程度の強度で親液化処理を施す。ここで、上述したように、バンク 1 7 の側面に形成された撥液性コーティング剤の薄膜 F C F の密度は、画素電極 1 4 表面の撥液性コーティング剤の残渣の密度よりも高いので、当該単分子層の撥液性を失活させる程度の強度を有する親液化処理では、バンク 1 7 側面の撥液性は消失せず、後述する有機化合物含有液に対して十分な撥液性が保持される。

40

【 0 0 8 0 】

また、上述した撥液化工程において、バンク 1 7 の上面に塗布された撥液性コーティング剤により形成された分子層も、画素電極 1 4 表面の撥液性コーティング剤の残渣の密度よりも高いので、有機化合物含有液に対して十分な撥液性が保持される。一方、各表示画素 P I X (画素形成領域 Rpx) 間の境界領域に形成された絶縁膜 1 3 a、1 3 b のうち、上層にバンク 1 7 が形成されていない領域では、この親液化処理により有機化合物含有液に対して比較的馴染みやすい状態となる。

【 0 0 8 1 】

このように、図 9 (b) に示すように、表面(特に側面)が撥液化されたバンク 1 7 に

50

より各表示画素 P I X (有機 E L 素子 O L E D) の画素形成領域 R p x を画定することにより、後述する工程において、有機化合物含有液を塗布して有機 E L 層 1 5 の発光層 (電子輸送性発光層 1 5 b) を形成する場合であっても、隣接する画素形成領域 R p x への有機化合物含有液の漏出や乗り越えを防止することができ、隣接画素相互の混色を抑制して、赤、緑、青色の塗り分けが可能となる。なお、図 9 (b)、図 1 1 においては、バンク 1 7 側面に形成されるシラザンオリゴマーの薄膜 F C F について、説明の都合上、可視的に図示したが、膜厚が概ね数 n m 程度の薄膜であるので、バンク 1 7 表面 (側面) の特性 (撥液性) として認識することはできるが、視覚的には認識されない。

【 0 0 8 2 】

なお、本実施形態において使用する「撥液性」とは、後述する正孔輸送層となる正孔輸送材料を含有する有機化合物含有液や、電子輸送性発光層となる電子輸送性発光材料を含有する有機化合物含有液、もしくは、これらの溶液に用いる有機溶媒を、絶縁性基板上等に滴下して、接触角の測定を行った場合に、当該接触角が 5 0 ° 以上になる状態と規定する。また、「撥液性」に対峙する「親液性」とは、本実施形態においては、上記接触角が 4 0 ° 以下、好ましくは 1 0 ° 以下になる状態と規定する。

【 0 0 8 3 】

次いで、図 1 0 (a) に示すように、各色の画素形成領域 R p x (有機 E L 素子 O L E D の形成領域) に対して、互いに分離した複数の液滴を所定位置に吐出するインクジェット法、又は、連続した溶液を吐出するノズルプリント法等を適用して同一工程で、正孔輸送材料の溶液又は分散液を塗布した後、加熱乾燥させて正孔輸送層 (担体輸送層) 1 5 a を形成する。

【 0 0 8 4 】

具体的には、有機高分子系の正孔輸送材料 (担体輸送性材料) を含む有機化合物含有液として、例えばポリエチレンジオキシチオフエン / ポリスチレンスルホン酸水溶液 (P E D O T / P S S ; 導電性ポリマーであるポリエチレンジオキシチオフエン P E D O T と、ドーパントであるポリスチレンスルホン酸 P S S を水系溶媒に分散させた分散液) を、上記画素電極 1 4 上に塗布する。

【 0 0 8 5 】

ここで、画素形成領域 R p x 内に露出する画素電極 1 4 の上面及びその外縁部の絶縁膜 1 3 a、1 3 b の表面は、上記親液化処理により親液性を有しているのに対して、バンク 1 7 の逆テーパ形状の側面は上述した撥液性コーティング剤の薄膜 F C F により撥液性を有しているので、塗布された有機化合物含有液は、画素形成領域 R p x 内 (画素電極 1 4 及びその外縁部の絶縁膜 1 3 a、1 3 b 上) に十分馴染んで広がるが、バンク 1 7 側面には馴染まず、はじかれて迫り上がりが抑制される。

【 0 0 8 6 】

その後、絶縁性基板 1 1 が載置されているステージを 1 0 0 ° 以上且つ正孔輸送材料が分解する温度未満の温度条件で加熱して乾燥処理を行って残留溶媒を除去することにより、少なくとも画素電極 1 4 上に有機高分子系の正孔輸送材料を定着させて、担体輸送層である正孔輸送層 1 5 a を形成する。これにより、画素形成領域 R p x 内に形成される正孔輸送層 1 5 a は、略均一な膜厚プロファイルを有することになる。なお、上述したように、絶縁膜 1 3 a、1 3 b の表面も有機化合物含有液に対して親液性を有しているので、絶縁膜 1 3 a、1 3 b 上にも正孔輸送層 1 5 a が形成される。

【 0 0 8 7 】

次いで、図 1 0 (b) に示すように、各色の画素形成領域 R p x (有機 E L 素子 O L E D の形成領域) に対して、インクジェット法又はノズルプリント法等を適用して、上記正孔輸送層 1 5 a 上に電子輸送性発光材料の溶液又は分散液を塗布した後、加熱乾燥させて電子輸送性発光層 (担体輸送層) 1 5 b を形成する。

【 0 0 8 8 】

具体的には、有機高分子系の電子輸送性発光材料 (担体輸送性材料) を含む有機化合物含有液として、例えばポリパラフェニレンビニレン系やポリフルオレン系等の共役二重結

10

20

30

40

50

合ポリマーを含む赤（R）、緑（G）、青（B）色の発光材料を、適宜水系溶媒或いはテトラリン、テトラメチルベンゼン、メシチレン、キシレン等の有機溶媒に溶解または分散した溶液を、上記正孔輸送層15a上に塗布する。

【0089】

この場合においても、塗布された有機化合物含有液は、正孔輸送層15a上には十分馴染んで広がるが、バンク17の逆テーパ形状の側面は撥液性を有しているので、バンク17側面には馴染まず、はじかれて迫り上がりが抑制される。また、バンク17の上面も、塗布された有機化合物含有液に対して依然としてある程度の撥液性を有しているので、隣接する画素形成領域Rpxへの有機化合物含有液の漏出や乗り越えを防止することができる。

10

【0090】

その後、窒素雰囲気中で上記ステージを加熱して乾燥処理を行って残留溶媒を除去することにより、正孔輸送層15a上に有機高分子系の電子輸送性発光材料を定着させて、担体輸送層であり発光層でもある電子輸送性発光層15bを形成する。これにより、画素電極14上に略均一な膜厚プロファイルを有する正孔輸送層15a及び電子輸送性発光層15bからなる有機EL層（発光機能層）15が積層形成される（担体輸送層形成工程）。

【0091】

次いで、上記バンク17及び有機EL層15（正孔輸送層15a及び電子輸送性発光層15b）が形成された絶縁性基板11上に光反射特性を有し、各画素形成領域Rpxの有機EL層15を介して各画素電極14に対向する共通の対向電極（例えばカソード電極）16を形成する。

20

【0092】

ここで、対向電極16は、例えば真空蒸着法やスパッタリング法を用いて、1～10nm厚のカルシウム、バリウム、リチウム、インジウム等の仕事関数の低い電子注入層（カソード電極）と、100nm以上の厚さのアルミニウム（Al）、クロム（Cr）、銀（Ag）、パラジウム銀（AgPd）系の合金、又は、ITO等の透明電極等からなる高仕事関数の薄膜（給電電極）と、を積層した電極構造を適用することができる。

【0093】

また、対向電極16は、図4、図5に示したように、各画素形成領域Rpx（有機EL素子OLEDの形成領域）内の上記画素電極14に対向する領域のみならず、バンク17最上部の端部（逆テーパになっている底部の最突端；図5中、補助線L1）と、各画素形成領域Rpx内の画素電極14の露出部の外縁（図5中、補助線L2）間の領域に形成された絶縁膜13a、13b上にまで延在するように形成されている。

30

【0094】

また、対向電極16は、上述した真空蒸着法やスパッタリング法等により、マスクを用いることなく、絶縁性基板11の全面に成膜される単一の電極層として形成することができるので、各画素形成領域Rpx内とともに、その一部16bがバンク17上にも延在するように形成される。ここで、画素形成領域Rpx内の対向電極16とバンク17上の対向電極16の一部16bとは、バンク17の膜厚により形成される表面段差により離間して成膜されるが図示を省略した任意の箇所で相互に電氣的に接続されている（対向電極形成工程）。

40

【0095】

次いで、上記対向電極16を形成した後、絶縁性基板11の一面側全域を封止するように、UV硬化又は熱硬化接着剤を用いて、メタルキャップやガラス等の封止基板を貼り合わせて硬化させることにより、図4、図5に示したような断面構造（ボトムエミッション型の発光構造）を有する複数の表示画素PIX（有機EL素子OLEDと画素駆動回路DC）がマトリクス状に配列された表示パネル10が完成する。

【0096】

以上説明したように、本発明に係る表示装置及びその製造方法においては、表示パネルに2次元配列される複数の表示画素の画素形成領域を画定するバンク（隔壁）として、感

50

光性の樹脂材料を用いて、逆テーパ状の側面を有する断面形状のバンクを形成した後、撥液性のコーティング剤を塗布し、少なくともバンク側面に撥液性コーティング剤の薄膜を形成して撥液化処理した後、酸素プラズマ処理やUVオゾン処理を施すことにより、バンク側面の撥液性を保持しつつ、画素形成領域内に露出する画素電極表面を親液化する。

【0097】

これにより、画素形成領域内に有機EL層を形成するための有機化合物含有液を塗布した際に、画素電極上には十分馴染んで広がるのに対して、バンク側面には馴染まず迫り上がりが抑制されるので、画素形成領域内の少なくとも画素電極上に略均一な膜厚プロファイルを有する有機EL層（正孔輸送層、電子輸送性発光層）を形成することができ、有機EL層の膜厚の薄い領域に発光駆動電流が集中して流れることにより、有機EL層（有機EL素子）の劣化が著しくなったり、開口率が低下したりする現象を抑制して、信頼性や品質に優れた表示パネルを提供することができる。

10

【0098】

なお、上述した実施形態においては、バンクの側面が逆テーパ状の断面形状を有する場合について説明したが、撥液性のコーティング剤の塗布後にバンク側面に当該コーティング剤が集中して滞留するとともに、側面に沿って上方に迫り上がるものであれば、例えば垂直（ $\theta = 90^\circ$ ）の側面や、さらに他の角度や形状の側面を有するバンクを適用するものであってもよい。

【0099】

また、上述した実施形態においては、各画素形成領域を画定するバンク側面に撥液性のコーティング剤の薄膜を形成する手法として、スプレーコートやダイコート等の簡易な塗布法を用いて絶縁性基板の全域に撥液性コーティング剤を一様かつ効率的に塗布した後、乾燥させることにより撥液性コーティング剤が集中、滞留するバンク側面に撥液性の強い薄膜を形成する場合について説明したが、本発明はこれに限定されるものではなく、例えばインクジェット印刷等の塗布法を用いて、各画素形成領域内部にのみ撥液性コーティング剤を塗布した後、乾燥させることによりバンク側面に当該コーティング剤の薄膜を形成するものであってもよい。これによれば、撥液性コーティング剤の無駄を抑制することができる。

20

【0100】

また、上述した実施形態においては、ボトムエミッション型の発光構造を有する表示パネルについて説明したが、本発明はこれに限定されるものではなく、トップエミッション型の発光構造を有するものであってもよい。この場合、画素電極はアルミニウムやクロム等の光反射特性を有する導電性材料により形成され、対向電極はITO等の光透過特性を有する導電性材料により形成されていけばよい。

30

【0101】

また、上述した実施形態においては、有機EL層が正孔輸送層及び電子輸送性発光層からなる場合について説明したが、本発明はこれに限定されるものではなく、例えば正孔輸送兼電子輸送性発光層のみでもよく、正孔輸送性発光層及び電子輸送層でもよく、また、間に適宜担体輸送層が介在してもよく、その他の担体輸送層の組合せであってもよい。

さらに、上述した実施形態においては、画素電極をアノード電極としたが、これに限らずカソード電極としてもよい。このとき、有機EL層は、画素電極に接する担体輸送層が電子輸送性の層であればよい。

40

【図面の簡単な説明】

【0102】

【図1】本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図である。

【図2】本発明に係る表示装置の表示パネルに2次元配列される各表示画素（発光素子及び画素駆動回路）の回路構成例を示す等価回路図である。

【図3】本実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。

50

【図４】本実施形態に係る平面レイアウトを有する表示画素における概略断面図である。

【図５】本実施形態に係る表示装置（表示パネル）に適用可能なバンクの断面形状を示す詳細断面図である。

【図６】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その１）である。

【図７】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その２）である。

【図８】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その３）である。

【図９】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その４）である。

10

【図１０】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その５）である。

【図１１】本実施形態に係る表示装置（表示パネル）の製造方法における撥液性のコーティング剤の薄膜の形成工程を示す概念図である。

【符号の説明】

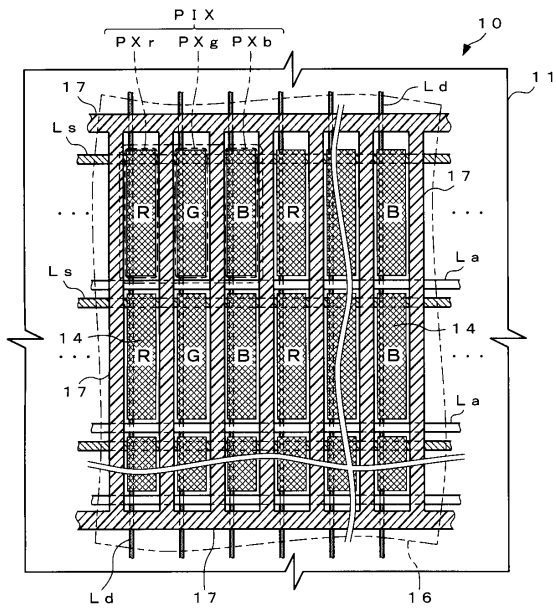
【０１０３】

１０	表示パネル
１１	絶縁性基板
１３ａ、１３ｂ	絶縁膜
１４	画素電極
１５	有機ＥＬ層
１５ａ	正孔輸送層
１５ｂ	電子輸送性発光層
１６	対向電極
１７	バンク
１７ａ	樹脂層
Ｌｓ	走査ライン
Ｌａ	供給電圧ライン
ＰＩＸ	表示画素
Ｒｐｘ	画素形成領域
ＦＣＬ	撥液性コーティング剤
ＦＣＦ	薄膜

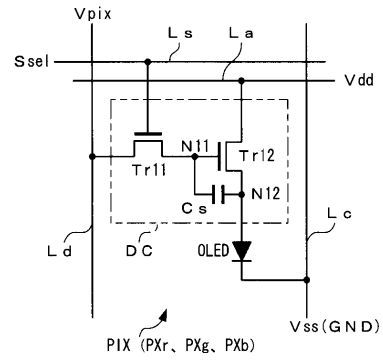
20

30

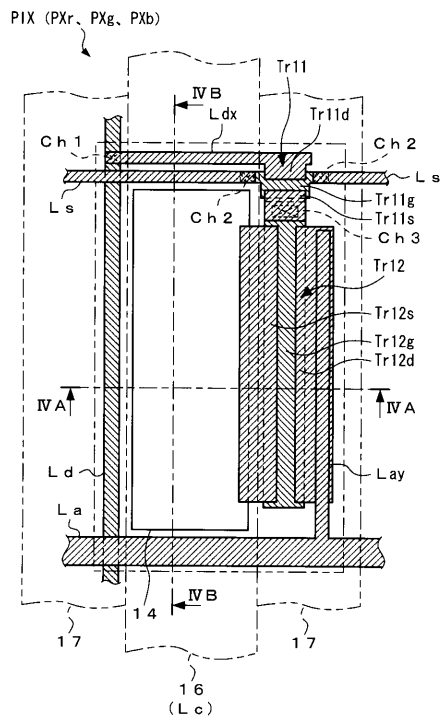
【図 1】



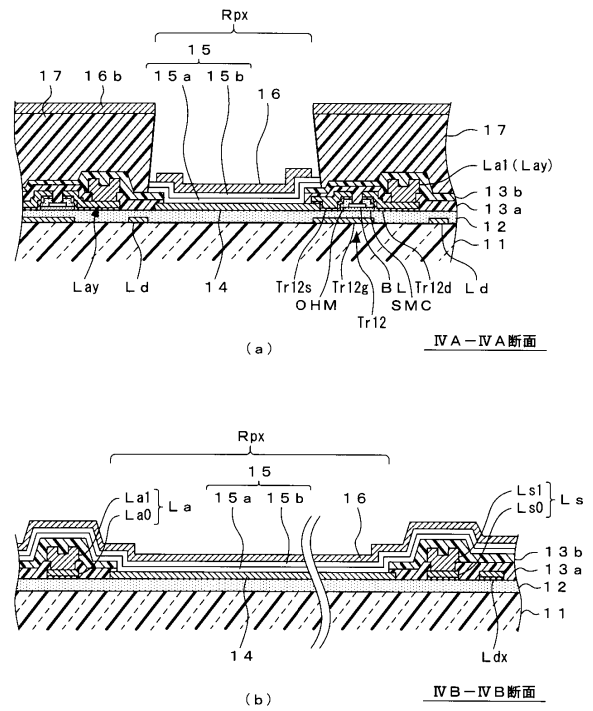
【図 2】



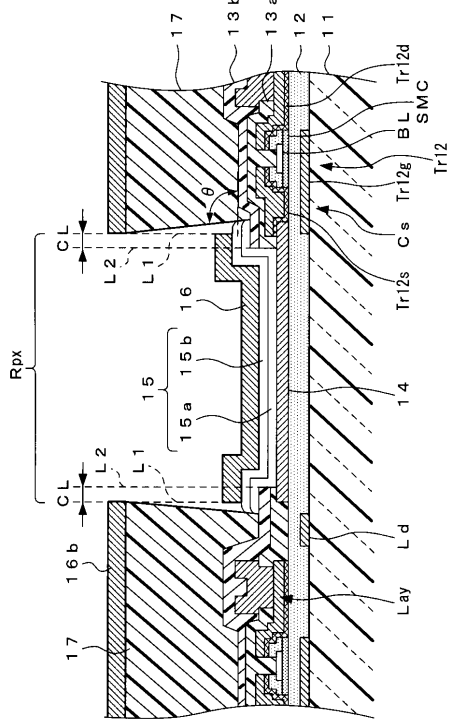
【図 3】



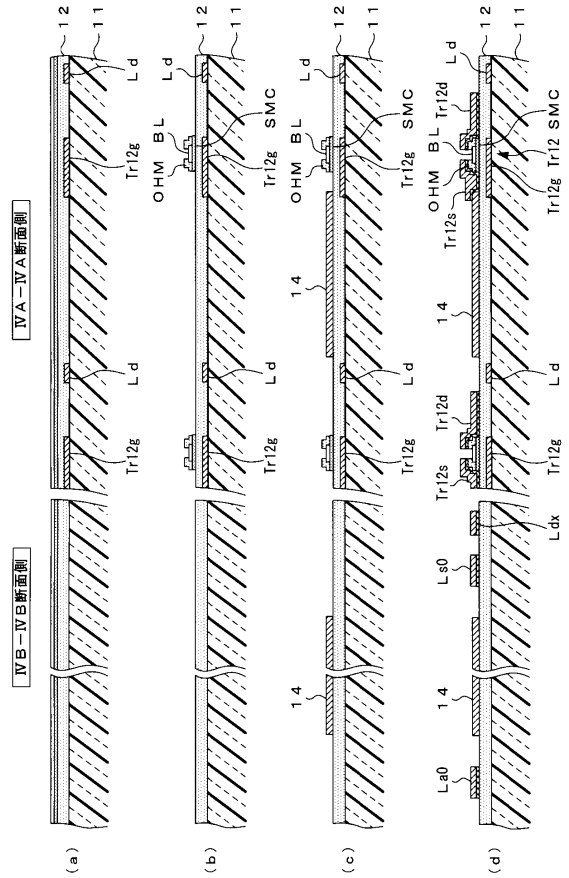
【図 4】



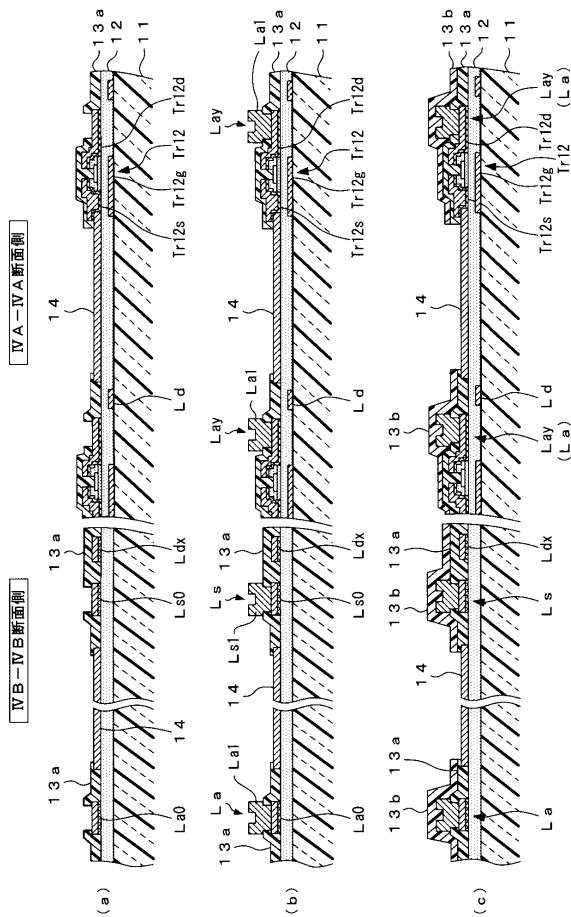
【 図 5 】



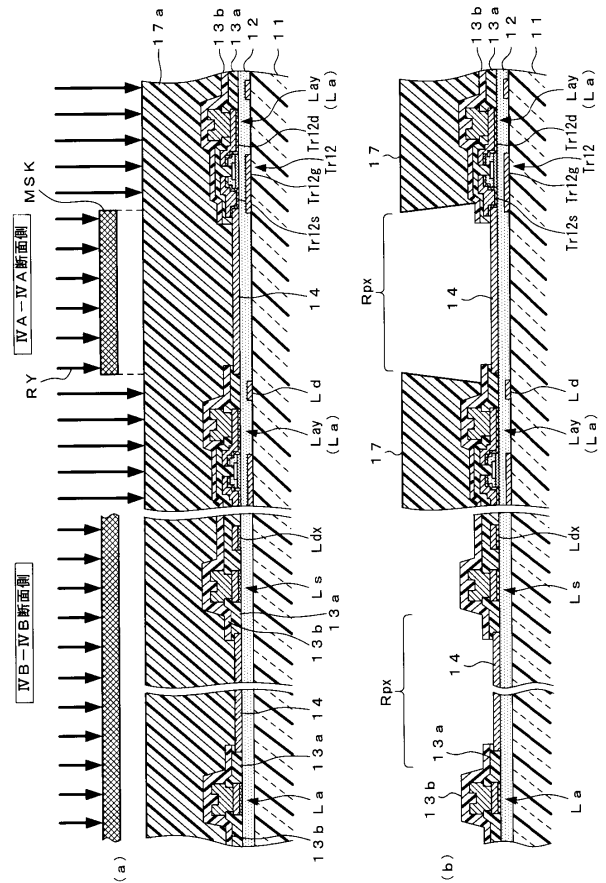
【 図 6 】



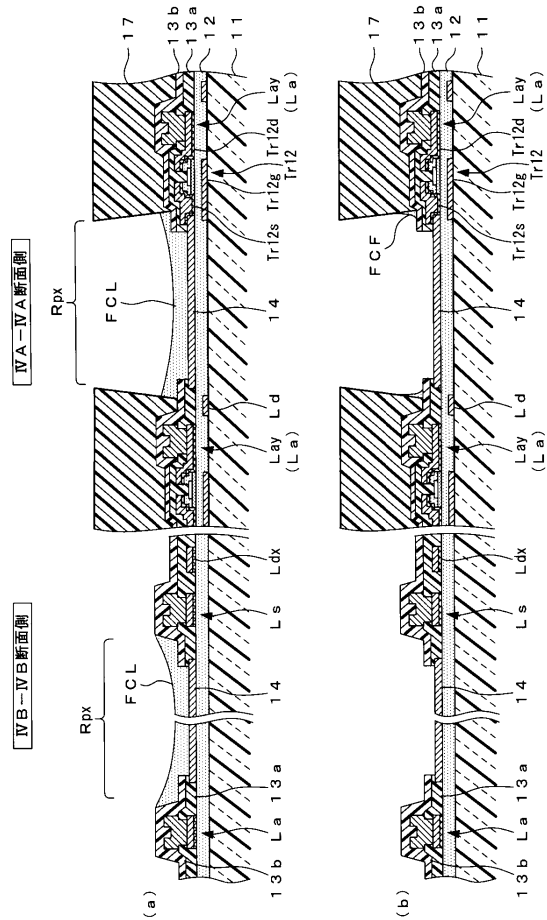
【 圖 7 】



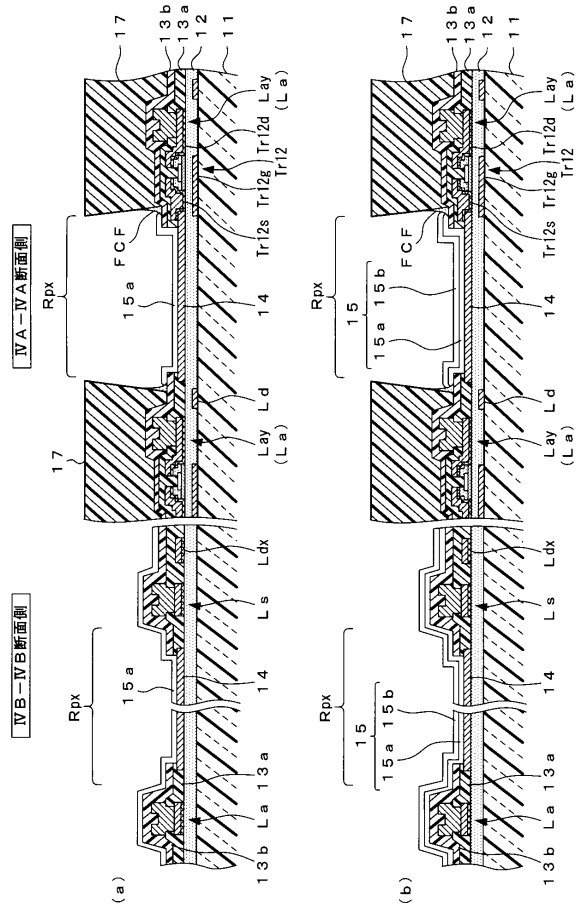
【 図 8 】



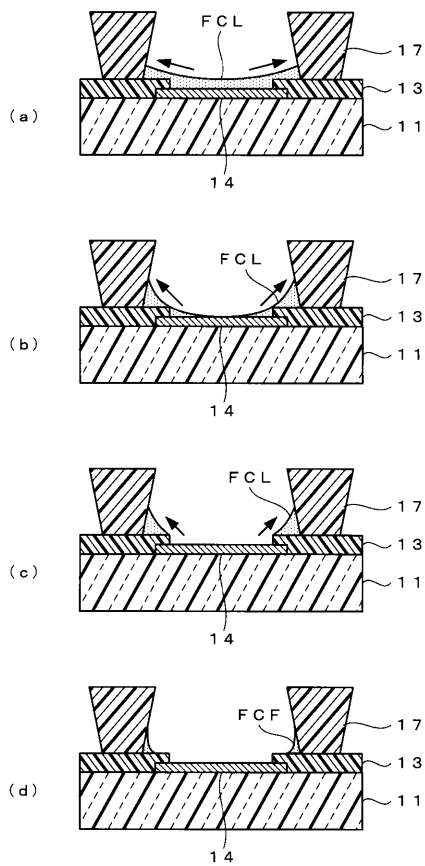
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 27/32 (2006.01)

(56)参考文献 特開 2 0 0 6 - 3 1 3 6 5 2 (J P , A)
特開 2 0 0 6 - 3 3 2 0 3 6 (J P , A)
特開 2 0 0 7 - 0 2 7 5 8 9 (J P , A)
特開 2 0 0 3 - 3 4 7 0 4 1 (J P , A)
特開 2 0 0 4 - 1 3 9 8 7 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 5 B 3 3 / 0 0 - 3 3 / 2 8

G 0 9 F 9 / 3 0

H 0 1 L 2 7 / 3 2

H 0 1 L 5 1 / 5 0

专利名称(译)	显示装置的制造方法		
公开(公告)号	JP4811292B2	公开(公告)日	2011-11-09
申请号	JP2007038821	申请日	2007-02-20
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	熊谷稔 白寄友之		
发明人	熊谷 稔 白寄 友之		
IPC分类号	H05B33/10 H05B33/12 H05B33/22 H01L51/50 G09F9/30 H01L27/32		
FI分类号	H05B33/10 H05B33/12.B H05B33/22.Z H05B33/14.A G09F9/30.365.Z G09F9/30.365 H01L27/32 H05B33/22.A H05B33/22.C H05B33/26.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC21 3K107/CC33 3K107/DD21 3K107/DD26 3K107/DD71 3K107/DD74 3K107/DD89 3K107/EE03 3K107/GG06 3K107/GG23 3K107/GG24 5C094/AA02 5C094/AA31 5C094/BA27 5C094/CA19 5C094/EA04 5C094/FA01 5C094/FA10 5C094/FB01 5C094/GB10 5C094/HA06 5C094/HA10		
其他公开文献	JP2008204757A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种包括显示面板的显示装置，其中形成良好的发光功能层（有机EL层），并提供制造该显示装置的方法。

ŽSOLUTION：用于限定布置在显示面板10上的多个显示像素PIX的像素形成区域Rpx的堤岸17从显示面板10的列方向上的绝缘基板11的表面连续地突出和布置，并且形成为具有倒锥形的横截面形状（侧表面）。另外，通过施加在像素形成区域Rpx中的疏液涂层剂在像素电极14的上表面上形成的单层的液体排斥性通过亲液处理而失活，以形成像素电极14的上表面。显示出亲液性，同时，由于在堤17的侧表面上形成了液体排斥涂层剂的薄膜FCF，因此通过上述亲液处理不会使其具有亲液性，因此液体排斥性是仍然有效。Ž

【图 3】

