

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-160392

(P2019-160392A)

(43) 公開日 令和1年9月19日(2019.9.19)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/26 (2006.01)	H05B 33/26 Z	3K107
H01L 27/32 (2006.01)	H01L 27/32	5C094
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/22 (2006.01)	H05B 33/22 Z	
H05B 33/12 (2006.01)	H05B 33/12 B	

審査請求 未請求 請求項の数 13 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2018-40376 (P2018-40376)
 (22) 出願日 平成30年3月7日 (2018.3.7)

(71) 出願人 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 軍司 雅和
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 Fターム(参考) 3K107 AA01 BB01 CC33 DD39 DD71
 DD89 DD90 FF00
 5C094 AA08 BA27 DA13 DA15 EA04
 FA04

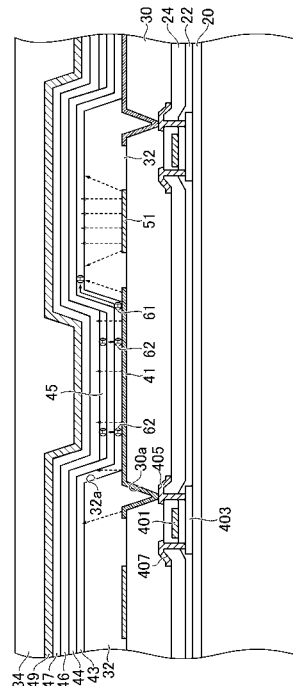
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】ある画素が発光する際に隣の画素が意図せず発光する現象を抑制すること。

【解決手段】表示装置は、基板と、前記基板の上方に設けられ互いに離間する複数の画素電極と、前記複数の画素電極の上方に配置される対向電極と、前記複数の画素電極と前記対向電極とに挟まれる有機EL層と、平面視で隣り合う画素電極の間に配置される中間電極と、前記中間電極と前記有機EL層との間に設けられる絶縁膜と、を含む

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

基板と、
前記基板の上方に設けられ互いに離間する複数の画素電極と、
前記複数の画素電極の上方に配置される対向電極と、
前記複数の画素電極と前記対向電極とに挟まれる有機 E L 層と、
前記複数の画素電極のうち、平面視で隣り合う画素電極の間に配置され、かつ前記有機 E L 層と対向する中間電極と、
前記中間電極と前記有機 E L 層との間に設けられる絶縁膜と、
を含む表示装置。

10

【請求項 2】

請求項 1 に記載の表示装置において、
前記有機 E L 層は、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層を含む、
表示装置。

【請求項 3】

請求項 1 または 2 に記載の表示装置において、
前記画素電極には前記対向電極より高い電位が供給され、
前記中間電極には、前記画素電極の電位より高い電位が供給される、
表示装置。

20

【請求項 4】

請求項 1 から 3 のいずれかに記載の表示装置において、
前記隣り合う画素電極の間に設けられ、前記有機 E L 層より前記基板側に設けられる絶縁バンクをさらに含み、
前記中間電極は、前記絶縁バンクと前記基板との間に設けられる、
表示装置。

【請求項 5】

請求項 4 に記載の表示装置において、
前記画素電極と前記基板との間に平坦化膜をさらに含み、
前記中間電極は、前記平坦化膜と前記絶縁バンクとの間に設けられる、
表示装置。

30

【請求項 6】

請求項 5 に記載の表示装置において、
前記中間電極は、前記平坦化膜に設けられたコンタクトホールを介して配線と接続される、
表示装置。

【請求項 7】

請求項 4 に記載の表示装置において、
前記絶縁バンクと前記平坦化膜との間かつ前記隣り合う画素電極の間に、上面と側面とを有する絶縁凸部をさらに含み、
前記中間電極は、前記絶縁凸部の前記上面および側面のうち少なくとも一方と、前記絶縁バンクとの間に設けられる、
表示装置。

40

【請求項 8】

請求項 1 から 3 のいずれかに記載の表示装置において、
前記中間電極は、前記有機 E L 層と、前記対向電極との間に設けられ、
前記中間電極と前記対向電極の間に設けられる絶縁膜をさらに含み、
表示装置。

【請求項 9】

請求項 1 から 8 のいずれかに記載の表示装置において、

50

前記複数の画素電極は、第 1 の画素電極と、前記第 1 の画素電極に第 1 の方向において隣接する第 2 の画素電極と、前記第 1 の画素電極に前記第 1 の方向と交差する第 2 の方向において隣接する第 3 の画素電極とを含み、

前記中間電極は、前記第 1 の画素電極と前記第 2 の画素電極との間に設けられ、前記第 1 の画素電極と前記第 3 の画素電極の間には設けられない、
表示装置。

【請求項 10】

請求項 1 から 8 のいずれかに記載の表示装置において、

前記複数の画素電極は、第 1 の画素電極と、前記第 1 の画素電極に第 1 の方向において隣接する第 2 の画素電極と、前記第 1 の画素電極に前記第 1 の方向と交差する第 2 の方向において隣接する第 3 の画素電極とを含み、

前記中間電極は、前記第 1 の画素電極と前記第 2 の画素電極との間に設けられる第 1 の中間電極と、前記第 1 の画素電極と前記第 3 の画素電極との間に設けられる第 2 の中間電極とを含み、

前記第 1 の中間電極と前記第 2 の中間電極は互いに離間する、
表示装置。

【請求項 11】

基板と、

前記基板に配置される複数の画素と、

各々が前記複数の画素の各々に備えられる複数の画素電極と、

前記複数の画素に跨って位置する有機層と、

各々が前記複数の画素の各々に備えられる複数の発光層と、

前記複数の画素電極、前記有機層、前記発光層の上方に配置される対向電極と、

前記複数の画素電極のうち、平面視で隣り合う画素電極の間に配置され、かつ前記有機層と対向する中間電極と、

前記中間電極と前記有機層との間に設けられる絶縁膜と、
を含む表示装置。

【請求項 12】

請求項 11 に記載の表示装置において、

前記有機層は、ホール輸送層を含む、

表示装置。

【請求項 13】

請求項 11 または 12 に記載の表示装置において、

前記複数の画素を区画するバンクを有し、

前記絶縁膜は、前記バンクを含む、

表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関する。

【背景技術】

【0002】

近年は、有機 EL 表示装置を用いたスマートフォン等の機器が増加している。有機 EL 表示装置は、画素ごとに設けられる下部電極、有機 EL 層、複数の画素で共通の上部電極、を有する。有機 EL 層は、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層がある。

【0003】

特許文献 1 には、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層からなる有機 EL 層を有する有機 EL 表示装置が開示されている。また、その有機 EL 表示装置では、バンクの上に有機 EL 層と接触する電極が設けられている。

10

20

30

40

50

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2016-85913号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

有機EL表示装置において、複数の画素を覆う有機EL層を設ける場合に、ある画素の画素電極から隣の画素の発光層へ電流がリークし、隣の画素が発光してしまう現象が起きることがある。この現象が起きると、例えば、表示色が意図した色と異なってしまう問題（以下では「電気混色」と記載する）が生じる。

10

【0006】

本発明は、上記課題を鑑みてなされたものであって、その目的は、ある画素が発光する際に隣の画素が意図せず発光する現象を抑制することのできる表示装置を提供することにある。

【課題を解決するための手段】

【0007】

本発明に係る表示装置は、基板と、前記基板の上方に設けられ互いに離間する複数の画素電極と、前記複数の画素電極の上方に配置される対向電極と、前記複数の画素電極と前記対向電極とに挟まれる有機EL層と、平面視で隣り合う画素電極の間に配置される中間電極と、前記中間電極と前記有機EL層との間に設けられる絶縁膜と、を含む。

20

【0008】

本発明によれば、ある画素が発光した際に隣の画素が意図せず発光する現象を抑制することができる。

【図面の簡単な説明】

【0009】

【図1】第1の実施形態にかかる有機EL表示装置の平面図である。

【図2】有機EL表示装置の一例を模式的に示す部分平面図である。

【図3】図2に示すIII-III切断線における有機EL表示装置の断面図である。

【図4】有機EL表示装置の比較例を示す断面図である。

30

【図5】有機EL表示装置の他の一例を示す断面図である。

【図6】有機EL表示装置の他の一例を示す断面図である。

【図7】有機EL表示装置の他の一例を模式的に示す部分平面図である。

【図8】有機EL表示装置の他の一例を模式的に示す部分平面図である。

【図9】有機EL表示装置の他の一例を模式的に示す部分平面図である。

【図10】図9に示すX-X切断線における有機EL表示装置の断面図である。

【図11】有機EL表示装置の他の一例を示す断面図である。

【発明を実施するための形態】

【0010】

以下、本発明の実施形態について図面を参照して説明する。但し、本発明は、その要旨を逸脱しない範囲において様々な態様で実施することができ、以下に例示する実施形態の記載内容に限定して解釈されるものではない。

40

【0011】

図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して説明したものと同様の機能を備えた要素には、同一の符号を付して、重複する説明を省略することがある。

【0012】

さらに、本発明の詳細な説明において、ある構成物と他の構成物の位置関係を規定する際、「上に」「下に」とは、ある構成物の直上あるいは直下に位置する場合のみでなく、

50

特に断りの無い限りは、間にさらに他の構成物を介在する場合を含むものとする。

【0013】

[第1の実施形態]

図1は、本発明の第1の実施形態に係る有機EL(Electroluminescence)表示装置の平面図である。有機EL表示装置は、基板10と、フレキシブルプリント基板12と、フレキシブルプリント基板12上に配置される集積回路パッケージ14とを含む。この実施形態における有機EL表示装置は、屈曲が可能なシートディスプレイまたはフレキシブルディスプレイであるが、屈曲しないディスプレイであってもよい。

【0014】

基板10は、表示領域16及び表示領域16を囲む周辺領域17を含む。周辺領域17は表示領域16の外側にある。表示領域16内には複数の画素19が配置されている。有機EL表示装置は、例えば、赤、緑及び青からなる複数色の単位画素(サブピクセル)を組み合わせ、フルカラーの画素19を形成し、フルカラーの画像を表示するようになっている。単位画素のそれぞれは、発光領域を有する。画素19は、4以上の単位画素や、2つの単位画素により構成されてもよい。基板10のうち一方向の端には、フレキシブルプリント基板12が接続されている。集積回路パッケージ14には、単位画素に含まれる画素回路を駆動する駆動回路のうち一部が搭載される。また、基板10上の周辺領域17にも駆動回路の一部が配置される。

10

【0015】

図2は、有機EL表示装置の一例を模式的に示す部分平面図である。図2は、主に有機EL表示装置に含まれる画素電極41と、中間電極51との平面配置を示している。画素電極41のそれぞれは単位画素に対応しており、平面視で、隣り合う画素電極41の間には中間電極51が配置されており、図2の例では、中間電極51は画素電極41の周りを切れ目なく囲んでいる。

20

【0016】

図3は、図2に示す有機EL表示装置のIII-III切断線における断面図である。基板10(アレイ基板)は可撓性を有する。基板10の材料はポリイミドであるが、シートディスプレイ又はフレキシブルディスプレイを構成するために十分な可撓性を有する基材であれば他の樹脂材料を用いても良い。また、シートディスプレイ又はフレキシブルディスプレイでない表示装置の場合は、基板10の材料がガラスであってもよい。

30

【0017】

基板10上に、酸化シリコンおよび窒化シリコンを含む下地層20が設けられている。下地層20は、第1の下地層、第2の下地層、第3の下地層からなる三層積層構造であってもよい。例えば、第1の下地層は、基板10との密着性を向上させる酸化シリコンの層であり、第2の下地層は、外部からの水分及び不純物をブロックする窒化シリコンの層であり、第3の下地層は、第2の下地層中に含有する水素原子が上部にある薄膜トランジスタ側に拡散しないようにブロックする。

【0018】

下地層20の上には複数の薄膜トランジスタが形成されている。薄膜トランジスタのそれぞれは、ゲート電極401と、半導体膜403と、ソース電極405と、ドレイン電極407とを含む。半導体膜403は下地層20の上に設けられる。半導体膜403はポリシリコンであってもよいし、透明酸化物半導体(TAOS: Transparent Amorphous Oxide Semiconductor)であってもよい。半導体膜403の上には、酸化シリコンを含むゲート絶縁層22が設けられ、ゲート絶縁層22の上には、平面視で半導体膜403と重畳するゲート電極401を含む第1の導電層が設けられている。第1の導電層は、例えばMoWにより形成される。ゲート電極401の上には、窒化シリコンおよび酸化シリコンを含む層間絶縁層24が設けられる。ゲート絶縁層22および層間絶縁層24は、他の絶縁性のある材質により構成されてもよい。

40

【0019】

層間絶縁層24の上には、ソース電極405およびドレイン電極407を含む第2の導

50

電層が設けられる。ソース電極 405 およびドレイン電極 407 は、画素回路を構成する配線（例えば画素電極 41）に接続される。第 2 の導電層は、例えば、Ti、Al 及び Ti の三層積層構造である。

【0020】

平坦化膜 30 は、ソース電極 405 およびドレイン電極 407 を覆うように設けられる。平坦化膜 30 としては、感光性アクリル等の有機材料が多く用いられる。有機材料は、CVD（Chemical Vapor Deposition）等により形成される無機絶縁材料に比べ、表面の平坦性に優れる。

【0021】

平坦化膜 30 は、ソース電極 405 を露出させる開口 30a を有する。また、この開口 30a を介してソース電極 405 に導通する画素電極 41 が設けられている。画素電極 41 は、例えば、IZO（Indium Zinc Oxide）膜、Ag 膜、IZO 膜の三層積層構造であってよい。画素電極 41 は、開口 30a の上端から側方に拡がっている。なお、ソース電極 405 の代わりにドレイン電極 407 が画素電極 41 に接続してもよい。

10

【0022】

また、画素電極 41 と同層、かつ平面視で隣り合う画素電極 41 の間には、中間電極 51 が設けられている。中間電極 51 には、画素電極 41 に供給される電位より高い電位が供給されている。なお、画素電極 41 は、平坦化膜 30 の上かつバンク 32 の下において、画素電極 41 と異なるプロセスで形成されてもよい。

【0023】

平坦化膜 30 や画素電極 41 の層の上層には、バンク 32 が形成されている。バンク 32 は、開口 30a を覆っている。バンク 32 は平坦化膜 30 と同じく絶縁性のある感光性アクリル等により形成される。バンク 32 は互いに隣接する単位画素の間に設けられており、単位画素に対応する開口 32a を有する、開口 32a の側面はテーパ形状を有し、開口 32a の底では画素電極 41 がバンク 32 から露出している。よって、バンク 32 は複数の画素を区画しているということもできる。

20

【0024】

画素電極 41 の上には有機 EL 層（単に有機層ともいう）として、ホール注入層 43、ホール輸送層 44、発光層 45、電子輸送層 46、電子注入層 47 が順に設けられている。ここで、発光層 45 は、開口 32a の内側に配置され、ホール注入層 43、ホール輸送層 44、電子輸送層 46、電子注入層 47 は、バンク 32 の開口 32a の内側からバンク 32 の上方へと連続的に形成されている。なお、バンク 32 により、中間電極 51 と有機 EL 層、特にホール注入層 43 とが絶縁されている。

30

【0025】

発光層 45 は、キャリアとしての電子およびホールが注入されて発光する。見方を変えると、発光層 45 は、画素電極 41 と対向電極 49 との間を流れる電流により発光する。開口 32a 内の画素電極 41 の上に形成される発光層 45 は、その画素電極 41 および開口 32a に対応する単位画素の発光領域を構成する。

【0026】

ホール注入層 43 およびホール輸送層 44 は、キャリアとしてのホールを発光層 45 へ注入することを促す層である。電子注入層 47 および電子輸送層 46 は、キャリアとしての電子を発光層 45 へ注入することを促す層である。

40

【0027】

ホール注入層 43、ホール輸送層 44、発光層 45、電子輸送層 46、電子注入層 47 は、それぞれの材料の蒸着により形成されてよい。ここで、発光層 45 について、材料をマスクを用いて開口 32a の内部に蒸着してよい。また、蒸着の代わりに塗布を用いてこれらの層を形成してもよい。

【0028】

電子注入層 47 の上には、対向電極 49 が設けられている。対向電極 49 は、例えば、有機 EL 層からの出射光が透過する程度の薄膜として形成される Mg 層及び Ag 層であっ

50

てもよいし、ITOで形成されてもよい。対向電極49はバンク32の上にも設けられている。対向電極49は所定の電位(例えば接地電位)を供給する配線と電氣的に接続されている。

【0029】

対向電極49の上には、封止層34が設けられている。封止層34は、外部からの水分が有機EL層に侵入することを防止する。封止層34は、例えば、シリコン窒化膜、有機樹脂層及びシリコン窒化膜の積層構造である。

【0030】

なお、封止層34上にカバーガラスやタッチパネル基板等が設けられても良い。この場合、封止層34とカバーガラスやタッチパネル基板との間に、樹脂等の充填材が充填されてもよい。また、ポリイミド等の可撓性を有する基材を用いた対向基板が封止層34の上に配置されてもよい。

10

【0031】

ここで、画素電極41には、薄膜トランジスタのソース電極405から単位画素に対する階調に応じた出力電位が供給される。また図3に示される構成では、画素電極41に供給される出力電位は、対向電極49に供給される電位より高い。画素電極41および対向電極49に供給される電位により、画素電極41から対向電極49へ向かう電界が生じる。その電界により画素電極41に接触するホール注入層43にホール61, 62が生じ、ホール62は発光層45へ移動する。一方、対向電極49に接触する電子注入層47のうち、画素電極41の上方の領域には電子が生じ、その電子は発光層45へ移動し、電子は発光層45でホール62と結合し、発光層45が発光する。

20

【0032】

一方、画素電極41の端では、電界の向きが画素電極41の外側に傾くため、ホール注入層43のうち、開口32aの内周壁の近傍で生じたホール61は、その電界に沿ってバンク32上へ移動する。一方、中間電極51には画素電極41より高い電位が供給されているため、ホール注入層43のうち中間電極51の近傍では、平面視で中間電極51から画素電極41へ向かう電界が生じる。このため、ホール61は中間電極51の真上には到達できない。これにより、ホール61が隣の画素電極41状の発光層45に到達することを防ぐことができる。

30

【0033】

一方、中間電極51がない場合には、ある画素電極41で生じたホール61は隣接する画素電極41上の発光層45に達する場合がある。図4は、有機EL表示装置の比較例を示す断面図である。図4の例では、中間電極51は設けられていない。

【0034】

画素電極41に供給される正の電位により、ホール注入層43に生じるキャリアのうち多数のホール62は、発光層45にて電子と結合して消滅し、発光層45が発光する。一方、ある画素電極41と、隣の画素電極41との間に電位差が生じる場合には、その電位差により、一部のホール63を移動させる電界を生じる。その一部のホール63は、その電界により、ホール注入層43内においてバンク32上を経て隣の画素電極41上の発光層45に達する。このため、ある画素電極41上の発光層45を発光させると、隣の画素電極41上の発光層も微発光してしまう。これに対して、図3に示される構成では、ホール61が中間電極51を超えて移動することが抑制されるため、隣の発光層45の微発光を防ぐことができる。

40

【0035】

さらに、図3に示される構成では、画素電極41と、中間電極51とを同じプロセスで形成することも可能であるため、製造プロセスの増加を防ぐこともできる。

【0036】

ここで、画素電極41の上に有機EL層として、順に、電子注入層47、電子輸送層46、発光層45、ホール輸送層44、ホール注入層43が順に設けられ、画素電極41がキャリアとして電子を供給してもよい。この場合、画素電極41には対向電極49より低

50

い電位が供給され、中間電極 5 1 に、画素電極 4 1 より低い電位が印加される。これにより、画素電極 4 1 の近傍で生じたキャリアである電子が隣の画素電極 4 1 上の発光層 4 5 を発光させることを防ぐことができる。

【 0 0 3 7 】

中間電極 5 1 の配置は、図 3 に示されるものには限らない。図 5 は、有機 E L 表示装置の他の一例を示す断面図であり、図 3 に対応する図である。図 5 の例では、バンク 3 2 と平坦化膜 3 0 との間、かつ隣り合う画素電極 4 1 の間に、内部突起 5 8 が設けられている。内部突起 5 8 の断面は台形状であり、側面はテーパ形状である。中間電極 5 2 , 5 3 は内部突起 5 8 の側面を覆うように設けられている。

【 0 0 3 8 】

図 5 の例では、内部突起 5 8 により、ホール注入層 4 3 と中間電極 5 2 , 5 3 との距離を短くすることができる。これにより、中間電極 5 2 , 5 3 からホール注入層 4 3 にかかる電界を強くすることができ、より確実に隣の発光層 4 5 の微発光を防ぐことができる。なお、製造工程において、平坦化膜 3 0 の形成、内部突起 5 8 の形成、画素電極 4 1 および中間電極 5 2 , 5 3 の形成、バンク 3 2 の形成を順に行うことにより、製造プロセスの増加を最小限に抑えることもできる。

【 0 0 3 9 】

図 6 は、有機 E L 表示装置の他の一例を示す断面図であり、図 3 に対応する図である。図 6 の例では、図 5 の例と同様に、内部突起 5 8 が設けられているが、中間電極 5 4 は、内部突起 5 8 の上面に設けられている。図 6 の例においても、内部突起 5 8 により、ホール注入層 4 3 と中間電極 5 4 との距離を短くすることができる。これにより、中間電極 5 4 からホール注入層 4 3 にかかる電界を強くすることができ、より確実に隣の発光層 4 5 の微発光を防ぐことができる。なお、中間電極 5 4 は、内部突起 5 8 の上面だけでなく側面にも設けられてよい。

【 0 0 4 0 】

また、中間電極 5 1 は、必ずしも平面視で画素電極 4 1 を囲んでいなくてもよい。図 7 は、有機 E L 表示装置の他の一例を模式的に示す部分平面図である。有機 E L 表示装置の表示領域 1 6 には、画素電極 4 1 の列が横方向に並んでいる。画素電極 4 1 の列は、縦方向に並ぶ画素電極 4 1 により構成される。中間電極 5 1 は、ストライプ状であり、隣り合う列の間に配置され、また周辺領域 1 7 に達している。周辺領域 1 7 では、中間電極 5 1 は電位を供給する配線と接続されている。

【 0 0 4 1 】

また、図 7 において、表示領域 1 6 には、特定の画素電極 4 1 と、特定の画素電極 4 1 の右側（または左側）に隣接する右側（左側）の画素電極 4 1 と、特定の画素電極 4 1 の下側（または上側）に隣接する下側（上側）の画素電極 4 1 と、が配置される。図 7 の例では、特定の画素電極 4 1 と右側（左側）の画素電極 4 1 との間に中間電極 5 1 が設けられており、特定の画素電極 4 1 と下側（上側）の画素電極 4 1 との間には中間電極 5 1 が設けられていない。この場合、バンク 3 2 のうち中間電極 5 1 が設けられていない領域が生じるため、図 3 の例に比べて回路の構成の自由度が向上する。

【 0 0 4 2 】

ここで、特定の画素電極 4 1 から右側（左側）の画素電極 4 1 上の発光層 4 5 へキャリアが移動することによる微発光は抑制されるが、特定の画素電極 4 1 から下側（上側）の画素電極 4 1 上の発光層 4 5 へキャリアが移動することによる隣接画素の微発光は生じうる。しかし、例えば特定の画素電極 4 1 の単位画素の色と下側（上側）の画素電極 4 1 の単位画素の色とが同じ場合には、電気混色の発生を抑えることができ、画質の低下も十分に防ぐことができる。

【 0 0 4 3 】

ストライプの方向は図 7 と異なってもよい。図 8 は、有機 E L 表示装置の他の一例を模式的に示す部分平面図であり、図 7 に対応する図である。有機 E L 表示装置の表示領域 1 6 には、画素電極 4 1 の行が縦方向に並んでいる。画素電極 4 1 の行は、横方向に並

10

20

30

40

50

ぶ画素電極 4 1 により構成される。中間電極 5 1 は、ストライプ状であり、隣り合う行の間に配置されている。特定の画素電極 4 1 と下側（上側）の画素電極 4 1 との間に中間電極 5 1 が設けられており、特定の画素電極 4 1 と右側（左側）の画素電極 4 1 との間には中間電極 5 1 が設けられていない。

【 0 0 4 4 】

図 9 は、有機 E L 表示装置の他の一例を模式的に示す部分平面図であり、図 2 に対応する図である。図 1 0 は、図 9 に示す X - X 切断線における有機 E L 表示装置の断面図である。図 9 の例では、図 2 , 7 , 8 の例と異なり、中間電極 5 5 , 5 6 は、周辺領域 1 7 まで延びておらず、また平坦化膜 3 0 の下にある配線 4 1 0 が、中間電極 5 5 , 5 6 に電位を供給している。

10

【 0 0 4 5 】

図 9 の例では、平面視で、特定の画素電極 4 1 と、その右側（左側）の画素電極 4 1 との間に中間電極 5 5 が設けられ、特定の画素電極 4 1 と、その下側（上側）の画素電極 4 1 との間に中間電極 5 6 が設けられている。また、中間電極 5 5 と中間電極 5 6 とは離間している。そのため、特定の画素電極 4 1 とその右下（左下、右上、左上）の画素電極 4 1 との間には、中間電極 5 5 , 5 6 が存在しない領域がある。

【 0 0 4 6 】

ここで、平坦化膜 3 0 は、平面視でバンク 3 2 と重なる領域に開口 3 0 b を有し、その開口 3 0 b は平面視で中間電極 5 5 , 5 6 と重なっている。開口 3 0 b の底では、配線 4 1 0 が平坦化膜 3 0 から露出している。また中間電極 5 5 , 5 6 は開口 3 0 b の底で配線 4 1 0 と接し、開口 3 0 b の側面と、平坦化膜 3 0 の上面のうち開口 3 0 b の周縁とを覆っている。これにより、中間電極 5 5 , 5 6 が周辺領域 1 7 に達していなくても電位を供給することができる。また、中間電極 5 5 , 5 6 が離間していることで、平坦化膜 3 0 上の電極のレイアウトの自由度も向上する。

20

【 0 0 4 7 】

図 1 1 は、有機 E L 表示装置の他の一例を示す断面図であり、図 3 に対応する図である。図 1 1 の例では、これまでの例と異なり、中間電極 5 7 が有機 E L 層の上方に配置されている。より具体的には、バンク 3 2 の上に有機 E L 層の電子注入層 4 7 の上面に接する絶縁膜 2 6 が形成され、絶縁膜 2 6 の上に中間電極 5 7 が形成されている。さらに、中間電極 5 7 の上には、バンク 3 2 上で中間電極 5 7 を覆う絶縁膜 2 7 が形成されている。また、対向電極 4 9 は、バンク 3 2 上で絶縁膜 2 7 に接し、開口 3 2 a 上で電子注入層 4 7 に接している。絶縁膜 2 6 により、中間電極 5 7 は有機 E L 層と絶縁され、また絶縁膜 2 7 により、中間電極 5 7 は対向電極 4 9 と絶縁されている。また、画素電極 4 1 の電位が対向電極 4 9 の電位より高い場合には、中間電極 5 7 には画素電極 4 1 より高い電位が供給されている。バンク 3 2 上かつ中間電極 5 7 の少なくとも近傍では、平面視で中間電極 5 7 から画素電極 4 1 に向かう電界が生じる。これにより、図 3 の例と同様に、キャリアであるホール 6 1 がある画素電極 4 1 上から隣の画素電極 4 1 上の発光層 4 5 へ移動することを抑制し、その発光層 4 5 の微発光を抑制することができる。また画素電極 4 1 の電位が対向電極 4 9 より低い場合も、中間電極 5 7 に画素電極 4 1 より低い電位を供給することにより、隣の発光層 4 5 の微発光を抑制することができる。

30

40

【 0 0 4 8 】

本発明は、上述した実施形態に限定されるものではなく種々の変形が可能である。例えば、実施形態で説明した構成は、実質的に同一の構成、同一の作用効果を奏する構成又は同一の目的を達成することができる構成で置き換えることができる。

【 符号の説明 】

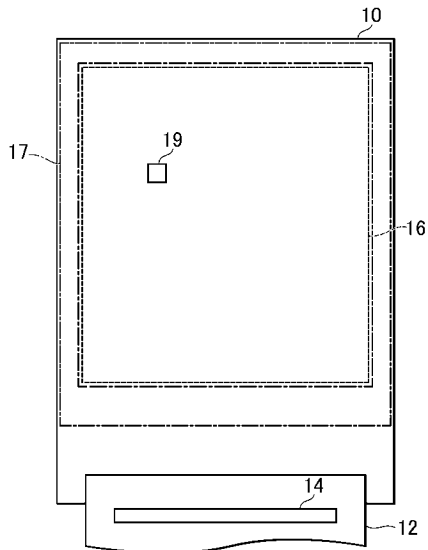
【 0 0 4 9 】

1 0 基板、1 2 フレキシブルプリント基板、1 4 集積回路パッケージ、1 6 表示領域、1 7 周辺領域、1 9 画素、2 0 下地層、2 2 ゲート絶縁層、2 4 層間絶縁層、2 6 , 2 7 絶縁膜、3 0 平坦化膜、3 0 a , 3 0 b 開口、3 2 バンク、3 2 a 開口、3 4 封止層、4 1 画素電極、4 3 ホール注入層、4 4 ホール輸送

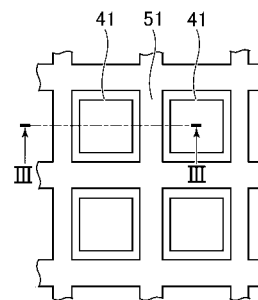
50

層、45 発光層、46 電子輸送層、47 電子注入層、49 対向電極、51, 52, 53, 54, 55, 56, 57 中間電極、58 内部突起、61, 62, 63 ホール、401 ゲート電極、403 半導体膜、405 ソース電極、407 ドレイン電極、410 配線。

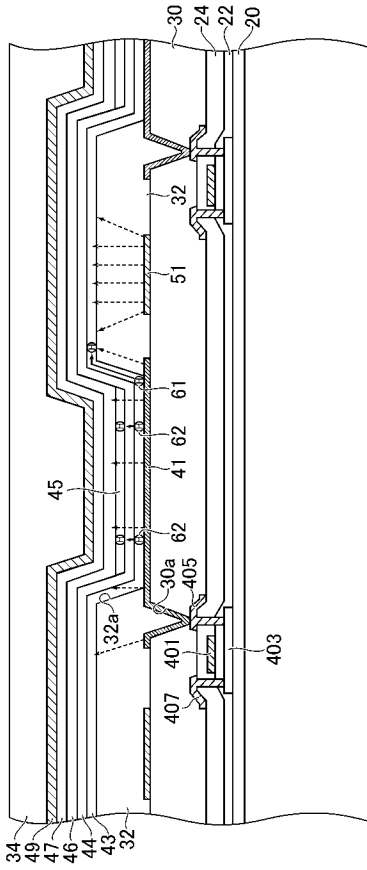
【図1】



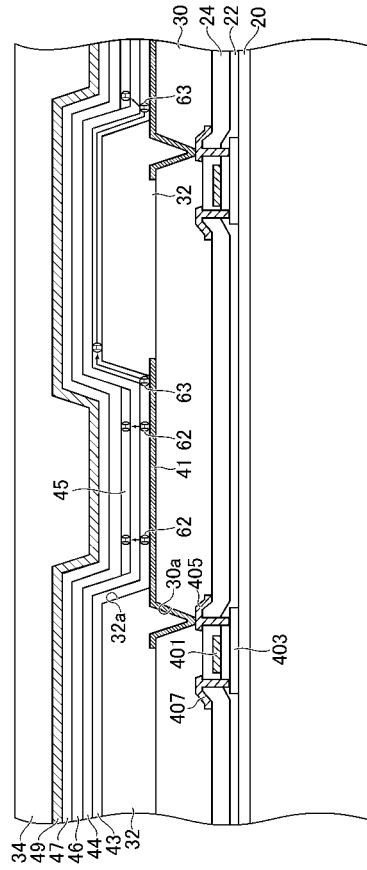
【図2】



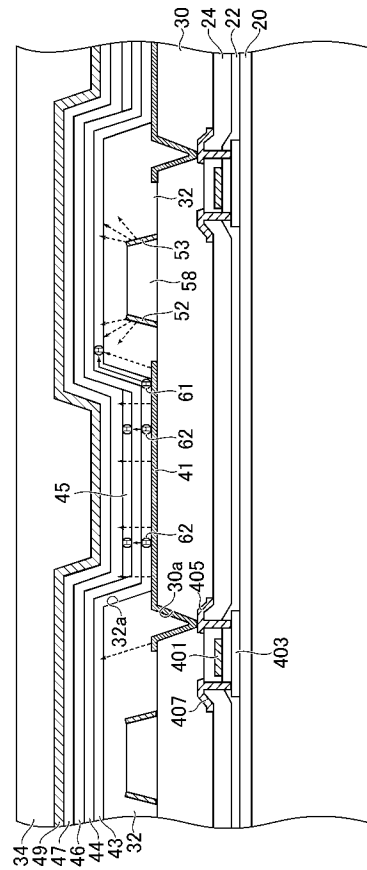
【 図 3 】



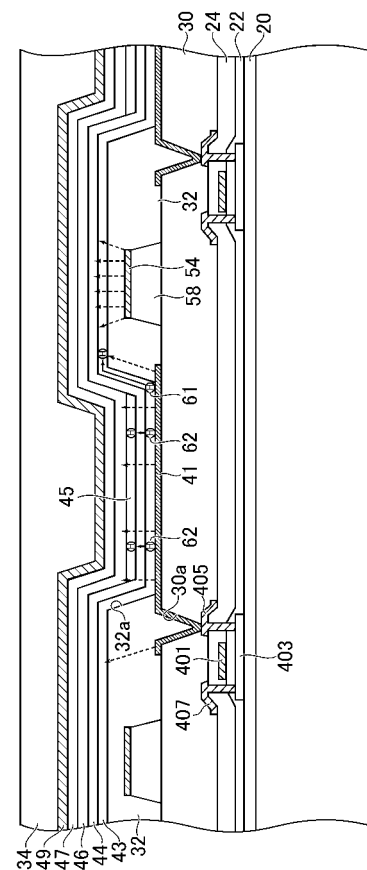
【 図 4 】



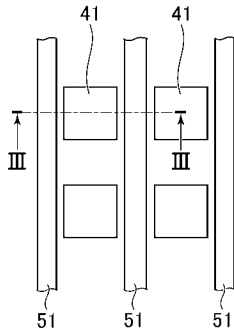
【 図 5 】



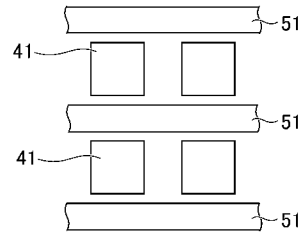
【 図 6 】



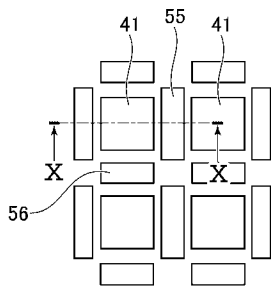
【 図 7 】



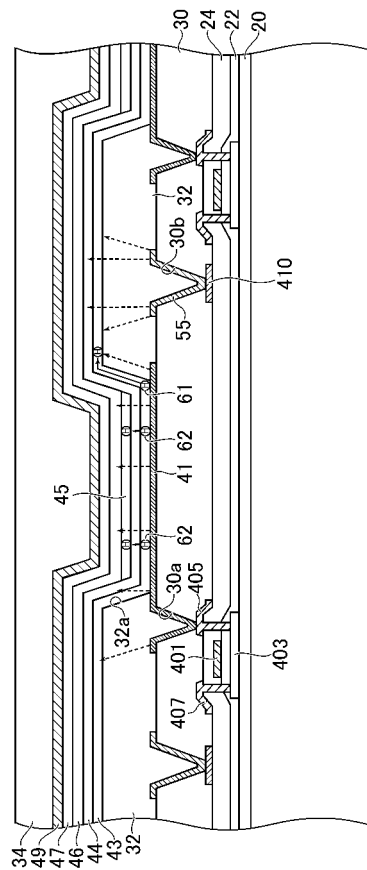
【 図 8 】



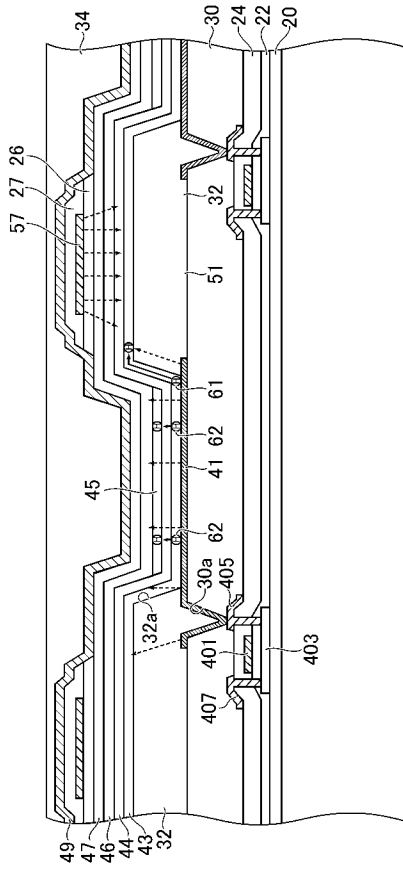
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

(51)Int.Cl.			F I			テーマコード(参考)
G 0 9 F	9/30	(2006.01)	H 0 5 B	33/22		D
			G 0 9 F	9/30	3 3 0	
			G 0 9 F	9/30	3 6 5	

专利名称(译)	显示装置		
公开(公告)号	JP2019160392A	公开(公告)日	2019-09-19
申请号	JP2018040376	申请日	2018-03-07
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	軍司雅和		
发明人	軍司 雅和		
IPC分类号	H05B33/26 H01L27/32 H01L51/50 H05B33/22 H05B33/12 G09F9/30		
CPC分类号	G09F9/30 H01L27/32 H01L51/50 H05B33/12 H05B33/22 H05B33/26		
FI分类号	H05B33/26.Z H01L27/32 H05B33/14.A H05B33/22.Z H05B33/12.B H05B33/22.D G09F9/30.330 G09F9/30.365		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD39 3K107/DD71 3K107/DD89 3K107/DD90 3K107/FF00 5C094/AA08 5C094/BA27 5C094/DA13 5C094/DA15 5C094/EA04 5C094/FA04		
外部链接	Espacenet		

摘要(译)

为了提供一种抑制这样的现象的显示装置，当一个像素发光时，与该像素相邻的像素无意识地发光。多个像素电极设置在基板上方以彼此分离。在像素电极上方布置有对电极；有机EL层夹在像素电极和对电极之间；在平面图中，每个中间电极布置在彼此相邻的像素电极之间；以及在中间电极和有机EL层之间提供的绝缘膜。选图：图3

