

【特許請求の範囲】

【請求項 1】

複数の薄膜トランジスタにそれぞれ電氣的に接続される複数のアノード電極を有する有機 E L 表示装置であって、

前記複数のアノード電極は、

下側透明導電層と、前記下側透明導電層上に形成される主電極層と、前記主電極層上に形成される上側透明導電層とを含み、

前記複数のアノード電極の前記下側透明導電層の側壁は、前記主電極層の側壁から露出して形成され、

前記複数のアノード電極のうちの少なくとも一部のアノード電極における前記上側透明導電層は、

第 1 の厚みを有して形成される第 1 膜厚部と、

前記第 1 の厚みよりも厚い第 2 の厚みを有する第 2 膜厚部と、を有し、

前記第 2 膜厚部は、前記第 1 膜厚部を取り囲むように形成される、

ことを特徴とする有機 E L 表示装置。

【請求項 2】

請求項 1 に記載された有機 E L 表示装置であって、

前記上側透明導電層には、前記第 2 膜厚部と前記第 1 膜厚部の間となる位置に、筋が形成される、

ことを特徴とする有機 E L 表示装置。

【請求項 3】

請求項 1 に記載された有機 E L 表示装置であって、

前記有機 E L 表示装置は、

前記複数のアノード電極のそれぞれの間を隔てるバンク層を含み、

前記第 1 膜厚部と前記第 2 膜厚部を有する前記アノード電極の少なくとも一部において、前記第 2 膜厚部は、前記第 1 膜厚部側の側壁が前記バンク層に覆われる部分を有する、ことを特徴とする有機 E L 表示装置。

【請求項 4】

請求項 1 に記載された有機 E L 表示装置であって、

前記複数のアノード電極のうちの一部のアノード電極における、前記上側透明導電層は、

前記第 1 膜厚部と、前記第 2 膜厚部とを有し、

前記複数のアノード電極のうちの残りの一部のアノード電極における、前記上側透明導電層は、

前記第 2 の厚みを有して、ほぼ平坦に形成される、

ことを特徴とする有機 E L 表示装置。

【請求項 5】

請求項 1 に記載された有機 E L 表示装置であって、

前記複数のアノード電極の前記上側透明導電層と前記主電極層と前記下側透明導電層の側壁は、連なるように形成される、

ことを特徴とする有機 E L 表示装置。

【請求項 6】

複数の薄膜トランジスタが形成された基板上に、前記薄膜トランジスタに電氣的にそれぞれ接続される複数のアノード電極を有する有機 E L 表示装置の製造方法であって、

第 1 の透明導電層を成膜する工程と、

前記第 1 の透明導電層上に主電極層を成膜する工程と、

前記主電極層上に第 2 の透明導電層を成膜する工程と、

前記第 1 の透明導電層と、前記主電極層と、前記第 2 の透明導電層とをエッチングすることにより複数の積層構造に分断をするエッチング工程と、

前記複数のアノード電極のうちの少なくとも一部のアノード電極の、平面的にみて外延

となるべき部分を残して、平面的にみて内側となるべき部分の前記第 2 の透明導電層を前記主電極層が露出するまでエッチングする工程と、

前記内側となるべき部分で前記主電極層が露出した状態で、前記複数の積層構造に第 3 の透明導電層を成膜する工程と、

前記第 3 の透明導電層をエッチングすることにより、前記複数の積層構造間に成膜された前記第 3 の透明導電層を分断するエッチング工程と、

を含むことを特徴とする有機 E L 表示装置の製造方法。

【請求項 7】

請求項 6 に記載された有機 E L 表示装置の製造方法であって、

前記第 2 の透明導電層を成膜する工程の後、前記第 3 の透明導電層を前記基板に成膜する工程の前に、前記第 1 の透明導電層および前記第 2 の透明導電層を結晶化する工程を有する、

ことを特徴とする有機 E L 表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 表示装置、および、その製造方法に関する。

【背景技術】

【0002】

有機 E L 表示装置 (Organic Electro-Luminescence display) は、アノード電極およびカソード電極の間に発光層を有しており、アノード電極は、画素ごとに形成されてスイッチング素子 (薄膜トランジスタ) と接続される。そして、走査信号線および映像信号線からの信号がアノード電極に供給されることにより、各画素の発光が制御されて、有機 E L 表示装置は画像を表示する。

【0003】

ここで、このアノード電極は、反射用の電極層だけでなく、透明導電層を含んで複数層により構成される場合がある。そして、画素ごとに発光特性を変化させるため、反射用の電極層よりもカソード電極側 (上側) に積層された透明導電層の膜厚を変えてアノード電極を形成することや、一画素中で 2 種類の発光特性を持たせるために、当該膜厚を一画素中で変化させて形成することもある。

【0004】

なお、特許文献 1 においては、透明電極の厚みを変更することにより、1 つの画素中において反射膜と半透過膜との層間距離が異なる部分を設けたエレクトロルミネッセンスパネルが記載されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2006 - 32327 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ここで、透明導電層の膜厚を変化させる加工としては、例えば、結晶化した透明導電層と、非晶質の透明導電層とのエッチング耐性の相違を利用することが考えられる。具体的には、結晶化した透明導電層上に非晶質の透明導電層を成膜し、前者をエッチングストップパとして用いて後者のみを加工することにより、膜厚の異なる透明導電層を局所的に形成することができると考えられる。

【0007】

しかしながら、結晶化した透明導電層上に非晶質の透明導電層を成膜すると、非晶質の透明導電層の成膜時に結晶化が生じる場合がある。このような場合には、上述のような結晶化した透明導電層をエッチングストップパとして利用するのが困難となる。

10

20

30

40

50

【 0 0 0 8 】

図 8 A ~ 図 8 D は、結晶化した透明導電層上に成膜した非晶質の透明導電層の様子を説明するための図である。図 8 A では、結晶化した状態の透明導電層 T r C が、各画素に配置される主電極層 M L 上に形成された様子が示されており、非晶質の透明導電層 T r A が基板 G A 全体にスパッタリングにより成膜されると (図 8 B)、透明導電層 T r C 上で、成膜と同時に結晶の成長が生じる (図 8 C)。このため、レジスト R E S のない部分の透明導電層 T r A をエッチングで除去しようとしても、本来は非晶質であるはずの透明導電層 T r A が結晶化しているため、意図していた透明導電層の厚みを変化させる加工が困難になる (図 8 D)。

【 0 0 0 9 】

10

また、アノード電極の積層構造としては、透明導電層が、反射用の電極層の上層だけでなく下層にも存在する場合がある。このような場合に、下層の透明導電層の側壁が露出した状態で上層の透明導電層をエッチングすると、下層の透明導電層もエッチングが及ぶこととなる。

【 0 0 1 0 】

本発明は、アノード電極が、反射用の電極層の上層及び下層に透明導電層を有している場合において、上層の透明導電層の膜厚を変化させる加工に適した有機 E L 表示装置、および、その有機 E L 表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

20

本発明にかかる有機 E L 表示装置は、上記課題に鑑みて、複数の薄膜トランジスタにそれぞれ電氣的に接続される複数のアノード電極を有する有機 E L 表示装置であって、前記複数のアノード電極は、下側透明導電層と、前記下側透明導電層上に形成される主電極層と、前記主電極層上に形成される上側透明導電層とを含み、前記複数のアノード電極の前記下側透明導電層の側壁は、前記主電極層の側壁から露出して形成され、前記複数のアノード電極のうちの少なくとも一部のアノード電極における前記上側透明導電層は、第 1 の厚みを有して形成される第 1 膜厚部と、前記第 1 の厚みよりも厚い第 2 の厚みを有する第 2 膜厚部と、を有し、前記第 2 膜厚部は、前記第 1 膜厚部を取り囲むように形成される、ことを特徴とする。

【 0 0 1 2 】

30

また、本発明にかかる有機 E L 表示装置の一態様では、前記上側透明導電層には、前記第 2 膜厚部と前記第 1 膜厚部の間となる位置に、筋が形成される、ことを特徴としてもよい。

【 0 0 1 3 】

また、本発明にかかる有機 E L 表示装置の一態様では、前記有機 E L 表示装置は、前記複数のアノード電極のそれぞれの間を隔てるバンク層を含み、前記第 1 膜厚部と前記第 2 膜厚部を有する前記アノード電極の少なくとも一部において、前記第 2 膜厚部は、前記第 1 膜厚部側の側壁が前記バンク層に覆われる部分を有する、ことを特徴としてもよい。

【 0 0 1 4 】

40

また、本発明にかかる有機 E L 表示装置の一態様では、前記複数のアノード電極のうちの一部のアノード電極における、前記上側透明導電層は、前記第 1 膜厚部と、前記第 2 膜厚部とを有し、前記複数のアノード電極のうちの残りの一部のアノード電極における、前記上側透明導電層は、前記第 2 の厚みを有して、ほぼ平坦に形成される、ことを特徴としてもよい。

【 0 0 1 5 】

また、本発明にかかる有機 E L 表示装置の一態様では、前記複数のアノード電極の前記上側透明導電層と前記主電極層と前記下側透明導電層の側壁は、連なるように形成される、ことを特徴としてもよい。

【 0 0 1 6 】

50

また、本発明にかかる有機 E L 表示装置の製造方法は、上記課題に鑑みて、複数の薄膜

トランジスタが形成された基板上に、前記薄膜トランジスタに電氣的にそれぞれ接続される複数のアノード電極を有する有機ＥＬ表示装置の製造方法であって、第１の透明導電層を成膜する工程と、前記第１の透明導電層上に主電極層を成膜する工程と、前記主電極層上に第２の透明導電層を成膜する工程と、前記第１の透明導電層と、前記主電極層と、前記第２の透明導電層とをエッチングすることにより複数の積層構造に分断をするエッチング工程と、前記複数のアノード電極のうちの少なくとも一部のアノード電極の、平面的にみて外延となるべき部分を残して、平面的にみて内側となるべき部分の前記第２の透明導電層を前記主電極層が露出するまでエッチングする工程と、前記内側となるべき部分で前記主電極層が露出した状態で、前記複数の積層構造に第３の透明導電層を成膜する工程と、前記第３の透明導電層をエッチングすることにより、前記複数の積層構造間に成膜された前記第３の透明導電層を分断するエッチング工程と、を含むことを特徴とする。

【００１７】

また、本発明にかかる有機ＥＬ表示装置の製造方法の一態様では、前記第２の透明導電層を成膜する工程の後、前記第３の透明導電層を前記基板に成膜する工程の前に、前記第１の透明導電層および前記第２の透明導電層を結晶化する工程を有する、ことを特徴としてもよい。

【発明の効果】

【００１８】

本発明によれば、アノード電極が反射用の電極層の上層及び下層に透明導電層を有している場合において、上層の透明導電層の膜厚を変化させる加工に適した有機ＥＬ表示装置、および、有機ＥＬ表示装置の製造方法を提供することができる。

【図面の簡単な説明】

【００１９】

【図１】第１の実施形態の有機ＥＬ表示装置の全体を示す概略図である。

【図２】第１の実施形態の有機ＥＬ表示装置の断面を模式的に示す図である。

【図３Ａ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｂ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｃ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｄ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｅ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｆ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｇ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図３Ｈ】第１の実施形態においてアノード電極を製造する様子を示す図である。

【図４】第１の実施形態におけるアノード電極を製造するフローを示す図である。

【図５】第２の実施形態の有機ＥＬ表示装置の断面を模式的に示す図である。

【図６Ａ】第２の実施形態においてアノード電極を製造する様子を示す図である。

【図６Ｂ】第２の実施形態においてアノード電極を製造する様子を示す図である。

【図６Ｃ】第２の実施形態においてアノード電極を製造する様子を示す図である。

【図７】第３の実施形態の有機ＥＬ表示装置の断面を模式的に示す図である。

【図８Ａ】結晶化した透明導電層上に、非晶質の透明導電層を成膜した様子を説明するための図である。

【図８Ｂ】結晶化した透明導電層上に、非晶質の透明導電層を成膜した様子を説明するための図である。

【図８Ｃ】結晶化した透明導電層上に、非晶質の透明導電層を成膜した様子を説明するための図である。

【図８Ｄ】結晶化した透明導電層上に、非晶質の透明導電層を成膜した様子を説明するための図である。

【発明を実施するための形態】

【００２０】

以下、本発明の各実施形態に係る有機ＥＬ表示装置と、その製造方法について、図面を

10

20

30

40

50

参照しながら説明する。

【 0 0 2 1 】

[第 1 の実施形態]

図 1 は、本発明の第 1 の実施形態にかかる有機 E L 表示装置 1 の全体を概略的に示す図である。本実施形態の有機 E L 表示装置 1 は、ガラス基板 G A 上に複数の薄膜トランジスタがマトリクス状に配列されて構成される T F T 基板 S U B と、T F T 基板 S U B に貼り合わされる封止基板 P U を含んで構成される。また、有機 E L 表示装置 1 の表示領域 D R には、表示制御の対象となる複数の画素が配列され、表示領域 D R は、封止基板 P U 側に映像を表示する。

【 0 0 2 2 】

また、T F T 基板 S U B には、多数の走査信号線 G L が互いに等間隔を置いて敷設されるとともに、多数の映像信号線 D L が、互いに等間隔をおいて走査信号線が敷設される方向とは垂直となる方向に敷設される。これら走査信号線と映像信号線とによって区画される各画素領域には、M I S (Metal-Insulator-Semiconductor) 構造のスイッチングに用いる薄膜トランジスタと、アノード電極 (陽極) と、発光層と、カソード電極 (陰極) が配置される。また、アノード電極には、薄膜トランジスタを介して映像信号線 D L からの信号が供給されて、アノード電極およびカソード電極間に生じた電位差により発光層の発光が制御される。

【 0 0 2 3 】

図 2 は、第 1 の実施形態にかかる有機 E L 表示装置 1 の断面を模式的に示す図である。同図で示されるように、T F T 基板 S U B の保護層 P A S 上には、アノード電極 A n 1 , A n 2、バンク層 B U、発光層を含む有機層 O L、カソード電極 C A が形成されて、T F T 基板 S U B に対向して封止基板 P U (図 2 において不図示) が配置される。また、T F T 基板 S U B と封止基板 P U の間には樹脂 (図 2 において不図示) が充填される。さらに、本実施形態における有機層 O L は、例えば、ホール注入層、ホール輸送層、電子輸送層、電子注入層といった発光層以外の層を含んで構成される。

【 0 0 2 4 】

まず、本実施形態のアノード電極 A n 1 , A n 2 は、下側透明導電層 D T r と、主電極層 M L と、上側透明導電層 U T r をそれぞれ有しており、それぞれの側壁は連なるように形成される。また、図中右側のアノード電極 A n 1 における上側透明導電層 U T r は、第 1 膜厚部 P 1 と、第 2 膜厚部 P 2 をさらに有している。そして下側透明導電層 D T r は薄膜トランジスタ (不図示) と電気的に接続され、走査信号線 G L に信号が入力されるタイミングにあわせて、アノード電極 A n 1 , A n 2 に映像信号線 D L からの信号が供給される。

【 0 0 2 5 】

本実施形態の下側透明導電層 D T r および上側透明導電層 U T r は、酸化インジウム錫 (I T O : Indium Tin Oxide) である。また、主電極層 M L は、純銀の単層によって構成されて、発光層で発せられた光をカソード電極側 (上側) に反射する。この主電極層 M L は、銀以外の材料を含んでも良いし、透明導電層のエッチングストップとなる他の材料によって形成されても良い。また、反射層を含む複数層によって主電極層 M L が構成されても良く、この場合には、上側透明導電層 U T r の下地にエッチングストップとなる層が積層されていけばよい。

【 0 0 2 6 】

カソード電極 C A は、ハーフミラーとしての機能を有しており、例えば、純銀の薄膜によって形成されて表示領域 D R 内の各画素に共通の一層となる。発光層で発光した光は、カソード電極 C A を透過する (あるいは、主電極層 M L やカソード電極 C A 間での反射を繰り返してカソード電極 C A を透過する) ことにより、封止基板 P U 側に光が取り出される。

【 0 0 2 7 】

バンク層 B U は、T F T 基板 S U B 上に形成される複数のアノード電極の、それぞれの

10

20

30

40

50

間を隔てるように形成される絶縁層である。本実施形態のバンク層BUは、各画素領域に対応して枠状に形成される画素分離膜であり、バンク層BUにより隔てられた各アノード電極An1, An2には、個別に薄膜トランジスタが接続されて独立に発光が制御される。また、本実施形態のバンク層BUは、第2膜厚部P2の内側の側壁(すなわち第1膜厚部P1側の側壁)を覆うように形成される。換言すると、第2膜厚部P2の一部は、ライン状に形成され、当該ライン状に形成される部分がバンク層BUに埋没することとなる。また、第2膜厚部P2がアノード電極An1の平面視外延の部分に枠状に形成されて、第2膜厚部P2の全ての部分がバンク層BUに埋没していても良い。

【0028】

そして特に、本実施形態におけるアノード電極An1の上側透明導電層UTrでは、第1の厚みを有する第1膜厚部P1が、第2の膜厚を有する第2膜厚部P2に囲まれるように形成され、第2の膜厚は、第1の膜厚よりも厚くなる。また、図中左側のアノード電極An2の上側透明導電層UTrは、第2の膜厚を有して平坦に形成されている。このため、図2で示されるように、アノード電極An1とカソード電極CA間の距離と、アノード電極An2とカソード電極CA間の距離が異なり、両画素の発光特性が相違するようになっている。そしてさらに、後述するように、第2膜厚部P2と第1膜厚部P1は、結晶化されるタイミングが異なるため、これらの間に筋が形成される。

【0029】

以下においては、本実施形態の有機EL表示装置のアノード電極An1, An2を形成する工程について説明する。

【0030】

図3A~図3Hは、本実施形態のアノード電極An1, An2を製造する様子を示す図であり、図4は、アノード電極An1, An2の製造工程を説明する図である。まず、図3Aにおいて示すように、TFT基板SUB上に形成された保護層PAS上に、スパッタリングにより、第1の透明導電層Tr1と、主電極層MLと、第2の透明導電層Tr2を順次成膜する(S401)。本実施形態では、第1の透明導電層Tr1および第2の透明導電層Tr2は、非晶質のITOであり、主電極層MLは、純銀である。これらの成膜は、同一のスパッタリング装置内で連続的に行われる。

【0031】

次に、図3Bで示すように、S401で成膜された第1の透明導電層Tr1と主電極層MLと第2の透明導電層Tr2を、将来的にアノード電極の主要な部分を構成することとなる複数の積層構造に分断するパターニング工程を行う(S402)。S402においては、フォトリソグラフィ工程(具体的には、レジストの塗布、露光、レジストの現像工程など)を経て、さらにウェットエッチングをすることにより、各積層構造が分断される。このウェットエッチングをする工程では、第1の透明導電層Tr1と主電極層MLと第2の透明導電層Tr2が一括してエッチングされるため、非晶質のITOと、銀とを同時にエッチングすることができるエッチング液を用いる。このため、第1の透明導電層Tr1と主電極層MLと第2の透明導電層Tr2は、同一のフォトリソマスクによりパターニングされて形成され、これらの側壁はエッチングによって一体的に形成されていると言える。そして、第1の透明導電層Tr1(下側透明導電層DTr)の側壁は、主電極層MLの側壁から露出して形成され、積層構造を構成する3つの層の側壁は、連なるように形成される。なお、S402においては、アノード電極の面積を広く確保するためにも、各積層構造を分断するために排除される領域をなるべく狭くするのが望ましい。

【0032】

そして、次のS403では、アノード電極An1になるべき積層構造の第2の透明導電層Tr2をパターニングする工程を行う。特に、このS403の工程では、第2の透明導電層Tr2のエッチング期間中に第1の透明導電層Tr1がサイドエッチングされるのを防止するため、図3Cに示されるように、各積層構造の側壁を覆うようにレジストRESを形成する。別の観点では、アノード電極An1の将来的に平面視外延となるべき部分を残し、平面的にみて内側となるべき部分の第2の透明導電層Tr2をエッチングするため

10

20

30

40

50

に、図 3 C で示されるようにレジストを形成する。

【 0 0 3 3 】

この S 4 0 3 の工程では、図 3 C のようにレジスト R E S を形成した後に、図 3 D で示すように、主電極層 M L に至るまで第 2 の透明導電層 T r 2 をエッチングする。すなわち、主電極層 M L は、第 2 の透明導電層 T r 2 のエッチングストッパ層としても機能し、異なる膜厚の透明導電層を有するアノード電極の形成に必要な精度を確保すること出来る。

【 0 0 3 4 】

なお、本実施形態では、第 2 の透明導電層 T r 2 が第 1 の透明導電層 T r 1 よりも厚く成膜され、第 2 の透明導電層 T r 2 をエッチングするために比較的長い期間が必要となる。このため、第 1 の透明導電層 T r 1 のサイドエッチング量が大きくなって積層構造が壊れやすくなることから、図 3 C に示すようにして、第 2 の透明導電層の外周を覆うようにレジスト R E S を形成し、サイドエッチングの発生を防ぐようにしている。

【 0 0 3 5 】

その後、第 1 の透明導電層 T r 1 および第 2 の透明導電層 T r 2 を結晶化するためのベーク工程を行う (S 4 0 4)。これにより、図 3 E で示されるように、アモルファスの状態であった第 1 の透明導電層 T r 1 および第 2 の透明導電層 T r 2 が結晶化される。

【 0 0 3 6 】

そして、S 4 0 5 では、第 3 の透明導電層 T r 3 を成膜する工程を行う。この S 4 0 5 の工程では、非晶質の I T O が、基板全面にスパッタリングされることにより成膜される。このとき、第 3 の透明導電層 T r 3 の下地に結晶化された透明導電層が存在すると、当該下地から第 3 の透明導電層 T r 3 の積層方向に結晶が成長する。したがって、図 3 F のように、アノード電極 A n 1 になるべき積層構造には、非晶質の第 1 膜厚部 P 1 と、結晶化された第 2 膜厚部 P 2 が形成され、アノード電極 A n 2 になるべき積層構造には、第 2 膜厚部 P 2 と同じ厚みで、結晶化された上側透明導電層 U T r が形成される。

【 0 0 3 7 】

そして、図 3 F の状態では、第 3 の透明導電層 T r 3 により各積層構造が導通するため、各積層構造の間に成膜された第 3 の透明導電層 T r 3 を分断するためのパターニング工程を行う (S 4 0 6)。この S 4 0 6 の工程においては、まず図 3 G で示されるようにレジスト R E S を形成し、レジスト R E S から露出した第 3 の透明導電層 T r 3 をエッチングにより排除する (図 3 H)。

【 0 0 3 8 】

この S 4 0 6 のエッチング工程においては、結晶化された I T O がエッチングで排除されないため、第 2 膜厚部 P 2 等のサイドエッチングが防止される。このため、第 1 膜厚部 P 1 の浸食が防止されて面積を広く確保しやすくなり、アノード電極 A n 1 , A n 2 の形成が容易になる。また、S 4 0 6 におけるレジスト R E S は、第 2 膜厚部 P 2 の外延よりも内側にレジスト R E S が形成されるようにして良く、これによりレジスト R E S の形成に要求される精度も緩和される。

【 0 0 3 9 】

そして最後に、第 1 膜厚部 P 1 を結晶化するためのベーク工程を行う (S 4 0 7)。このように、第 1 膜厚部 P 1 と第 2 膜厚部 P 2 が結晶化されるタイミングが異なることから (S 4 0 4 、 S 4 0 7 参照)、第 1 膜厚部 P 1 と第 2 膜厚部 P 2 の間には、筋が、ほぼ深さ方向に伸びるように形成される。

【 0 0 4 0 】

以上の工程 (S 4 0 1 ~ S 4 0 7) により、本実施形態における有機 E L 表示装置のアノード電極 A n 1 , A n 2 が形成される。上述したように、下側透明導電層 D T r および主電極層 M L は、連続的に成膜された上側透明導電層 U T r の一部と主電極層 M L と下側透明導電層 D T r とを一括的に分断するエッチングの工程によって形成され、下側透明導電層 D T r の側壁が主電極層 M L の側壁から露出する。そして、各積層構造における第 1 の透明導電層 T r 1 (下側透明導電層 D T r) のサイドエッチングを防止するための第 2 の透明導電層 T r 2 のパターニング工程である S 4 0 3 に起因して、第 2 膜厚部 P 2 が、

10

20

30

40

50

第 1 膜厚部 P 1 を囲むように形成されることとなる。

【 0 0 4 1 】

なお、本実施形態の有機 E L 表示装置 1 は、トップエミッション型としているが、主電極層 M L をハーフミラーとし、カソード電極 C A を反射層として、有機層 O L に含まれる発光層が発した光を T F T 基板 S U B 側で取り出すボトムエミッション型にしてもよい。

【 0 0 4 2 】

なお、S 4 0 4 の結晶化ベーク工程は、第 2 の透明導電層 T r 2 を成膜した後から第 3 の透明導電層を成膜する前であれば、いずれのタイミングで行っても良い。また、S 4 0 7 の結晶化ベーク工程は、バンク層 B U 等を形成した後に行っても良い。

【 0 0 4 3 】

[第 2 の実施形態]

次に、本発明に係る第 2 の実施形態の有機 E L 表示装置 1 について説明をする。上述の第 1 の実施形態では、S 4 0 4 と S 4 0 7 の 2 回の結晶化ベーク工程を有しているが、第 2 の実施形態では、S 4 0 4 を行わない点で第 1 の実施形態とは異なる。かかる点以外では、第 2 の実施形態は第 1 の実施形態とほぼ同様になっている。

【 0 0 4 4 】

図 5 は、本実施形態に係る有機 E L 表示装置 1 の断面を模式的に示す図である。本実施形態に係る有機 E L 表示装置では、アノード電極 A n 1 の第 1 膜厚部 P 1 と第 2 膜厚部 P 2 とが同時に結晶化されるため、第 1 の実施形態のように、両者の間に筋が形成されない。

【 0 0 4 5 】

また、図 6 A ~ 図 6 C は、第 2 の実施形態においてアノード電極が製造される様子を示す図である。既に述べたように、本実施形態におけるアノード電極の製造工程は、S 4 0 4 を行わない点を除き第 1 の実施形態と共通している。このため、図 3 A から図 3 D までは第 1 の実施形態と同様にアノード電極が製造され、図 6 A ~ 図 6 C は、図 3 D より後の様子を順番に示している。

【 0 0 4 6 】

まず図 6 A で示すように、図 3 D の後には、非晶質の第 3 の透明導電層 T r 3 が成膜される。次に、図 6 B で示すように、レジスト R E S が形成されて、さらに、各積層構造間の第 3 の透明導電層 T r 3 が取り除かれる (図 6 C)。第 2 の実施形態においては、第 3 の透明導電層 T r 3 の成膜時に、第 1 の透明導電層 T r 1 および第 2 の透明導電層 T r 2 は非晶質の状態であるため、第 1 の実施形態のように、第 1 膜厚部 P 1 と第 2 膜厚部 P 2 の間の筋が形成されない。

【 0 0 4 7 】

なお、本実施形態では、第 3 の透明導電層 T r 3 のエッチングをする際 (図 6 B 参照) に、主電極層 M L の上側の透明導電層にサイドエッチングが生じうるため、製造上は、第 1 の実施形態のほうが好適となる。

【 0 0 4 8 】

[第 3 の実施形態]

次に、本発明にかかる有機 E L 表示装置 1 の第 3 の実施形態について説明をする。第 3 の実施形態は、図 7 で示されるように、1 画素中に 2 種類の発光特性を持たせるために、バンク層 B U からアノード電極 A n 1 が露出した領域において上側透明導電層 U T r の膜厚が変化して形成される。第 3 の実施形態は、この点において第 1 の実施形態とは異なるが、他の点では第 1 の実施形態とほぼ同様になっている。

【 0 0 4 9 】

本実施形態のアノード電極 A n 1 では、図 7 で示されるように、バンク層 B U から露出した領域において段差が形成される。そして第 1 膜厚部 P 1 は、第 1 の実施形態の場合と同様に、第 2 膜厚部 P 2 の平面的に内側となる位置に配置され、第 1 膜厚部 P 1 は、第 2 膜厚部に囲まれるようにして形成される。また同図で示されるように、第 2 膜厚部 P 2 の一部では、第 1 膜厚部 P 1 側の側壁がバンク層 B U に覆われることとなる。

10

20

30

40

50

【 0 0 5 0 】

なお、本実施形態では、第 1 の実施形態と同様にアノード電極 A n 2 の上側透明導電層 U T r が、第 2 の膜厚を有して平坦に形成されてもよいし、全てのアノード電極が図 7 のように形成されても良い。また、第 1 の実施形態におけるアノード電極 A n 1 と、第 3 の実施形態におけるアノード電極 A n 1 とが混在するように形成されても良い。

【 0 0 5 1 】

本発明は、上述した実施形態に限定されるものではなく種々の変形が可能である。例えば、実施形態で説明した構成は、実質的に同一の構成、同一の作用効果を奏する構成、又は同一の目的を達成することができる構成でおきかえることができる。

【 0 0 5 2 】

10

[参考例]

なお、以下においては、参考例に係る有機 E L 表示装置 1 について説明をする。本参考例では、下側透明導電層 D T r が形成されない点以外は、上記の第 1 の実施形態と同様である。このため、アノード電極 A n 1 では、主電極層 M L 上に、第 1 膜厚部 P 1 と第 2 膜厚部 P 2 を有する上側透明導電層 U T r が形成される。したがって、S 4 0 6 における非晶質の第 3 の透明導電層 T r 3 をエッチングする工程では、結晶化された第 2 膜厚部 P 2 がサイドエッチングされないこととなるため、アノード電極の製造が容易になる。

【 符号の説明 】

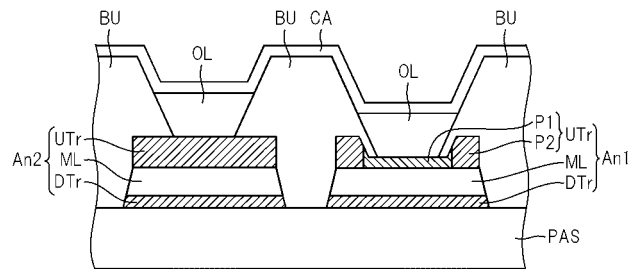
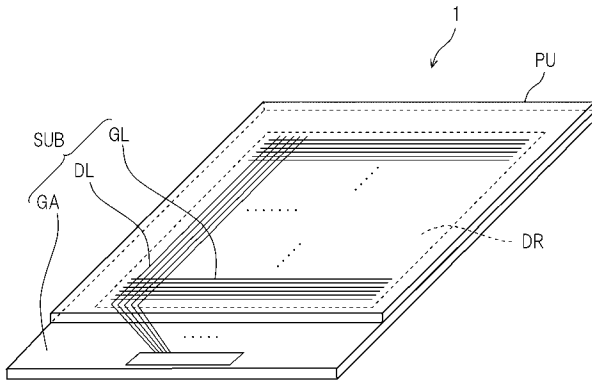
【 0 0 5 3 】

1 有機 E L 表示装置、G A ガラス基板、D L 映像信号線、G L 走査信号線、S U B T F T 基板、D R 表示領域、P U 封止基板、O L 有機層、D T r 下側透明導電層、U T r 上側透明導電層、M L 主電極層、B U バンク層、A n 1 , A n 2 アノード電極、C A カソード電極、P 1 第 1 膜厚部、P 2 第 2 膜厚部、T r 1 第 1 の透明導電層、T r 2 第 2 の透明導電層、T r 3 第 3 の透明導電層、R E S レジスト、P A S 保護層、T r C 結晶化した透明導電層、T r A 非晶質の透明導電層。

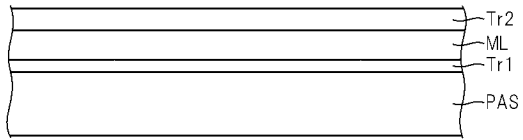
20

【 図 1 】

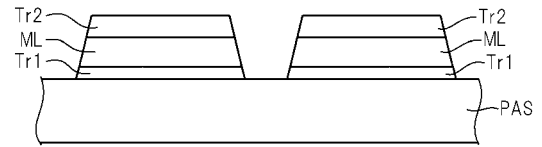
【 図 2 】



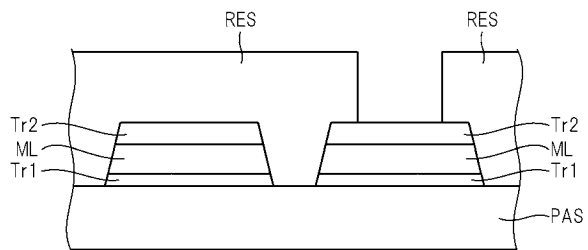
【図 3 A】



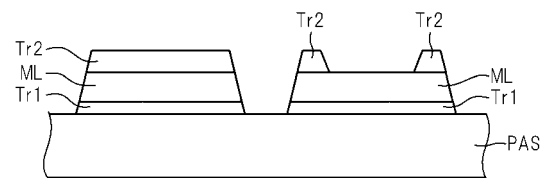
【図 3 B】



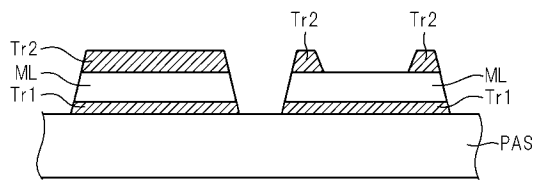
【図 3 C】



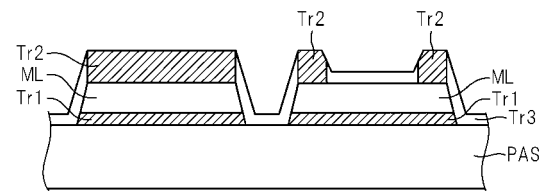
【図 3 D】



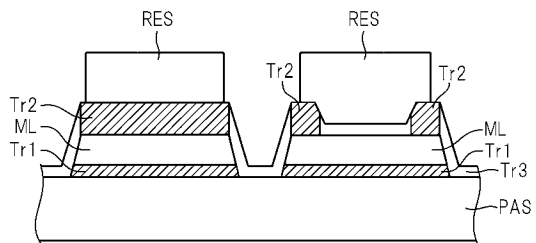
【図 3 E】



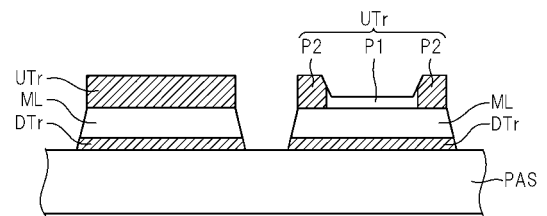
【図 3 F】



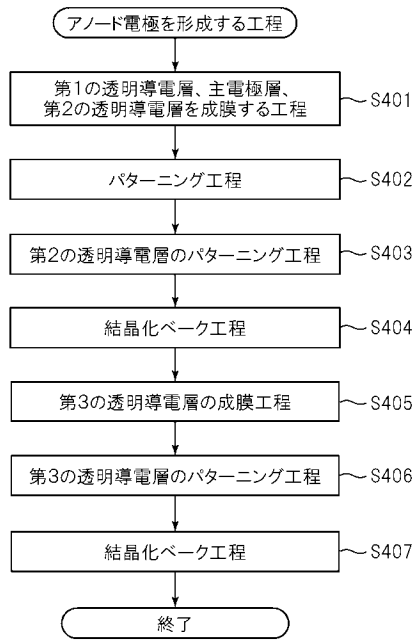
【図 3 G】



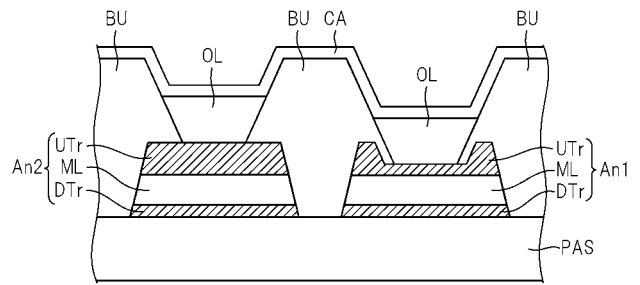
【図 3 H】



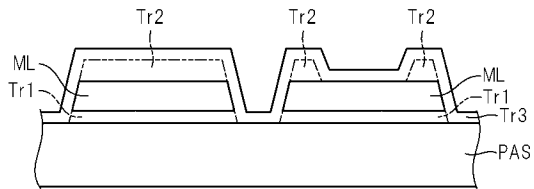
【 図 4 】



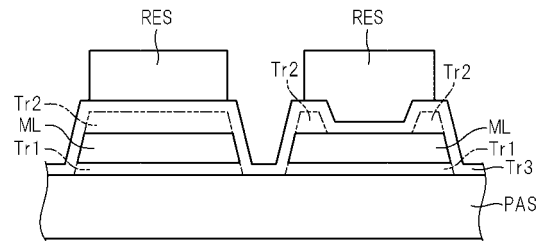
【 図 5 】



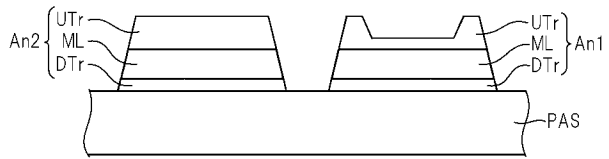
【 図 6 A 】



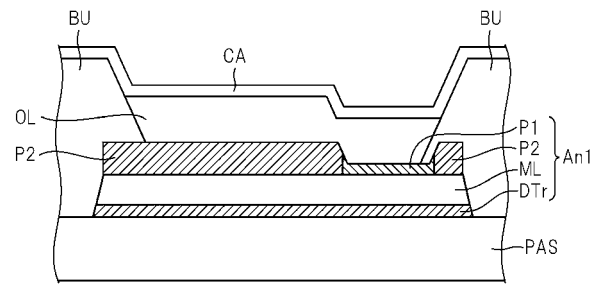
【 図 6 B 】



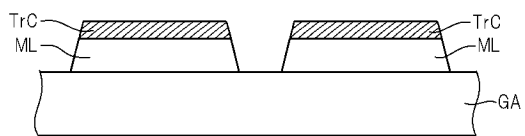
【図 6 C】



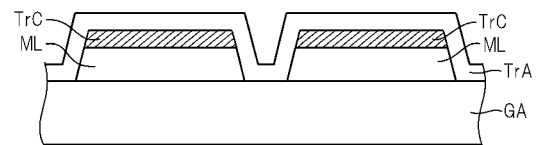
【図 7】



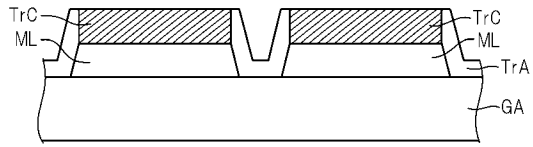
【図 8 A】



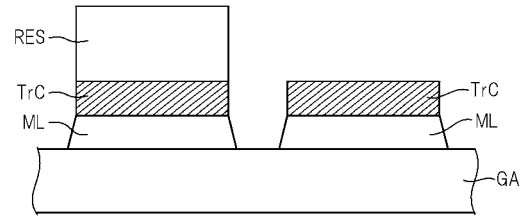
【図 8 B】



【図 8 C】



【図 8 D】



フロントページの続き

F ターム(参考) 3K107 AA01 BB01 CC45 DD10 DD22 DD23 DD24 DD25 DD44X DD46X
EE03 EE07 FF15 GG12 GG23 GG28

专利名称(译)	有机EL显示装置和有机EL显示装置的制造方法		
公开(公告)号	JP2012123987A	公开(公告)日	2012-06-28
申请号	JP2010272926	申请日	2010-12-07
[标]申请(专利权)人(译)	株式会社日立制作所 佳能株式会社		
申请(专利权)人(译)	日立显示器有限公司 佳能公司		
[标]发明人	德田尚紀 由德大介		
发明人	德田 尚紀 由德 大介		
IPC分类号	H05B33/28 H05B33/10 H01L51/50 H05B33/24		
FI分类号	H05B33/28 H05B33/10 H05B33/14.A H05B33/24		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/DD10 3K107/DD22 3K107/DD23 3K107/DD24 3K107/DD25 3K107/DD44X 3K107/DD46X 3K107/EE03 3K107/EE07 3K107/FF15 3K107/GG12 3K107/GG23 3K107/GG28		
外部链接	Espacenet		

摘要(译)

甲阳极电极，其具有关于反射的上部和下部电极层上的透明导电层时，以提供适合于改变所述上部透明导电层的厚度的处理的有机EL显示装置。本发明提供了多个具有多个阳极电极电连接到所述薄膜晶体管，多个阳极电极，与下透明导电层DTr，下透明导电层上的DTr有机EL显示装置的形成的主电极层ML包括形成在所述主电极层ML上透明导电层UTR，多个阳极电极的下透明导电层DTr的侧壁从所述主电极层ML的侧壁被暴露是，上透明导电层UTR至少所述多个阳极电极的AN1的阳极电极的一部分包括具有第一厚度，第二厚度比第一厚度厚的第一厚度部P1和第二厚度部分P2，其中第二厚度部分P2形成为包围第一厚度部分P1。The

