

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-521004

(P2009-521004A)

(43) 公表日 平成21年5月28日(2009.5.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 670J	5C080
H01L 51/50 (2006.01)	G09G 3/20 623B	
	G09G 3/20 623F	
	H05B 33/14 A	
審査請求 未請求 予備審査請求 未請求 (全 26 頁)		

(21) 出願番号 特願2008-546580 (P2008-546580)
 (86) (22) 出願日 平成18年12月15日 (2006.12.15)
 (85) 翻訳文提出日 平成20年8月19日 (2008.8.19)
 (86) 国際出願番号 PCT/GB2006/004698
 (87) 国際公開番号 W02007/071938
 (87) 国際公開日 平成19年6月28日 (2007.6.28)
 (31) 優先権主張番号 0526064.1
 (32) 優先日 平成17年12月22日 (2005.12.22)
 (33) 優先権主張国 英国 (GB)

(71) 出願人 597063048
 ケンブリッジ ディスプレイ テクノロジ
 ー リミテッド
 イギリス・ケンブリッジシャー・CB2 3
 ・6DW・キャンボーン・キャンボーン・
 ビジネス・パーク・(番地なし)・ビルデ
 イング・2020
 (74) 代理人 230104019
 弁護士 大野 聖二
 (74) 代理人 100106840
 弁理士 森田 耕司
 (74) 代理人 100105991
 弁理士 田中 玲子
 (74) 代理人 100115679
 弁理士 山田 勇毅

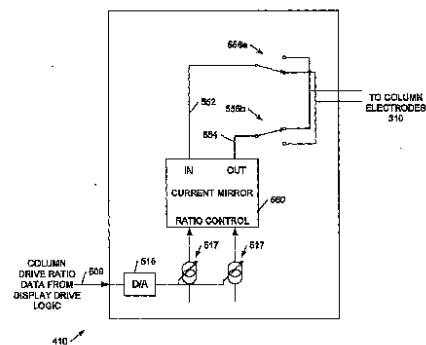
最終頁に続く

(54) 【発明の名称】 パッシブマトリックスディスプレイドライバ

(57) 【要約】

本発明は、パッシブマトリックスディスプレイの駆動方法であって、前記ディスプレイはそれぞれ行および列電極によってアドレスされた発光要素の複数の行および列を有し、前記方法は、一時点で1つの前記行電極をアドレスする工程、および それぞれの前記行電極をアドレスする間前記列電極の一組を駆動する工程を含み、前記列電極を駆動する工程は、前記一組の列電極について相互の列駆動信号の比を決めるために前記列電極を駆動する工程を含み、かつ前記方法は、それぞれの前記アドレスされた行における前記発光要素への駆動を制御するために前記列電極の一組に対して全体の駆動を制御する工程をさらに含む駆動方法を提供する。

【選択図】 図5 b



【特許請求の範囲】

【請求項 1】

パッシブマトリックスディスプレイの駆動方法であって、前記ディスプレイはそれぞれ行および列電極によってアドレスされた発光要素の複数の行および列を有し、前記方法は、一時点で 1 つの前記行電極をアドレスする工程、および

それぞれの前記行電極をアドレスする間前記列電極の一組を駆動する工程を含み、

前記列電極を駆動する工程は、前記一組の列電極について相互の列駆動信号の比を決めるために前記列電極を駆動する工程を含み、かつ前記方法は、それぞれの前記アドレスされた行における前記発光要素への駆動を制御するために前記列電極の一組に対して全体の駆動を制御する工程をさらに含む駆動方法。

10

【請求項 2】

前記列電極の一組に対して全体の駆動を制御する工程は、前記アドレスされた行電極のそれぞれの駆動を制御する工程を含む請求項 1 に記載の駆動方法。

【請求項 3】

前記駆動する工程は前記列電極を電流駆動する工程を含む請求項 1 または 2 に記載の駆動方法。

【請求項 4】

前記列電極を電流駆動する工程は、参照入力および複数の出力を有する電流ミラーによって駆動する工程を含み、前記出力は前記列電極に結合され、前記列電極の 1 つは前記電流ミラーの前記参照入力に結合されている請求項 3 に記載の駆動方法。

20

【請求項 5】

前記列電極駆動は、前記列駆動信号比率を決めるための複数の第 1 デジタルーアナログコンバータ (DACs)、前記全体の列電極駆動を決めるための第 2 デジタルーアナログコンバータ (DAC) を使用し、前記第 2 デジタルーアナログコンバータ (DAC) は前記第 1 デジタルアナログコンバータ (DACs) より高い解像度を有する請求項 1 ないし 4 のいずれかに記載の駆動方法。

【請求項 6】

前記パッシブマトリックスディスプレイの駆動方法は、前記発光要素の一組の駆動レベルデータを前記列駆動信号比率を規定する第 1 データおよび前記全体の列電極駆動を規定する第 2 データに変換する請求項 1 ないし 5 のいずれかに記載の駆動方法。

30

【請求項 7】

前記列電極の一組は前記ディスプレイの全ての前記列電極から構成される請求項 1 ないし 6 のいずれかに記載の駆動方法。

【請求項 8】

前記ディスプレイは OLED ディスプレイから構成され、前記発光要素は OLEDs から構成される請求項 1 ないし 6 のいずれかに記載の駆動方法。

【請求項 9】

それぞれの行および列電極によってアドレスされる発光要素の複数の行および列を有するディスプレイを駆動するためのパッシブマトリックス電子発光ディスプレイドライバであって、前記ドライバは、

一時点で 1 つの前記行電極をアドレスする手段、

それぞれの前記行電極をアドレスする間前記列電極の一組を駆動する手段、

前記列電極のために前記駆動信号の相互の比を決める手段、および

前記一組の列電極について全体の駆動レベルを制御する手段を含むドライバ。

40

【請求項 10】

前記列電極駆動手段および前記全体の駆動制御手段は共に電流駆動手段から構成される請求項 9 に記載のパッシブマトリックス電子発光ディスプレイドライバ。

【請求項 11】

パッシブマトリックスディスプレイのドライバであって、前記ディスプレイはそれぞれの行および列電極によってアドレスされる発光要素の複数の複数の行および列を有し、前

50

記ドライバーは、一組の列電極駆動比に基づいて一組の列電極を駆動するための列ドライバー、行電極の1つを選択するための行ドライバー、および前記一組の列電極のための全体の駆動を制御するためのシステムを含むドライバー。

【請求項12】

前記一組の列電極のための全体の駆動を制御するための前記システムは前記一組の列電極のための全体の駆動に基づいて前記選択された行電極を駆動するためのシステムから構成される請求項11に記載のドライバー。

【請求項13】

前記列ドライバーおよび前記行ドライバーは共に電流ドライバーから構成される請求項11または12に記載のドライバー。

【請求項14】

前記列ドライバーは参照入力および複数の出力を有する電流ミラー、および前記列電極へ前記参照入力を選択的に接続する手段から構成される請求項13に記載のドライバー。

【請求項15】

前記列ドライバーおよび前記行ドライバーの1つは制御可能な電流源から構成され他は制御可能な電流シンクから構成される請求項13または14に記載のドライバー。

【請求項16】

前記列ドライバーは前記列電極駆動比率を決めるための複数のデジタルアナログコンバータから構成され、前記行ドライバーは前記全体の列電極駆動を決めるための第2デジタルアナログコンバータから構成され、前記第2デジタルアナログコンバータは前記第1デジタルアナログコンバータより高い解像度を有する請求項11ないし15のいずれかに記載のドライバー。

【請求項17】

前記発光要素の駆動レベルデータのためのデータ入力、前記駆動レベルデータを前記列電極駆動比率、前記列駆動比率のための前記全体の駆動、並びに前記列ドライバーおよび前記行ドライバーのための前記全体の駆動を決めるためのデータに変換する請求項11ないし16のいずれかに記載のドライバー。

【請求項18】

前記ディスプレイはOLEDディスプレイから構成され、前記発光要素はOLEDから構成される請求項11ないし17のいずれかに記載のドライバー。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パッシブマトリックスディスプレイ、特に、OLED（有機発光ダイオード）の駆動のための方法および装置に関するものである。

【背景技術】

【0002】

OLED装置のようなディスプレイは、アクティブマトリックスまたはパッシブマトリックスディスプレイとして特徴を有する。アクティブマトリックスディスプレイは、記憶素子、通常、各画素に連結される蓄積容量とトランジスタを有し、パッシブマトリックスディスプレイはそのような記憶素子はなく、代わりに固定画像を得るために繰り返しスキャンされる。パッシブマトリックスディスプレイは、他のディスプレイフォーマット、例えば、セグメントディスプレイも可能であるが、通常、それぞれ行および列電極によってアドレスされるモノクロまたはカラー画素のマトリックスから構成される。セグメントディスプレイにおいては、複数のセグメントは行（または列）電極に相当すると考えられる共通電極をシェアする。

【0003】

グレースケールまたはカラーディスプレイ、すなわち、個々の画素（カラーサブ画素）が、完全にオンまたは完全にオフの2元状態ではなく可変的であるディスプレイを提供できることは望ましい。

【0004】

画素の輝度を変化させる従来の方法は、パルス幅調整（PWM）を使用して画素をオンタイムに変えるものである。従来のPWM法においては、画素は完全にオンかまたは完全にオフであり、しかし画素の見た目の輝度は観察者の目のなかの統合のために変化する。PWM法は良好な直線的輝度応答を提供するが、駆動期間の保護のために画素が完全にオンされるためにOLEDの寿命は短くなり、OLEDの寿命は、大まかに言って、画素駆動の面積と共に減少する。PWMに伴う他の欠点は、いくつかのディスプレイにおいて総電力消費の最大半分となる駆動電流の波形の先端における列容量の充電（放電）から生じる。

10

【特許文献1】国際公開03/079322号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【0005】

50パーセントグレースケール画素の例を検討する。PWMスキームを使用して有効な総駆動時間の半分の間最大輝度で駆動される、理想的には、有効な期間すべてを画素の駆動を行いたい、半分の輝度において、駆動において寿命の2次依存を仮定するならば、寿命の増加の2つのファクターを得る。しかしながら、この方法で列駆動を変える十分な数のビット精度のアナログ電流源を提供することは実用的でない。

20

【0006】

駆動レベルと画素の輝度の間の関係は、ディスプレイガンマ、通常、OLEDでは役2.4によって決められる。典型的なOLEDディスプレイは、線形輝度制御の12ビットに相当する2グレーレベル当たり6ビットのガンマを要求する。これに加えて、全体の輝度制御の追加の6ビットが必要であり、これはドライバーが各列ドライバーのために電流制御の18ビット（262144:1）精度、そのうちチップ上に300を超えて存在することを達成する必要があるかもしれないことを意味する。これは、技術的な挑戦だけでなくコストもかかる。

30

【0007】

したがって、パッシブマトリックスディスプレイ技術の改良の必要性がある。

【課題を解決するための手段】

【0008】

本発明によれば、パッシブマトリックスディスプレイの駆動方法であって、前記ディスプレイはそれぞれ行および列電極によってアドレスされた発光要素の複数の行および列を有し、前記方法は、一時点で1つの前記行電極をアドレスする工程、およびそれぞれの前記行電極をアドレスする間前記列電極の一組を駆動する工程を含み、前記列電極駆動は、前記一組の列電極について相互の列駆動信号の比を決めるために前記列電極を駆動する工程を含み、かつ前記方法は、それぞれの前記アドレスされた行における前記発光要素への駆動を制御するために前記列電極の一組に対して全体の駆動を制御することをさらに含む。

40

【0009】

パッシブマトリックスディスプレイにおいては、どの電極が分類される行電極でありどの列電極であるかは任意であるものと理解される。本明細書で使用される用語は代替の、可変的輝度駆動が導入される同等の構成を包含する。

【0010】

好ましくは、それぞれの一組の列電極についての全体的な駆動は、それぞれのアドレスされた行電極を順番に駆動することを制御することによって制御される。しかしながら、固定された駆動がそれぞれの前記行電極に順番に適用され、全体の制御が従来のパルスス

50

イッチ調整によって適用されるという替わりのスキームも考察されよう。本明細書に記載される原理は、O L E Dの輝度はその電流に直線的に依存するので、実用的にはO L E Dへの電流の供給に適用されるのが普通であるが、理論的には、電流だけでなく電圧にも適用可能である。

【0011】

したがって、好ましい実施態様においては、電流ミラーは列電極を駆動するために使用され、前記電流ミラーは参照入力値および複数の出力を有し、前記出力は前記列電極に結合され、前記参照入力値は前記列電極の選択された1つに結合される。これは前記列電極への前記駆動の電流比制御を提供する。好ましくは、1または2以上の掛け算をするデジタルアナログコンバータは、前記列駆動信号の掛け算（割り算）がデジタル制御されることを可能にする。

10

【0012】

電流ミラーは前記列電極の1つに供給する参照電流生成器に対比される複数の電流生成器を提供する。これら電流生成器は電流シンクまたは電流源を含み、言い換えると、列への電流駆動はポジティブまたはネガティブ電流を含むことができる。電流源が列電極を駆動するために使用されると、次いで電流シンクが選択された行電極のために導入されるか、または逆も行われるが、それぞれの行電極に順番に結合する電流生成器も同様である。

【0013】

実施態様において、列駆動信号比を決めるためのデジタルアナログコンバータは、アドレスされた行電極の全体の駆動を制御するデジタルアナログコンバータより精度（解像度）が低い。例えば、列駆動比は12ビット（4096：1）精度を採用するのに対し、例えば、電流により駆動される列上の電流シンクによって決められる全体の電流レベルは、例えば、12、18または24ビットを超え、おそらく26ビットまでのより正確な制御を有する。しかしながら、これは全ての行にシェアされるようにマルチプレクス化されるのでただ1つの非常に正確な（高解像度の）電流シンクのみが必要とされる。

20

【0014】

好ましい実施態様において、パッシブマトリックスディスプレイ駆動システムは、例えば、列駆動／信号比およびアドレスされた列電流生成器を制御するために、カラーまたはモノクロ画素駆動レベルデータを一組の比に変換するシステムおよび全体の駆動を含む。例えば、列駆動の総量が参照値として使用されるならば、他の列駆動信号はそれぞれこの最も高い駆動の関数として表されることができ、最も高い駆動はその組の列の全体の駆動となる。

30

【0015】

これらの技術はディスプレイの列の一部に適用されるか、実施態様において、全てのディスプレイの列に適用される。

【0016】

好ましくは、ディスプレイはモノクロまたはカラーO L E Dディスプレイから構成される。しかしながら、上記の技術は、これに限定されずに、無機L E Dディスプレイ、真空蛍光ディスプレイ（V F D）、P D P（プラズマディスプレイパネル）のようなプラズマディスプレイおよびi F i r e（登録商標）のような厚膜および薄膜（T F E L）電子発光ディスプレイを含む他のタイプの電子発光ディスプレイにも適用される。

40

【0017】

本発明は、それぞれの行および列電極によってアドレスされる発光要素の複数の行および列を有するディスプレイを駆動するためのパッシブマトリックス電子発光でディスプレイドライバーであって、前記ドライバーは、一時点で1つの前記行電極をアドレスする手段、それぞれの前記行電極をアドレスする間前記列電極の一組を駆動する手段、前記列電極のために前記駆動信号の相互の比を決める手段、および前記一組の列電極について全体の駆動レベルを制御する手段をさらに含む。

【0018】

他の側面において、本発明は、パッシブマトリックスディスプレイのドライバーであっ

50

て、前記ディスプレイはそれぞれの行および列電極によってアドレスされる発光要素の複数の行および列を有し、前記ドライバーは、一組の列電極駆動比に基づいて一組の列電極を駆動するための列ドライバー、行電極の1つを選択するための行ドライバー、および前記一組の列電極のための全体駆動を制御するためのシステムを含む。

【0019】

列電極駆動比および全体の駆動のためのデジタルデータの入力が供給される。好ましくは、前述したように、列ドライバーおよび行ドライバーは、それぞれ電流源またはシンクのようなプログラム可能な電流生成器を含む。好ましくは、行ドライバーのための電流生成器は、例えば、列ドライバーにおける複数のデジタルアナログコンバータおよび行ドライバーにおける1つのより高い解像度のデジタルアナログコンバータを使用して、列電極駆動比を決める列電極のための電流駆動システムよりより大きな精度または解像度によって制御可能である。好ましくは、このシステムは入力される駆動レベルデータを列駆動比データおよび全体の駆動レベルデータに変換するためのデータプロセッサも含む。このデータプロセッサは専用のハードウェア、例えば、駆動統合回路の一部または蓄積されたプロセッサ制御コードの制御に基づくプログラム可能なプロセッサオペレーティングを含む。

【発明を実施するための最良の形態】

【0020】

有機発光ダイオードディスプレイ

有機金属LEDを含む有機発光ダイオードは、導入される材料に応じた色の範囲において、ポリマー、低分子およびデンドリマーを含む材料を使用して製造される。ポリマー系有機LEDの例は、WO90/13148、WO95/06400およびWO99/48160に記載されており、デンドリマー系材料の例は、WO99/21935およびWO02/067343に記載されており、いわゆる低分子系装置の例はUS4,539,507に記載されている。典型的なOLED装置は有機材料の2層、その1つは発光ポリマー（LEP）、オリゴマーまたは発光低分子材料のような発光材料層であり、他はポリチオフェン誘導体またはポリアニリン誘導体のような正孔輸送材料である。

【0021】

有機LEDは画素のマトリック状に基板上に積層されて単一またはマルチカラー画素ディスプレイを形成する。マルチカラーディスプレイは、赤、緑および青色発光サブ画素を使用して構成される。いわゆるアクティブマトリックスディスプレイは各画素に連結されたメモリ素子、通常は蓄積容量とトランジスタ有し、パッシブマトリックスディスプレイはそのような記憶素子はなく、代わりに固定画像の印象を得るために繰り返しスキャンされる。他のパッシブディスプレイとしては、複数のセグメントが共通電極を共有し、セグメントはその他の電極に電圧を印加することにより照明されるセグメントディスプレイがある。単純なセグメントディスプレイはスキャンされる必要がないが、複数のセグメント領域を有するディスプレイにおいては、電極が重複され（数を減らすため）、スキャンされる。

【0022】

図1は、OLEDディスプレイ装置100の例の垂直断面図を示す。アクティブマトリックスディスプレイにおいては、画素領域の一部は連結される駆動回路（図1aでは示されていない）で占められている。装置の構造は例示のために簡略化されている。

【0023】

OLED100は、基板100、通常、0.7mmまたは1.1mmのガラス、しかし部分的に透明なプラスチックまたは他の実質的に透明な材料から構成される。通常、約150nmの厚さのITOを含むアノード層が基板上に積層され、その上に金属接続層が供給される。通常、接続層は約500nmのアルミニウムまたはクロム層の間に挟まれたアルミニウムから構成され、これはしばしばアノード金属と呼ばれる。ITOで被覆されたガラス基板および接続金属はCorning, USAから入手可能である。ITO上の接続金属はアノード接続が透明である必要がない場所での抵抗の低い通路、特に装置への外

10

20

30

40

50

部接続を提供する。接続金属は、フォトリソグラフィとそれに続くエッチングによってそれが望まれない場所、特にそうしなければディスプレイを不透明にする場所であるITOから除去される。

【0024】

実質的に透明な正孔輸送層106は、アノード層の上に積層され、続いて電子発光層108、およびカソード110が積層される。電子発光層108は、例えば、PPV（ポリ（p-フェニレンビニレン））およびアノード層104と電子発光層108のエネルギーレベルを適合する正孔輸送層106、例えば、ドイツのBayer AGから入手可能なPEDOT: PSS（ポリスチレンスルホネートがドーブされたポリエチレン塩キシチオフエン）から構成される。典型的なポリマー系装置において、正孔輸送層106は約200nmのPEDOTを含み、発光ポリマー層は通常約70nmの厚さである。これらの有機層はスピンコート（その後、プラズマエッチングまたはレーザーアブレーションによって不要な領域から材料を除去）またはインクジェット印刷で積層される。後者の場合、例えば、フォトレジストを使用してバンク112が基板上に形成され、有機発光層がその中に積層されるウェルを規定する。このようなウェルはディスプレイの発光領域または画素を規定する。

10

【0025】

カソード層110は、通常、より厚いアルミニウムのキャップ層で覆われたカルシウムまたはバリウム（例えば、物理的蒸着により蒸着される）のような低仕事関数の金属から構成される。選択的に、電子エネルギーの適合のためにフッ化バリウムのような追加の層が発光層に隣接して供給される。カソード線の相互の電気的な隔離はカソードセパレータ（図1aでは図示しない）の使用により達成されるか増強される。

20

【0026】

低分子およびデンドリマー装置のために同様の基本構造が導入される。通常、多数のディスプレイが単一の基板上に形成され、酸化および湿気の浸入を防ぐためにカプセル缶がそれぞれに付着される前に製造の最終過程で基板が切断される。

【0027】

OLEDを照明するために、図1aにおける電池118によって代表されるアノードとカソードの間にOLED電力が印加される。図1aに示される例においては、光が透明アノード104を貫通して放射され、基板102およびカソードは通常は反射性である。このような装置は「底面発光体」と呼ばれる。カソードを貫通する装置（「上面発光体」）も、例えば、カソードが実質的に透明になるように約50ないし100nm未満のカソード層の厚さを保持することによって構築される。

30

【0028】

これまでの記載は本発明の実施例のいくつかの製品を理解するのを助けるために、Novaled GmbHによって製造されるようなカソードが底面にある逆型装置を含む単にOLEDの1タイプを例示したに過ぎないことは理解されよう。さらに、本発明の実施例の製品はディスプレイ、OLEDまたは他のものに限定されない。

【0029】

有機LEDは画素のマトリックス状に基板上に積層されて単一またはマルチカラー画素ディスプレイを形成する。マルチカラーディスプレイは、赤、緑および青色発光サブ画素を使用して構築することができる。このようなディスプレイにおいて、個々の素子は、通常、サブ画素を選択するために行（または列）を起動することによりアドレスされる。

40

【0030】

図1bを参照すると、これはパッシブマトリックスOLEDディスプレイ装置150を貫通した概略断面図を示しており、図1aと同じ要素は同じ参照番号で示されている。図示されるように、正孔輸送106および電子発光108層は、それぞれアノード金属104およびカソード層110で規定される相互に直角のアノードとカソード交差部において複数の画素152に副分割される。図において、カソード層110に規定される導電線154は頁を貫通し、カソードに対して直角に走る複数のアノード線の1つの断面が示され

50

ている。カソードおよびアノード線の交差部の電子発光画素は関連する線の間に電圧を印加することによりアドレスされる。アノード金属層104はディスプレイ150に外部接続を提供し、OLEDに対するアノードおよびカソードの接続として使用される（アノード金属リード上のカソード層パターンを使用して）。上記のOLED材料、特に、発光ポリマーおよびカソードは酸素および湿気に影響を受けやすく、したがって、装置は金属缶111でカプセル化され、UV硬化性接着剤113によりアノード金属層104に付着され、接着剤中のガラス粒子がメタル缶の接触および短絡を防いでいる。

【0031】

図2を参照すると、これは、図1bで示されるタイプのパッシブマトリックスOLEDディスプレイ150の駆動配列を概念的に示す。複数の一定電流生成器200が供給され、それぞれ供給線202および複数の列ライン204の1つに接続されるが、そのうち1つだけが明確化のために図示される。複数の行ライン206（このうち1つだけが図示される）が供給され、それぞれスイッチ接続210によってグラウンド線202に選択的に接続される。図示されるように、ライン202上に正の供給電圧があり、列ライン204はアノード接続158を有し、行ライン206はカソード接続154を有する。ただし、電力供給ライン202がグラウンド線208に対して不であるならば、この接続は逆となる。

【0032】

図示されるように、ディスプレイの画素212はこれに印加される電圧を有し、したがって照明される。概念上は、映像を生成するために行は接続210によって選択され、同時に全ての列は書き込まれる。すなわち、それぞれの列ラインへ駆動された電流は同時に1つの行の各画素をその望まれる輝度で点灯する。

【0033】

当業者は、パッシブマトリックスOLEDディスプレイにおいて、どの電極が行電極とされどの電極が列電極とされるかは任意であり、この明細書において、「行」と「列」は互いに、交換可能であることが理解されよう。

【0034】

図3は従来のパッシブマトリックスOLEDディスプレイのための一般的な駆動回路の概略図300を示す。OLEDは破線302によって示され、それぞれ対応する行電極接続306を有する複数の行ライン304、および対応する複数の列電極接続310を有する複数の列ライン308を有する。OLEDは、例示される配列において、列ラインに接続されるアノードと共に、各行および列ラインの対の間に接続される。yードライバー314は一定の電流によって列ライン308を駆動し、xードライバー316は選択的に行ラインをグラウンドに接続して行ライン304を駆動する。yードライバー314とxードライバー316は、通常、共にプロセッサ318の制御下にある。電力供給320は回路、特に、yードライバー314に電力を供給する。

【0035】

OLEDのいくつかの例はUS6,014,119、US6,201,520、US6,332,661、EP1,079,361AおよびEP1,091,339Aに記載されており、PWMを採用するOLEDディスプレイ統合回路は、Clare Microにx of Clare, Inc., MA, USAから販売されている。改良されたOLEDディスプレイドライバーのいくつかの例は、出願人の共同出願WO03/079322およびWO03/091983に記載されている。特に、引用文献として本明細書に組み込まれるWO03/079322は改良されたコンプライアンスを有するデジタル制御プログラム可能な電流生成器を記載している。

【0036】

改良されたデジタル駆動技術

OLEDディスプレイの寿命を改良することができる技術の継続的な必要性がある。パッシブマトリックスディスプレイはアクティブマトリックスより製造コストがはるかに安いのでパッシブマトリックスディスプレイに応用可能な技術が特に必要である。OLEDの駆動レベル（したがって輝度）の減少は装置の寿命を十分に延ばすことできる。例えば

、O L E Dの駆動／輝度を有するものは、時間の要素によって寿命を延ばすことができる。本明細書では、特に、パッシブマトリックスO L E Dディスプレイにおけるディスプレイ駆動のピークを減らし、これによってディスプレイの寿命を延ばす技術について記載する。

【0037】

図4は、本発明の実施例の駆動スキームを行うパッシブマトリックスO L E Dドライバー400の概略図を示す。

【0038】

図4において、図3を参照して記載されたディスプレイに類似するパッシブマトリックスO L E Dは行ドライバー回路412によって駆動される行電極306と列ドライバー410によって駆動される列電極310を有する。列ドライバー410は、列電極の一組の電流駆動比を設定するための列データ入力409を有する。列ドライバーの詳細は図5を参照して下記に記載される。行ドライバー412は、行を選ぶために行アドレス入力413および選択された行の全体の電流駆動、すなわち、結果として選択された行への列ドライバーによって駆動される一組の列の総電流駆動を設定するための行データ入力411を有する。好ましくは、入力409、411および413はインターフェースの容易化のためにデジタル入力である。このように、行ドライバーは、デジタル制御電流生成器412a、この例では電流シンクを組み込んでいる。このようなデジタル制御生成器の例は図5cに示されている。

【0039】

ディスプレイのためのデータは、直列または並列のデータおよび制御バス402に供給される。バス402は、ディスプレイのそれぞれの画素のための輝度データ、またはカラーディスプレイにおいては、各サブ画素のための輝度情報（分離したR G Bカラー信号として符合されるかまたは輝度およびクロミナンス信号または他の方法）を保存するフレーム蓄積メモリ402に inputs を供給する。フレームメモリ403に保存されたデータは、ディスプレイの各画素（またはサブ画素）のために望まれる見た目の輝度を決め、この情報は、ディスプレイ駆動プロセッサ406によって第2の読みとりバス405によって読み取られる（実施態様において、バス405は省略され、代わりにバス402が使用される）。

【0040】

ディスプレイ駆動プロセッサ406はハードウェア、ソフトウェアまたはこの2つの組み合わせとして提供される。図示されるように、プロセッサ406はコード（これはデータキャリアまたはリムーバブル容量407aに供給される）によって、プログラムメモリ407に保存され、クロック408の制御の下にワーキングメモリ407と共同で作動する。プログラムメモリ中のコードは、ディスプレイの各画素のための輝度データを列駆動比データおよび対応する全体の行駆動データに変換するように設定されている。

【0041】

図5aは、割り当てられた列駆動の原理を図示する列ドライバー410の例を示す。このようにして、比率データは、列電極310に接続するプログラム可能な電流ミラー500のための駆動電流比を設定する、一組の一定生成器502に、好ましくは、デジタルプログラム可能に供給される。

【0042】

他の実施態様において、本明細書に引用文献として組み込まれる英国特許出願に記載されるように、選択器が導入される。

適切なプログラム可能な電流ミラー回路の例は、本明細書に引用文献として全体が組み込まれる2005年9月29日出願の出願人のP C T出願G B 2 0 0 5 / 0 5 0 1 6 8 に記載されている。

【0043】

大まかに言って、このP C T出願は、電子発光ディスプレイドライバーのための電流生成器であって、前記電流生成器は、参照電流を受け入れる第1の参照電流入力、比率化さ

10

20

30

40

50

れた電流を受け入れる第2の比率化電流入力、第1の制御信号入力を受け入れる第1比率制御入力、前記第1比率制御入力に結合される制御入力を有する制御可能な電流ミラー、前記参照電流入力に結合される電流入力および前記比率化された電流入力に結合される出力から構成され、前記電流生成器は制御入力上の信号が参照電流に対する比率化された電流の比を制御するように設定されている電流生成器について記載している。（電流入力は正または負電流を含むことが想起されよう。）

【0044】

好ましくは、この電流生成器は、第2比率制御入力、第1および第2電流入力に流れ込む電流の比率を決める第1および第2比率制御入力における信号比率を含む。第1および第2制御信号は電流信号を含み、前記電流生成器はこれらの電流信号を供給する1または2以上のデジタルーアナログコンバータを含む。このようなアナログーデジタルは複数のMOSスイッチを含み、1つはそれぞれのビットのためであり、それぞれ対応する電流設定抵抗器への電力供給を切り替える（またはトランジスタ自体が電流を制限する）。

10

【0045】

図5aに示されるように、実施態様において、前記電流生成器は、複数の電極駆動接続の1つを前記参照電流入力に選択的に接続し、1または2以上の他の電極駆動接続を前記第2の比率化電流入力に選択的に接続するセクタまたはマルチプレクサを含む。1または2以上の電極が共に駆動されるとき、前記電流生成器は複数の第2の比率化された電流接続を有し、そのそれぞれは駆動接続に選択的に結合される。

【0046】

あるいは、電流ミラーはそれぞれ対応する第2の比率化電流を供給する電極駆動接続にハード結合された複数の接続を有し、前記1または2以上の比率制御入力は1または2以上の信号または制御可能電流生成器に選択的に結合される（セクタまたはマルチプレクサが前記参照電流入力を電流駆動接続に選択的に接続するために採用される）。大きな電流を運ぶ電極接続は好ましくは（しかし必須ではなく）参照として選択される。

20

【0047】

いくつかの好ましい実施態様において、電流ミラーは複数のミラー単位を含み、それぞれ例えば双極トランジスタのようなトランジスタを有し、1つは選択される複数の電極駆動接続のためのものであり、前記参照電流入力に結合されるミラー単位はベータヘルパーを有するトランジスタを有する。

30

【0048】

PCT出願は電子発光ディスプレイの複数の電極を駆動するための電流駆動回路であって、前記駆動回路は、制御信号を受信する制御入力、複数のディスプレイ電極のための複数の駆動接続、第1接続として複数の駆動接続の1つおよび第2接続として前期駆動接続の他の少なくとも1つを選択するために設定されたセクタ、第1および第2の接続のための第1および第2の駆動信号をそれぞれ供給するために設定されたドライバーから構成され、前記第1および第2駆動信号の比率が前記制御信号に基づいて制御される電流駆動回路について記載する。

【0049】

次に、図5bを参照することにより、列ドライバー410の例についてさらに説明する。

40

【0050】

図示される列ドライバー410はそれぞれデジタルーアナログコンバータの制御下にある2つのデジタル制御電流源517を組み込む。この実施態様において、1つのデジタル制御電流源が駆動される各列電極に供給される。これらは、例えば、下記の図5cの配列を使用して実行される。

【0051】

制御可能な電流源517は、列駆動レベルの比率に対応する望まれる比率において電流を供給するようにプログラムされている。制御可能な電流源517は、第1（負の）参照電流を受け入れる入力552および1または2以上の出力電流を供給するための1または2以上の出力554を有する比率制御電流ミラー550に結合され、前記入力電流に対す

50

る出力電流の比はライン409条の列データに基づいて制御可能な電流生成器517によって規定される。

【0052】

図5fおよび5gは、それぞれグランド参照値および正供給参照値を有し、入力および出力電流の趣旨を示す、従来の電流ミラー配列を示す。これらの電流は共に同じ効果を示すことがわかるが、正または負である。

【0053】

図5bの例においては、2つの列電極セクタ／マルチプレクサ556a、bは、参照電流を供給するために1つの列電極の選択を可能にし、他の列電極が出力電流を供給することを可能にするように供給されている。選択的に、他のマルチプレクサ556bおよびミラー550からの出力が供給される。

10

【0054】

図示されるように、列ドライバー410は2つの列を同時に駆動するための選択を可能にするが、実用的には他の配列のも採用され得る。例えば、一組の列がそれぞれ比率化された列駆動ドライバーを有するブロックに分割され、（例えば、1つの参照値および11のミラーを使用する12の列）、または単一の比率化された列電流ドライバーがディスプレイの全ての列に供給される。

【0055】

制御可能な電流源の詳細な実施例が図5cに示される。

【0056】

20

下部の回路の例において、制御可能な電流源517は、電流ミラー配列において電力ライン518に接続されている。この例において、列ドライバーは電流源を有するので、これらは正の供給ラインの接続されるPNP双極性トランジスタである。電流シンクを供給するためにグランドに接続されたNPNトランジスタが採用される。他の配列において、MOSトランジスタが使用される。

【0057】

デジタルーアナログコンバータ515はそれぞれ複数のFETスイッチ528、530、532（この例では、3つのスイッチ）を有し、それぞれ電力源534、536、538に接続される。ゲート接続529、531、533は、電力供給に対応する電流設定抵抗器540、542、544に切り替えるデジタル入力を供給し、それぞれの抵抗器は電流ミラー517の電流入力526に接続される。電力供給は2つの電力に分けられる電圧を有する。すなわち、TFTゲート接続上のデジタル値がライン526上の対応する電流に変換されるように、次の最低電力供給電力供給から V_g 。落下を差し引くそれぞれ2回である。あるいは、電力供給は同じ電圧を有することができ、抵抗器540、542、544は2つに分けられる。

30

【0058】

図5cにおける上部の回路は、それぞれ1、2および4つの同様の大きさのMOSトランジスタを有する替わりのD/A制御電流源／シンク546を示す。あるいは、複数のトランジスタが示される場合、1つの同様の大きさの大きなトランジスタが替わりに採用される。

40

【0059】

図4の制御可能電流シンク412aは図5cで示される方法と同様の方法で実行されるが、電流源ミラーではなく電流シンクを採用する。

【0060】

図5dは、電流シンクとして示されるプログラム可能な比率制御電流ミラー550の例を示すが、当業者であればこの回路は電流源を供給するものに容易に改良される。

【0061】

この例の実施において、いわゆるベータヘルパー（Q5）を有する双極性電流ミラーが採用されるが、当業者は多くの他のタイプの電流ミラー回路が使用されることを理解できる。図5dの回路において、V1は通常約3Vの電流供給であり、I1およびI2はQ1

50

およびQ 2のコレクターの電流比率を規定する。2つのライン5 5 2、5 5 4の電流は比率I 1ないしI 2であり、したがって与えられる総列電流はこの比率における2つの選択された列の間に区分される。当業者は、破線5 5 8内の回路の繰り返し実施することによってこの回路を任意の数のミラー化された列に拡張できることが理解できよう。

【0 0 6 2】

図5 eは、電流シンクとして知られるプログラム可能な電流ミラーの例をさらに示す。この実施例において、各列には図5 dの破線5 5 8内に対応する回路、すなわち電流ミラー出力段階が供給される。1または2以上の列セレクトは、これら電流ミラー出力段階の選択されたものを1または2以上のそれぞれのプログラム可能な参照電流供給（電流源またはシンク）に結合する。ただし、他の配列において、それぞれの出力段階にプログラム可能な参照電流供給を提供することが好ましい。他のセレクトは電流ミラーの参照入力として使用される列を選択する。

10

【0 0 6 3】

上記の列ドライバーにおいて、独立した電流ミラー出力がいずれかの完全なディスプレイのそれぞれの列または前記ディスプレイの列のブロックの各列に供給されるならば、列選択は導入される必要がない。

【0 0 6 4】

多くの他の有効な代替があり得ることは当業者には自明である。本発明は、上記の実施態様に限定されず、本発明の特許請求の範囲内に属する当業者に自明な変更も包含するものと理解されよう。

20

【図面の簡単な説明】

【0 0 6 5】

【図1 a】O L E D装置の垂直断面図を示す。

【図1 b】パッシブマトリックスO L E Dディスプレイの概略断面図を示す。

【図2】パッシブマトリックスO L E Dディスプレイドライバーの概念的な駆動配列を示す。

【図3】公知のパッシブマトリックスO L E Dディスプレイドライバーのブロック図を示す。

【図4】本発明の側面を実施するディスプレイドライバーを示す。

【図5 a】比率化された列電流駆動を示す列ドライバーの例を示す。

30

【図5 b】追加の列ドライバーの例を示す。

【図5 c】制御可能な電流源の実施例を示す。

【図5 d】プログラム可能な電流ミラーの例を示す。

【図5 e】プログラム可能な電流ミラーの第2の例を示す。

【図5 f】公知の電流ミラーのブロック図を示す。

【図5 g】公知の電流ミラーのブロック図を示す。

【符号の説明】

【0 0 6 6】

1 0 2 基板

1 0 4 アノード層

1 0 6 正孔輸送層

1 0 8 電子発光ポリマー層

1 1 0 カソード層

1 1 1 金属缶

1 1 2 バンク

1 1 3 エポキシ接着剤

1 2 0

1 5 2 電子発光層

1 5 4 導電ライン

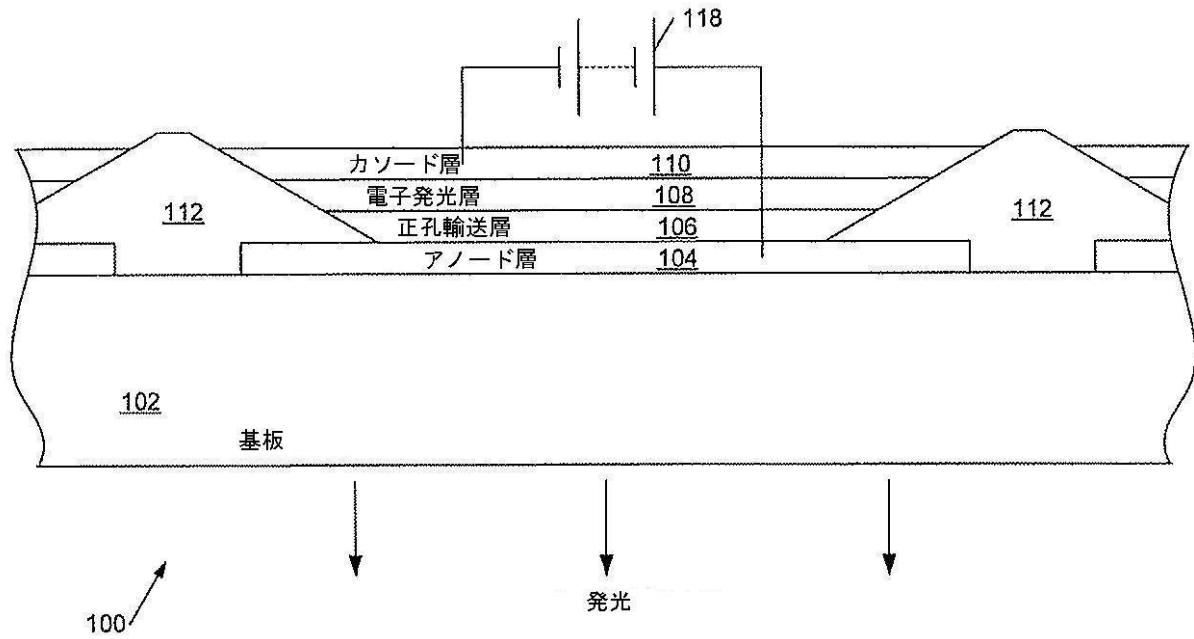
1 5 8 アノードライン

40

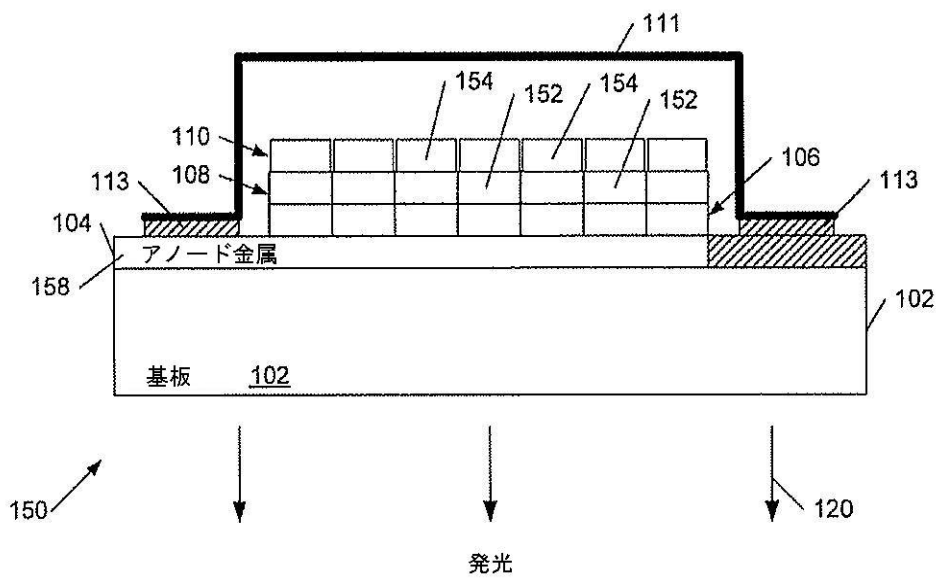
50

2 0 0	電 流 生 成 器	
2 0 2	供 給 ラ イ ン	
2 0 4	列 ラ イ ン	
2 0 6	行 ラ イ ン	
2 0 8	グ ラ ン ド ラ イ ン	
2 1 0	接 続	
3 0 2	破 線	
3 0 4	行 ラ イ ン	
3 0 6	電 極 接 続	
3 0 8	列 ラ イ ン	10
3 1 0	列 電 極 接 続	
3 1 4	Y ド ラ イ バ ー	
3 1 6	X ド ラ イ バ ー	
4 0 2	バ ス	
4 0 3	フ レ ー ム メ モ リ	
4 0 4	ワ ー キ ン グ メ モ リ	
4 0 5	第 2 読 取 り バ ス	
4 0 6	デ ィ ス プ レ イ 駆 動 プ ロ セ サ ー	
4 0 7	プ ロ グ ラ ム メ モ リ	
4 0 8	ク ロ ッ ク	20
4 1 0	列 ド ラ イ バ ー	
4 1 2	電 流 生 成 器	
4 1 3	入 力	
5 0 0	電 流 ミ ラ ー	
5 1 5	デ ジ タ ル ー ア ナ ロ グ コ ン バ ー タ	
5 1 7	電 流 ミ ラ ー	
5 2 6	電 流 入 力	
5 2 8	F E T ス イ ッ チ	
5 3 0	F E T ス イ ッ チ	
5 3 2	F E T ス イ ッ チ	30
5 3 4	電 力 供 給	
5 3 6	電 力 供 給	
5 3 8	電 力 供 給	
5 5 2	入 力	
5 5 4	出 力	

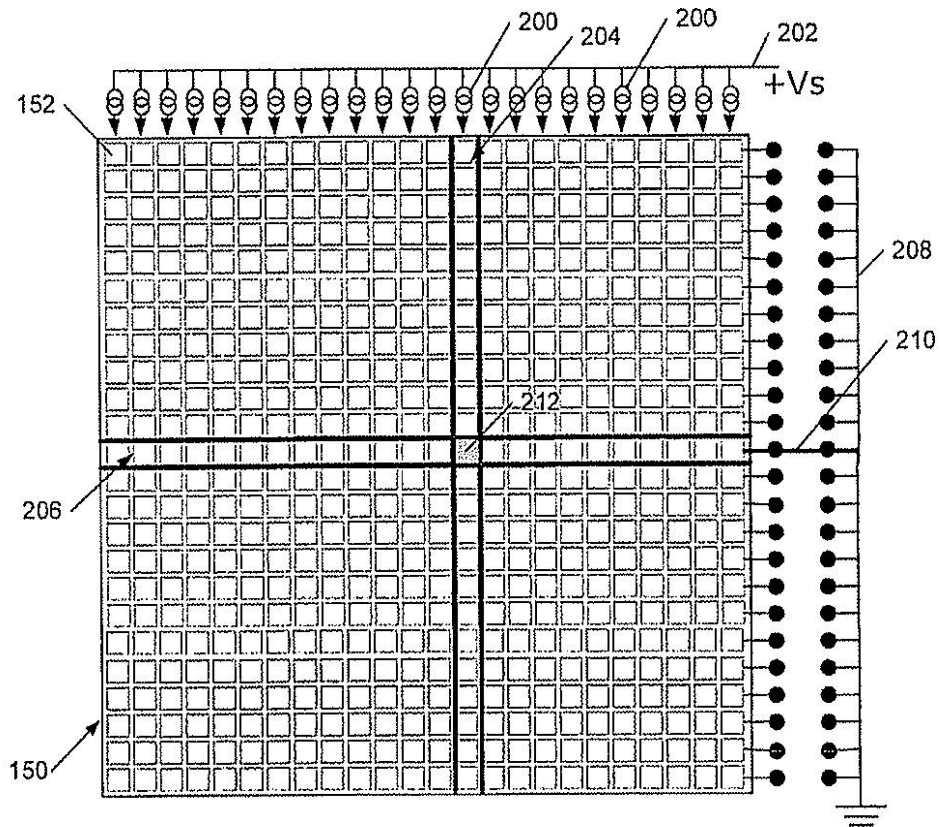
【図 1 a】



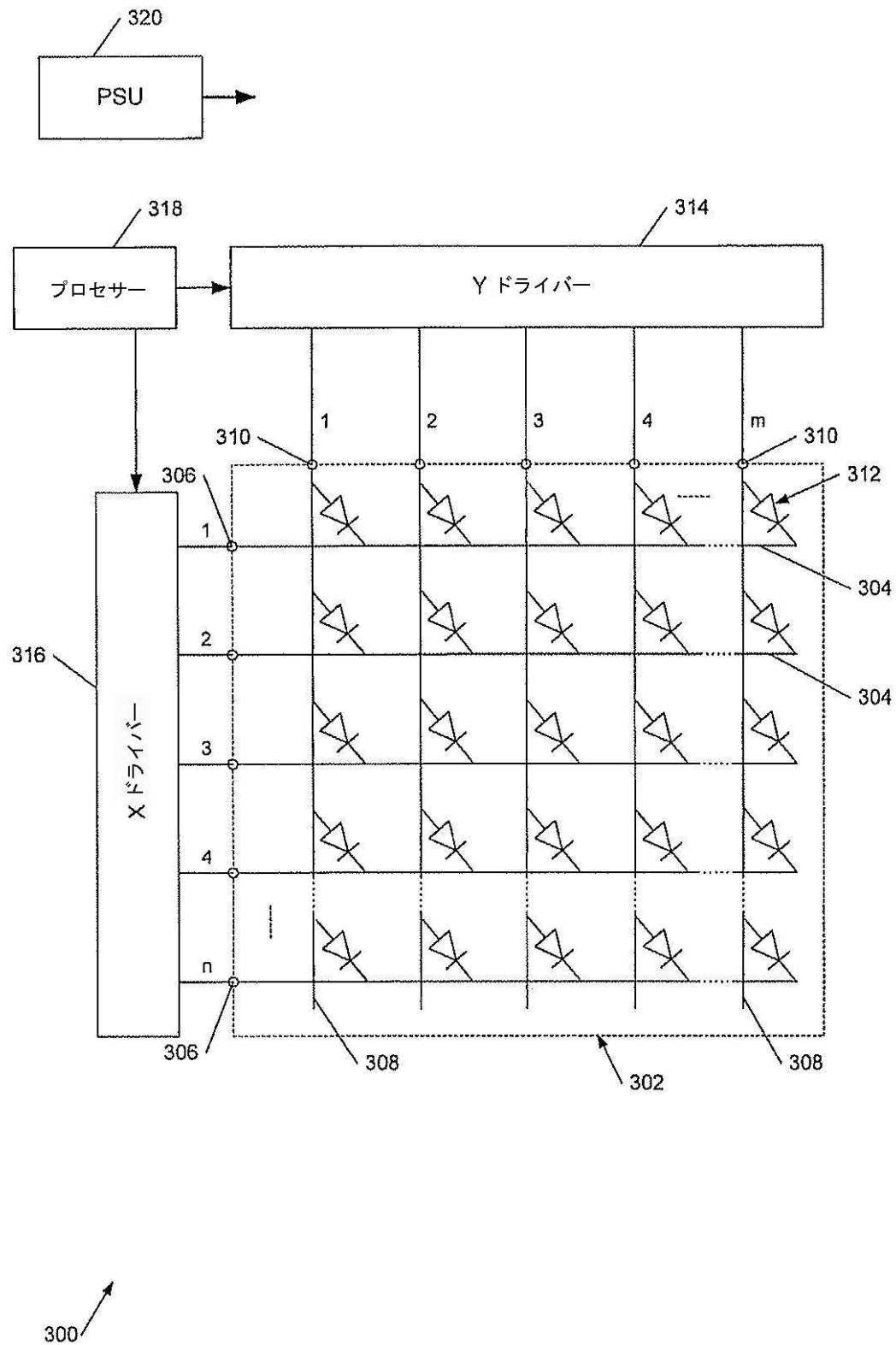
【図 1 b】



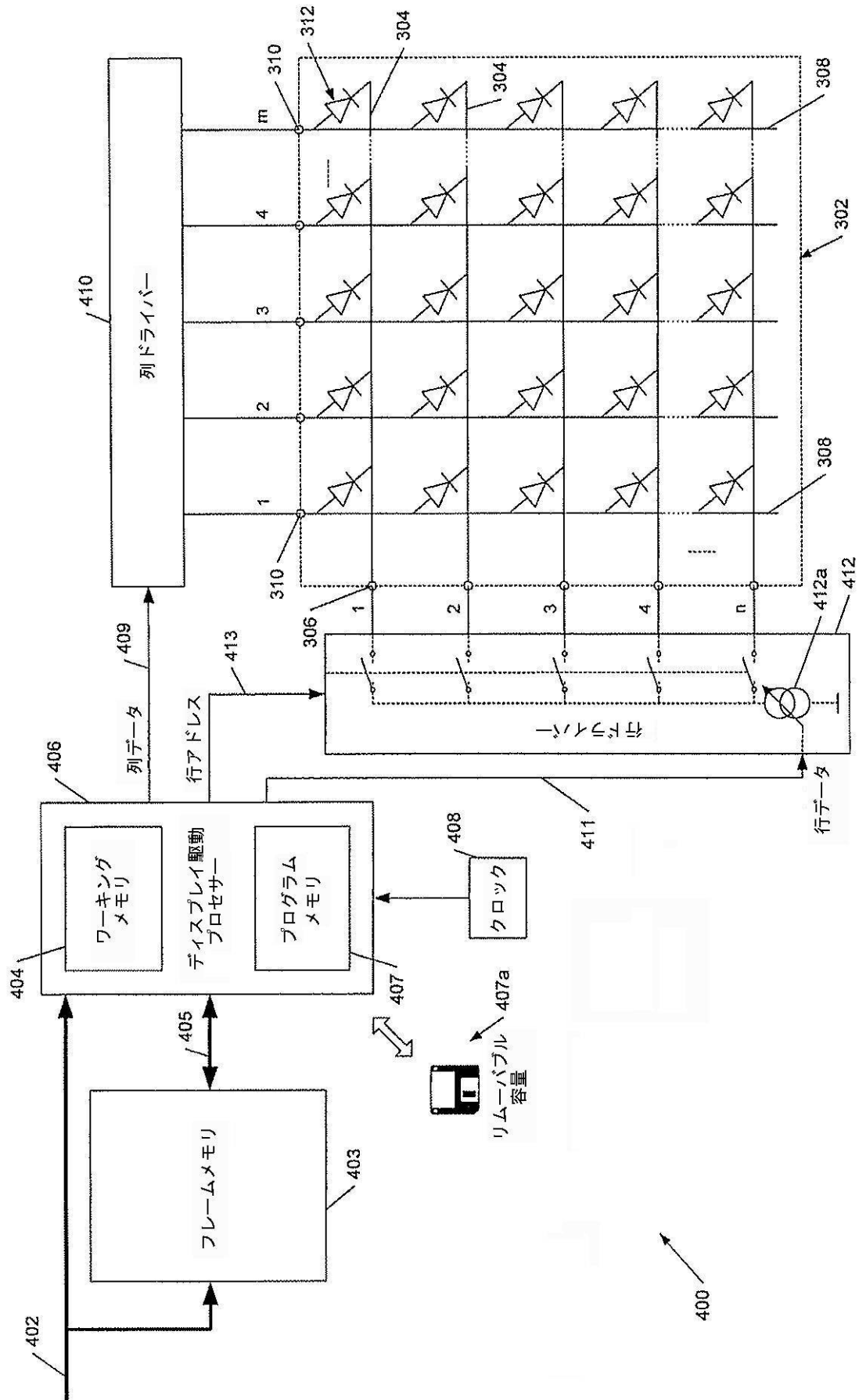
【図 2】



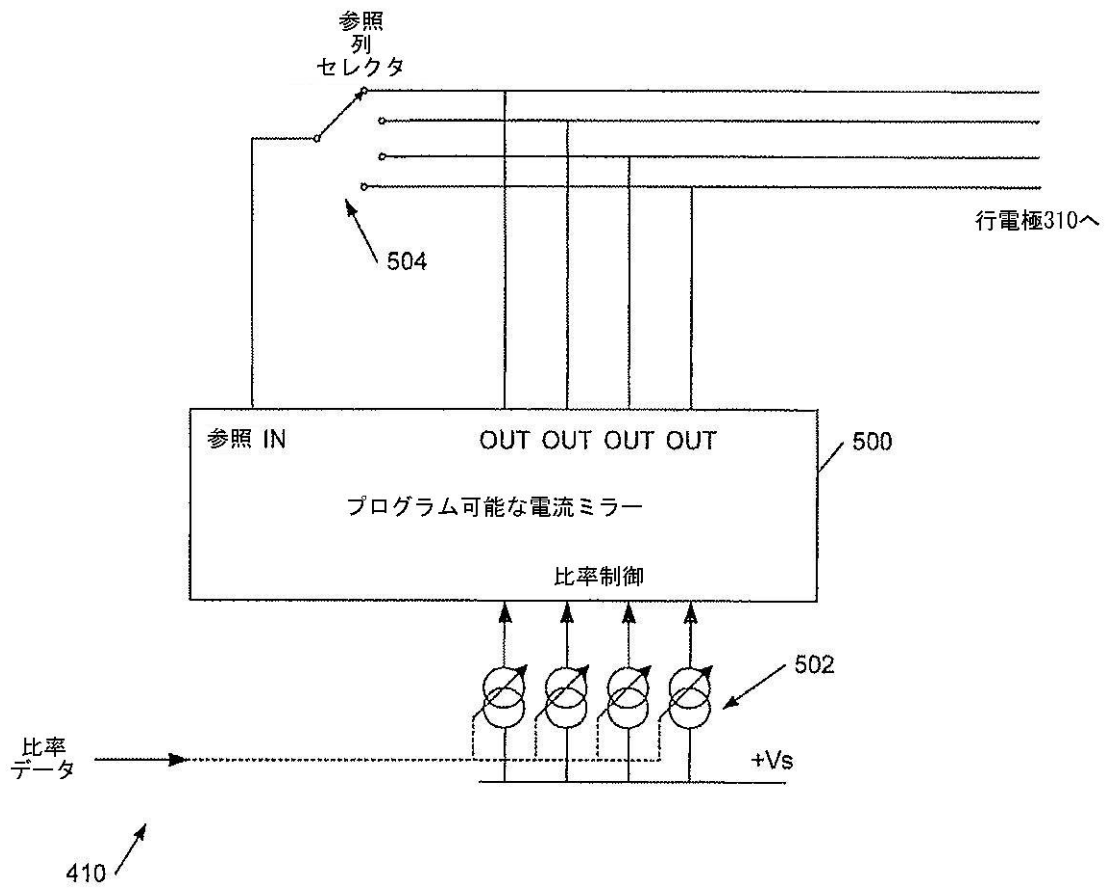
【図 3】



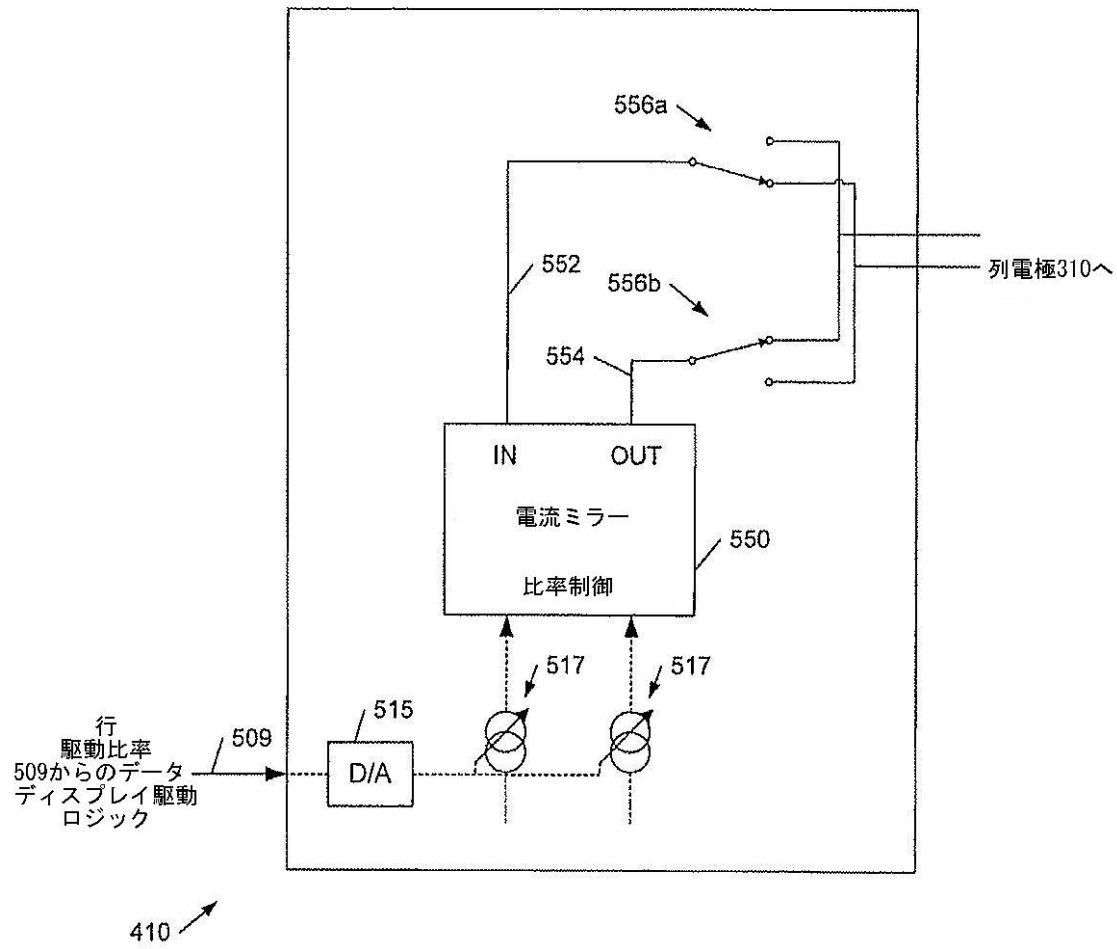
【図 4】



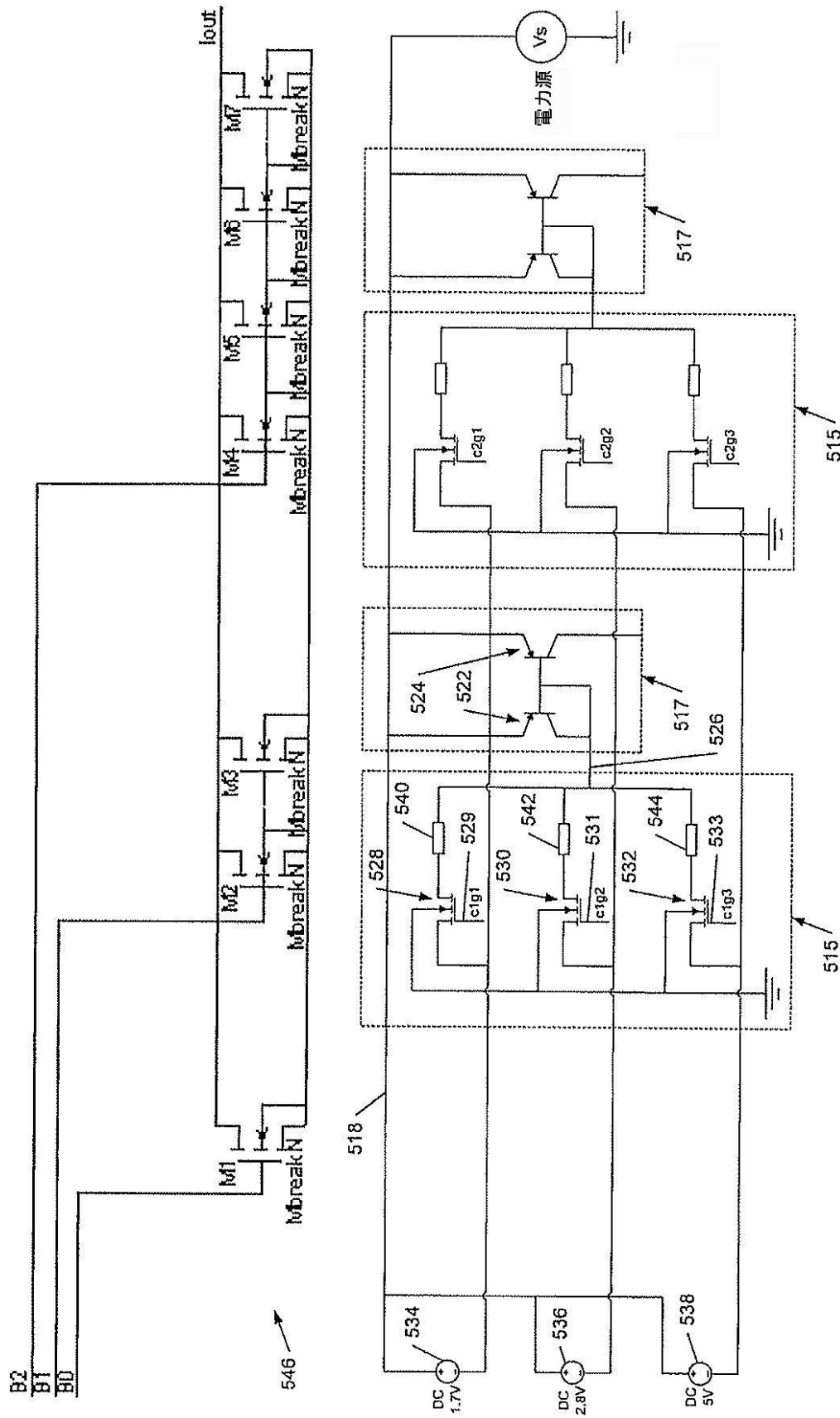
【図 5 a】



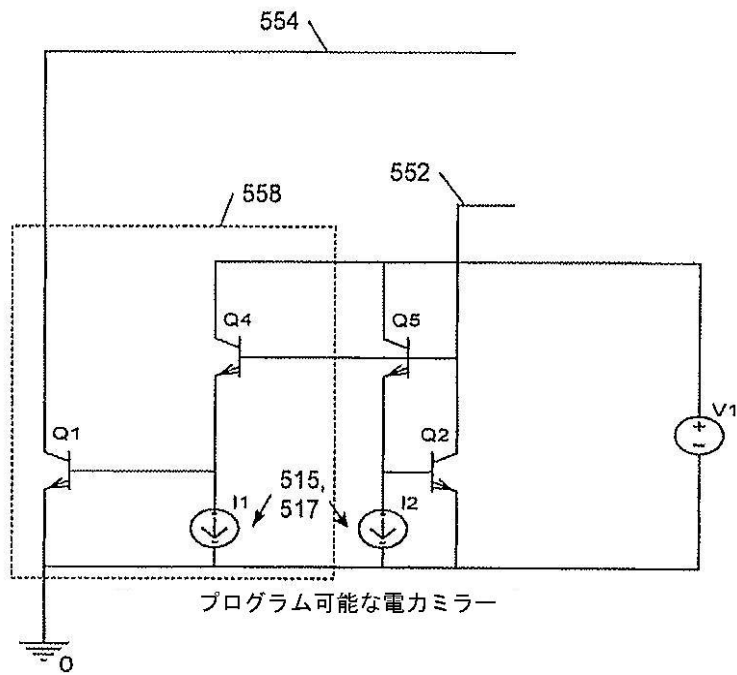
【図 5 b】



【図 5 c】



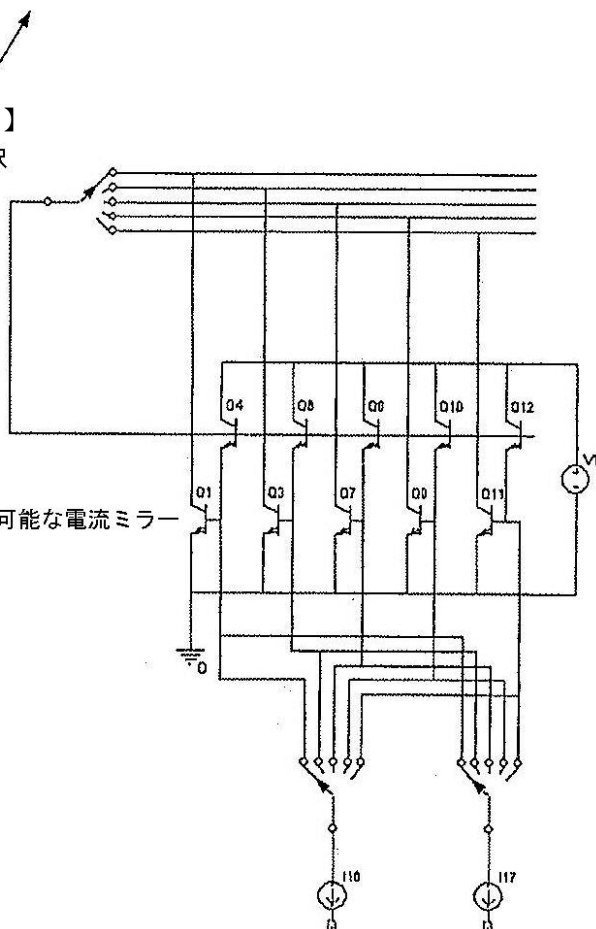
【図 5 d】



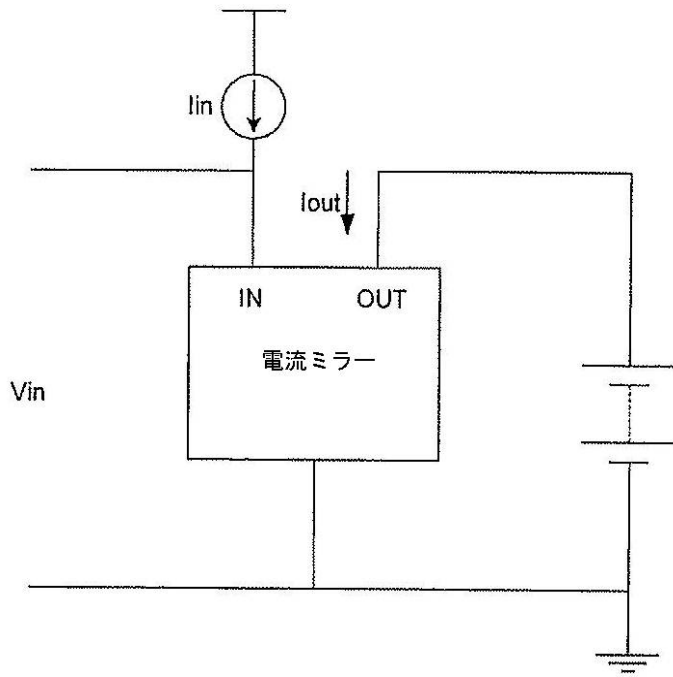
【図 5 e】

参照選択

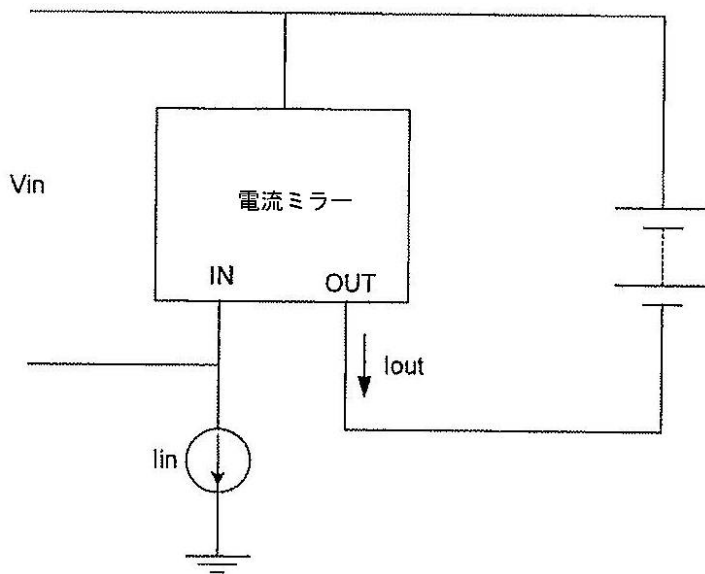
プログラム可能な電流ミラー



【図 5 f】



【図 5 g】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/GB2006/004698

A. CLASSIFICATION OF SUBJECT MATTER INV. G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 450 341 A (MATSUSHITA ELECTRIC IND CO LTD [JP]) 25 August 2004 (2004-08-25) paragraphs [0001], [0040], [0469] - [0473], [0490] - [0492], [0515] - [0517] paragraphs [0533], [0534], [0541] - [0546], [0585], [0643], [0654], [0746], [0747], [0789]; figures 64,68,69 ----- -/-	1-3, 5-13, 15-18
☒ Further documents are listed in the continuation of Box C.		
☒ See patent family annex.		
* Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *8* document member of the same patent family		
Date of the actual completion of the international search 15 March 2007		Date of mailing of the international search report 02/04/2007
Name and mailing address of the ISA/ European Patent Office, P.B. 5318 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Auracher, Stefan

INTERNATIONAL SEARCH REPORT

International application No

PCT/GB2006/004698

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	MAEDA T ET AL: "AN IMPROVED CURRENT DRIVING METHOD FOR 256-LEVEL FULL COLOR ACTIVE MATRIX OLED DISPLAYS" 2004 SID INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS. SEATTLE, WA, MAY 25 - 27, 2004, SID INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, SAN JOSE, CA : SID, US, vol. VOL. 35 PRT 2, 26 May 2004 (2004-05-26), pages 1572-1575, XP001222884 page 1573, paragraph 2.2; figure 3	1-3, 5-13, 15-18
Y	GARY B LEVY ET AL: "An 852x600 Pixel OLED-on-Silicon Color Microdisplay Using CMOS Subthreshold-Voltage-Scaling Current Drivers" IEEE JOURNAL OF SOLID-STATE CIRCUITS, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 37, no. 12, December 2002 (2002-12), XP011065902 ISSN: 0018-9200 page 1881, paragraph III - page 1882, paragraph V; figures 3,5	1-3, 5-13, 15-18
Y	EP 1 134 719 A (NIPPON ELECTRIC CO [JP]) 19 September 2001 (2001-09-19) paragraphs [0004] - [0007]; figures 10,11	1-18
P,Y	WO 2006/035246 A (CAMBRIDGE DISPLAY TECH [GB]; SMITH EUAN CHRISTOPHER [GB]; ROUTLEY PAUL) 6 April 2006 (2006-04-06) page 26, paragraph 5 - page 29, paragraph 4; figures 5a-5e page 31, paragraph 4; figure 10	1-18
P,Y	WO 2006/035247 A (CAMBRIDGE DISPLAY TECH [GB]; SMITH EUAN CHRISTOPHER [GB]; ROUTLEY PAUL) 6 April 2006 (2006-04-06) cited in the application page 23 - page 26, paragraph 1; figures 5a-5e page 28, paragraph 1; figure 10	1-18
P,Y	WO 2006/035248 A (CAMBRIDGE DISPLAY TECH [GB]; SMITH EUAN CHRISTOPHER [GB]; LAWRENCE NIC) 6 April 2006 (2006-04-06) page 28, paragraph 5 - page 31, paragraph 2; figures 5a-5e page 33, paragraph 2; figure 10	1-18
A	US 2004/201582 A1 (MIZUKOSHI SEIICHI [JP] ET AL) 14 October 2004 (2004-10-14) paragraphs [0030] - [0034]; figure 3	6,17

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/GB2006/004698

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1450341	A	25-08-2004	CN 1559064 A WO 03027998 A1 US 2005057580 A1	29-12-2004 03-04-2003 17-03-2005
EP 1134719	A	19-09-2001	JP 3758930 B2 JP 2001265282 A KR 20010091985 A US 2001050662 A1	22-03-2006 28-09-2001 23-10-2001 13-12-2001
WO 2006035246	A	06-04-2006	NONE	
WO 2006035247	A	06-04-2006	US 2007046603 A1	01-03-2007
WO 2006035248	A	06-04-2006	NONE	
US 2004201582	A1	14-10-2004	JP 2004309810 A	04-11-2004

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100114465

弁理士 北野 健

(72)発明者 スミス, ユアン

イギリス国 シービー 2 3 6 ディーダブリュ ケンブリッジシャイア, キャンボーン, キャンボ
ーン ビジネス パーク, ビルディング 2 0 2 0, ケンブリッジ ディスプレイ テクノロジー
リミテッド, アイピー デパートメント内

Fターム(参考) 3K107 AA01 BB01 CC31 CC45 EE02 HH04

5C080 AA06 BB05 DD29 EE28 FF07 JJ02 JJ03 JJ06

专利名称(译)	无源矩阵显示驱动器		
公开(公告)号	JP2009521004A5	公开(公告)日	2012-08-16
申请号	JP2008546580	申请日	2006-12-15
[标]申请(专利权)人(译)	剑桥显示技术有限公司		
申请(专利权)人(译)	剑桥显示科技有限公司		
[标]发明人	スミスユアン		
发明人	スミス,ユアン		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3216 G09G3/2011 G09G3/2014 G09G3/2081 G09G3/3283		
FI分类号	G09G3/30.J G09G3/20.670.J G09G3/20.623.B G09G3/20.623.F H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC45 3K107/EE02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD29 5C080/EE28 5C080/FF07 5C080/JJ02 5C080/JJ03 5C080/JJ06		
代理人(译)	森田浩二 田中玲子 北野 健		
优先权	2005026064 2005-12-22 GB		
其他公开文献	JP2009521004A		

摘要(译)

本发明一般涉及用于驱动无源矩阵显示器的方法和装置，特别是OLED（有机发光二极管）显示器。一种驱动无源矩阵电致发光显示器的方法，该显示器具有由相应的行和列电极寻址的多个行和列的发光元件，该方法包括：一次一个地寻址所述行电极；在对每个所述行电极进行寻址的同时驱动一组所述列电极；其中所述列电极驱动包括驱动所述列电极以确定所述列电极组的列驱动信号彼此的比率；并且其中该方法还包括控制所述一组列电极的整体驱动，以控制每个所述寻址行中的所述发光元件的驱动。