

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-503775

(P2008-503775A)

(43) 公表日 平成20年2月7日(2008.2.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 641P	
	G09G 3/20 642A	
	G09G 3/20 631V	
審査請求 未請求 予備審査請求 未請求 (全 18 頁) 最終頁に続く		

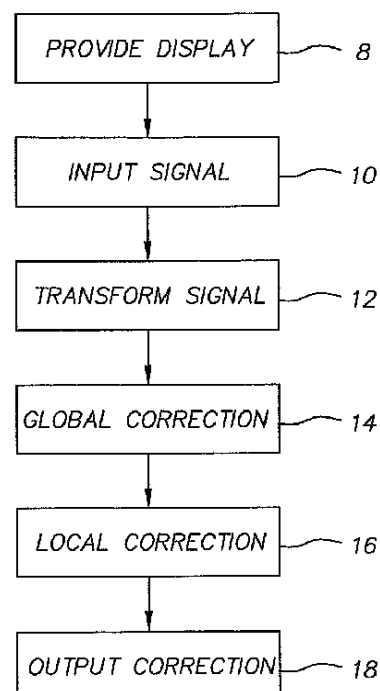
(21) 出願番号	特願2007-516774 (P2007-516774)	(71) 出願人	590000846
(86) (22) 出願日	平成17年6月16日 (2005.6.16)		イーストマン コダック カンパニー
(85) 翻訳文提出日	平成19年2月14日 (2007.2.14)		アメリカ合衆国, ニューヨーク14650
(86) 国際出願番号	PCT/US2005/021446		, ロチェスター, ステイト ストリート3
(87) 国際公開番号	W02006/007424		43
(87) 国際公開日	平成18年1月19日 (2006.1.19)	(74) 代理人	100099759
(31) 優先権主張番号	10/869,009		弁理士 青木 篤
(32) 優先日	平成16年6月16日 (2004.6.16)	(74) 代理人	100077517
(33) 優先権主張国	米国 (US)		弁理士 石田 敬
		(74) 代理人	100087413
			弁理士 古賀 哲次
		(74) 代理人	100128495
			弁理士 出野 知

最終頁に続く

(54) 【発明の名称】 OLEDディスプレイの均一性と明るさの補正

(57) 【要約】

OLEDディスプレイの明るさと均一性の変動を補正する方法であって、a) 共通する1つの電力信号と局所的制御信号群を供給される複数の発光素子を備えるOLEDディスプレイを用意し；b) 各発光素子に情報を表示するための、第1のビット深度を有するデジタル入力信号を供給し；c) そのデジタル入力信号を変換して、第1のビット深度よりも大きな第2のビット深度を有する変換されたデジタル信号にし；d) 局所的補正因子を適用することによってその変換された信号を補正して、ディスプレイの1つ以上の発光素子のための補正されたデジタル信号を生成させる操作を含む方法。



【特許請求の範囲】**【請求項 1】**

OLEDディスプレイの明るさと均一性の変動を補正する方法であって、

a) 共通する1つの電力信号と局所的制御信号群を供給される複数の発光素子を備えるOLEDディスプレイを用意し；

b) 各発光素子に情報を表示するための、第1のビット深度を有するデジタル入力信号を供給し；

c) そのデジタル入力信号を変換して、第1のビット深度よりも大きな第2のビット深度を有する変換されたデジタル信号にし；

d) 局所的補正因子を適用することによってその変換された信号を補正して、ディスプレイの1つ以上の発光素子のための補正されたデジタル信号を生成させる操作を含む方法。

10

【請求項 2】

全発光素子のための全体的補正因子を供給し、その全体的補正因子を上記局所的補正因子と組み合わせて上記変換された信号を補正することで、上記補正されたデジタル信号を生成させる操作をさらに含む、請求項1に記載の方法。

【請求項 3】

上記補正された信号の補正を整数スケールで実施する、請求項2に記載の方法。

【請求項 4】

複合補正因子を用いて上記全体的補正と上記局所的補正を実施することにより、上記補正されたデジタル信号を生成させる、請求項2に記載の方法。

20

【請求項 5】

別々の補正因子を用いて上記全体的補正と上記局所的補正を別々のステップで実施することにより、上記補正されたデジタル信号を生成させる、請求項2に記載の方法。

【請求項 6】

公称値のデジタル信号が入力されるディスプレイの明るさの平均値を計算するステップをさらに含んでおり、上記全体的補正因子が、デジタル信号が公称値であるときのディスプレイの望ましい明るさを、デジタル信号が公称値であるときのディスプレイの明るさの平均値で割った値に等しい乗算因子である、請求項2に記載の方法。

【請求項 7】

30

公称値のデジタル信号が入力される発光素子のための局所的補正因子を計算するステップをさらに含んでおり、その局所的補正因子が、デジタル信号が公称値であるときの発光素子の望ましい明るさを、全体的補正がなされた発光素子へのデジタル信号が公称値であるときの明るさで割った値に等しい乗算因子である、請求項6に記載の方法。

【請求項 8】

公称値のデジタル信号が入力される発光素子のための局所的補正因子を計算するステップをさらに含んでおり、その局所的補正因子が、デジタル信号が公称値であるときのディスプレイの望ましい明るさを、デジタル信号が公称値であるときの発光素子の明るさで割った値に等しい乗算因子である、請求項1に記載の方法。

【請求項 9】

40

上記変換が、上記デジタル入力信号を2倍することである、請求項1に記載の方法。

【請求項 10】

上記発光素子を行と列の構成にして行と列によって制御し、共通する単一の局所的補正因子を、1つの行または1つの列の各発光素子に適用する、請求項1に記載の方法。

【請求項 11】

1つの行または1つの列の各発光素子に適用する上記共通する単一の局所的補正因子が、その行または列の発光素子の局所的補正因子の平均値、最大値、最小値のいずれかである、請求項10に記載の方法。

【請求項 12】

まず最初に、共通する単一の行局所的補正因子を1つの行の各発光素子に適用し、次に

50

、共通する単一の局所的補正因子を計算して1つの列の各発光素子に適用する、請求項10に記載の方法。

【請求項 1 3】

まず最初に、共通する単一の列局所的補正因子を1つの列の各発光素子に適用し、次に、共通する単一の局所的補正因子を計算して1つの行の各発光素子に適用する、請求項10に記載の方法。

【請求項 1 4】

各発光素子に対し、複数の明るさのレベルに対応する複数の補正を実施する、請求項1に記載の方法。

【請求項 1 5】

上記補正が、表になった参照値として記憶されている倍率因子である、請求項14に記載の方法。

【請求項 1 6】

上記OLEDディスプレイが、マルチカラーの発光素子を備えるカラー・ディスプレイであり、同じ色の全発光素子に対して1色ごとに別々の全体的補正因子を提供し、同じ色に対するそのカラー全体的補正因子を上記局所的補正因子と組み合わせることにより、各発光素子のための上記変換された信号を補正して上記補正されたデジタル信号を生成させる操作をさらに含む、請求項1に記載の方法。

【請求項 1 7】

上記補正されたデジタル信号をアナログ信号に変換し、そのアナログ信号に対する全体的補正因子を提供する、請求項1に記載の方法。

【請求項 1 8】

上記OLEDディスプレイが、マルチカラーの発光素子を備えるカラー・ディスプレイであり、同じ色の全発光素子に対して1色ごとに別々の全体的補正因子を提供する、請求項17に記載の方法。

【請求項 1 9】

共通する上記電力信号のための全体的電力補正因子を供給する操作をさらに含む、請求項1に記載の方法。

【請求項 2 0】

デバイスの相対的寿命と個々の用途における条件に基づいて共通する上記電力信号を調節する操作をさらに含む、請求項19に記載の方法。

【請求項 2 1】

均一性の閾値を供給し、その閾値よりも下では上記局所的補正を適用し、その閾値よりも上では上記局所的補正を適用しないステップをさらに含む、請求項1に記載の方法。

【請求項 2 2】

均一性の上記閾値を、デバイス材料の相対的寿命と個々の用途における条件に基づいて選択する、請求項21に記載の方法。

【請求項 2 3】

許容閾値を供給し、その閾値よりも下では上記局所的補正を適用せず、その閾値よりも上では上記局所的補正を適用するステップをさらに含む、請求項1に記載の方法。

【請求項 2 4】

デバイス材料の相対的寿命と個々の用途における条件に基づいて上記補正されたOLEDディスプレイを分類するステップをさらに含む、請求項1に記載の方法。

【請求項 2 5】

上記変換された信号の補正を整数スケールで実施する、請求項1に記載の方法。

【請求項 2 6】

上記第1のビット深度が8ビットである、請求項1に記載の方法。

【請求項 2 7】

上記第2のビット深度が10ビットである、請求項26に記載の方法。

【請求項 2 8】

10

20

30

40

50

OLEDデバイスの明るさと均一性の変動を補正し、OLEDデバイスの製造収率を改善する方法であって、

a) 公称駆動電流密度のときに公称寿命と公称の明るさを有する複数の発光素子と、公称駆動電流密度のときに公称の明るさが出ない1個以上の不均一な発光素子とを備えるOLEDデバイスを用意し；

b) 必要な寿命がOLEDデバイスの公称寿命よりも短いOLEDディスプレイのための用途を用意し；

c) そのOLEDデバイスの上記1個以上の不均一な発光素子を、上記公称駆動電流密度よりも大きな電流密度で駆動して上記公称の明るさを実現する操作を含む方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、複数の発光素子を有するOLEDディスプレイに関するものであり、より詳細には、ディスプレイの不均一性の補正に関する。

【背景技術】

【0002】

有機発光ダイオード（OLED）が数年前から知られており、最近では市販のディスプレイ装置で利用されている。このような装置は、アクティブ-マトリックス制御方式とパッシブ-マトリックス制御方式の両方を利用しており、複数の発光素子を用いることができる。発光素子は一般に2次元アレイに配置されていて、各発光素子には行と列のアドレスがある。そして各発光素子にはデータ値が付随していて、その付随するデータ値に対応する明るさで発光する。しかしこのようなディスプレイにはさまざまな欠点があるため、ディスプレイの品質が制限される。特に、OLEDディスプレイには発光素子が不均一であるという問題がある。不均一性は、ディスプレイの発光材料が原因である可能性があり、アクティブ・マトリックス・ディスプレイでは、発光素子の駆動に用いる薄膜トランジスタの変動も原因である可能性がある。

20

【0003】

ディスプレイの不均一性を補正するいろいろな方法が提案されてきた。2000年6月27日にSalamに付与された「マッチした固体画素を備えるマトリックス・ディスプレイ」という名称のアメリカ合衆国特許第6,081,073号には、画素の明るさの変動を減らすための処理・制御手段を備えるディスプレイ・マトリックスが記載されている。この特許文書には、ディスプレイ中で最も暗い画素と各画素の明るさの比に基づいて各画素に線形倍率法を適用することが記載されている。しかしこの方法だとディスプレイの明るさが全体的に低下し、画素が動作することのできるビット深度の低下と変動が起こるのである。

30

【0004】

2002年7月2日にShenらに付与された「ディスプレイ装置を校正し、時間経過に伴うその効率の損失を自動的に補償するための方法と装置」という名称のアメリカ合衆国特許第6,414,661 B1号には、OLEDディスプレイ装置に含まれる各有機発光ダイオードの発光効率の長期的な変動を、各画素に印加される累積駆動電流に基づいて各画素の光出力効率の低下を計算して予測することによって補正し、各画素に対する次の駆動電流に適用する補正係数を導出する方法と、この方法に係るシステムが記載されている。均一な光出力を得るには、ディスプレイ装置を校正した後この補正システムを利用するのが最良である。この特許には、ルックアップ表を用いて不均一性を補正する手段が提示されている。しかしこの方法ではディスプレイのさまざまな画素のビット深度の変動と低下が小さくならず、大きなルックアップ表と、複雑な計算と、実現するための回路が必要になる。

40

【0005】

2002年10月29日にFanに付与された「個々の画素を校正することによって有機発光ディスプレイの表示の均一性を向上させる方法」という名称のアメリカ合衆国特許第6,473,065 B1号には、OLEDの表示の均一性を向上させる方法が記載されている。OLEDの表示の均一性を向上させるには、すべての有機発光素子の表示特性を測定し、各有機発光素子の校正

50

パラメータを、対応する有機発光素子に関して測定したその表示特性から得る。各有機発光素子の較正パラメータは、較正メモリに記憶される。この方法では、均一性を補正するのにルックアップ表と計算回路の組み合わせを利用する。しかしこの方法は、実現するのに複雑で大きな電子的手段を使用しているという問題だけでなく、ディスプレイのグレイスケールのビット深度が低下し変動するという問題もある。

【0006】

別の方法は、均一性を補正するのに複雑な感知・駆動回路に頼っている。例えば2002年3月14日に公開されたHackらの「均一なアクティブ・マトリックスOLEDディスプレイ」という名称のアメリカ合衆国特許出願公開2002/0030647に、そのような方法が記載されている。この設計では、アクティブ・マトリックス・ディスプレイが画素アレイを備えており、各画素には、有機発光デバイスと、少なくとも1つの薄膜トランジスタが含まれている。選択した明るさで画素を発光させることのできる均一性補正回路が画素アレイに接続されている。均一性補正回路は、画素の明るさを、選択した明るさの値から例えば5~10%以上は変動しない範囲に維持することができる。別の具体例では、均一性の改善が、各画素内の複雑な画素駆動回路群を通じて実現される。例えば1999年3月31日に公開されたKaneらによる「アクティブ・マトリックス・ディスプレイ・システムとその駆動方法」という名称のヨーロッパ特許公開第0905673号を参照のこと。これらの方法は、不都合なことに、OLEDディスプレイ中で発光に利用できる面積を小さくする可能性や、製造収率を低下させる可能性があり、しかも画素の回路そのものの均一性の変動を受けやすい。

【0007】

したがってOLEDディスプレイを均一にするため、これらの問題点を解決した改善された方法が必要とされている。

【発明の開示】

【課題を解決するための手段】

【0008】

この要求は、本発明により、OLEDディスプレイの明るさと均一性の変動を補正する方法であって、a) 共通する1つの電力信号と局所的制御信号群を供給される複数の発光素子を備えるOLEDディスプレイを用意し；b) 各発光素子に情報を表示するための、第1のビット深度を有するデジタル入力信号を供給し；c) そのデジタル入力信号を変換して、第1のビット深度よりも大きな第2のビット深度を有する変換されたデジタル信号にし；d) 局所的補正因子を適用することによってその変換された信号を補正して、ディスプレイの1つ以上の発光素子のための補正されたデジタル信号を生成させる操作を含む方法を提供することによって満たされる。

【発明の効果】

【0009】

本発明のさまざまな実施態様によれば、ディスプレイの均一性を向上させることで、複雑な計算を減らし、すべての発光素子に関して一様なビット深度を維持し、あらかじめ決めた明るさの光を出し、製造プロセスの収率を向上させ、均一性の計算と変換を行なうのに必要な電子回路を減らすという利点を提供することができる。

【発明を実施するための最良の形態】

【0010】

ここで図1を参照する。本発明は、OLEDディスプレイの明るさと均一性の変動を補正する方法であって、共通する1つの電力信号と局所的制御信号群を複数の発光素子を有するOLEDディスプレイに提供するステップ8と；各発光素子に情報を表示するための、第1のビット深度を有するデジタル入力信号を供給するステップ10と；そのデジタル入力信号を変換して、第1のビット深度よりも大きな第2のビット深度を有する変換されたデジタル信号にするステップ12と；その変換された信号に全発光素子のための全体補正因子を掛けることによって整数倍して全体的に補正された信号を生成させるステップ14と；その全体的に補正された信号に局所的補正因子を掛けることによって整数倍して、1つ以上の発光素子のための補正された出力信号を生成させるステップ18を含む方法に関する。

【0011】

整数倍演算は、入力される整数値を整数倍して第2の出力整数値にする演算である。このような演算はハードウェアで簡単に実現されるため、従来の集積回路の中に構成するのが難しかったりコストがかかったりする複雑な浮動小数点の計算や除算を必要としない。さらに、整数乗算器を用いると、数学的変換を行なうための大きなルックアップ表の必要性が顕著に少なくなる。例えば256行×256列で、3色、信号値8ビットのOLEDディスプレイは、各発光素子のそれぞれの色について可能な各信号値での補正値を記憶するのに約50Mバイトのデータを記憶する必要がある。今日利用可能な集積回路はこのような記憶密度を容易に実現できるが、ディスプレイで用いられる制御装置に必要な記憶密度と記憶速度を要求される低コストで容易に集積化することはできない。本発明の設計で必要とされるのは、3色系で500キロバイト未満である。これは、要求されるコストで容易に実現できる。さらに、本発明で行なう全体的補正と局所的補正を単一の操作ステップにまとめることができるため、ハードウェアの必要性がさらに減る。

10

【0012】

図2には、本発明の簡単な一実施態様を示してある。1つのデジタル入力データ信号20が、1つのアドレス値22とともに入力される。全体的補正因子26がメモリ24に記憶されている。デジタル入力データ信号20は、入力ビット深度（8ビットとして表示）からより大きなビット深度（10ビットとして表示）のデジタル・データ信号30へと変換される。これは、デジタル入力データ信号20の最下位ビットに1ビットを付加し21（その結果、9ビット値が形成され、各デジタル入力データ信号20は実質的に2倍になる）、デジタル入力データ信号20の最上位ビットに1ビットを付加する23（その結果、ビット深度がより大きな10ビットの整数で、値が偶数であり、0～510の範囲にわたるデジタル・データ信号が形成される）ことによって容易に実現される。ビット深度がより大きなこのデジタル・データ信号30は、整数乗算器27を利用して全体的補正因子を掛けられることで26、全体的な補正がなされた10ビットの信号32になる。局所的補正値34がルックアップ表36に記憶されており、入力アドレス値22によってその局所的補正値34にアクセスする。全体的な補正がなされたビット深度がより大きなデジタル・データ信号32は、整数乗算器29を利用して局所的補正因子を掛けられ34、デジタル入力データ信号20よりもビット深度が大きな補正されたデジタル信号40になる。全体的補正が局所的補正よりも前に行なわれるように図示してあるが、補正のダイナミック・レンジを最適化するとともに信号で利用できるビットを最もうまく利用するため、全体的補正と局所的補正の順番を入れ換えてもよい。次に、この補正された信号は10ビットのD/A変換器42によって変換され、OLEDディスプレイの駆動に適した駆動信号44になる。追加の駆動回路をD/A変換器42と組み合わせ、OLEDディスプレイに適した電力、データ、制御信号を提供することができる。カラー・ディスプレイのそれぞれの色に別々の回路を割り当てることができる。

20

30

【0013】

上記の2段階補正は、単一の操作ステップにまとめることができる。図3を参照すると、ルックアップ表46には、ビット深度がより大きな補正されたデジタル信号40にするために第1の整数乗算器27に適用する複合補正値48が記憶されている。しかし複合乗算の範囲は2段階プロセスよりも広くなる可能性があるため、速度がより遅くなる可能性がある。

40

【0014】

従来技術で知られているように、輝度効率が低下した（したがって不均一な）発光素子を、出力が200cd/m²となるはずのコード値を有する信号によって駆動したとき、その発光素子がほんの150cd/m²しか出力しない場合には、望む出力を実際の出力で割った比をコード値に掛けることによってその信号を補正するとよい。ここで扱っている具体例では、その比は200/150=1.333である（単純にするため、コード値と明るさの間に線形関係を仮定する）。例えば信号コード値の最大値（例えば8ビット信号では255）に対応して200cd/m²という明るさが出力されることが望ましかろう。しかしこの場合には、値が191（すなわち255/1.333）を超える補正されたどのコード値も255という最大コード値にしか設定されない可能性があり、適切な補正を行なうことができない。したがって可能な異なる出力値

50

は191通りしか存在していない。これはビット深度の低下であり、画像の表示に輪郭が現われる可能性がある（グレー・スケール減少）。さらに、最大コード値が最大駆動電圧に対応している場合には、低効率の発光素子を補正することができない。従来技術では、最大コード値よりも小さくて最大駆動電圧よりも小さな駆動電圧に対応する補正されていないコード値を用いてこの事態に対処している。したがってコード値を補正するとき、コード値は、やはり同じビット深度の範囲内に留まり、実現可能な駆動電圧に対応することになる。例えば191というコード値で出力が 200cd/m^2 となるものとする。191というコード値は補正すると255以下にできるため、 200cd/m^2 という出力を得るための電圧はより大きくなる。しかし信号が利用できるビット深度は、相変わらず可能な異なる191通りの出力値に限定されるであろう。

10

【0015】

本発明によれば、均一性を補正するときに発光素子のビット深度をより大きくすることで、望む明るさと望むビット深度の両方が得られるようにする。上記の具体例を利用すると、200というコード値を400という値に変換した後に1.333を掛け、補正されたコード値として533を得る。より大きなビット深度の利点を維持するためには、拡張されたビット深度を持つコード値を、例えば10ビットのD/A変換器を用いることで、ディスプレイにとってその拡張されたビット深度に合った駆動信号に変換してOLEDディスプレイを駆動する必要がある。さらに、10ビットのD/A変換器が8ビットの信号値の範囲よりも広い駆動範囲を有する場合には、不均一性を補正することができる。このような計算を行なうのに必要なハードウェアとしての集積回路は従来技術において周知である。

20

【0016】

ディスプレイの各発光素子の明るさを測定する手段は公知であり、例えば上記の参考文献に記載されている。特別な一実施態様では、2004年6月1日に出願されて譲受人に譲渡された係属中のアメリカ合衆国特許出願シリアル番号第10/858,260号に記載されているシステムと方法を利用することができる。例えば均一性補正値は、デジタル信号が公称値であるときのディスプレイの明るさの平均値を計算することによって得られる。ここに、全体的補正因子とは、デジタル信号が公称値であるときのディスプレイの望ましい明るさを、デジタル信号が公称値であるときのディスプレイの明るさの平均値で割った乗算因子である。あるいは各発光素子の明るさとディスプレイの望ましい明るさが与えられると、ディスプレイの各発光素子のための全体的補正因子は、ディスプレイ中で最も明るい発光素子を見つけることによって計算できる。この場合の全体的補正因子は、望ましい明るさを最も明るい発光素子の明るさで割った値になる。最も明るい発光素子とその発光素子の望ましい明るさよりも明るい場合には、補正因子によってその発光素子の明るさを低下させる必要がある（すなわち、全体的補正因子が1未満）。分数を用いた整数の乗算は、ビット範囲が2つの入力値の大きいほうよりも大きい乗算器を用いて容易に実現される。このような乗算法はコンピュータ科学でよく知られている。本発明によれば、ディスプレイの全体的な明るさと均一性に関する条件を満たすのに除算や浮動小数点の演算は必要でない。

30

【0017】

各発光素子に関する局所的補正因子は、デジタル信号が公称値であるときの1つの発光素子の局所的な明るさを計算することによって得られる。ここに、局所的補正因子とは、デジタル信号が公称値であるときの発光素子の望ましい明るさを、デジタル信号が公称値であるときのディスプレイの局所的な明るさで割った乗算因子である。全体的補正因子をまず最初に各発光素子に適用し、次いで各発光素子を望ましい明るさで発光させるのに必要な局所的補正因子を計算せねばならない。補正因子は1よりも大きな値になる。なぜなら、全体的補正因子は最も明るい発光素子を用いて計算したからである。局所的補正因子は、望ましい明るさを、全体的に補正した発光素子の明るさで割った値になる。局所的補正因子を全体的補正因子と掛け合わせるによって組み合わせ、複合補正因子にすることができる。

40

【0018】

50

本発明の好ましい一実施態様によると、信号のビット深度を完全に維持するには、デジタル入力値の最下位ビットに付加するビット数が、複合補正因子の対数（底は2）の絶対値と少なくとも同じ大きさである必要がある。すなわち、ある1つの発光素子に関する複合補正因子が $1/2$ を掛けることである場合には、デジタル入力値の最下位ビットに付加するビット数は少なくとも1でなければならない。ある1つの発光素子に関する複合補正因子が $1/4$ を掛けることである場合には、デジタル入力値の最下位ビットに付加するビット数は少なくとも2でなければならない。この制限に合わない場合には得られるビット深度が小さくなるが、それでも付加されるビットがない信号と比べて利点がある。

【0019】

他方、複合補正值が1よりも大きい場合、すなわち発光素子がより明るくなる必要がある場合には、（本発明の好ましい実施態様でやはり信号のビット深度を完全に維持するには）デジタル入力信号の最上位ビットに付加されるビット数が、複合補正因子の対数（底は2）値以上の値である必要がある。例えばある1つの発光素子に関する複合補正因子が2を掛けることである場合には、デジタル入力信号の最上位ビットに付加されるビット数は少なくとも1でなければならない。ある1つの発光素子に関する複合補正因子が4を掛けることである場合には、デジタル入力信号の最上位ビットに付加されるビット数は少なくとも2でなければならない。この制限に合わない場合には、得られるビット深度が小さくなる（この場合にも、付加されるビットがない信号と比べて利点がある）。

【0020】

全体的補正因子の計算は、アレイ内の最も暗い発光素子の明るさを用いて、またはアレイ内の全発光素子の明るさの平均値を用いて行なうこともできる。その場合、全体的補正因子と局所的補正因子はそれぞれ変化する可能性があるが、複合補正因子は変化しない。

【0021】

OLEDの発光素子の明るさは、ディスプレイに供給されるコード値と必ずしも線形な関係にあるわけではない。このようなディスプレイで使用される駆動回路は、コード値とそれに付随する発光素子の明るさの関係を変換する関数を提供するが、発光素子に対する望ましい補正因子は、異なる明るさのレベルで非線形に変化している可能性がある。出願人による実験から、これは、定義からして望ましい挙動または予想された挙動をしない不均一な発光素子に特に当てはまることがわかった。したがって、発光素子の明るさに応じて変化する可変式全体的補正を行なうことが有用である。これは、全発光素子の可能なすべての明るさのレベルについて補正されたコード値を有するルックアップ表を用意することによって実現される。しかしすでに指摘したように、これは実際の製品では現実的ではない。しかし出願人による実験から、必要な全体的補正は、コード値の範囲の一部分の全体にわたってしばしば線形であることがわかった。したがって、望ましい曲線に対する一連の線形近似によって可変式全体的補正值を得ることができる。図4を参照すると、データ値の4つの最上位ビットが可変式全体的補正ルックアップ表50に与えられ、その4つの最上位ビットの範囲内でコード値に対する補正因子が提供されることがわかる。使用するビットの数は、用途に応じて変えることができる。乗算器に加えて追加の整数加算器/減算器52を用意し、出力値をずらすことができる。同様に、同じデータ値を場合によっては局所的補正ルックアップ表に提供し（点線で示してある）、適切な可変式局所的補正值を選択することができる。しかしよりカスタム化された補正の必要性は、局所的補正ではより少ない。なぜなら、望ましい出力レベルからの均一性の変動が一般により少ないからである。さらに、局所的補正ルックアップ表は発光素子ごとに別々の値を有するため、各発光素子に多数の局所的補正值を関連づけると局所的補正ルックアップ表が急速に大きくなる。したがって2段階補正を利用することで、OLEDディスプレイの均一性を改善するとともに、全体として必要なハードウェアを減らすことができる。

【0022】

OLEDデバイスの性質が理由で、局所的補正とは別に全体的補正を考慮することが重要である。OLEDデバイスの変動には少なくとも2つの原因がある。それは、OLEDの発光材料の性能の変動と、発光材料の駆動に用いるエレクトロニクスの変動である。出願人が製造ブ

10

20

30

40

50

ロセスにおいて観察したように、発光材料の変動は全体的である傾向がある（必ずそうなるわけではないが）のに対し、エレクトロニクス（例えば薄膜駆動回路）の変動は、局所的である傾向がある（必ずそうなるわけではないが）。

【0023】

典型的な用途では、製造後にディスプレイをグループに分類し、各グループを異なる目的で使用する。いくつかの用途では、欠陥のある発光素子がないか、ほんの数個しかないディスプレイが必要とされる。別の用途では、ある範囲内でだけ変動が許容でき、さらに別の用途では、寿命条件が異なっている。本発明により、OLEDディスプレイの性能を、目的とする用途に合うようにカスタム化する手段が提供される。OLEDデバイスは、その中を通過する電流に応じて光が発生することがよく知られている。電流が材料内を通過すると、その材料が劣化し、効率が低下する。発光素子に補正因子を適用してより明るくすると発光素子により大きな電流が流れるため、その発光素子の寿命が低下する一方で均一性が向上する。

10

【0024】

本発明の一実施態様によると、OLEDに適用される補正因子は、材料の予想寿命ならびに予定しているディスプレイの用途での寿命条件と関係づけることができる。複合補正因子の最大値は、例えば予定している用途でのディスプレイの予想寿命に対するディスプレイ材料の予想寿命の比を超えないように設定するとよい。例えば望むレベルの明るさでのディスプレイの予想寿命が10年であり、そのディスプレイを5年間使用する必要がある場合には、このディスプレイのための複合補正因子の最大値は、電流と寿命の関係が線形であるならば2を超えないように設定するとよい。この関係が線形でないのであれば、寿命と電流密度を関係づける変換が必要である。この関係は経験的に得られる。したがってディスプレイのための複合補正因子は、用途による制限がある可能性がある。あるいはこの関係を、ディスプレイの1つの用途で均一性の補正を（限界まで）可能にすることにより製造プロセスの収率を向上させる方法と見なすことができるため、廃棄されたかもしれないディスプレイを今や使用できるようになる。さらに、より効率的な発光素子を有するOLEDデバイスは必要な電力が少なくなる可能性があるため、電力条件がより厳しい用途が可能になる。

20

【0025】

さらに、ディスプレイに対する条件によっては、特定の発光素子の均一性を補正することによって、または発光素子の均一性を部分的にだけ補正することによって製造の収率を改善することもできる。すでに指摘したように、いくつかの用途では、不均一な発光素子が多数あっても許容される。用途が何であるかに応じ、ユーザーにとってあまり目立たない発光素子を補正しないままにするか一部だけを補正することにより、複合補正因子の最大値を上記の限界値よりも小さな値に留めることができる。例えばある数の不良な発光素子を許容できる場合には、残りを本発明に従って補正し、許容可能なディスプレイにすることができる。これほど極端ではない場合には、そのディスプレイの用途での寿命条件に合致させるために不良な発光素子の一部を補正し、ディスプレイの均一性を部分的に補正するとよい。したがって均一性の全体的補正因子と局所的補正因子は、補正可能な範囲を超える発光素子を除外して選択するか、そのような発光素子の一部だけを補正するように選択することができる。この範囲は、上記のように、用途が何であるかによって異なる可能性がある。

30

40

【0026】

補正しない発光素子を除外することのできる多数の方法がある。例えば、最小閾値または最大閾値を設定し、その閾値の外ではどの発光素子も補正しないようにすることができる。この閾値は、材料の予想寿命と個々の用途における条件を考慮することによって設定できる。

【0027】

ハードウェアとしての補正回路の設計を変えることにより、均一性が許容可能な範囲に収まる発光素子を除外することもできる。例えばディスプレイに必要とされるデータ速度

50

と信号のビット深度が非常に大きい場合には、全発光素子のための信号補正法はコストまたは時間がかかり過ぎる可能性がある。そのような場合、許容できる範囲外だが補正可能な閾値の範囲内にある発光素子だけを補正するとよからう。図5を参照すると、これは、特定のアドレスまたは特定のデータ値に関する補正計算を省略する制御回路56を設けることによって実現できることがわかる。

【0028】

本発明の別の一実施態様では、単純な補正メカニズムを利用し、より単純でサイズがより小さな補正用ハードウェアにすることができる。出願人は、重要な不均一性問題の多くが発光素子の行と列に関係していることを見いだした。これは、製造プロセスに原因がある。すべての発光素子に個別の補正因子を与えるのではなく、行用補正因子と列用補正因子を使用することができよう。その場合、全体的補正因子は上記のようにして得られる。しかし局所的補正因子は、行補正と列補正の組み合わせである。各行の行補正は、各行の補正の組み合わせにすることができ、各列の列補正は、各列の補正の組み合わせにすることができる。適切な組み合わせとしては、それぞれの行または列における補正の平均値、最大値、最小値のいずれかが挙げられる。最良の補正は、まず最初に行または列の一方に対する補正を計算してその補正をディスプレイの発光素子に適用した後、他方を得ることによって実現される。

【0029】

実際には、全体的補正を上記のようにして行なう。しかし局所的補正は2つの部分に分割される。それは、行補正と列補正である。ここで図6を参照する。行補正值60は行アドレス68のルックアップ表62に見いだされ、整数乗算器29に送られる。同様に、列補正值64は列アドレス70のルックアップ表66に見いだされ、別の整数乗算器31に送られる。この構成の利点は、必要なメモリが顕著に少なくなることである。256×256カラー・ディスプレイでは、行ルックアップ表と列ルックアップ表はそれぞれ、1つの色について256個の入力値しか必要としないのに対し、各発光素子の位置に関する別々の入力値を有する局所的補正ルックアップ表には256×256個の入力値が必要とされる。したがってこの方法を利用すると、個々の補正值をすべての発光素子のすべての明るさのレベルに適用することが、各行と各列のそれぞれの明るさに対して補正值を与えることによって可能になる。全体的補正を行補正および列補正と組み合わせることで、必要なハードウェアをさらに減らすことができる。

【0030】

発光素子を補正した信号のビット深度に対応するレベルで駆動するためには、駆動回路（変換器42）が電圧および/または電流の正しい範囲を与えることが重要である。例えば補正值がすべて1である場合には、補正されたディジタル出力信号に対応する明るさは、ディジタル入力信号に対応する明るさと同じでなければならない。言い換えるならば、駆動回路は、コード値と駆動レベルの予想範囲に対応できる必要がある。さらに、本発明によれば、いくつかの発光素子は、均一性が改善された補正された出力を出すのにより大きな電圧および/または電流を必要とする可能性がある。したがって駆動回路は、暗い発光素子により大きな電力を供給できるようにするため、駆動範囲がより広くなければならない。駆動回路の駆動範囲がより広がっていない場合には、すなわちその回路が発光素子を補正前の最大値で駆動している場合には、発光素子を補正できないか、ディスプレイの全体的な明るさが低下するはずである。

【0031】

全体的補正因子26は、局所的補正の後にアナログ回路に適用することができる。図7を参照すると、全体的アナログ補正76がなされている。この方法を図2に示した方法と組み合わせ、全体的アナログ補正を行なうとともに、局所的ディジタル・コード値の補正を実行することができる。この補正は、制御装置の内部か、例えばディスプレイの内部で行なうことができる。さらに別の一実施態様では、アナログ補正を電力回路において行なうことができる。例えば全体的補正を、ディスプレイに対する共通電力信号を調節することによって行なうことができる。ディスプレイの発光素子に供給する電力の増加は、ディス

レイのOLED素子に供給する電圧または電流を増やすことによって実現できる。図8を参照すると、全体的電力補正82がなされている。電力信号78に全体的補正因子26が掛けられて補正された電力信号80が発生し、すべての発光素子に共通して供給される。この補正は、例えば電位差計を用いて手作業で行なうこと、またはデジタル回路の制御下で行なうことができる。電力の全体的アナログ補正は、局所的デジタル・コード値補正と組み合わせで行なう。

【0032】

本発明をいくつかの好ましい実施態様を特に参照して詳細に説明してきたが、本発明の精神と範囲でさまざまな変形や改変を実現できることが理解されよう。

【図面の簡単な説明】

10

【0033】

【図1】本発明の方法を説明するフロー・ダイアグラムである。

【図2】本発明の一実施態様の概略図である。

【図3】本発明の別の一実施態様の概略図である。

【図4】本発明の別の一実施態様の概略図である。

【図5】本発明の別の一実施態様の概略図である。

【図6】本発明の別の一実施態様の概略図である。

【図7】本発明の別の一実施態様の概略図である。

【図8】本発明の別の一実施態様の概略図である。

20

【符号の説明】

【0034】

8 ディスプレイを用意するステップ

10 信号を入力するステップ

12 信号を変換するステップ

14 全体的補正を実施するステップ

16 局所的補正を実施するステップ

18 出力を補正するステップ

20 デジタル入力データ信号

21 ビット

22 アドレス値

30

23 ビット

24 メモリ

26 全体的補正因子

27 整数乗算器

29 整数乗算器

30 より大きなビット深度のデジタル・データ信号

31 整数乗算器

32 全体的に補正された信号

34 局所的補正值

36 ルックアップ表

40

40 補正されたデジタル信号

42 D/A変換器

44 駆動信号

46 複合ルックアップ表

48 複合補正值

50 全体的補正ルックアップ表

52 整数加算器 / 減算器

56 制御回路

60 行補正值

62 ルックアップ表

50

- 64 列補正值
- 66 ルックアップ表
- 68 行アドレス
- 70 列アドレス
- 76 全体的アナログ補正
- 78 電力信号
- 80 補正された電力信号
- 82 全体的電力補正

【図 1】

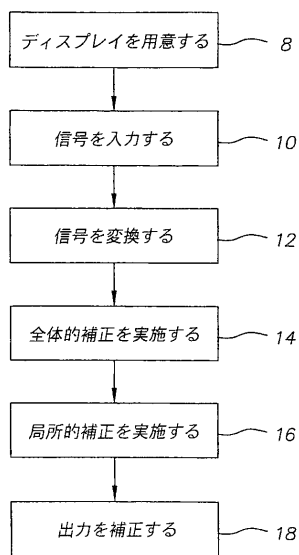


図 1

【図 2】

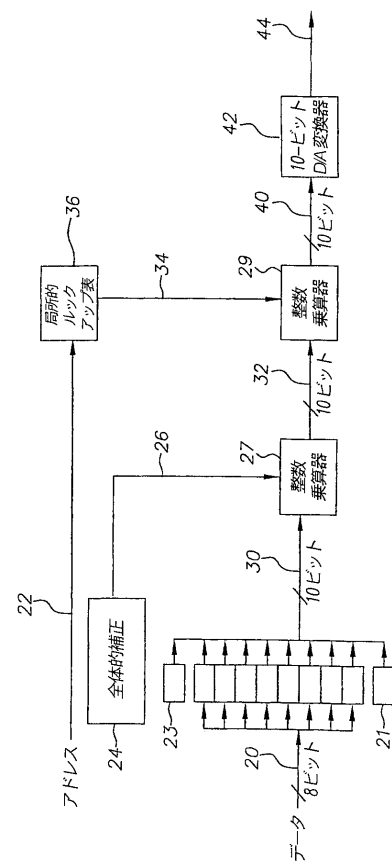


図 2

【図3】

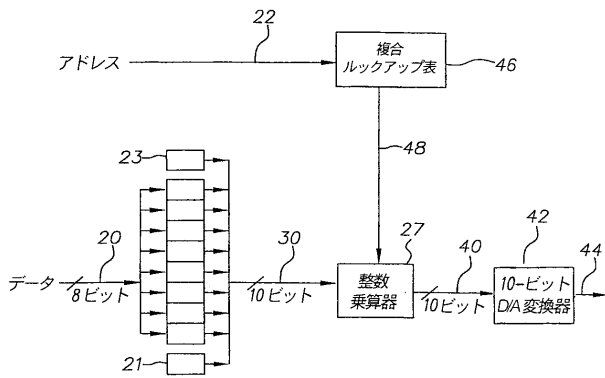


図3

【図4】

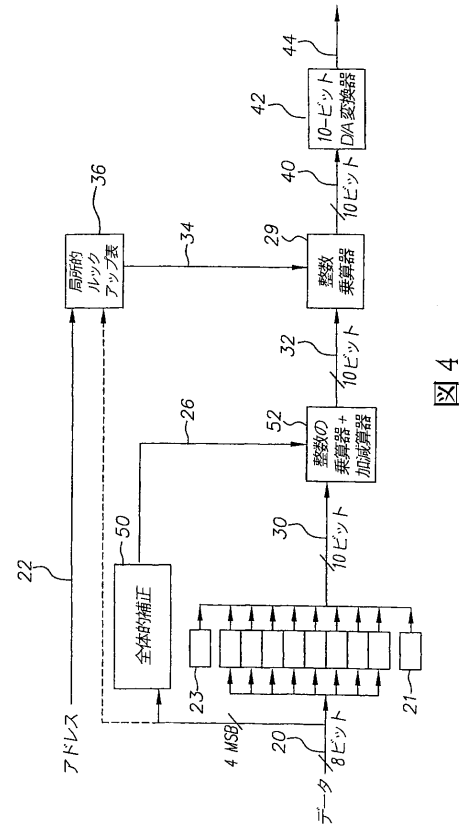


図4

【図5】

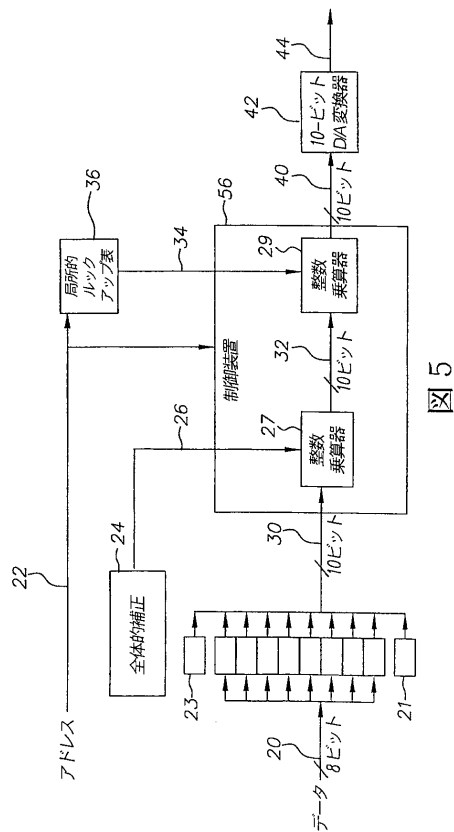


図5

【図6】

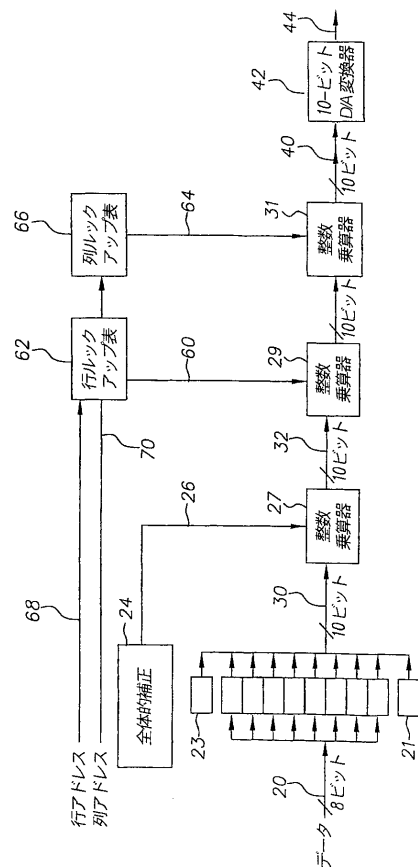


図6

【図 7】

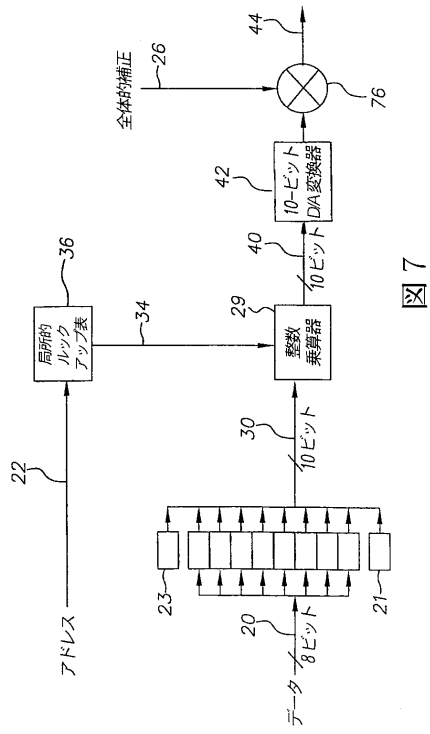


図 7

【図 8】

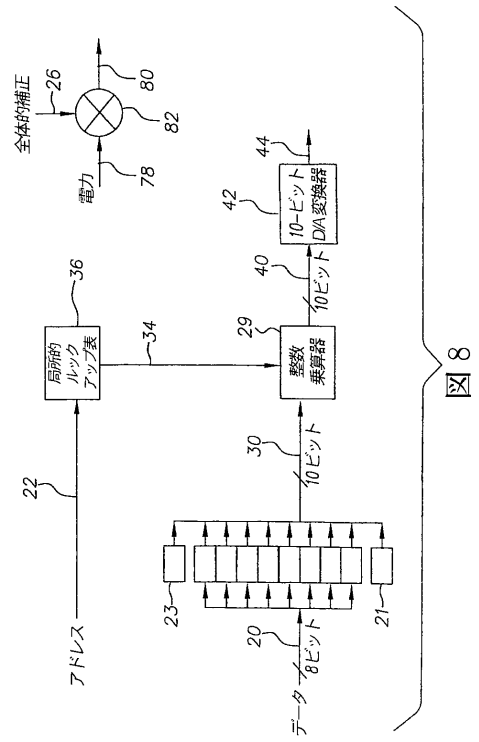


図 8

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2005/021446

A. CLASSIFICATION OF SUBJECT MATTER INV. G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US. 2002/167471 A1 (EVERITT JAMES W) 14 November 2002 (2002-11-14) figures 3,4 paragraphs [0004], [0030], [0039] paragraphs [0040], [0045], [0046]	1-5, 8-15,21, 23,26,27
X	PATENT ABSTRACTS OF JAPAN vol. 2003, no. 12, 5 December 2003 (2003-12-05) -& JP 2004 070349 A (SEMICONDUCTOR ENERGY LAB CO LTD), 4 March 2004 (2004-03-04) abstract -/-	1-28
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search 26 April 2006		Date of mailing of the international search report 10/05/2006
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3018		Authorized officer Ladiray, O

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2005/021446

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	& US 2004/150594 A1 (KOYAMA JUN ET AL) 5 August 2004 (2004-08-05) figures 2, 5B, 8B, 10 paragraphs [0002], [0007], [0009], [0040], [0049] - [0051], [0063], [0071], [0087]	
	----- US 2002/047550 A1 (TANADA YOSHIFUMI) 25 April 2002 (2002-04-25) figure 1 paragraphs [0027], [0106], [0109], [0113]	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2005/021446

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2002167471	A1	14-11-2002	NONE
JP 2004070349	A	04-03-2004	NONE
US 2004150594	A1	05-08-2004	NONE
US 2002047550	A1	25-04-2002	NONE

フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/30	H
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 K
H 0 5 B	33/14	A

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 コーク, ロナルド スティーブン
アメリカ合衆国, ニューヨーク 1 4 6 2 5, ロチェスター, ウェストフィールド コモンズ 3
6

(72) 発明者 フォード, ジェイムズ ハドリー
アメリカ合衆国, ニューヨーク 1 4 6 1 7, ロチェスター, パイン グローブ アベニュー 3 7
2

F ターム(参考) 3K107 AA01 BB01 CC33 CC45 HH00 HH04
5C080 AA06 BB05 CC03 DD03 DD05 DD22 DD28 DD29 EE28 EE30
GG12 HH09 JJ02 JJ07

专利名称(译)	校正OLED显示屏的均匀性和亮度		
公开(公告)号	JP2008503775A	公开(公告)日	2008-02-07
申请号	JP2007516774	申请日	2005-06-16
[标]申请(专利权)人(译)	伊斯曼柯达公司		
申请(专利权)人(译)	伊士曼柯达公司		
[标]发明人	コークロナルドスティーブン フォードジェイムズハドリー		
发明人	コーク,ロナルド スティーブン フォード,ジェイムズ ハドリー		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/3216 G09G3/3225 G09G2320/0223 G09G2320/0233 G09G2320/0285 G09G2320/0295 G09G2320/043 G09G2330/021		
FI分类号	G09G3/30.K G09G3/20.611.H G09G3/20.641.P G09G3/20.642.A G09G3/20.631.V G09G3/20.670.J G09G3/20.642.J G09G3/30.H G09G3/20.623.F G09G3/20.623.K H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/HH00 3K107/HH04 5C080/AA06 5C080/ /BB05 5C080/CC03 5C080/DD03 5C080/DD05 5C080/DD22 5C080/DD28 5C080/DD29 5C080/EE28 5C080/EE30 5C080/GG12 5C080/HH09 5C080/JJ02 5C080/JJ07		
代理人(译)	青木 笃 石田 敬		
优先权	10/869009 2004-06-16 US		
其他公开文献	JP2008503775A5 JP5400295B2		
外部链接	Espacenet		

摘要(译)

一种用于校正OLED显示器中的亮度和均匀性变化的方法，包括：a) 提供具有多个发光元件的OLED显示器，所述多个发光元件具有共同的功率信号和本地控制信号；b) 提供用于在每个发光元件上显示信息的数字输入信号，该信号具有第一位深度；c) 将数字输入信号转换成具有大于第一位比特深度的第二位深度的变换数字信号；d) 通过应用局部校正因子校正显示器的一个或多个发光元件的变换信号，以产生校正的数字信号。根据各种实施例，本发明可以提供改善显示器均匀性的优点，其降低计算的复杂性，为所有发光元件保持一致的比特深度，提供预定的输出亮度，提高产量。制造过程中，减少了实现均匀性计算和变换所需的电子电路。

