

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-509358

(P2007-509358A)

(43) 公表日 平成19年4月12日(2007.4.12)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K007
G09G 3/20 (2006.01)	G09G 3/30 K	5C080
HO1L 51/50 (2006.01)	G09G 3/20 611A	
	G09G 3/20 623B	
	G09G 3/20 623F	

審査請求 有 予備審査請求 未請求 (全 20 頁) 最終頁に続く

(21) 出願番号 特願2003-577241 (P2003-577241)
 (86) (22) 出願日 平成15年3月14日 (2003.3.14)
 (85) 翻訳文提出日 平成16年10月21日 (2004.10.21)
 (86) 国際出願番号 PCT/GB2003/001100
 (87) 国際公開番号 W02003/079322
 (87) 国際公開日 平成15年9月25日 (2003.9.25)
 (31) 優先権主張番号 0206062.2
 (32) 優先日 平成14年3月14日 (2002.3.14)
 (33) 優先権主張国 英国 (GB)

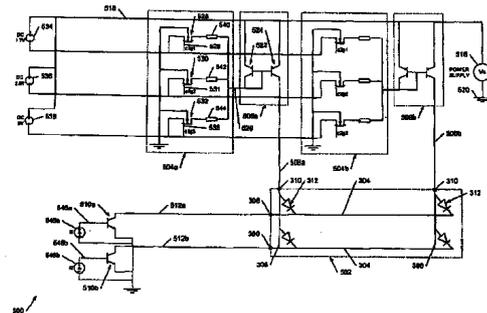
(71) 出願人 597063048
 ケンブリッジ ディスプレイ テクノロジ
 ー リミテッド
 イギリス・ケンブリッジシャー・CB3・
 6DW・キャンボーン・キャンボーン・ビ
 ジネス・パーク・(番地なし)・ビルディ
 ング・2020
 (71) 出願人 306041020
 エーアン・クリストファー・スミス
 イギリス・ケンブリッジシャー・CB3・
 OTX・ケンブリッジ・マディングリー・
 ロード・マディングリー・ライズ・(番地
 なし)・ケンブリッジ・ディスプレイ・テ
 クノロジー・リミテッド・グリーンウィッチ
 ・ハウス内

最終頁に続く

(54) 【発明の名称】 ディスプレイ・ドライバ回路

(57) 【要約】

有機発光ダイオード・ディスプレイ、特に受動マトリクス・ディスプレイを一層大きい効率で駆動するためのディスプレイ・ドライバ回路が記載される。該ディスプレイ・ドライバは、前記OLEDディスプレイに変電流駆動出力(508)を提供する制御可能な電流発生器(506)を備え、該電流発生器は、前記電流駆動出力と直列の少なくとも1つのバイポーラ・トランジスタ(524)を備える。ディスプレイの明るさは、ディスプレイへの電流駆動を変えるように電流発生器を制御することにより調節可能である。好ましくは、バイポーラ・トランジスタは、ドライバにおける損失を減少するよう、ドライバの電源ラインに実質的に直接接続されたエミッタ端子を有する。対応の方法も記載されている。バイポーラ・トランジスタの電流駆動を用い、電流を制御してディスプレイの明るさを変えることにより、効率的なドライバ・ディスプレイの組合せが得られる。



【特許請求の範囲】

【請求項 1】

受動的な有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバであって、

前記ディスプレイに可変電流駆動出力を提供する制御可能な電流発生器であって、前記電流駆動出力と直列の少なくとも 1 つのバイポーラ・トランジスタを備えた前記電流発生器を備え、

それにより、前記ディスプレイへの前記電流駆動を変えるように前記電流発生器を制御することにより、前記ディスプレイの明るさが調節可能であるディスプレイ・ドライバ。

【請求項 2】

前記受動的な有機エレクトロルミネセンス・ディスプレイは、行及び列電極によってアドレス指定される複数のピクセルを有した受動マトリクス・ディスプレイであり、前記ディスプレイ・ドライバは、前記行及び列電極の一方の複数を駆動するために前記電流発生器の複数を有し、それにより、前記ピクセルの明るさは、グレースケール・ディスプレイを提供するよう調節可能である請求項 1 に記載のディスプレイ・ドライバ。

【請求項 3】

前記バイポーラ・トランジスタは、前記ドライバの電力供給ラインに実質的に直接接続されたエミッタ端子を有する請求項 1 または 2 に記載のディスプレイ・ドライバ。

【請求項 4】

前記制御可能な電流発生器は、電流ミラー回路を含む請求項 3 に記載のディスプレイ・ドライバ。

【請求項 5】

少なくとも 1 つの MOS トランジスタを含んで、前記電流発生器を制御する制御回路をさらに備える請求項 1 に記載のディスプレイ・ドライバ。

【請求項 6】

前記電流発生器を制御する制御回路をさらに備え、前記電流発生器は電流入力によって制御可能であり、前記制御回路は、前記電流発生器の電流入力に可変の電流出力を提供するよう構成されている請求項 1 に記載のディスプレイ・ドライバ。

【請求項 7】

前記制御回路は、デジタル制御信号をアナログ信号に変換して前記可変の電流出力を提供するデジタル・アナログ変換器を含む請求項 6 に記載のディスプレイ・ドライバ。

【請求項 8】

第 1 の複数及び第 2 の複数の駆動電極の各々の 1 つによって各々がアドレス指定される複数の有機エレクトロルミネセント・ピクセルを含む有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバ回路であって、

電源接続と、

前記ディスプレイ駆動電極の複数を駆動するための複数の電極ドライバ出力と、

各々が制御入力を有しかつ前記電極ドライバ出力のための可変電流駆動を提供する複数の可変電流ドライバ回路であって、各々が、前記電源接続に実質的に直接接続されたエミッタ端子及び前記電極ドライバ出力に結合されたコレクタ端子を有するバイポーラ電流駆動トランジスタを備える前記複数の可変電流ドライバ回路と、

前記複数の可変電流ドライバ回路の複数の制御入力に結合され、かつ前記可変電流ドライバ回路の各々によって提供される可変電流駆動を制御するために前記制御入力の各々にアナログ信号を提供するよう構成された制御回路と、

を備え、それにより各ピクセルの明るさが調節可能であるディスプレイ・ドライバ回路。

【請求項 9】

前記電流ドライバ回路の各々は、前記電極ドライバ出力に結合された出力及び前記制御入力に結合された電流制御ラインを有する電流ミラーを備える請求項 8 に記載のディスプレイ・ドライバ回路。

【請求項 10】

10

20

30

40

50

前記バイポーラ電流駆動トランジスタは、ダーリントンのトランジスタ対を含む請求項 8 または 9 に記載のディスプレイ・ドライバ回路。

【請求項 11】

前記制御回路は MOS トランジスタを含む請求項 8、9 または 10 に記載のディスプレイ・ドライバ回路。

【請求項 12】

前記電流ドライバ制御入力は電流設定入力を含み、前記電流ドライバ回路の各々のための制御回路は、前記電流設定入力に結合された制御可能な電流設定手段を含む請求項 11 に記載のディスプレイ・ドライバ回路。

【請求項 13】

前記制御可能な電流設定手段は、各々がそれぞれの電流設定要素に結合された複数の FET スイッチを含む請求項 12 に記載のディスプレイ・ドライバ回路。

【請求項 14】

前記電極ドライバ出力は、前記第 1 及び第 2 の複数のディスプレイ駆動電極の一方の電極を駆動するよう構成され、そして、前記第 1 及び第 2 の複数のディスプレイ駆動電極の他方の電極から電流を切換えるための複数の第 2 のバイポーラ・トランジスタをさらに備える請求項 8 乃至 13 のいずれかに記載のディスプレイ・ドライバ回路。

【請求項 15】

さらに、第 2 の電源接続を備え、それにおいて、前記第 2 のバイポーラ・トランジスタの各々は、前記第 2 の電源接続に実質的に直接接続されたエミッタ端子、及び前記第 1 及び第 2 の複数のディスプレイ駆動電極の他方の電極のための接続に結合されたコレクタ端子を有する請求項 14 に記載のディスプレイ・ドライバ回路。

【請求項 16】

受動 OLED ディスプレイのための列電極ディスプレイ・ドライバであって、前記ディスプレイは、OLED のマトリクス及び複数の行及び列の電極を備え、各 OLED は、前記列電極に結合されたアノード及び前記行電極に結合されたカソードを有し、前記ディスプレイ・ドライバは、独立して調節可能で高コンプライアンスの複数のバイポーラ列電流ドライバを備え、該電流ドライバの各々は、前記ディスプレイに可変の列電流駆動を提供するためのアナログ入力を有する列電極ディスプレイ・ドライバ。

【請求項 17】

前記列電流ドライバの各々は、電源接続に直接接続されたエミッタを有するバイポーラ・トランジスタを含む請求項 16 に記載の列電極ディスプレイ・ドライバ。

【請求項 18】

MOS 列電流駆動コントローラをさらに含む請求項 17 に記載の列電極ディスプレイ・ドライバ。

【請求項 19】

前記列電流ドライバの各々は、電流制御接続を有する電流ミラーを備え、前記 MOS コントローラは、各列電流ドライバの電流制御接続における電流を制御するよう構成されている請求項 18 に記載の列電極ディスプレイ・ドライバ。

【請求項 20】

第 1 の複数の及び第 2 の複数の駆動電極の各々の 1 つによって各々がアドレス指定される複数の有機エレクトロルミネセント・ピクセルを含む有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバ回路であって、

電源接続と、

前記ディスプレイ駆動電極の複数の駆動するための複数の電極ドライバ出力と、

前記電極ドライバ出力の 1 つのための複数の電流駆動を提供するための、各駆動電極のための複数の電流ドライバ回路であって、各々が制御入力を有し、かつ各々が、前記電源接続に実質的に直接接続されたエミッタ端子及び前記電極ドライバ出力に結合されたコレクタ端子を有するバイポーラ電流駆動トランジスタを備える前記複数の電流ドライバ回路と、

10

20

30

40

50

前記複数の電流ドライバ回路の複数の制御入力に結合され、かつ前記電極ドライバ出力の１つに与えられる電流駆動を制御するために前記制御入力の各々に信号を提供するよう構成された制御回路と、

を備え、それにより各ピクセルの明るさが調節可能であるディスプレイ・ドライバ回路。

【請求項 2 1】

有機エレクトロルミネセント・ディスプレイのための電流ドライバの効率を高める方法であって、

前記ディスプレイのための電流駆動を提供するために電力ラインに実質的に直接接続されたエミッタ端子を有するバイポーラ・トランジスタを用いる段階と、

前記有機エレクトロルミネセント・ディスプレイが実質的に最大の所望の明るさにあるとき、バイポーラ・トランジスタ電流駆動が実質的にコンプライアンスの限界で動作しているように、前記電力ラインのための電圧を用いる段階と、

を含む方法。

【請求項 2 2】

前記有機エレクトロルミネセント・ディスプレイは、可変の明るさのディスプレイであり、前記電流駆動は可変の電流駆動である請求項 2 1 に記載の方法。

10

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概して、電気光学ディスプレイのためのディスプレイ・ドライバ回路に関し、より詳細には、有機発光ダイオード、特に、一層大きい効率を有した受動マトリックス・ディスプレイを駆動するための回路及び方法に関する。

【背景技術】

【0002】

有機発光ダイオード(OLED)は、電気光学ディスプレイの特に長所的な形態を備える。これら有機発光ダイオードは、輝いており、カラフルで高速切換え可能であり、広範な視角を提供し、そして種々の基板上に製造するのに容易で安価である。有機LEDは、使用される材料に依存して、複数色の範囲で(または多色の表示で)小分子もしくはポリマのいずれかを用いて製造され得る。ポリマを基にした有機LEDの例は、WO90/13148、WO95/06400及びWO99/48160に記載されており、いわゆる小分子を基にしたデバイスの例は、米国特許第4,539,507号に記載されている。

30

【0003】

代表的な有機LEDの基本構造100が図1aに示されている。ガラスまたはプラスチック基板102は、例えばインジウム・スズ酸(ITO)を含む透明アノード層104を支持し、その上に、正孔運搬層106、エレクトロルミネセント層108及びカソード110が沈積される。エレクトロルミネセント層108は、例えば、PPV(ポリ(p-フェニレンビニレン))及び正孔運搬層106を含み得、これはアノード層104の正孔エネルギーレベルを整合させるのを助け、そしてエレクトロルミネセント層108は、例えばPEDOT:PSS(ポリスチレン-スルフォネート-ドーピングされたポリエチレン-ジオキシチオフェン)を含み得る。カソード層110は、代表的にはカルシウムのような低負荷機能金属を含み、改良された電子エネルギーレベル整合のための、アルミニウムの層のような、エレクトロルミネセント層108に直ぐ隣接した追加の層を含み得る。アノード及びカソードへのそれぞれの接点ワイヤ114及び116は、電源118への接続を提供する。同じ基本構造は、小電子デバイスに対しても用いられ得る。

40

【0004】

図1aに示された例においては、光120は、透明のアノード104及び基板102を

50

通して発せられ、かかるデバイスは「底部エミッタ」と称される。カソードが実質的に透明であるように例えばカソード層の厚さを50 - 100 nm辺りよりも小さく保つことによって、カソードを通して発するデバイスを構成しても良い。

【0005】

有機LEDは、単一色または多数色の画素化（ピクセル化）されたディスプレイを形成するために、ピクセルのマトリクスで基板上に沈積され得る。多色化されたディスプレイは、赤、緑及び青を発光するピクセルのグループを用いて構成され得る。このようなディスプレイにおいて、個々の素子は、概して、ピクセルを選択するよう行（または列）を活性化させることによりアドレス指定され、そしてピクセルの行（または列）は、ディスプレイを創成するよう書かれる。いわゆる能動マトリクス・ディスプレイは、各ピクセルと関連したメモリ素子、代表的には記憶コンデンサ及びトランジスタを有し、他方、受動マトリクス・ディスプレイは、このようなメモリ素子を有してはおらず、代わりに、安定した画像の印象を与えるよう、テレビ画像に幾分類似した反復的な走査が行われる。

10

【0006】

図1bは、受動マトリクスOLEDディスプレイ150を通した断面図を示し、それにおいて、図1aのものと同様の素子は、同様の参照数字によって示されている。受動マトリクス・ディスプレイ150において、エレクトロルミネセント層108は複数のピクセル152を含み、カソード層110は複数の相互に電氣的に絶縁された導電ライン154を含み、該ラインは図1bの頁の奥に向かって走り、各ラインは、関連の接点156を有している。同様に、ITOアノード層104も複数のアノード・ライン158を含み、該ラインは、カソード・ラインと直角に走っていて、図1bではただ1本だけが示されている。各アノード・ラインに対しても接点が設けられている（接点は図1bでは示されていない）。カソード・ラインとアノード・ラインとの交差点におけるエレクトロルミネセント・ピクセル152は、関連のアノード・ラインとカソード・ラインとの間に電圧を印加することによりアドレス指定され得る。

20

【0007】

さて、図2aを参照すると、図1bに示された型の受動マトリクスOLEDディスプレイ150のための駆動装置が概念的に示されている。複数の定電流発生器200が設けられており、各々は、供給ライン202に接続されると共に、複数の列ライン204の1つに接続されている。なお、複数の列ラインは明瞭さのためにその1つだけが示されている。複数の行ライン206（その1つだけが示されている）も設けられており、それらの各々は、切換え接続210により接地ライン208に選択的に接続され得る。示されているように、ライン202上の正の供給電圧の場合、列ライン204はアノード接続158を備え、行ライン206は、カソード接続154を含むが、もし、電源ライン202が接地ライン208に対して負である場合には、接続は逆にされるであろう。

30

【0008】

ディスプレイの示されたピクセル212はそれに与えられる電力を有し、従って、明るくされる。完全な行がアドレス指定されてしまうまで列ラインの各々が活性されるので、画像を創成するために行に対する接続210が維持され、次に、次の行が選択されてプロセスは繰り返される。代替的には、行が選択され得て、すべての列が並列に書込まれ、すなわち、行が選択されて電流が列ラインの各々上に同時に駆動されて、その所望の明るさで行における各ピクセルを同時に照射する。この後者の装置は、一層多くの列駆動回路を必要とするけれども、各ピクセルの一層急速な再生を許容するので好適である。さらなる代替的な装置において、或る列における各ピクセルは、次の列がアドレス指定される前にアドレス指定され得るけれども、このことは、以下に述べるように、とりわけ、列の容量の影響のために好適ではない。図2aの装置において、列ドライバ回路及び行ドライバ回路の機能は交換され得ることが理解されるであろう。

40

【0009】

OLEDの明るさは、それが出力する光子の数を決定する、それを流れる電流によって決定されるので、OLEDには、電圧制御される駆動ではなくむしろ電流制御される駆動

50

を提供するのが普通である。電圧制御される形態において、明るさは、ディスプレイの領域を横切って、かつ時間、温度及び年数と共に変化し得、このことは、与えられた電圧によって駆動される場合にピクセルがどのくらい明るく輝くかを予測することを困難にする。カラー・ディスプレイにおいては、色表示の精度にも影響を与え得る。

【0010】

図2b～図2dは、それぞれ、ピクセルがアドレス指定されるときにの時間に対する、ピクセルに与えられる電流駆動220、ピクセルにかかる電圧222、及びピクセルからの光出力224を示す。該当ピクセルを含む行がアドレス指定され、点線228によって示される時刻において、電流が該当ピクセルに対する列ライン上に駆動される。列ライン（及びピクセル）は関連の容量を有し、従って、電圧は徐々に最大230まで上昇する。ピクセルにかかる電圧がOLEDダイオード電圧降下よりも大きい点232に達するまで、ピクセルは発光を始めない。同様に、駆動電流もしくはドライブ電流が時刻234においてターンオフするとき、電圧及び光出力は、列容量が放電するにつれ徐々に減衰する。行におけるピクセルがすべて同時に書込まれる場合、すなわち、列が並列に駆動される場合、時刻228及び234間の時間間隔は、ライン走査期間に対応する。

10

【0011】

オンまたはオフを単純に設定するのではなく、むしろ個々のピクセルの見掛けの明るさが変化し得るものであるグレースケール型のディスプレイを提供できることが望ましい。本発明の文脈において、「グレースケール」とは、ピクセルが白黒であろうがまたは色付きであろうが、かかる可変の明るさ表示を言うものとする。

20

【0012】

ピクセルの明るさを変化させる従来の方法は、パルス幅変調（PWM）を用いてピクセルを時間で変化させることである。上の図2bの文脈において、見掛けのピクセルの明るさは、駆動電流が与えられる時刻228及び234間の間隔のパーセンテージを変えることによって変えられ得る。PWMの体系において、ピクセルは、完全なオンまたは完全なオフのいずれかであるが、観察者の目の中の統合化の故にピクセルの見掛けの明るさが変化する。

【0013】

パルス幅変調の体系は良好な線形的明るさ応答を提供するが、しかし、ピクセルの遅延されたターンオンに関連する影響を克服するために、それらパルス幅変調体系は、一般に、駆動電流波形の前縁236上で予充電電流パルス（図2bには図示せず）を用い、そして時には、波形の後縁238上で放電パルスを用いる。結果として、列容量の充電（及び放電）が、この種の明るさ制御を組込んだディスプレイにおける全電力消費の半分の割合を占める。ディスプレイとドライバとの組合せの電力消費に寄与するものとして本件出願人が識別した他の重要な要素は、OLED自体内の消失（OLED効率の関数）、行及び列ラインにおける抵抗損失、そして実際の回路において重要なものとして、以後、一層詳細に説明する、制限された電流駆動の影響を含む。

30

【0014】

図3は、受動マトリクスOLEDディスプレイのための一般的なドライバ回路の概略図300を示す。OLEDディスプレイは点線302によって示されており、各々が対応の行電極接点306を有する複数のnの行ライン304と、複数の対応の列電極接点310を有する複数のmの列ライン308とを備える。OLEDは、行ラインと列ラインとの各々の対間で接続され、示された配列においては、そのアノードが列ラインに接続されている。y-ドライバ314は、列ライン308を定電流で駆動し、x-ドライバ316は行ライン304を駆動し、行ラインを選択的に接地に接続する。y-ドライバ314及びx-ドライバ316は、代表的には双方ともプロセッサ318の制御下にある。電源320は回路、特に、y-ドライバ314に電力を提供する。

40

【0015】

OLEDディスプレイ・ドライバの特定の例は、US6,014,119、US6,201,520、US6,332,661、EP1,079,361A及びEP1,091,339Aに記載されており、OLEDディスプレイ・ドライ

50

バ集積回路も、米国、マサチューセッツ州、ペバリーのClare Micronix of Clare, Inc., によって販売されている。Clare Micronix ドライバは、電流制御されるドライブを提供し、従来のPWM方法を用いたグレースケールを達成する。

【0016】

US6,014,119は、明るさを制御するためにパルス幅変調を用い、ドライバ・トランジスタのエミッタが抵抗を介して固定電圧に接続され、それら抵抗は実質的に理想電流源に近似するものと見なされるドライバ回路を記載している。

【0017】

US6,201,520は、クロストークを阻止するよう、選択されないピクセルが逆バイアスされるのを許容する一組のスイッチと関連した定電流発生器を、各列ドライバが有するドライバ回路を記載している。記載された回路は、デジタル(オン/オフ)ピクセル制御を提供するが、個々のピクセルの明るさが独立的に調整可能であることを必要とするディスプレイ、例えばアナログのグレースケール型のディスプレイには適していない。

【0018】

US6,332,661は、基準電流発生器が複数の列のための定電流ドライバの電流出力を設定するピクセル・ドライバ回路を記載しているが、再度、この装置はアナログのグレースケール型ディスプレイには適していない。

【0019】

EP1,079,361A及びEP1,091,339Aは双方とも、有機エレクトロルミネセント・ディスプレイ素子のための同様のドライバを記載しており、それにおいて、電圧駆動回路と関連した経年変化の影響及び特性変化を補償する試みにおいて負帰還が与えられる演算増幅器を駆動するマイクロコンピュータによって、有機EL素子のための(駆動電流ではなくむしろ)駆動電圧が設定される。

【発明の開示】

【発明が解決しようとする課題】

【0020】

特にグレースケール・ディスプレイを提供する能力を維持したままで、ディスプレイとドライバとの組合せの電力消費を減少することが概して望ましい。さらに、ディスプレイとドライバとの組合せに対して必要とされる最大電源電圧を減少することも望ましい。

【課題を解決するための手段】

【0021】

従って、本発明によれば、受動的な有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバであって、

前記ディスプレイに可変電流駆動出力を提供する制御可能な電流発生器であって、前記電流駆動出力と直列の少なくとも1つのバイポーラ・トランジスタを備えた前記電流発生器を備え、

それにより、前記ディスプレイへの前記電流駆動を変えるように前記電流発生器を制御することにより、前記ディスプレイの明るさが調節可能であるディスプレイ・ドライバが提供される。

【0022】

電流源は、該電流源が接続される負荷に実質的に一定の電流を出力しようとするが、その出力電圧が供給電圧に接近するにつれ、これがもはや可能でない点があるであろうことが理解されるであろう。電流源が負荷にほぼ一定の電流を提供する電圧範囲は、電流源のコンプライアンスと称される。コンプライアンスは、 $(V_s - V_0)$ によって特徴付けられることができ、ここに、 V_s は供給電圧であり、 V_0 は実質的に電流源の最大出力電圧であり、これにおいて、 $V_s - V_0$ が小さいとき、コンプライアンスは高く、またその逆も真である。(便宜のため、本明細書では、参照は、1つの電流源及び複数の電流源に対して為されるが、これらは1つの電流シンクまたは複数のシンクに代えられ得る。)

【0023】

本件出願人は、電流ドライバのコンプライアンスが低ければ(すなわち、 $V_s - V_0$ が

10

20

30

40

50

大きければ)低いほど、それだけ、制限されたドライバのコンプライアンスに起因する電力損失が大きくなることを認識している。例によって示され得るように、ドライバ回路のコンプライアンスが低ければ低いほど、電流ドライバへの供給電圧が大きくなるのが、最大の所望のピクセルの明るさを得るために必要である。O L E Dをパルス幅変調することによってではなく、駆動電流 $I_{d r i v e}$ を制御することによって、ピクセルの明るさが制御されるO L E Dドライバを考察してみよう。最大の明るさに対する $I_{d r i v e}$ がO L E Dにかかる約8ボルトの電圧で得られ得ると仮定し、そして必要とされる最大の $I_{d r i v e}$ を提供するために、電流発生器が9ボルトの供給電圧を必要とする場合と、電流発生器が12ボルトの供給電圧を必要とする場合との2つの場合を考察してみよう。O L E Dが半分オンするとき、それにかかる電圧は、(実際は線形ではないであろうけれども、この例としては)約4ボルトであろう。従って、2つの場合における電力損失 ($V \cdot I_{d r i v e}$) は、それぞれ $5 \cdot I_{d r i v e}$ 及び $8 \cdot I_{d r i v e}$ であり、換言すれば、低コンプライアンス(大きい $V_s - V_0$) の電流発生器に対する損失の殆ど2倍であることが分かる。

10

【0024】

本件出願人は、電流発生器における電力損失は、高いコンプライアンスを有するよう、すなわち、 $V_s - V_0$ の低い値を有するよう、(可変の)電流発生器を設計することによって、実質的に減少され得ることを認識している。これは、電流発生器のコンプライアンスを改善するように、バイポーラ・トランジスタを用いることによって為される。

【0025】

好ましくは、ディスプレイは、受動マトリクスO L E Dディスプレイであり、ドライバは、行または列における個々のピクセルの明るさが、グレースケール画像を提供するために、実質的に個別に調節され得るように構成される。従って、好ましくは、ディスプレイ・ドライバは、複数の行または列電極もしくは双方の電極を同時に駆動するよう、例えば或る行におけるすべてのピクセルが同時に駆動され得るよう、複数の電流発生器を有する。このことは、フレーム・レート、従って、ディスプレイの見掛けの明るさを高め、同時に、フリッカリングを減少させるのを助ける。

20

【0026】

好ましくは、バイポーラ・トランジスタは、ドライバの電源ラインに実質的に直接接続されたエミッタ端子を有する。これは、エミッタ端子が、最もダイレクトなルートで電源ラインもしくはドライバのための端子に接続されるべきであるということを必ずしも要求するものではないが、むしろエミッタと電源レールとの間に(ドライバ回路内の軌道もしくは接続の固有抵抗とは別の)介在要素が入るべきではないことは必要とする。この方法で、電源電圧は、ディスプレイをその最大の所望の明るさに駆動するために必要な最小値に保たれ得る。好ましくは、エミッタ端子と電源ラインとの間の電圧降下は、トランジスタの $V_{b e}$ における統計的な予想される変動以下、すなわち代表的には100mV以下、おそらくは50mV以下である。

30

【0027】

制御可能な電流発生器は電流ミラーを含むのが好ましく、というのは、この電流ミラーは、 V_0 が代表的には電源の0.5V以内の値、時には電源の0.1V以内の値に接近するのを許容するからである。電流ミラー回路は、例えば、複数のディスプレイ列電極を横切って複数のドライバ回路によって、事実上、分担され得るので、一对のバイポーラ・トランジスタが各ドライバ回路ごとに設けられる必要はない(とはいえ、このことは、幾つかの実施形態において好ましいかも知れないが)。電流ミラーは、有限の出力インピーダンスを有し、従って、出力電流は、出力コンプライアンス範囲に渡って25%までだけ変化し得る(概して、 $V_{b e}$ は、与えられた駆動電流に対してコレクタ電圧と共に僅かに変化する)。この効果は、コンプライアンスは劣化するけれども、Wilsonの電流ミラーを用いることにより減少され得る。

40

【0028】

ディスプレイ・ドライバは、異なったトランジスタ技術、好ましくは、より小型で、よ

50

り低電力のMOS（金属酸化物半導体）技術を用いた電流発生器のための制御回路を含むのが好ましい。この方法で、ドライバの全電力消費はさらに減少され得る。好適な実施形態において、制御回路は、デジタル・アナログ変換器を含んで、電流発生器にアナログ電流出力を提供し、例えば、電流ミラー回路によってディスプレイに与えられる負荷電流をプログラムするよう可変電流出力を提供する。

【0029】

もう一つの態様において、本発明は、第1の複数及び第2の複数の駆動電極の各々の1つによって各々がアドレス指定される複数の有機エレクトロルミネセント・ピクセルを含む有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバ回路であって、

電源接続と、

前記ディスプレイ駆動電極の複数を駆動するための複数の電極ドライバ出力と、

各々が制御入力を有しかつ前記電極ドライバ出力のための可変電流駆動を提供する複数の可変電流ドライバ回路であって、各々が、前記電源接続に実質的に直接接続されたエミッタ端子及び前記電極ドライバ出力に結合されたコレクタ端子を有するバイポーラ電流駆動トランジスタを備える前記複数の可変電流ドライバ回路と、

前記複数の可変電流ドライバ回路の複数の制御入力に結合され、かつ前記可変電流ドライバ回路の各々によって提供される可変電流駆動を制御するために前記制御入力の各々にアナログ信号を提供するよう構成された制御回路と、

を備え、それにより各ピクセルの明るさが調節可能であるディスプレイ・ドライバ回路を提供する。

【0030】

再度、回路のための電源接続またはバスに実質的に直接接続される、すなわち介在要素無しで接続される、エミッタ端子を有するバイポーラ電流駆動トランジスタを用いた可変のもしくはアナログの電流駆動を提供することによって、電力効率の良い可変の明るさのOLEDピクセルのディスプレイ・ドライバが提供され得る。制御入力信号はアナログであるけれども、例えば制御回路がそれ自体デジタル信号によって制御される場合には、それは量子化され得ることは理解されるであろう。

【0031】

駆動トランジスタのコレクタ端子も、また、ディスプレイを駆動するための電極ドライバ出力に実質的に直接接続されるのが好ましく、これにより、不所望の電圧降下を最小にして、ドライバ及びディスプレイの組合せの全動作効率を高めるのを助ける。コレクタ端子は、（例えばWilson電流ミラーを用いる場合にはもう一つのバイポーラ・トランジスタのような）介在要素を介して負荷に接続され得るが、これは、コンプライアンスが減少するので好ましくない。

【0032】

ディスプレイ・ドライバ回路は、小分子またはポリマLEDのいずれにとっても適切であり、異なったピクセルを異なった明るさで設定することが必要であり得るディスプレイである受動マトリクスOLEDディスプレイ上にグレースケール画像を提供するために特に適切である。

【0033】

好ましくは、電流ドライバ回路は、ディスプレイの列（または行）ごとに2つのバイポーラ・トランジスタが設けられるのが好ましい電流ミラーを含む。バイポーラ電流駆動トランジスタは、ダーリントン・トランジスタまたは相補型ダーリントン（相補型フィードバック対もしくはSziklai接続された対としても知られている）のような変形例を含み得る。制御回路は、さらに電力を節約するために、MOSトランジスタから成るのが好ましい。1つの実施形態において、制御回路は、複数のFETスイッチを含み、その各々は、それぞれの電流設定要素、例えば電流設定抵抗に結合される。

【0034】

第3の態様において、本発明は、受動OLEDディスプレイのための列電極ディスプレ

10

20

30

40

50

イ・ドライバであって、前記ディスプレイは、O L E Dのマトリクス及び複数の行及び列の電極を備え、各O L E Dは、前記列電極に結合されたアノード及び前記行電極に結合されたカソードを有し、前記ディスプレイ・ドライバは、独立して調節可能で高コンプライアンスの複数のバイポーラ列電流ドライバを備え、該電流ドライバの各々は、前記ディスプレイに可変の列電流駆動を提供するためのアナログ入力を有する列電極ディスプレイ・ドライバを提供する。

【0035】

さらなる態様において、本発明は、第1の複数及び第2の複数の駆動電極の各々の1つによって各々がアドレス指定される複数の有機エレクトロルミネセント・ピクセルを含む有機エレクトロルミネセント・ディスプレイのためのディスプレイ・ドライバ回路であって、

10

電源接続と、

前記ディスプレイ駆動電極の複数を駆動するための複数の電極ドライバ出力と、

前記電極ドライバ出力の1つのための複数の電流駆動を提供するための、各駆動電極のための複数の電流ドライバ回路であって、各々が制御入力を有し、かつ各々が、前記電源接続に実質的に直接接続されたエミッタ端子及び前記電極ドライバ出力に結合されたコレクタ端子を有するバイポーラ電流駆動トランジスタを備える前記複数の電流ドライバ回路と、

前記複数の電流ドライバ回路の複数の制御入力に結合され、かつ前記電極ドライバ出力の1つに与えられる電流駆動を制御するために前記制御入力の各々に信号を提供するよう構成された制御回路と、

20

を備え、それにより各ピクセルの明るさが調節可能であるディスプレイ・ドライバ回路を提供する。

【0036】

本発明は、また、有機エレクトロルミネセント・ディスプレイのための電流ドライバの効率を高める対応の方法であって、

前記ディスプレイのための電流駆動を提供するために電力ラインに実質的に直接接続されたエミッタ端子を有するバイポーラ・トランジスタを用いる段階と、

前記有機エレクトロルミネセント・ディスプレイが実質的に最大の所望の明るさにあるとき、バイポーラ・トランジスタ電流駆動が実質的にコンプライアンスの限界で動作しているように、前記電力ラインのための電圧を用いる段階と、

30

を含む方法を提供する。

【0037】

上述したように、O L E D電流ドライバにおける過度の電力消失は、ドライバの電力ラインに実質的に直接接続されたバイポーラ・トランジスタを用いることにより、そして次に、電流駆動が実質的にそのコンプライアンスの限界で動作しているときに、すなわち、電流駆動からの出力電圧が電流駆動のために選択された電源電圧において可能な実質的に最大であるときに、必要とされるディスプレイの明るさを与えるために必要なもの以上でない電源電圧を選択することにより、減少され得る。ディスプレイは可変明るさのディスプレイであり、電流駆動は可変電流駆動であるのが好ましく、なぜならば、このことが、従来のPWM明るさ制御と比較してさらなる電力の節約を許容するからである。

40

【0038】

本発明のこれら及び他の態様は、添付図面を参照して例としてのみさらに説明する。

【発明を実施するための最良の形態】

【0039】

図4は、有機エレクトロルミネセント・ディスプレイのための一般的な可変電流バイポーラ・トランジスタ・ドライバ400のブロック図を示す。該ドライバは、バイポーラ電流ドライバ部406と、MOSコントローラ部410とを備え、代表的には、これらは双方とも、共通の集積回路基板に集積化される。集積回路の外部の電源402は、集積回路内の電力ライン404と、集積回路の接地接続403とに接続される。

50

【0040】

バイポーラ電流ドライバ406は、電流制御入力410を有し、ディスプレイに、そして受動マトリクス・ディスプレイの場合には、列または行ラインに、制御された電流出力408を提供する。電流制御入力410は、列ライン408上の電流が、最小及び最大の所望のディスプレイの明るさに対応する最小及び最大電流出力間で変化されるのを許容する。

【0041】

入力410上の制御信号は、MOSコントローラ410に与えられるデジタルの明るさ制御信号412に回答してMOSコントローラ410から与えられるアナログの制御信号であるのが好ましい。従って、MOSコントローラ410は、デジタル・アナログ・コンバータを備えるのが好ましい。電流ドライバ406は原理的には連続する可変電流を出力することができるけれども、実際には、デジタル制御信号は、出力電流を、デジタル制御信号におけるビットの数によって決定される多数の離散値の1つに抑制する。

10

【0042】

バイポーラ電流ドライバ406は、ライン408上の出力電圧が、電力ライン404上の供給電圧に出来る限り近く接近することが出来るように設計されており、従って、該ドライバに高いコンプライアンスを与える。このことは、バイポーラ電流ドライバ・トランジスタ(すなわち、列ライン接続と直列のトランジスタ)のエミッタ端子を、電力ライン404に実質的に直接に直接接続することによって容易にされる。好ましくは、電流ドライバ406は、また、ディスプレイ駆動ライン408に直接接続されたコレクタ端子を有するバイポーラ・トランジスタ・ドライバを含む。このことは、電流ドライバの出力電圧が供給電圧に密接に接近するのを許容し、従って、動作中、ディスプレイとドライバの組合せの全電力効率を高める。

20

【0043】

さて、図5を参照すると、受動マトリクスOLEDディスプレイ502のためのディスプレイ・ドライバ回路の概略図が示されている。ディスプレイ502は、便宜のため4つのピクセルしか示されていないが、図3のディスプレイ302と同様である。ディスプレイ302の素子と同様のディスプレイ502の素子には、同様の参照数字が与えられている。

【0044】

ドライバ回路は、各列ライン出力508a、bに対し、MOSコントローラ504a、bと、バイポーラ電流ドライバ506a、bとを備える。同様に、各行ライン接続512a、bに対して、行ライン・ドライバ510a、bが設けられる。実際、ドライバ集積回路は、このような多くの行及び/または列ドライバを有し、大型の受動マトリクス・ディスプレイは、このような多くのドライバ集積回路を必要とし得る。他は同じなので、ここでは便宜のため、1つの列ライン・ドライバ504、506と、1つの行ライン・ドライバ510だけを詳細に説明する。

30

【0045】

ドライバ回路は、ドライバ回路の電力518及び接地520ライン接続に接続された外部の電源516によって付勢される。バイポーラ電流ドライバ506aは、電流ミラー形態で電力ライン518に接続された一対のPNPバイポーラ・トランジスタ522、524を備える。このような形態において、入力ライン526上の電流は、出力508a上の負荷電流を制御し、2つの電流の比は、(整合されたトランジスタに対し)トランジスタの接合領域の比により決定される。

40

【0046】

MOSコントローラ504aは、3つのFETスイッチ528、530、532を備え、各々は、それぞれの電源534、536、538に接続される。トランジスタのゲート接続529、531、533は、3ビットのデジタル入力を含み、各々は、それぞれの電源534、536、538を、対応の電流設定抵抗540、542、544に切換える。抵抗540、542、544の各々は、電流ミラー506aの電流入力526に接続される。

50

電源 5 3 4、5 3 6、5 3 8 の各々は、次の最も低い電源の電圧の約 2 倍 (V_{be} 。降下のために正確ではない) である電圧を有し、それ故、FET ゲート接続 5 2 9、5 3 1、5 3 3 上のデジタル値は、ライン 5 2 6 上の対応の電流に変換され、従って、MOS コントローラ 5 0 4 a は、デジタル電圧値をアナログ電流に変換する。他の実施形態においては、電源 5 3 4、5 3 6、5 3 8 は、同じ電圧を有し得、抵抗 5 4 0、5 4 2、5 4 4 の値は、2 の累乗でスケールングされ得る。応用及び他の設計考察に従って、異なった電圧及び / または抵抗値が用いられ得る。

【0047】

トランジスタ 5 2 4 は、(任意の軌道抵抗を無視して) 電力ライン 5 1 8 及び列ライン出力 5 0 8 a 間に直接接続され、従って、電流ドライバのコンプライアンスを最大にし、または、換言すれば、列ライン出力 5 0 8 a 上の電圧が電力ライン 5 1 8 の電圧に出来る限り近くに接近するのを許容する。これは、電流出力を安定化させるために、そして、特に、異なったトランジスタにおいて I_c 上の V_{be} における統計的変動を補償するために、エミッタ抵抗を用いる従来の電流源とは対照的である。示された設計でもって、列ライン 5 0 8 a 上の電圧は、電力ライン 5 1 8 から 1 ボルト以内、5 0 0 mV 以内、または 1 0 0 mV 以内にすら接近し得る。

【0048】

トランジスタ 5 2 2 及び 5 2 4 の寸法が同じ場合、ドライバ 5 0 6 a の電流ミラーは、(2 つのトランジスタが互いに実質的に整合されている場合) ライン 5 0 8 a 上の出力電流に対するライン 5 2 6 上の入力電流の 1 : 1 の比を提供する。トランジスタ 5 2 2 における電流を減少することにより、例えば電流ミラーをスケールングすることにより、電力を節約することができる。ライン 5 2 6 及び 5 0 8 a における電流は、(整合されたトランジスタに対して) トランジスタ 5 2 2 及び 5 2 4 の面積に比例し、従って、トランジスタ 5 2 2 における電流は、それを一層小さくすることにより、例えばトランジスタ 5 2 4 の寸法の 1 / 1 0 以下、1 / 3 0 以下、もしくは 1 / 5 0 以下にすることにより減少され得る。代替的には、電流ミラーは、例えば 1 : 2 のスケールングを与えるよう、トランジスタ 5 2 4 と並列のベース、エミッタ、及びコレクタを有するさらなるトランジスタを製造することによりスケールングされ得る。トランジスタ 5 2 2 における電流は、トランジスタ 5 2 4 における電流の約 1 0 % 以下であるのが好ましい。

【0049】

行ドライブ回路は、実質的に、それぞれのベース接続 5 4 6 a、b に与えられる電圧 (または電流) によって制御される単一のバイポーラ・トランジスタ 5 1 0 a、b を含んでいる。図示のため、行ドライバは電流源 5 4 8 a、b によって制御されるように示されているが、実際は、これらの行ドライバは、適切なインターフェースを介して、図 3 のプロセッサ 3 1 8 のようなプロセッサによって駆動されるのが通常である。ベース電流は従って (より低い電圧の) 論理供給から得られる。

【0050】

大まかに言って、行ドライバ・トランジスタ 5 1 0 a、b は、選択された行ラインを接地に接続するよう、単にスイッチとして働く。しかしながら、再度、これらトランジスタにかかる電圧降下出来る限り小さいのが好ましい。とは言え、各々のトランジスタは、 $n I_{c01}$ の最大電流を取り扱わなければならない、ここに、 n は列の数であり、 I_{c01} は最大列ドライブ電流である。

【0051】

トランジスタ 5 1 0 は、本質的に、電流を接地に沈めるためのスイッチとして働いているだけであるので、それらトランジスタは過度に、好ましくは飽和状態で駆動され得る。好ましくは、それらトランジスタは、また、それらの抵抗を減少させるために、そしてそれ故、全ドライバのコンプライアンスを高めるために、物理的に大きい。また、ドライバ回路はシリコン領域を効率的に使用することも望ましく、この理由のため、バイポーラ・トランジスタが好適である。しかしながら、トランジスタがオンであるときに電圧降下を実用的な値に減少させるのに十分な大きさにこれらトランジスタを作ることが実際のなの

10

20

30

40

50

で、バイポーラ・トランジスタの代わりにMOSトランジスタを用いることもできる。代表的な最大列電流の値は、0.1mAと1mAとの間にあり、従って、最大の行電流は、100mA以上までであり得る。

【0052】

図6は、図5の回路に対して可能である幾つかの変形を示す。このように、例えば、バイポーラ・トランジスタ524は、図6aのダーリントン・トランジスタ形態600によって置き換えられ、または代替的には、図6bの相補ダーリントン(または相補フィードバック対またはSziklai)形態610に置き換えられることができた。これらの形態は一層高い利得を提供し、従って、必要とされるベース電流を減少するが、双方ともエミッタ及びコレクタ間の追加のダイオードの電圧降下をもたらし、従って、コンプライアンスを減少する。再度、トランジスタ524の利得を高めることによって、トランジスタ522における電流は減少し、従って、電力の節約を提供する。例えば、トランジスタにおける電流は、トランジスタ524における電流の約1/30もしくは3%に減少される。

10

【0053】

図6cに示されるもう1つの代替的な形態においては、電流ミラー回路620は、多数コレクタのトランジスタ622を用いて複数の列ライン間で分担される。もし一組の列ラインに対してただ1つのこのような電流ミラー620が用いられるならば、異なったライン上に異なった列電流が必要とされる場合、ラインの各々ごとに列電流が設定されなければならない。しかしながら、電流ミラー620は、図5の回路の変形例において用いられ得、それにおいて、制御回路が、各列ライン上のバイポーラ電流ドライバを制御するのではなく、むしろ、列ラインのための電流の所定の組の1つを選択する。従って、例えば、ディスプレイが(ビット制御のために)ピクセルの明るさの16の異なったレベルを提供する場合、ドライバの列ライン出力の各々に16の異なったレベルの電流を供給するために、16の電流ミラー620が設けられ得、次に、制御回路が適切な電流を選択する。列よりも少ないレベルのピクセルの明るさがある場合、この方法はドライバ回路を単純化することができる。

20

【0054】

さらなる変形例(図示せず)においては、電流ミラーは免除されてトランジスタ524のベース電圧が出力電流を制御するために制御され得るが、このような配列では正確な電流制御を得ることは一層困難である。また、図5の回路は電流源を提供するためにPNPトランジスタを用いたが、該回路は、NPNトランジスタを使用した制御可能な電流シンク・ドライバを用いるために反転されても良いことは当業者なら理解するであろう。

30

【0055】

実際、多くの他の効果的な代替が当業者には行われ得るものであり、そして本発明は説明された実施形態に制限されるものではなく、添付の特許請求の範囲の精神並びに範囲内に存する当業者に明白な変形例も包摂するものであることは理解されるべきである。

【図面の簡単な説明】

【0056】

【図1a】有機発光ダイオードを通して示す断面図である。

40

【図1b】受動マトリクスOLEDディスプレイを通して示す断面図である。

【図2】aは、受動マトリクスOLEDディスプレイのための概念的なドライバ配列を示し、bは、ディスプレイ・ピクセルのための時間に対する電流駆動のグラフを示し、cは、時間に対するピクセル電圧のグラフを示し、そしてdは、時間に対するピクセル光出力のグラフを示す図である。

【図3】従来技術による受動マトリクスOLEDディスプレイのための一般的なドライバ回路を示す概略図である。

【図4】本発明の一実施形態による受動マトリクスOLEDディスプレイ・ピクセル・ドライバを示すブロック図である。

【図5】本発明の一実施形態による受動マトリクスOLEDディスプレイ・ドライバ回路

50

を示す概略図である。

【図 6 a】バイポーラ・ダーリントン・トランジスタ・ドライバを示す図である。

【図 6 b】バイポーラ相補ダーリントン・トランジスタ・ドライバを示す図である。

【図 6 c】多数出力を有するバイポーラ電流ミラーを示す図である。

【符号の説明】

【0057】

- 400・・・可変電流バイポーラ・トランジスタ・ドライバ
- 402・・・電源
- 403・・・接地接続
- 404・・・電力ライン
- 406・・・バイポーラ電流ドライバ部
- 408・・・ディスプレイ駆動ライン
- 410・・・MOSコントローラ部
- 412・・・明るさ制御信号

【図 1 a】

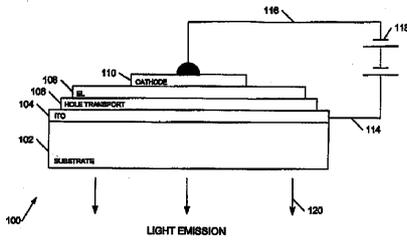


Figure 1a (PRIOR ART)

【図 2 a】

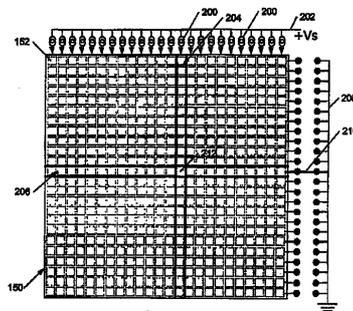


Figure 2a

【図 1 b】

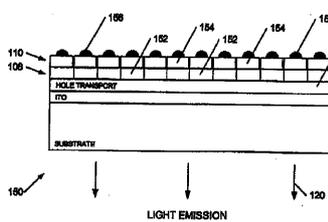


Figure 1b (PRIOR ART)

【図 2 b】

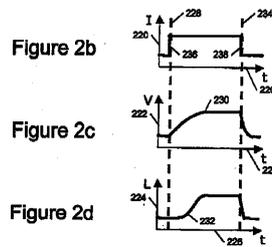


Figure 2b

Figure 2c

Figure 2d

【 図 2 c 】

Figure 2b

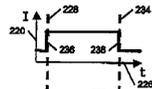


Figure 2c



Figure 2d



【 図 2 d 】

Figure 2b

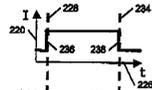
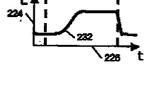


Figure 2c



Figure 2d



【 図 3 】

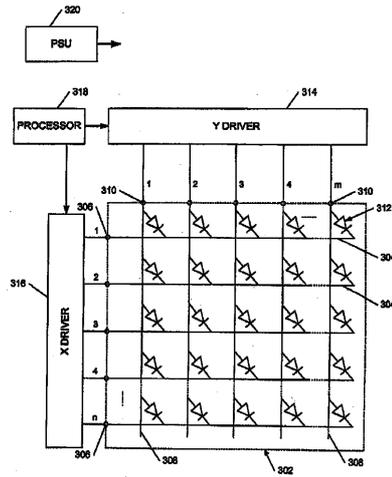


Figure 3 (PRIOR ART)

【 図 4 】

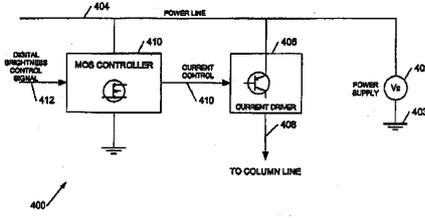


Figure 4

【 図 5 】

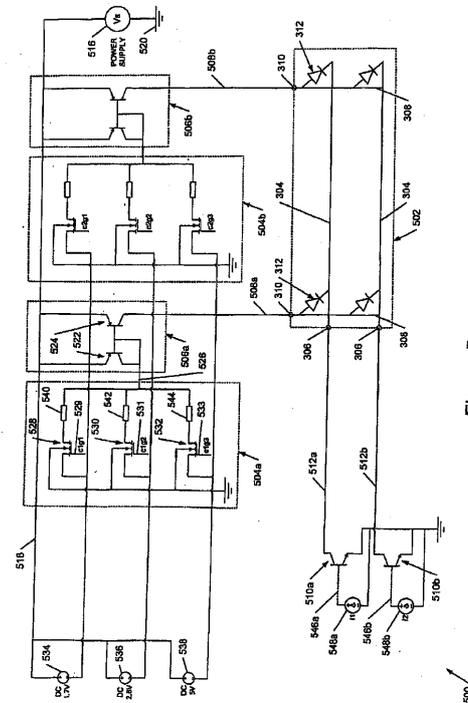


Figure 5

【 図 6 a 】

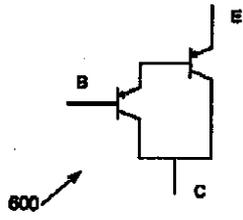


Figure 6a

【 図 6 c 】

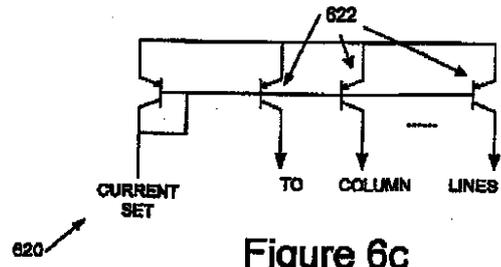


Figure 6c

【 図 6 b 】

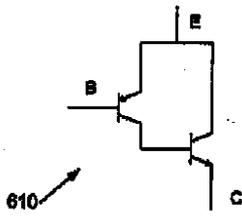


Figure 6b

【 国際調査報告 】

60652350013



INTERNATIONAL SEARCH REPORT

International Application No

PCT/GB 03/01100

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 609G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 609G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
G. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 966 110 A (VAN ZALINGE KLAAS) 12 October 1999 (1999-10-12) abstract	1,3-6, 8-11, 16-20
Y	the whole document	7,14,15
Y	EP 1 039 440 A (SEIKO EPSON CORP) 27 September 2000 (2000-09-27) abstract; figure 4 paragraph '0060! - paragraph '0074!; claims 1,2; figure 5 paragraph '0088! -/-	7
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box G. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: 'A' document defining the general state of the art which is not considered to be of particular relevance 'E' earlier document but published on or after the international filing date 'L' document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) 'O' document referring to an oral disclosure, use, exhibition or other means 'P' document published prior to the international filing date but later than the priority date claimed 'T' later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention 'X' document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone 'Y' document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. 'Z' document member of the same patent family		
Date of the actual completion of the international search	Date of mailing of the international search report	
16 June 2003	25/06/2003	
Name and mailing address of the ISA European Patent Office, P.O. 5618 Patentstein 2 NL - 2200 HV Rijswijk Tel: (+31-70) 940-2040, Tx: 51 851 epo nl, Fax: (+31-70) 940-3016	Authorized officer Wolff, L	

Form PCT/ISA/210 (second sheet) (July 1992)

2

INTERNATIONAL SEARCH REPORT

International Application No
PCT/JP 03/01100

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 1 079 361 A (HARNESYS TECH RES LTD ;SUMITOMO WIRING SYSTEMS (JP); SUMITOMO) 28 February 2001 (2001-02-28) abstract; figure 1 paragraph '0080' - paragraph '0085'; figure 1 paragraph '0092' - paragraph '0112'	14,15

3

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/JP 03/01100

Patent document cited in search report		Publication date		Patent family member(s)	Publication date
US 5966110	A	12-10-1999	FR	2741742 A1	30-05-1997
EP 1039440	A	27-09-2000	JP	2000122608 A	28-04-2000
			EP	1039440 A1	27-09-2000
			CN	1287656 T	14-03-2001
			WO	0022604 A1	20-04-2000
EP 1079361	A	28-02-2001	JP	2001056661 A	27-02-2001
			JP	2001100698 A	13-04-2001
			JP	2001117535 A	27-04-2001
			EP	1079361 A1	28-02-2001

フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 3 R
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 4 2 E
	H 0 5 B 33/14	A

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

(71) 出願人 306041031

ポール・リチャード・ロートレイ

イギリス・ケンブリッジシャー・C B 3・0 T X・ケンブリッジ・マディングリー・ロード・マディングリー・ライズ・(番地なし)・ケンブリッジ・ディスプレイ・テクノロジー・リミテッド・グリーンウィッチ・ハウス内

(74) 代理人 100064908

弁理士 志賀 正武

(74) 代理人 100089037

弁理士 渡邊 隆

(74) 代理人 100101465

弁理士 青山 正和

(74) 代理人 100108453

弁理士 村山 靖彦

(74) 代理人 100110364

弁理士 実広 信哉

(72) 発明者 エーアン・クリストファー・スミス

イギリス・ケンブリッジシャー・C B 3・0 T X・ケンブリッジ・マディングリー・ロード・マディングリー・ライズ・(番地なし)・ケンブリッジ・ディスプレイ・テクノロジー・リミテッド・グリーンウィッチ・ハウス内

(72) 発明者 ポール・リチャード・ロートレイ

イギリス・ケンブリッジシャー・C B 3・0 T X・ケンブリッジ・マディングリー・ロード・マディングリー・ライズ・(番地なし)・ケンブリッジ・ディスプレイ・テクノロジー・リミテッド・グリーンウィッチ・ハウス内

F ターム(参考) 3K007 AB05 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD03 DD26 EE29 FF12 JJ02 JJ03 JJ04 JJ06

专利名称(译)	显示驱动电路		
公开(公告)号	JP2007509358A	公开(公告)日	2007-04-12
申请号	JP2003577241	申请日	2003-03-14
[标]申请(专利权)人(译)	剑桥显示技术有限公司 代理安克里斯托弗·史密斯 保罗·理查德低盘		
申请(专利权)人(译)	剑桥显示科技有限公司 EAN克里斯托弗·史密斯 保罗·理查德Rotorei		
[标]发明人	エーアंकリストファースミス ポールリチャードロートレイ		
发明人	エーアン・クリストファー・スミス ポール・リチャード・ロートレイ		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/3216 G09G3/3266 G09G2310/027 G09G2330/021 Y02E60/36		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.A G09G3/20.623.B G09G3/20.623.F G09G3/20.623.R G09G3/20.641.D G09G3/20.642.E H05B33/14.A		
F-TERM分类号	3K007/AB05 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD26 5C080/EE29 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	渡边 隆 正和青山 村山彦		
优先权	2002006062 2002-03-14 GB		
其他公开文献	JP5132868B2		
外部链接	Espacenet		

摘要(译)

显示驱动器电路被描述用于以更高的效率驱动有机发光二极管显示器，特别是无源矩阵显示器。显示驱动器包括可控电流发生器以向OLED显示器提供可变电流驱动输出，电流发生器包括与电流驱动输出串联的至少一个双极晶体管。通过控制电流发生器来改变显示器的电流驱动，可以调节显示亮度。优选地，双极晶体管具有基本上直接连接到驱动器的电源线的发射极端子，以减少驱动器中的损耗。还描述了相应的方法。通过采用双极晶体管电流驱动和通过控制电流改变显示亮度，获得了有效的驱动器 - 显示组合。

