

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-247088

(P2004-247088A)

(43) 公開日 平成16年9月2日(2004.9.2)

(51) Int.Cl.⁷

H05B 33/10

H05B 33/14

F I

H05B 33/10

H05B 33/14

テーマコード (参考)

3K007

A

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願2003-33586 (P2003-33586)

(22) 出願日 平成15年2月12日 (2003.2.12)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町 1 丁目 1 番地

(74) 代理人 100100022

弁理士 伊藤 洋二

(74) 代理人 100108198

弁理士 三浦 高広

(74) 代理人 100111578

弁理士 水野 史博

(72) 発明者 石田 泰三

愛知県刈谷市昭和町 1 丁目 1 番地 株式会
社デンソー内

(72) 発明者 加藤 博道

愛知県刈谷市昭和町 1 丁目 1 番地 株式会
社デンソー内

F ターム (参考) 3K007 AB08 AB11 DB03 FA01 FA03

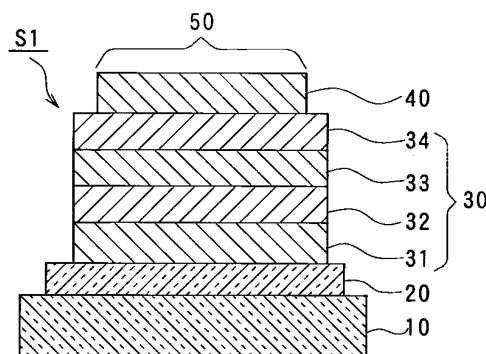
(54) 【発明の名称】 有機 EL パネルの製造方法

(57) 【要約】

【課題】 使用する温度環境に対して信頼性の高い有機 EL パネルを製造することのできる製造方法を提供する。

【解決手段】 下部電極 20 と上部電極 40 との間に発光層 33 を含む有機層 30 を備えてなる画素 50 を有する有機 EL パネル S1 の製造方法において、画素 50 に逆バイアス電圧を印加したときに発生するリーク電流を低減する方法であって、画素 50 に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機 EL パネル S1 の動作保証温度以上の温度雰囲気中にて、画素 50 に逆バイアス電圧を印加することにより、画素 50 におけるリーク電流の発生部を不導体化する。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

下部電極（20）と上部電極（40）との間に発光層（33）を含む有機層（30）を備えてなる画素（50）を有する有機ELパネルの製造方法において、前記画素に逆バイアス電圧を印加したときに発生するリーク電流を低減する方法であって、前記画素に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ前記有機ELパネルの動作保証温度以上の温度雰囲気中にて、前記画素に逆バイアス電圧を印加することにより、前記画素における前記リーク電流の発生部を不導体化することの特徴とする有機ELパネルの製造方法。

【請求項 2】

前記不導体化を行うための逆バイアス電圧の印加は、使用時の電圧印加条件における逆バイアス電圧以下の第1電圧から、前記画素（50）の耐圧以下であって使用時の電圧印加条件における逆バイアス電圧以上の第2電圧まで増加させるように印加を行うものであることを特徴とする請求項1記載の有機ELパネルの製造方法。

【請求項 3】

前記不導体化を行うための逆バイアス電圧の印加を行う前に、前記画素（50）に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ前記有機ELパネルの動作保証温度以上の温度雰囲気中にて、前記画素に電圧を印加することにより、前記画素における前記リーク電流の発生部を顕在化させることを特徴とする請求項1または2に記載の有機ELパネルの製造方法。

【請求項 4】

前記不導体化を行うための逆バイアス電圧の印加を行う前に、前記画素（50）に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ前記有機ELパネルの保存保証温度以上の温度雰囲気中に、前記有機ELパネルを放置しておくことにより、前記画素における前記リーク電流の発生部を顕在化させることを特徴とする請求項1または2に記載の有機ELパネルの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機EL（エレクトロルミネッセンス）パネルの製造方法に関し、特に、画素に逆バイアス電圧を印加したときに発生するリーク電流を低減する方法に関する。

【0002】

【従来の技術】

有機ELパネルは、一对の電極すなわち下部電極と上部電極との間に有機EL材料からなる発光層を含む有機層を備えた画素を有するものである。その駆動は、画素に対して、発光時には順バイアス電圧が印加され、非発光時には逆バイアス電圧が印加されるようなパルス電圧を加えることで行う。

【0003】

このような有機ELパネルは、自己発光のため、視認性に優れ、かつ数V～数十Vの低電圧駆動が可能のため駆動回路を含めた軽量化が可能である。そこで薄膜型ディスプレイ、照明、バックライトとしての活用が期待できる。

【0004】

また、このような有機ELパネルは、基板上にITO（インジウムチンオキシサイド）等からなる下部電極を成膜し、その上に有機層を蒸着法にて成膜し、その上にAl等からなる上部電極を蒸着法等にて成膜することで製造される。

【0005】

しかしながら、有機ELパネルでは、有機材料で形成される有機層の膜厚がサブミクロンオーダーと薄いため、あらかじめ基板に付着した異物や成膜中に混入した異物等が原因で上下電極間のショートが起こりやすい。これは、上下電極間に逆バイアス電圧が印加されたときに、画素のうち異物等が存在する異常部にリーク電流が発生し、やがてショートに至

10

20

30

40

50

るためである。

【0006】

これら異物の付着、混入を防ぐために、清浄度を管理したクリーンルーム内で有機ELパネルの製造が行われているが、これら異物を完全に取り除くことは難しく、結果として上下電極間のショートまたはリーク電流が生じてしまう。

【0007】

このようなショートやリーク電流の対策として、画素に逆方向のパルス電圧（逆バイアス電圧）を印加することにより上部電極を陽極酸化させたり、上部電極を飛散させてリーク電流の発生部を不導体化する方法が提案されている（例えば、特許文献1参照）。

【0008】

10

【特許文献1】

特開平11-162637号公報（第3-6頁、第2-3図）

【0009】

【発明が解決しようとする課題】

しかしながら、上記した逆バイアス電圧を用いた不導体化方法では、有機ELパネルを使用する温度に対して考慮がされていないため、高温下で使用すると、異物等が存在する画素の異常部から有機EL材料に変質等の劣化が生じ、重大な表示欠陥となる電極間ショートに結びついていた。

【0010】

そこで、本発明は上記問題に鑑み、使用する温度環境に対して信頼性の高い有機ELパネルを製造することのできる製造方法を提供することを目的とする。

20

【0011】

【課題を解決するための手段】

上記目的を達成するため、請求項1に記載の発明では、下部電極（20）と上部電極（40）との間に発光層（33）を含む有機層（30）を備えてなる画素（50）を有する有機ELパネルの製造方法において、画素に逆バイアス電圧を印加したときに発生するリーク電流を低減する方法であって、画素に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機ELパネルの動作保証温度以上の温度雰囲気中にて、画素に逆バイアス電圧を印加することにより、画素におけるリーク電流の発生部を不導体化することを特徴とする。

30

【0012】

それによれば、製品として有機ELパネルの動作が保証される温度以上であって且つ正常な画素の有機材料に劣化を与えない程度的高温雰囲気中、逆バイアス電圧が印加されることになる。

【0013】

画素の異常部では正常部に対して抵抗が低くリーク電流が流れやすいが、高温になるほど抵抗が低くなり、リーク電流の発生も顕著となる。そこで、本発明のような高温環境とすれば、動作保証温度の範囲つまり使用可能な温度範囲においてリーク電流が発生する可能性のある画素部分を顕在化させることができる。

【0014】

40

そして、この高温環境にて画素に逆バイアス電圧を印加すれば、顕在化したリーク電流の発生部すなわち顕在化した画素の異常部では、局所的な電流集中による温度上昇が生じる。

【0015】

その結果、この異常部では、有機材料が上部電極を含めて気化したり酸化したりあるいは炭化する等によって不導体化するため、逆バイアス電圧印加時のリーク電流を小さくすることができる。

【0016】

このように、本発明によれば、使用する温度環境に対して信頼性の高い有機ELパネルを適切に製造することができる。

50

【0017】

請求項2に記載の発明では、不導体化を行うための逆バイアス電圧の印加は、使用時の電圧印加条件における逆バイアス電圧以下の第1電圧から、画素(50)の耐圧以下であって使用時の電圧印加条件における逆バイアス電圧以上の第2電圧まで増加させるように印加を行うものであることを特徴とする。

【0018】

画素の異常部では、その異常部の状態により流れるリーク電流量が異なる。そのため、不導体化を行うための逆バイアス電圧の印加において、初期から必要以上に大きな電圧を印加してしまうと、異常部は不導体化するものの周辺の正常部まで不導体化してしまい、点灯するとその不導体化した跡が目視で画素欠陥と判断できる大きさになってしまうことがある。 10

【0019】

そこで、本発明のように、不導体化を行うための逆バイアス電圧の印加を、まずは、使用時の電圧印加条件における逆バイアス電圧以下の第1電圧から行い、その後増加させて、使用時の電圧印加条件における逆バイアス電圧以上の第2電圧まで大きくするようにすれば、上記問題は回避できる。また、当該逆バイアス電圧の上限として、画素の耐圧以下とすることが必要である。

【0020】

ここで、請求項3に記載の発明のように、不導体化を行うための逆バイアス電圧の印加を行う前に、画素(50)に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機ELパネルの動作保証温度以上の温度雰囲気中にて、画素に電圧を印加することにより、画素におけるリーク電流の発生部を顕在化させることが好ましい。 20

【0021】

リーク電流低減工程を行う前に、このような高温環境にて画素に電圧を印加すれば、上記した理由と同様に、動作保証温度の範囲つまり使用可能な温度範囲においてリーク電流が発生する可能性のある画素の部分を顕在化させることができる。

【0022】

また、請求項4に記載の発明のように、不導体化を行うための逆バイアス電圧の印加を行う前に、画素(50)に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機ELパネルの保存保証温度以上の温度雰囲気中に、有機ELパネルを放置しておくことにより、画素におけるリーク電流の発生部を顕在化させるようにしても良い。 30

【0023】

それによっても、上記請求項3に記載の発明と同様の効果を奏することができる。

【0024】

なお、上記各手段および後述する各実施形態において、電圧の大小の基準および電圧同士の大小関係は、絶対値にて決定されるものとする。

【0025】

また、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示す一例である。 40

【0026】

【発明の実施の形態】

以下、本発明を図に示す実施形態について説明する。図1は本発明の実施形態に係る有機ELパネルS1における画素50の概略断面構成を示す図である。この有機ELパネルS1は、ガラスや樹脂等の絶縁性の基板10の上に、下部電極20、発光層33を含む有機層30、および上部電極40が順次積層形成されている。

【0027】

ここで、下部電極20および上部電極40が重なっている領域50における上下電極20、40および有機層30が、画素50として形成されている。ここで、図2は、図1に示す有機ELパネルS1の概略平面構成の一例を示す図である。 50

【0028】

本例では、図2に示すように、これら両電極20、40は互いに直交するストライプ形状をなし、両ストライプ状電極20、40の交差する部分が画素50となっている。そして、この画素50は、一つが0.3mm角のサイズであり、256×64のドットマトリクスを構成したものとしている。

【0029】

つまり、本例では、16384個の画素50が格子状に配置されており、上部電極40が64本の走査電極、下部電極20が256本のデータ電極として、線順次の単純マトリクス駆動を行うようにしている。

【0030】

下部電極20は、光学的に透明なITO (Indium Tin Oxide) 膜等からなる。また、本実施形態では、有機層30は、正孔注入性有機材料等からなる正孔注入層31、正孔輸送性有機材料等からなる正孔輸送層32、正孔輸送性または電子輸送性の有機材料に発光色素を含有した材料等からなる発光層33、電子輸送性有機材料からなる電子輸送層34が順次積層されてなる。

【0031】

また、上部電極40はAl等の金属膜等からなる。これら画素50を構成する各層には、通常の有機ELパネルに採用される材料もしくは採用の可能性のある材料を適用することができる。

【0032】

このような有機ELパネルS1は、スパッタリング法や真空蒸着法等の成膜技術およびフォトリソグラフィ法等のパターニング技術を用いて、基板10の上に各層20～40を順次形成することにより製造できる。

【0033】

そして、この有機ELパネルS1は、下部電極20を陽極、上部電極40を陰極として上下電極20、40間に電圧を印加することにより、駆動する。このとき、画素50に対して発光時には順バイアス電圧が印加されて発光し、非発光時にはクロストーク等による発光を抑えるため逆バイアス電圧が印加される。

【0034】

具体的に、本例のドットマトリクスタイプの有機ELパネルS1においては、一つの画素50に対して、図3に示すような所定のデューティ比やパルス幅を有する駆動波形のパルス電圧が印加される。順バイアス電圧（順方向パルス）の印加時には、発光層33が発光し、逆バイアス電圧（逆バイアスパルス）の印加時には、非発光状態となる。

【0035】

ここで、本実施形態では、有機ELパネルS1を製品として出荷する前に、製造工程の一環として、次に述べるようなリーク電流低減工程を行う。リーク電流とは、画素50に上記駆動波形における逆バイアス電圧を印加したときに発生するものであり、その低減が望まれる。

【0036】

このリーク電流低減工程は、画素50に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機ELパネルS1の動作保証温度の上限以上の温度雰囲気中にて、画素50に逆バイアス電圧を印加することにより、画素50におけるリーク電流の発生部を不導体化する。

【0037】

例えば、画素50においては、下部電極20としてITO、正孔注入層31としてCuPc（銅フタロシアニン）、正孔輸送層32としてTPTE（トリフェニルアミン4量体）、発光層33としてAlq3（8-ヒドロキシキノリンのアルミニウム錯体）、電子輸送層34としてAlq3、上部電極40としてLiF/Alを採用できる。

【0038】

この例では、画素50に用いられている有機材料のガラス転移温度のうちの最低ガラス転

10

20

30

40

50

移温度は、T P T E の 1 4 3 °C である。また、本例における有機 E L パネル S 1 の動作保証温度は、その上限が 8 5 °C である。

【0039】

よって、このような例では、リーク電流低減工程は、最低ガラス転移温度である 1 4 3 °C 以下且つ動作保証温度の上限である 8 5 °C 以上の温度雰囲気中にて、画素 5 0 に逆バイアス電圧を印加することにより、画素 5 0 におけるリーク電流の発生部を不導体化する。

【0040】

それによれば、製品として有機 E L パネル S 1 の動作が保証される温度以上であって且つ正常な画素 5 0 の有機材料に劣化を与えない程度の高温雰囲気中で、逆バイアス電圧が印加されることになる。

10

【0041】

画素 5 0 の異常部では正常部に対して抵抗が低くリーク電流が流れやすいが、高温になるほど抵抗が低くなり、リーク電流の発生も顕著となる。そこで、本実施形態のような高温環境とすれば、動作保証温度の範囲つまり使用可能な温度範囲においてリーク電流が発生する可能性のある画素 5 0 の部分を顕在化させることができる。

【0042】

そして、この高温環境にて画素 5 0 に逆バイアス電圧を印加すれば、顕在化したリーク電流の発生部すなわち顕在化した画素 5 0 の異常部では、局所的な電流集中による温度上昇が生じる。

【0043】

その結果、この異常部では、有機材料が上部電極 4 0 を含めて気化したり酸化したりあるいは炭化する等によって不導体化するため、逆バイアス電圧印加時のリーク電流を小さくすることができる。

20

【0044】

このように、本実施形態によれば、上記したリーク電流低減工程を行うことにより、使用する温度環境に対して信頼性の高い有機 E L パネル S 1 を適切に製造することができる。

【0045】

ここで、不導体化を行うための逆バイアス電圧の印加すなわち上記リーク電流低減工程は、使用時の電圧印加条件における逆バイアス電圧以下の第 1 電圧から、画素の耐圧以下であって使用時の電圧印加条件における逆バイアス電圧以上の第 2 電圧まで増加させるように印加を行うものであることが好ましい。

30

【0046】

画素 5 0 の異常部では、その異常部の状態により流れるリーク電流量が異なる。そのため、不導体化を行うための逆バイアス電圧の印加において、初期から必要以上に大きな電圧を印加してしまうと異常部は不導体化するものの周辺の正常部まで不導体化してしまい、点灯するとその不導体化した跡が目視で画素欠陥と判断できる大きさ（例えば $\phi 100 \mu\text{m}$ 以上）になってしまうことがある。

【0047】

そこで、リーク電流低減工程では、まずは、使用時の電圧印加条件における逆バイアス電圧以下の第 1 電圧から行い、その後増加させて、使用時の電圧印加条件における逆バイアス電圧以上の第 2 電圧まで大きくするようにすれば、上記問題は回避できる。また、当該逆バイアス電圧の上限として、画素 5 0 の耐圧以下とすることが必要である。

40

【0048】

具体的に、目視できるような大きさの画素欠陥の発生を防ぐためには、印加する逆バイアス電圧を画素 5 0 にかかる電界強度が $50 \sim 180 \text{ V} / \mu\text{m}$ 、特に $100 \sim 130 \text{ V} / \mu\text{m}$ となるように設定した電圧値から開始するのが望ましい。

【0049】

例えば、上記図 3 に示すような駆動波形において、本例では、1 / 64 のデューティ比で電圧を印加し、逆バイアス電圧の大きさは 16 V である。また、上記構成を有する画素 5 0 の耐圧は 40 ~ 50 V 程度である。この場合、不導体化を行うための逆バイアス電圧の

50

印加は、まず、第 1 電圧として 1 2 V、次に 1 6 V、最後に第 2 電圧として 2 1 V を印加する。

【0050】

ここで、逆バイアス電圧の増加方法としては、上記のようにステップ状（段階的）に増加させていく方法でも良いし、スイープする（連続的に増加させる）方法でも良い。

【0051】

さらには、逆バイアス電圧を印加可能な最大値（上記例では 2 1 V）に一定とし、画素 5 0 に印加する際に電流を制御することにより、最初は上下電極 2 0、4 0 間に比較的小さい電流を流し、徐々に当該電流を増加させていく方法を採用しても良い。

【0052】

また、本実施形態においては、リーク電流低減工程を行う前に、画素 5 0 に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機 EL パネル S 1 の動作保証温度の上限以上の温度雰囲気中にて、画素 5 0 に電圧を印加することにより、画素 5 0 におけるリーク電流の発生部を顕在化させることが好ましい。

【0053】

リーク電流低減工程を行う前に、このような高温環境にて画素 5 0 に電圧を印加すれば、上記した理由と同様に、動作保証温度の範囲つまり使用可能な温度範囲においてリーク電流が発生する可能性のある画素 5 0 の部分を顕在化させることができる。

【0054】

ここで、上記顕在化を行うための画素 5 0 へ印加する電圧としては、上記図 3 に示した駆動波形を採用しても良いし、順バイアス電圧のみあるいは逆バイアス電圧のみの DC 電圧を採用しても良い。

【0055】

また、このように、リーク電流低減工程を行う前に、画素 5 0 におけるリーク電流の発生部を顕在化させるためには、画素 5 0 に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機 EL パネル S 1 の保存保証温度の上限（本例では 1 0 0 °C）以上の温度雰囲気中に、有機 EL パネル S 1 を放置しておく方法を採用することもできる。

【0056】

次に、本実施形態について、限定するものではないが、以下の各具体例を参照して、より詳細に述べる。

【0057】

なお、以下の各例では、有機 EL パネルとして、上記図 2 に示したような両ストライプ状電極 2 0、4 0 の交差する部分を画素 5 0 とし、この画素 5 0 によって 2 5 6 × 6 4 のドットマトリクスを構成し、1 6 3 8 4 個の画素 5 0 が格子状に配置された構成を採用している。

【0058】

〔具体例 1〕

基板 1 0 としてのガラス基板の上に 1 5 0 n m 程度の厚さの下部電極（陽極）2 0 としての I T O 膜をストライプ上にパターンニング形成した。

【0059】

この基板 1 0 を十分に洗浄した後、基板 1 0 上に、正孔注入層 3 1 として厚さ 1 5 n m の Cu P c 膜、正孔輸送層 3 2 として厚さ 4 0 n m の T P T E 膜、発光層 3 3 および電子輸送層 3 4 として厚さ 6 0 n m の A l q 3 を蒸着法にて成膜した。

【0060】

その後、上部電極（陰極）4 0 として L i F 膜を厚さ 0 . 5 n m、A l 膜を厚さ 1 0 0 n m、順次蒸着した。そして、窒素雰囲気中で、ステンレス等からなる缶を用いて基板 1 0 の上の成膜部を封止した。

【0061】

このようにして作製した有機 EL パネル S 1 について、上記リーク電流低減工程を行った

10

20

30

40

50

。ここでは、画素 50 に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度が T P T E の 1 4 3 ℃であり、有機 E L パネル S 1 の動作保証温度の上限が 8 5 ℃であるため、工程を実施する温度雰囲気としては 9 5 ℃とした。

【0062】

そして、9 5 ℃の温度雰囲気にて、6 4 本の上部電極 4 0 を走査電極とし、2 5 6 本の下部電極 2 0 をデータ電極として、上記図 3 に示した駆動波形によって線順次の単純マトリクス駆動を行った。この際、逆バイアス電圧を 1 2 V、1 6 V、2 1 V と段階的に変化させながら、それぞれの逆バイアス電圧で 6 0 秒間ずつ点灯させた。ここまでが、本例のリーク電流低減工程である。

【0063】

このリーク電流低減工程を施した本例の有機 E L パネル S 1 の効果について調べた。リーク電流低減工程の前のものと後のものにおいて、逆バイアス電圧を 1 5 V とし、上記同様に、図 3 に示した駆動波形によって線順次の単純マトリクス駆動を行い、そのときのリーク電流を測定した。

【0064】

図 4、図 5 はその結果をリーク電流分布として示す図であり、図 4 はリーク電流低減工程の前における結果、図 5 はリーク電流低減工程の後における結果である。

【0065】

この分布は、一つの有機 E L パネル S 1 における 1 6 3 8 4 個の画素 5 0 について、リーク電流値の分布を画素数として示したものである。なお、この図 4、図 5 および後述する図 6 ～図 1 1 において、リーク電流値が 1 0 n A 未満の画素 5 0 は 1 0 n A 以上の画素 5 0 の残数であって、各図にて実際には 1 6 0 0 0 個を超えた数となっている。

【0066】

図 4 と図 5 との結果を比較してわかるように、本例のリーク電流低減工程を施すことにより、リーク電流分布が改善されていることが確認される。そして、本例と同様な方法で 1 1 枚の有機 E L パネル S 1 を作製し、リーク電流低減工程を施し、これらのパネルについて、8 5 ℃雰囲気中で 1 0 0 0 時間の作動試験を行ったところ上下電極 2 0、4 0 間のショートは全く生じなかった。

【0067】

このように、本例によれば、上記したリーク電流低減工程を行うことにより、使用する温度環境に対して信頼性の高い有機 E L パネル S 1 を適切に製造することができた。

【0068】

[具体例 2]

本例は、リーク電流低減工程を行う前に、画素 5 0 に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機 E L パネル S 1 の保存保証温度の上限以上の温度雰囲気中に、有機 E L パネル S 1 を放置しておくことで、画素 5 0 におけるリーク電流の発生部を顕在化させる方法を採用したものである。

【0069】

上記具体例 1 と同じ方法で作製した有機 E L パネル S 1 を 1 0 5 ℃の雰囲気中で 1 時間保存した（放置・顕在化工程）。これは、本例の有機 E L パネル S 1 における有機 E L パネル S 1 の保存保証温度の上限が 1 0 0 ℃であるためである。この放置・顕在化工程の前後にて、上記具体例 1 と同様の方法でリーク電流分布の変化を測定した。

【0070】

その結果を図 6、図 7 に示す。図 6 は本例の放置・顕在化工程の前におけるリーク電流の分布を示す結果、図 7 は本例の放置・顕在化工程の後におけるリーク電流の分布を示す結果である。

【0071】

図 6 と図 7 との結果を比較してわかるように、リーク電流の分布は 1 0 5 ℃×1 時間の保存により、高温保存の効果によって初期に現れていなかったリーク電流の発生部が顕在化されリーク電流分布が悪化した。

10

20

30

40

50

【0072】

この放置・顕在化工程を施した後の有機ELパネルS1について、上記具体例1と同様に、95℃の雰囲気中で線順次の単純マトリクス駆動を行うというリーク電流低減工程を行った。

【0073】

そして、リーク電流分布を測定したところ、図8に示すようなリーク電流分布を示した。このように、本例によれば、リーク電流の発生部を顕在化させたうえでそのリーク箇所を不導体化し、リーク電流分布が改善できることを確認することができた。

【0074】

そして、同様な方法で作製し、上記放置・顕在化工程およびリーク電流低減工程を施した11枚の有機ELパネルについて、85℃雰囲気中で1000時間の作動試験を行ったところ上下電極20、40間のショートは全く生じなかった。 10

【0075】

このように、本例によれば、画素50におけるリーク電流の発生部を予め顕在化させたうえで上記したリーク電流低減工程を行うことにより、使用する温度環境に対して信頼性の高い有機ELパネルS1を適切に製造することができた。

【0076】

〔具体例3〕

本例は、リーク電流低減工程を行う前に、画素50に用いられている有機材料のガラス転移温度のうちの最低ガラス転移温度以下且つ有機ELパネルS1の動作保証温度の上限以上の温度雰囲気中にて、画素50に電圧を印加することにより、画素50におけるリーク電流の発生部を顕在化させる方法を採用したものである。 20

【0077】

上記具体例1と同じ方法で作製した有機ELパネルS1について、上記具体例2の放置・顕在化工程の代わりに、105℃の雰囲気中でDC5Vの全点灯を30分行った（点灯・顕在化工程）。この点灯・顕在化工程の前後にて、上記具体例1と同様の方法でリーク電流分布の変化を測定した。

【0078】

その結果を図9、図10に示す。図9は本例の点灯・顕在化工程の前におけるリーク電流の分布を示す結果、図10は本例の点灯・顕在化工程の後におけるリーク電流の分布を示す結果である。 30

【0079】

図9と図10との結果を比較してわかるように、リーク電流の分布は105℃×30分の全点灯により、初期に現れていなかったリーク電流の発生部が顕在化されリーク電流分布が悪化した。

【0080】

この点灯・顕在化工程を施した後の有機ELパネルS1について、上記具体例1と同様に、95℃の雰囲気中で線順次の単純マトリクス駆動を行うというリーク電流低減工程を行った。

【0081】

そして、リーク電流分布を測定したところ、図11に示すようなリーク電流分布を示した。このように、本例によっても、リーク電流の発生部を顕在化させたうえでそのリーク箇所を不導体化し、リーク電流分布が改善できることを確認することができた。 40

【0082】

そして、同様な方法で作製し、上記点灯・顕在化工程およびリーク電流低減工程を施した11枚の有機ELパネルについて、85℃雰囲気中で1000時間の作動試験を行ったところ上下電極20、40間のショートは全く生じなかった。

【0083】

このように、本例によっても、画素50におけるリーク電流の発生部を予め顕在化させたうえで上記したリーク電流低減工程を行うことにより、使用する温度環境に対して信頼性 50

の高い有機ＥＬパネルＳ１を適切に製造することができた。

【００８４】

〔比較例〕

上記具体例１と同じ方法で作製した１１枚の有機ＥＬパネルＳ１を８５℃の雰囲気中で１０００時間の動作試験を行ったところ、３／１１の割合で上下電極２０、４０間のショートが発生した。

【図面の簡単な説明】

【図１】本発明の実施形態に係る有機ＥＬパネルにおける画素の概略断面構成を示す図である。

【図２】図１に示す有機ＥＬパネルの概略平面構成の一例を示す図である。

10

【図３】有機ＥＬパネルにおける使用時の電圧印加条件としての駆動波形の一例を示す図である。

【図４】具体例１におけるリーク電流低減工程の前のリーク電流分布を示す図である。

【図５】具体例１におけるリーク電流低減工程の後のリーク電流分布を示す図である。

【図６】具体例２における放置・顕在化工程の前のリーク電流分布を示す図である。

【図７】具体例２における放置・顕在化工程の後のリーク電流分布を示す図である。

【図８】具体例２におけるリーク電流低減工程の後のリーク電流分布を示す図である。

【図９】具体例３における点灯・顕在化工程の前のリーク電流分布を示す図である。

【図１０】具体例３における点灯・顕在化工程の後のリーク電流分布を示す図である。

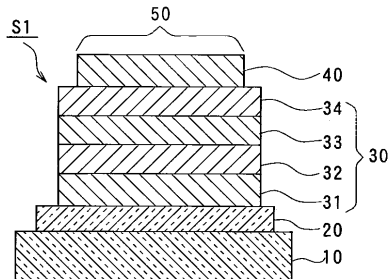
【図１１】具体例３におけるリーク電流低減工程の後のリーク電流分布を示す図である。

20

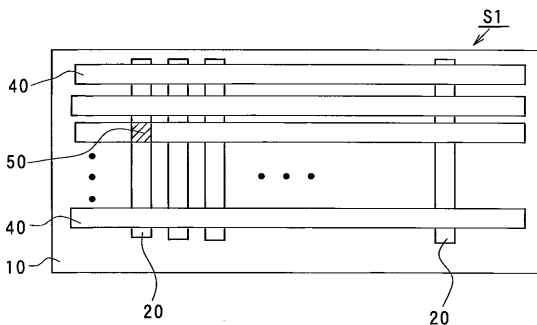
【符号の説明】

２０…下部電極、３０…有機層、３３…発光層、４０…上部電極、
５０…画素。

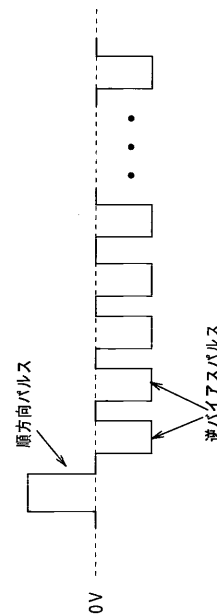
【図１】



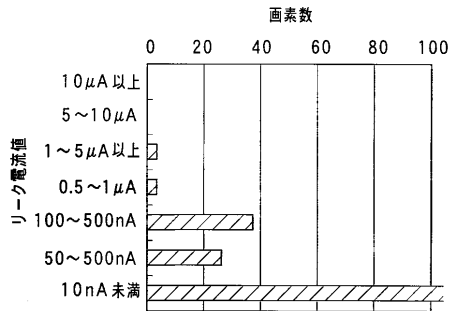
【図２】



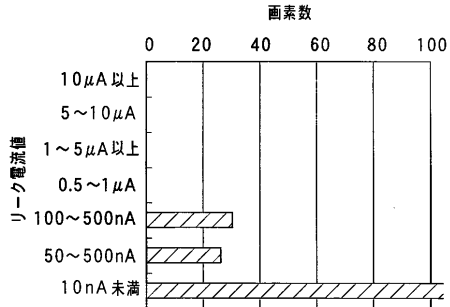
【図３】



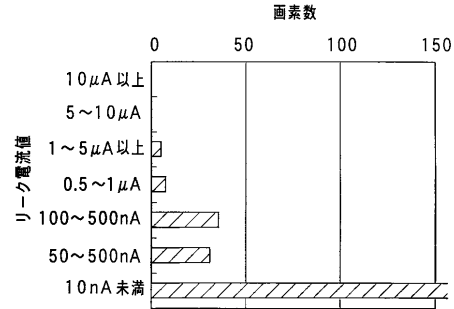
【図 4】



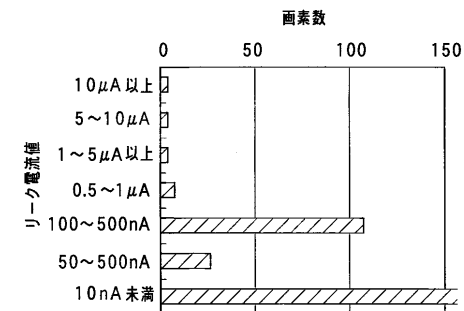
【図 5】



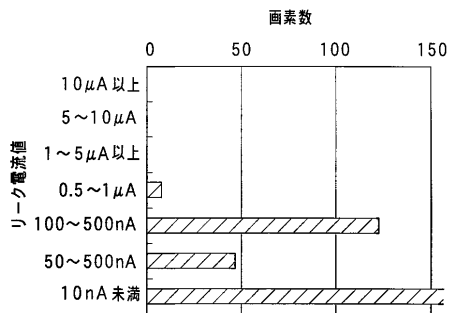
【図 6】



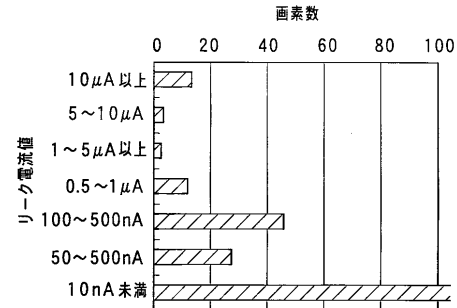
【図 7】



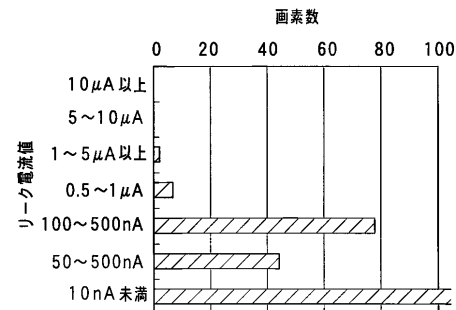
【図 8】



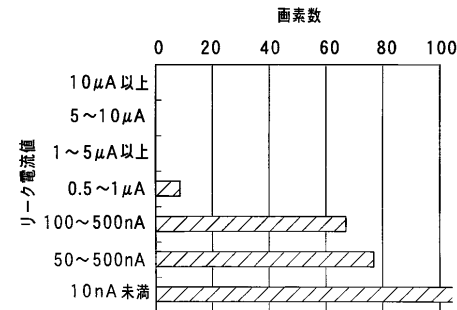
【図 10】



【図 9】



【図 11】



专利名称(译)	有机EL面板的制造方法		
公开(公告)号	JP2004247088A	公开(公告)日	2004-09-02
申请号	JP2003033586	申请日	2003-02-12
[标]申请(专利权)人(译)	日本电装株式会社		
申请(专利权)人(译)	Denso公司		
[标]发明人	石田泰三 加藤博道		
发明人	石田 泰三 加藤 博道		
IPC分类号	H05B33/10 H01L51/50 H05B33/14		
FI分类号	H05B33/10 H05B33/14.A		
F-TERM分类号	3K007/AB08 3K007/AB11 3K007/DB03 3K007/FA01 3K007/FA03 3K107/AA01 3K107/BB01 3K107/BB03 3K107/CC27 3K107/CC29 3K107/CC33 3K107/EE02 3K107/GG26 3K107/GG28 3K107/GG55 3K107/GG57		
代理人(译)	伊藤洋二 三浦贵大 水野 史博		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够制造对所使用的温度环境具有高可靠性的有机EL面板的制造方法。在具有在下部电极20和上部电极40之间具有包括发光层33的有机层30的像素50的有机EL面板S1的制造方法中，向像素50施加反向偏压。是在低于用于像素50的有机材料的玻璃材料的玻璃化转变温度的最小玻璃化转变温度且低于有机EL面板S1的操作保证温度的温度的气氛中减少上述产生的漏电流的方法。通过向像素50施加反向偏置电压，使得像素50中的泄漏电流的产生部分不导电。[选型图]图1

