

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02013/005257

発行日 平成27年2月23日 (2015. 2. 23)

(43) 国際公開日 平成25年1月10日 (2013. 1. 10)

| (51) Int.Cl. | F I | テーマコード (参考) |
|---------------------|----------------|-------------|
| G09G 3/30 (2006.01) | G09G 3/30 J | 5C080 |
| G09G 3/20 (2006.01) | G09G 3/20 612E | 5C380 |
| | G09G 3/20 612U | |
| | G09G 3/20 611J | |
| | G09G 3/20 611A | |

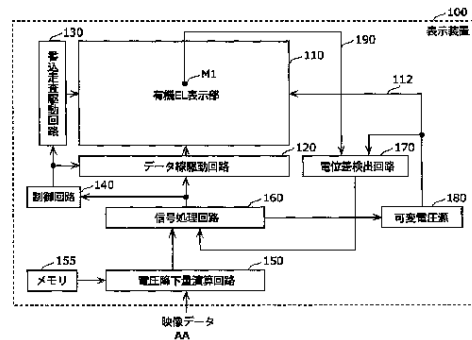
審査請求 有 予備審査請求 未請求 (全 46 頁) 最終頁に続く

| | |
|---|--|
| 出願番号 特願2012-502382 (P2012-502382) | (71) 出願人 000005821 パナソニック株式会社 大阪府門真市大字門真1006番地 |
| (21) 国際出願番号 PCT/JP2011/003885 | (74) 代理人 100109210 弁理士 新居 広守 |
| (22) 国際出願日 平成23年7月6日 (2011. 7. 6) | (72) 発明者 戎野 浩平 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内 |
| (81) 指定国 AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW | (72) 発明者 加藤 敏行 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内 |
| | Fターム(参考) 5C080 AA06 AA10 BB05 CC03 DD03 DD20 DD22 DD26 DD27 DD29 FF03 FF11 JJ01 JJ02 JJ03 JJ04 JJ05 JJ07 KK43 最終頁に続く |

(54) 【発明の名称】 表示装置

(57) 【要約】

消費電力低減効果の高い表示装置を提供する。本発明の表示装置(100)は、電源電圧を出力する可変電圧源(180)と、複数の発光画素(111)の各々に接続された陽極側及び陰極側の電源線を含む有機EL表示部(110)と、モニタ用の発光画素(111M)の陽極側の電位を検出する電位差検出回路(170)と、映像データから陰極側の電源線に生じる電圧降下量を算出し陰極側の電源線の少なくとも1点における電位を推定する電圧降下量演算回路(150)と、電位差検出回路(170)で検出された陽極側の電位と、電圧降下量演算回路(150)で推定された陰極側の電位との電位差が所定の電位差となるように、可変電圧源(180)から出力される電源電圧を調整する信号処理回路(160)とを備える。



- 100 Display device
- 110 Organic electroluminescence display unit
- 120 Data line drive circuit
- 130 Write scan drive circuit
- 140 Control circuit
- 160 Voltage decrease quantity computation circuit
- 155 Memory
- 160 Signal processing circuit
- 170 Potential difference detection circuit
- 180 Variable voltage source
- AA Video data

【特許請求の範囲】**【請求項 1】**

高電位側及び低電位側の出力電位を出力する電源供給部と、

マトリクス状に配置された複数の発光画素、及び前記複数の発光画素の各々に接続された高電位側の電源線及び低電位側の電源線を含み、前記電源供給部から電源供給を受ける表示部と、

前記表示部内における少なくとも一つの発光画素に印加される電位のうち高電位側及び低電位側の一方の電位を検出する電圧検出部と、

前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから、高電位側及び低電位側の他方の前記電源線に生じる電圧降下量を算出し、当該電源線の少なくとも1点における電位を推定する電圧推定部と、

前記電圧検出部で検出された前記高電位側及び低電位側の一方の電位と、前記電圧推定部で推定された前記電源線の少なくとも1点における電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する電圧調整部とを備える

表示装置。

【請求項 2】

前記電圧推定部は、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるM（Mは2以上の整数）個の発光画素からなる第1ブロック毎に前記電圧降下量の分布を算出し、前記第1ブロック毎に算出した前記電圧降下量の分布に基づき、前記高電位側及び低電位側の他方の電源線に生じる電圧降下量を発光画素毎に推定する

請求項1に記載の表示装置。

【請求項 3】

前記電圧推定部は、さらに、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるN（NはMと異なる2以上の整数）個の発光画素からなる第2ブロック毎に前記電圧降下量の分布を算出し、

前記第1ブロック毎に算出した前記電圧降下量の分布と、前記第2ブロック毎に算出した前記電圧降下量の分布とから、前記高電位側及び低電位側の他方の電源線に生じる電圧降下量を発光画素毎に推定する

請求項2に記載の表示装置。

【請求項 4】

前記電圧調整部は、推定した前記電圧降下量の分布の最大値を用いて前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する

請求項1～3のいずれか1項に記載の表示装置。

【請求項 5】

前記電圧検出部は、前記表示部内における複数の発光画素の電位を検出する

請求項1に記載の表示装置。

【請求項 6】

前記電圧調整部は、前記電圧検出部で検出された複数の高電位側の電位のうちの最小電位、または、前記電圧検出部で検出された複数の低電位側の電位のうち最大電位を選択し、当該選択した電位に基づいて前記電源供給部を調整する

請求項5に記載の表示装置。

【請求項 7】

さらに、

前記高電位側の電位が検出される前記発光画素に一端が接続され、前記電圧調整部に他端が接続された、前記高電位側の電位を伝達するための高電位側検出線、または、前記低電位側の電位が検出される前記発光画素に一端が接続され、前記電圧調整部に他端が接続された、前記低電位側の電位を伝達するための低電位側検出線を備える

10

20

30

40

50

請求項 1 に記載の表示装置。

【請求項 8】

前記複数の発光画素は、それぞれ、
ソース電極及びドレイン電極を有する駆動素子と、
第 1 の電極及び第 2 の電極を有する発光素子とを備え、

前記第 1 の電極は前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記
ソース電極及びドレイン電極の他方ならびに前記第 2 の電極の一方は、前記高電位側及び
低電位側の電源線の一方に接続され、前記ソース電極及びドレイン電極の他方ならびに前
記第 2 の電極の他方は、前記高電位側及び低電位側の電源線の他方に接続されている

請求項 1 ~ 7 のいずれか 1 項に記載の表示装置。

10

【請求項 9】

前記第 2 の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成し
ており、

前記共通電極は、その周縁部から電位が印加されるように、前記電源供給部と電氣的に
接続されている

請求項 8 に記載の表示装置。

【請求項 10】

前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されている

請求項 9 に記載の表示装置。

【請求項 11】

前記発光素子は、有機 EL 素子である

請求項 8 ~ 10 のいずれか 1 項に記載の表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL に代表される電流駆動型発光素子を用いたアクティブマトリクス型
表示装置に関し、さらに詳しくは、消費電力低減効果の高い表示装置に関する。

【背景技術】

【0002】

一般に、有機 EL 素子の輝度は、素子に供給される駆動電流に依存し、駆動電流に比例
して素子の発光輝度が大きくなる。従って、有機 EL 素子からなるディスプレイの消費電
力は、表示輝度の平均で決まる。即ち、液晶ディスプレイと異なり、有機 EL ディスプレ
イの消費電力は、表示画像によって大きく変動する。

30

【0003】

例えば、有機 EL ディスプレイにおいては、全白画像を表示した場合に最も大きな消費
電力を必要とするが、一般的な自然画の場合は、全白時に対して 20 ~ 40 % 程度の消費
電力で十分とされる。

【0004】

しかしながら、電源回路設計やバッテリー容量は、ディスプレイの消費電力が最も大き
なる場合を想定して設計されることから、一般的な自然画に対して 3 ~ 4 倍の消費電力を
考慮しなければならず、機器の低消費電力化及び小型化の妨げとなっている。

40

【0005】

そこで従来では、映像データのピーク値を検出し、その検出データに基づいて有機 EL
素子のカソード電圧を調整して、電源電圧を減少させることにより表示輝度をほとんど低
下させずに消費電力を抑制するという技術が提案されている（例えば、特許文献 1 参照）

。

【先行技術文献】

【特許文献】

【0006】

50

【特許文献1】特開2006-065148号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

さて、有機EL素子は電流駆動素子であることから、電源配線には電流が流れ、配線抵抗に比例した電圧降下が発生する。そのため、ディスプレイに供給される電源電圧は、電圧降下を補う電圧マージンを上乘せして設定されている。電圧降下分を補う電圧マージンについても、上述の電源回路設計やバッテリー容量と同様に、ディスプレイの消費電力が一番大きくなる場合を想定して設定されることから、一般的な自然画に対して無駄な電力が消費されていることになる。

10

【0008】

モバイル機器用途を想定した小型ディスプレイでは、パネル電流が小さいので、電圧降下分を補う電圧マージンは発光画素で消費される電圧に比べて無視できるほど小さい。しかし、パネルの大型化に伴って電流が増加すると、電源配線で生じる電圧降下が無視できなくなる。

【0009】

しかしながら、上記特許文献1における従来技術においては、各発光画素における消費電力を低減することはできるが、電圧降下分を補う電圧マージンを低減することはできず、家庭向けの30型以上の大型表示装置における消費電力低減効果としては不十分である。

20

【0010】

本発明は上述の問題に鑑みてなされたものであり、消費電力低減効果の高い表示装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記目的を達成するために、本発明の一態様に係る表示装置は、高電位側及び低電位側の出力電位を出力する電源供給部と、マトリクス状に配置された複数の発光画素、及び前記複数の発光画素の各々に接続された高電位側の電源線及び低電位側の電源線を含み、前記電源供給部から電源供給を受ける表示部と、前記表示部内における少なくとも一つの発光画素に印加される電位のうち高電位側及び低電位側の一方の電位を検出する電圧検出部と、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから、高電位側及び低電位側の他方の前記電源線に生じる電圧降下量を算出し、当該電源線の少なくとも1点における電位を推定する電圧推定部と、前記電圧検出部で検出された前記高電位側及び低電位側の一方の電位と、前記電圧推定部で推定された前記電源線の少なくとも1点における電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する電圧調整部とを備えることを特徴とする。

30

【発明の効果】

【0012】

本発明によれば、消費電力低減効果の高い表示装置を実現できる。

40

【図面の簡単な説明】

【0013】

【図1】図1は、本発明の実施の形態1に係る表示装置の概略構成を示すブロック図である。

【図2】図2は、実施の形態1に係る有機EL表示部の構成を模式的に示す斜視図である。

【図3】図3は、水平1920画素、垂直1080画素を有する有機EL表示部における陽極側電源線網のモデルを模式的に示す図である。

【図4】図4は、発光画素の具体的な構成の一例を示す回路図である。

【図5】図5は、可変電圧源の具体的な構成の一例を示すブロック図である。

50

【図 6】図 6 は、本発明の実施の形態 1 に係る表示装置の動作を示すフローチャートである。

【図 7】図 7 は、本発明の実施の形態 1 に係る表示装置が有する電圧降下量演算回路及び信号処理回路の動作の一例を示すフローチャートである。

【図 8 A】図 8 A は、有機 E L 表示部に表示される画像の一例を模式的に示す図である。

【図 8 B】図 8 B は、図 8 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 8 C】図 8 C は、図 8 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 9 A】図 9 A は、有機 E L 表示部に表示される画像の他の一例を模式的に示す図である。

10

【図 9 B】図 9 B は、図 9 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 9 C】図 9 C は、図 9 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 10】図 10 は、信号処理回路が参照する必要電圧換算テーブルの一例を示す図である。

【図 11】図 11 は、信号処理回路が参照する電圧マージン換算テーブルの一例を示す図である。

【図 12】図 12 は、第 N フレーム ~ 第 N + 2 フレームにおける表示装置の動作を示すタイミングチャートである。

20

【図 13】図 13 は、有機 E L 表示部に表示される画像を模式的に示す図である。

【図 14】図 14 は、本発明の実施の形態 1 の第 1 の変形例に係る表示装置の動作を示すフローチャートである。

【図 15】図 15 は、本発明の実施の形態 1 の第 2 の変形例に係る表示装置の動作を示すフローチャートである。

【図 16】図 16 は、本発明の実施の形態 2 に係る表示装置の動作を示すフローチャートである。

【図 17】図 17 は、水平 1920 画素、垂直 1080 画素を有する有機 E L 表示部において、水平 120 画素、垂直 120 画素を 1 ブロックとした場合の第 2 電源配線のモデルを模式的に示す図である。

30

【図 18】図 18 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量マトリクスを表す図である。

【図 19】図 19 は、水平 1920 画素、垂直 1080 画素を有する有機 E L 表示部において、水平 60 画素、垂直 60 画素を 1 ブロックとした場合の第 2 電源配線のモデルを模式的に示す図である。

【図 20】図 20 は、細かくブロック化した場合に算出されたブロック毎の電圧降下量マトリクスを表す図である。

【図 21】図 21 は、ある映像信号に対して、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係を示すグラフである。

40

【図 22】図 22 は、本発明の実施の形態 3 に係る表示装置の概略構成を示すブロック図である。

【図 23】図 23 は、本発明の実施の形態 3 に係る変形例を示す表示装置の概略構成を示すブロック図である。

【図 24 A】図 24 A は、実施の形態 3 に係る有機 E L 表示部に表示される画像の一例を模式的に示す図である。

【図 24 B】図 24 B は、x - x' 線における第 1 電源配線の電圧降下量を示すグラフである。

【図 25 A】図 25 A は、実施の形態 3 に係る有機 E L 表示部に表示される画像の他の一例を模式的に示す図である。

50

【図 2 5 B】図 2 5 B は、 $x - x'$ 線における第 1 電源配線の電圧降下量を示すグラフである。

【図 2 6】図 2 6 は、映像データの階調に対応する、通常の発光画素の発光輝度及びモニタ用配線を有する発光画素の発光輝度を示すグラフである。

【図 2 7】図 2 7 は、線欠陥が発生している画像を模式的に示す図である。

【図 2 8】図 2 8 は、駆動トランジスタの電流 - 電圧特性と有機 EL 素子の電流 - 電圧特性とをあわせて示すグラフである。

【図 2 9】図 2 9 は、本発明の表示装置を内蔵した薄型フラット TV の外観図である。

【発明を実施するための形態】

【0014】

10

本発明に係る表示装置は、高電位側及び低電位側の出力電位を出力する電源供給部と、マトリクス状に配置された複数の発光画素、及び前記複数の発光画素の各々に接続された高電位側の電源線及び低電位側の電源線を含み、前記電源供給部から電源供給を受ける表示部と、前記表示部内における少なくとも一つの発光画素に印加される電位のうち高電位側及び低電位側の一方の電位を検出する電圧検出部と、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから、高電位側及び低電位側の他方の前記電源線に生じる電圧降下量を算出し、当該電源線の少なくとも 1 点における電位を推定する電圧推定部と、前記電圧検出部で検出された前記高電位側及び低電位側の一方の電位と、前記電圧推定部で推定された前記電源線の少なくとも 1 点における電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する電圧調整部とを備えることを特徴とする。

20

【0015】

これにより、電源線の抵抗成分による電圧降下量を、一方の電源線においては検出し、他方の電源線においては算出し、これらの電圧降下量を電源供給部にフィードバックすることで、余分な供給電圧を減らし、消費電力を削減することができる。

【0016】

また、発光画素における高電位側の電位及び低電位側の電位の双方を検出する場合と比較して、電位検出のための検出線の配置本数を削減でき、また、表示部のレイアウト変更が簡略化される。さらに、発光画素における高電位側の電位及び低電位側の電位の双方を電源線網モデルにより推定する場合と比較して、片側電極では実データ測定による電圧降下量の測定がなされるので、より高精度な電源電圧の設定が可能となる。電源供給部から少なくとも一つの発光画素までに発生する電圧降下量に応じて、電源供給部の高電位側の出力電位及び電源供給部の低電位側の出力電位の少なくとも一方を調整することにより、消費電力を削減することができる。

30

【0017】

また、本発明に係る表示装置の一態様は、前記電圧推定部は、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布に基づき、前記高電位側及び低電位側の他方の電源線に生じる電圧降下量を発光画素毎に推定してもよい。

40

【0018】

これにより、計算量を大幅に低減することができるので、低コスト化できる。

【0019】

また、本発明に係る表示装置の一態様は、前記電圧推定部は、さらに、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記高電位側及び低電位側の他方の電源線に生じる電圧降下量を発光画素毎に推定してもよい。

【0020】

50

これにより、少ない計算量で精度よく電圧を調整できる。よって、低コストで、さらに消費電力を低減できる。

【0021】

また、本発明に係る表示装置の一態様は、前記電圧調整部は、推定した前記電圧降下量の分布の最大値を用いて前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整してもよい。

【0022】

これにより、電圧不足による発光画素の輝度の低下を防止できる。

【0023】

また、本発明に係る表示装置の一態様は、前記電圧検出部は、前記表示部内における複数の発光画素の電位を検出してもよい。

10

【0024】

また、本発明に係る表示装置の一態様は、前記電圧調整部は、前記電圧検出部で検出された複数の高電位側の電位のうちの最小電位、または、前記電圧検出部で検出された複数の低電位側の電位のうち最大電位を選択し、当該選択した電位に基づいて前記電源供給部を調整してもよい。

【0025】

これにより、検出された高電位側の電位または低電位側の電位が複数であれば、複数の検出電位のうち最小または最大の電位を選択することができる。よって、電源供給部からの出力電位をより精密に調整することが可能となる。よって、表示部を大型化した場合であつても、消費電力を効果的に削減できる。

20

【0026】

また、本発明に係る表示装置の一態様は、さらに、前記高電位側の電位が検出される前記発光画素に一端が接続され、前記電圧調整部に他端が接続された、前記高電位側の電位を伝達するための高電位側検出線、または、前記低電位側の電位が検出される前記発光画素に一端が接続され、前記電圧調整部に他端が接続された、前記低電位側の電位を伝達するための低電位側検出線を備えてもよい。

【0027】

これにより、電圧検出部は、発光画素における高電位側の電位及び低電位側の電位の一方を測定できる。

30

【0028】

また、本発明に係る表示装置の一態様は、前記複数の発光画素は、それぞれ、ソース電極及びドレイン電極を有する駆動素子と、第1の電極及び第2の電極を有する発光素子とを備え、前記第1の電極は前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記ソース電極及びドレイン電極の他方ならびに前記第2の電極の一方は、前記高電位側及び低電位側の電源線の一方に接続され、前記ソース電極及びドレイン電極の他方ならびに前記第2の電極の他方は、前記高電位側及び低電位側の電源線の他方に接続されていてもよい。

【0029】

また、本発明に係る表示装置の一態様は、前記第2の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、前記共通電極は、その周縁部から電位が印加されるように、前記電源供給部と電氣的に接続されていてもよい。

40

【0030】

これにより、表示部の中央付近となるにつれ電圧降下量が大きくなっていくが、特に表示部が大型化した場合に、電源供給部の高電位側の出力電位及び電源供給部の低電位側の出力電位をより適切に調整でき、消費電力を一層削減することができる。

【0031】

また、本発明に係る表示装置の一態様は、前記第2の電極は、金属酸化物からなる透明導電性材料で形成されていてもよい。

【0032】

50

また、本発明に係る表示装置の一態様は、前記発光素子は、有機EL素子であってもよい。

【0033】

これにより、消費電力が下がることにより発熱が抑えられるので、有機EL素子の劣化を抑制できる。

【0034】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【0035】

(実施の形態1)

本実施の形態に係る表示装置は、高電位側及び低電位側の出力電位を出力する可変電圧源と、マトリクス状に配置された複数の発光画素及び当該複数の発光画素の各々に接続された高電位側及び低電位側の電源線を含み、当該可変電圧源から電源供給を受ける有機EL表示部と、当該有機EL表示部内における少なくとも一つの発光画素に印加される高電位側及び低電位側の一方の電位を検出する電位差検出回路と、複数の発光画素のそれぞれの発光輝度を示すデータである映像データから、高電位側及び低電位側の他方の電源線に生じる電圧降下量分布を算出し、当該電源線の少なくとも1点における電位を推定する電圧降下量演算回路と、電位差検出回路で検出された電位と、電圧降下量演算回路で推定された電位との電位差が所定の電位差となるように、可変電圧源から出力される高電位側及び低電位側の出力電位の少なくとも一方を調整する信号処理回路とを備える。

10

20

【0036】

これにより、本実施の形態に係る表示装置は、高い消費電力低減効果を実現する。

【0037】

以下、本発明の実施の形態1について、図を用いて具体的に説明する。

【0038】

図1は、本発明の実施の形態1に係る表示装置の概略構成を示すブロック図である。

【0039】

同図に示す表示装置100は、有機EL表示部110と、データ線駆動回路120と、書込走査駆動回路130と、制御回路140と、電圧降下量演算回路150と、メモリ155と、信号処理回路160と、電位差検出回路170と、可変電圧源180と、モニタ用配線190とを備える。

30

【0040】

図2は、実施の形態1に係る有機EL表示部110の構成を模式的に示す斜視図である。なお、図中上方が表示面側である。

【0041】

同図に示すように、有機EL表示部110は、複数の発光画素111と、第1電源配線112と、第2電源配線113とを有する。

【0042】

発光画素111は、第1電源配線112及び第2電源配線113に接続され、当該発光画素111に流れる画素電流 i_{pix} に応じた輝度で発光する。複数の発光画素111のうち、予め定められた少なくとも一つの発光画素は、検出点M1でモニタ用配線190に接続されている。以降、モニタ用配線190に直接接続された発光画素111をモニタ用の発光画素111Mと記す。モニタ用の発光画素111Mは、例えば、有機EL表示部110の中央付近に配置されている。

40

【0043】

第1電源配線112は、マトリクス状に配置された発光画素111に対応させて、網目状に形成され、有機EL表示部110の周縁部に配置されている可変電圧源180に電氣的に接続されている。本実施の形態では、第1電源配線112は陽極側電源線網を構成する。一方、第2電源配線113は、有機EL表示部110にベタ膜状に形成され、可変電圧源180に電氣的に接続されている。本実施の形態では、第2電源配線113は陰極側

50

電源線網を構成する。可変電圧源 180 から電源電圧が出力されることにより、第 1 電源配線 112 と第 2 電源配線 113 との間には、可変電圧源 180 から出力された電源電圧に対応した電圧が印加される。図 2 では、第 1 電源配線 112 及び第 2 電源配線 113 の抵抗成分を示すために、第 1 電源配線 112 及び第 2 電源配線 113 を模式的にメッシュ状に図示している。なお、第 2 電源配線 113 は、例えば、有機 EL 表示部 110 の周縁部で表示装置 100 の共通接地電位に接地されていてもよい。

【0044】

第 1 電源配線 112 には、水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} とが存在する。第 2 電源配線 113 には、水平抵抗成分 R_{ch} と垂直抵抗成分 R_{cv} とが存在する。なお、図示されていないが、発光画素 111 は、書込走査駆動回路 130 及びデータ線駆動回路 120 に接続され、発光画素 111 を発光及び消光するタイミングを制御するための走査線と、発光画素 111 の発光輝度に対応する信号電圧を供給するためのデータ線とも接続されている。

10

【0045】

モニタ用の発光画素 111M は、第 1 電源配線 112 及び第 2 電源配線 113 の配線方法、第 1 電源配線 112 の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} の値、ならびに第 2 電源配線 113 の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} の値に応じて、最適位置が決定される。

【0046】

図 3 は、水平 1920 画素、垂直 1080 画素を有する有機 EL 表示部 110 における陽極側電源線網のモデルを模式的に示す図である。

20

【0047】

各画素（発光画素）は水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} によって上下左右の隣接画素と各々接続されており、周縁部には可変電圧源 180 から出力される電源電圧が印加される。

【0048】

図 4 は、発光画素 111 の具体的な構成の一例を示す回路図である。

【0049】

同図に示す発光画素 111 は、駆動素子と発光素子とを含み、駆動素子は、ソース電極及びドレイン電極を含み、発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、ソース電極及びドレイン電極の他方と第 2 の電極との一方に高電位側の電位が印加され、ソース電極及びドレイン電極の他方と第 2 の電極との他方に低電位側の電位が印加される。具体的には、発光画素 111 は、有機 EL 素子 121 と、データ線 122 と、走査線 123 と、スイッチトランジスタ 124 と、駆動トランジスタ 125 と、保持容量 126 とを有する。この発光画素 111 は、有機 EL 表示部 110 に、例えばマトリクス状に配置されている。また、モニタ用の発光画素 111M では、駆動素子のソース電極及びドレイン電極の他方にモニタ用配線 190 が接続されている。発光画素 111M は、有機 EL 表示部 110 に少なくとも 1 つ配置される。

30

【0050】

有機 EL 素子 121 は、発光素子の一例であって、アノードが駆動トランジスタ 125 のドレインに接続され、カソードが第 2 電源配線 113 に接続され、アノードとカソードとの間に流れる電流値に応じた輝度で発光する。この有機 EL 素子 121 のカソード側の電極は、複数の発光画素 111 に共通して設けられた共通電極の一部を構成しており、該共通電極は、その周縁部から電位が印加されるように、可変電圧源 180 と電氣的に接続されている。つまり、共通電極が有機 EL 表示部 110 における第 2 電源配線 113 として機能する。また、カソード側の電極は、金属酸化物からなる透明導電性材料で形成されている。なお、有機 EL 素子 121 のアノード側の電極は第 1 の電極の一例であり、有機 EL 素子 121 のカソード側の電極は第 2 の電極の一例である。

40

【0051】

50

データ線 122 は、データ線駆動回路 120 と、スイッチトランジスタ 124 のソース及びドレインの一方とに接続され、データ線駆動回路 120 により映像信号（映像データ）に対応する信号電圧が印加される。

【0052】

走査線 123 は、書込走査駆動回路 130 と、スイッチトランジスタ 124 のゲート電極に接続され、書込走査駆動回路 130 により印加される電圧に応じて、スイッチトランジスタ 124 の導通及び非導通を切り換える。

【0053】

スイッチトランジスタ 124 は、ソース電極及びドレイン電極の一方がデータ線 122 に接続され、ソース電極及びドレイン電極の他方が駆動トランジスタ 125 のゲート及び保持容量 126 の一端に接続された、例えば、P型薄膜トランジスタ（TFT）である。

10

【0054】

駆動トランジスタ 125 は、ソース電極が第 1 電源配線 112 に接続され、ドレイン電極が有機 EL 素子 121 のアノード電極に接続され、ゲート電極が保持容量 126 の一端及びスイッチトランジスタ 124 のソース電極及びドレイン電極の他方に接続された駆動素子であり、例えば、P型 TFT である。これにより、駆動トランジスタ 125 は、保持容量 126 に保持された電圧に応じた電流を有機 EL 素子 121 に供給する。また、モニタ用の発光画素 111M において、駆動トランジスタ 125 のソース電極はモニタ用配線 190 と接続されている。一方、モニタ用の発光画素 111M において、有機 EL 素子 121 のカソード電極は発光画素 111M の陰極である。

20

【0055】

保持容量 126 は、一端がスイッチトランジスタ 124 のソース電極及びドレイン電極の他方に接続され、他端が第 1 電源配線 112 に接続され、スイッチトランジスタ 124 が非導通となったときの第 1 電源配線 112 の電位と駆動トランジスタ 125 のゲート電極の電位との電位差を保持する。つまり、信号電圧に対応する電圧を保持する。

【0056】

以下、図 1 に記載された各構成要素の機能について図 2 ~ 図 4 を参照しながら説明する。

【0057】

データ線駆動回路 120 は、映像データに対応する信号電圧を、データ線 122 を介して発光画素 111 に出力する。

30

【0058】

書込走査駆動回路 130 は、複数の走査線 123 に走査信号を出力することで、複数の発光画素 111 を順に走査する。具体的には、スイッチトランジスタ 124 を行単位で導通または非導通とする。これにより、書込走査駆動回路 130 により選択されている行の複数の発光画素 111 に、複数のデータ線 122 に出力された信号電圧が印加される。よって、発光画素 111 が映像データに応じた輝度で発光する。

【0059】

制御回路 140 は、データ線駆動回路 120 及び書込走査駆動回路 130 のそれぞれに、駆動タイミングを指示する。

40

【0060】

電位差検出回路 170 は、本実施の形態における本発明の電圧検出部であって、モニタ用の発光画素 111M に印加される陽極側の電位を測定する。具体的には、電位差検出回路 170 は、モニタ用の発光画素 111M に印加される陽極側の電位を、モニタ用配線 190 を介して測定する。そして、電位差検出回路 170 は、可変電圧源 180 の出力電圧を測定し、当該出力電圧と検出された陽極側の電位との電位差 V を測定する。つまり、電位差 V は、モニタ用の発光画素 111M における陽極側の電圧降下量である。そして、測定した電位差 V を信号処理回路 160 へ出力する。

【0061】

メモリ 155 は、図 2 及び図 3 で説明した第 1 電源配線 112 の水平抵抗成分 R_{ah} 及

50

び垂直抵抗成分 R_{av} 、ならびに、第2電源配線113の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} の数値データが予め格納された記憶部である。

【0062】

電圧降下量演算回路150は、電圧推定部の一例であり、表示装置100に入力された映像信号と、メモリ155から読み出された第2電源配線113の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} とから、第2電源配線113に生じる電圧の降下量の分布を発光画素111毎に推定し、推定した陰極側の電圧降下量の分布を信号処理回路160に出力する。

【0063】

また、電圧降下量演算回路150は、表示装置100に入力された映像データのピーク値を検出し、検出したピーク値を示すピーク信号を信号処理回路160へ出力する。具体的には、電圧降下量演算回路150は、映像データの中から最も高階調のデータをピーク値として検出する。高階調のデータとは、有機EL表示部110で明るく表示される画像に対応する。

10

【0064】

信号処理回路160は、本実施の形態における本発明の電圧調整部であって、電圧降下量演算回路150から出力された陰極側の電圧降下量の分布及び上記ピーク信号と、電位差検出回路170で検出された電位差 V とから、モニタ用の発光画素111Mの陽極側の電位と所定の発光画素の陰極側の電位との電位差を、所定の電位差にするように可変電圧源180を調整する。具体的には、信号処理回路160は、電圧降下量演算回路150から出力されたピーク信号で発光画素111を発光させた場合に、有機EL素子121と駆動トランジスタ125とに必要な電圧を決定する。また、信号処理回路160は、電圧降下量演算回路150で推定された陰極側の電圧降下量の分布と、電位差検出回路170で検出された陽極側の電圧降下量である電位差 V を基に、電圧マージンを求める。そして、決定された、有機EL素子121に必要な電圧 V_{EL} と、駆動トランジスタ125に必要な電圧 V_{TFT} と、電圧マージン V_{drop} とを合計し、合計結果の $V_{EL} + V_{TFT} + V_{drop}$ を第1基準電圧 V_{ref1} の電圧として可変電圧源180に出力する。

20

【0065】

つまり、信号処理回路160は、電圧マージン V_{drop} を示す信号に応じて、可変電圧源180が出力する、陽極側出力電位及び陰極側出力電位の電位差である電源電圧を調整する。具体的には、信号処理回路160は、電圧マージン V_{drop} だけ電源電圧が増加するように可変電圧源180を制御する。

30

【0066】

なお、上記所定の発光画素の陰極側の電位とは、電圧降下量演算回路150で推定された陰極側の電圧降下量の分布において、例えば、最大の電圧降下量を有する発光画素の陰極側の電位であってもよいし、また、例えば、上記電圧降下量分布により推定される発光画素111Mにおける陰極側の電位であってもよい。

【0067】

また、信号処理回路160は、電圧降下量演算回路150を介して入力された映像データに対応する信号電圧をデータ線駆動回路120へ出力する。

40

【0068】

可変電圧源180は、本実施の形態における本発明の電源供給部であって、高電位側の電位及び低電位側の電位を有機EL表示部110に出力する。この可変電圧源180は、信号処理回路160から出力される第1基準電圧 V_{ref1} により、電位差検出回路170で検出されたモニタ用の発光画素111Mの陽極側の電位と、電圧降下量演算回路150で推定された電圧降下量分布を基に算出された陰極側の電位との電位差が所定の電位差 ($V_{EL} + V_{TFT}$) となるような出力電圧 V_{out} を出力する電圧可変型の電源である。

【0069】

モニタ用配線190は、一端がモニタ用の発光画素111Mに接続され、他端が電位差

50

検出回路 170 に接続され、モニタ用の発光画素 111M に印加される高電位側の電位を電位差検出回路 170 に伝達する高電位側検出線である。

【0070】

なお、本実施の形態では、陽極側の電位をモニタ用の発光画素 111M で測定検出し、陰極側の電位を電源線網の電圧分布から推定する例を挙げたが、陽極側の電位を電圧降下量演算回路 150 による電圧降下量分布の推定から算定し、陰極側の電位をモニタ用の発光画素 111M で測定検出してもよい。つまり、モニタ用配線は、一端がモニタ用の発光画素 111M に接続され、他端が電位差検出回路 170 に接続され、モニタ用の発光画素 111M に印加される低電位側の電位を電位差検出回路 170 に伝達する低電位側検出線であってもよい。

10

【0071】

次に、この可変電圧源 180 の詳細な構成について簡単に説明する。

【0072】

図 5 は、可変電圧源の具体的な構成の一例を示すブロック図である。なお、同図には可変電圧源に接続されている有機 EL 表示部 110 及び信号処理回路 160 も示されている。

【0073】

同図に示す可変電圧源 180 は、比較回路 181 と、PWM (Pulse Width Modulation) 回路 182 と、ドライブ回路 183 と、スイッチング素子 SW と、ダイオード D と、インダクタ L と、コンデンサ C と、出力端子 184 とを有し、入力電圧 V_{in} を第 1 基準電圧 V_{ref1} に応じた出力電圧 V_{out} に変換し、出力端子 184 から出力電圧 V_{out} を出力する。なお、図示していないが、入力電圧 V_{in} が入力される入力端子の前段には、AC-DC 変換器が挿入され、例えば、AC 100V から DC 20V への変換が済んでいるものとする。

20

【0074】

比較回路 181 は、出力検出部 185 及び誤差増幅器 186 を有し、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との差分に応じた電圧を PWM 回路 182 に出力する。

【0075】

出力検出部 185 は、出力端子 184 と、接地電位との間に挿入された 2 つの抵抗 R_1 及び R_2 を有し、出力電圧 V_{out} を抵抗 R_1 及び R_2 の抵抗比に応じて分圧し、分圧された出力電圧 V_{out} を誤差増幅器 186 へ出力する。

30

【0076】

誤差増幅器 186 は、出力検出部 185 で分圧された V_{out} と、信号処理回路 160 から出力された第 1 基準電圧 V_{ref1} とを比較し、その比較結果に応じた電圧を PWM 回路 182 へ出力する。具体的には、誤差増幅器 186 は、オペアンプ 187 と、抵抗 R_3 及び R_4 とを有する。オペアンプ 187 は、反転入力端子が抵抗 R_3 を介して出力検出部 185 に接続され、非反転入力端子が信号処理回路 160 に接続され、出力端子が PWM 回路 182 と接続されている。また、オペアンプ 187 の出力端子は、抵抗 R_4 を介して反転入力端子と接続されている。これにより、誤差増幅器 186 は、出力検出部 185 から入力された電圧と信号処理回路 160 から入力された第 1 基準電圧 V_{ref1} との電位差に応じた電圧を PWM 回路 182 へ出力する。言い換えると、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差に応じた電圧を PWM 回路 182 へ出力する。

40

【0077】

PWM 回路 182 は、比較回路 181 から出力された電圧に応じてデューティの異なるパルス波形をドライブ回路 183 に出力する。具体的には、PWM 回路 182 は、比較回路 181 から出力された電圧が大きい場合オンデューティの長いパルス波形を出力し、出力された電圧が小さい場合オンデューティの短いパルス波形を出力する。言い換えると、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差が大きい場合オンデューティの長いパルス波形を出力し、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差が小さい場合オンデューティの短いパルス波形を出力する。なお、パルス波形のオンの期間とは、

50

パルス波形がアクティブの期間である。

【0078】

ドライブ回路183は、PWM回路182から出力されたパルス波形がアクティブの期間にスイッチング素子SWをオンし、PWM回路182から出力されたパルス波形が非アクティブの期間にスイッチング素子SWをオフする。

【0079】

スイッチング素子SWは、ドライブ回路183により導通または非導通となる。スイッチング素子SWが導通状態の間だけ、入力電圧 V_{in} がインダクタL及びコンデンサCを介して、出力端子184に出力電圧 V_{out} として出力される。よって、出力電圧 V_{out} は0Vから徐々に20V(V_{in})に近づいていく。この時、インダクタL及びコンデンサCに充電がなされる。インダクタLの両端には電圧が印加されている(充電されている)ので、その分だけ出力電圧 V_{out} は入力電圧 V_{in} より低い電位となる。

10

【0080】

出力電圧 V_{out} が第1基準電圧 V_{ref1} に近づくにつれて、PWM回路182に入力される電圧は小さくなり、PWM回路182が出力するパルス信号のオンデューティは短くなる。

【0081】

するとスイッチング素子SWがオンする時間も短くなり、出力電圧 V_{out} は緩やかに第1基準電圧 V_{ref1} に収束してゆく。

【0082】

最終的に、 $V_{out} = V_{ref1}$ 付近の電位でわずかに電圧変動しながら出力電圧 V_{out} の電位が確定する。

20

【0083】

このように、可変電圧源180は、信号処理回路160から出力された第1基準電圧 V_{ref1} となるような出力電圧 V_{out} を生成し、有機EL表示部110へ供給する。

【0084】

次に、上述した表示装置100の動作について図6～図13を用いて説明する。

【0085】

図6は、本発明の実施の形態1に係る表示装置100の動作を示すフローチャートである。

30

【0086】

本実施の形態に係る表示装置100の電源線電圧制御動作は、電圧降下量演算回路150による陰極の電圧降下量推定(S10)、電位差検出回路170による陽極の電圧降下量測定(S20)、ならびに、電圧降下量演算回路150及び信号処理回路160による発光画素駆動に必要な電圧算出(S30)が同時並行して行われる。その後、上記ステップで取得された各パラメータを用いて、信号処理回路160による電源電圧の調整が行われる。以下、表示装置100の電源線電圧制御動作について詳細に説明する。

【0087】

まず、電圧降下量演算回路150は、映像信号のマトリクスを更新し、第2電源配線113の電圧降下(上昇)量マトリクスを作成する(ステップS10)。ステップS10の詳細については後述する。

40

【0088】

また、電位差検出回路170は、モニタ用の発光画素111Mにおける陽極側の電位を測定し、これと可変電圧源180の出力電圧との電位差 V を検出する(S20)。

【0089】

また、電圧降下量演算回路150は、映像信号のマトリクスを更新し(S310)、更新された映像信号のマトリクスからピーク階調を検出し(S320)、信号処理回路160は、電圧降下量演算回路150で検出されたピーク階調を基に、各発光画素111の有する駆動トランジスタ及び有機EL素子に必要な電圧($V_{TFT} + V_{EL}$)を算出する(S330)。ステップS310～S330の一連の動作は、ステップS30に相当する。

50

【0090】

次に、信号処理回路160は、ステップS10で作成された第2電源配線113の電圧降下(上昇)量マトリクス及びステップS20で測定されたモニタ用の発光画素111Mにおける陽極側の電圧降下量である電位差 V から、陽極側 - 陰極側間の電圧降下量の総量である電圧降下量マトリクスを作成する(S410)。

【0091】

次に、信号処理回路160は、ステップS410で作成された陽極側 - 陰極側間の電圧降下量マトリクスから、陽極側 - 陰極側間の最大電圧降下量を検索する(S420)。

【0092】

次に、信号処理回路160は、ステップS420で検索した陽極側 - 陰極側間の最大電圧降下量から電圧マージン V_{drop} を算出し、当該電圧マージン V_{drop} 、ステップS330で算出した $V_{TFT} + V_{EL}$ から、可変電圧源180の出力電圧として設定すべき基準電圧 V_{ref1} を設定する(S430)。

10

【0093】

最後に、信号処理回路160及び可変電圧源180は、可変電圧源180の出力電圧が、ステップS430で設定された基準電圧 V_{ref1} となるよう調節する(S440)。

【0094】

ここで、電圧降下量演算回路150及び信号処理回路160の動作について、上述したステップS10の動作を中心に詳細に説明する。

【0095】

図7は、本発明の実施の形態1に係る表示装置100が有する電圧降下量演算回路150及び信号処理回路160の動作の一例を示すフローチャートである。同図の中央部に記載された動作フローは、図6に記載された本発明の表示装置100の動作フローのうち、電圧降下量演算回路150によるステップS10の動作及び信号処理回路160によるステップS410~S440の動作を抜粋したものである。さらに、同図は、ステップS140及びS150における電源線網の電圧分布算出が、1フレームごとでなく画素行単位でなされていることを示す図である。図7の左側には、画像Aから画像Eへの変遷が描かれている。つまり、画像Aから画像Eまでの期間が、1フレーム期間に相当する。以下では、画像Bでの電源線網の電圧分布算出を例にして、上記動作の説明をする。

20

【0096】

まず、電圧降下量演算回路150は、画像A~画像Bの間に更新される1画素行の映像信号を入力する(S01)。

30

【0097】

次に、電圧降下量演算回路150は、保持している映像信号のマトリクスを更新する(S110)。具体的には、図7の右側に表されている映像信号マトリクスデータ201において、画像Aから画像Bの間に、1行目の画素行の階調データが更新される。

【0098】

次に、電圧降下量演算回路150は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する。具体的には、図7の右側に表されている画素電流マトリクスデータ202において、画像Aから画像Bの間に、1行目の画素行の画素電流データが更新される。

40

【0099】

次に、電圧降下量演算回路150は、メモリ155から第2電源配線113の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} を読み込む(ステップS130)。

【0100】

次に、電圧降下量演算回路150は、第2電源配線113の電圧分布を計算する(ステップS140)。具体的には、画素座標 (h, v) における第2電源配線113の電圧の降下量を $v_c(h, v)$ 、画素電流を $i(h, v)$ とおくと、画素座標 (h, v) における電流 $i(h, v)$ に関して次の式1が導出される。

【0101】

50

$$R_{ch} \times \{v_c(h-1, v) - v_c(h, v)\} + R_{ch} \times \{v_c(h+1, v) - v_c(h, v)\} + R_{cv} \times \{v_c(h, v-1) - v_c(h, v)\} + R_{cv} \times \{v_c(h, v+1) - v_c(h, v)\} = i(h, v) \dots (\text{式1})$$

【0102】

ただし、 h は 1 から 1920 までの整数であり、 v は 1 から 1080 までの整数である。また、 $v_c(0, v)$ 及び $v_c(1921, v)$ 、 $v_c(h, 0)$ 、 $v_c(h, 1081)$ は可変電圧源 180 から有機 EL 表示部 110 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、上述したように、 R_{ch} は第 2 電源配線 113 の水平抵抗成分（アドミタンス）、 R_{cv} は第 2 電源配線 113 の垂直抵抗成分（アドミタンス）である。

10

【0103】

式 1 を各発光画素 111 において導出すると 1920×1080 個の未知の変数 $v_c(h, v)$ に対する 1920×1080 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで各発光画素における第 2 電源配線 113 の電圧の降下量 $v_c(h, v)$ を得ることができる。つまり、発光画素 111 毎に第 2 電源配線 113 の電圧分布を算出できる。

【0104】

図 8 A は、有機 EL 表示部 110 に表示される画像の一例を模式的に示す図である。

【0105】

同図に示す画像 A は、図 7 に記載された画像 A であり、有機 EL 表示部 110 の中心部が白く、当該中心部以外が黒くなっている。

20

【0106】

図 8 B は、画像 A を示す映像信号から計算された第 2 電源配線 113 の電圧分布を示すグラフである。同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。具体的には、画素座標 $(0, v)$ は x 軸に対応し、画素座標 $(h, 0)$ は y 軸に対応する。

【0107】

電圧降下量演算回路 150 は、第 2 電源配線 113 の電圧降下（上昇）量を算出する。ここで、第 2 電源配線 113 はベタ膜状に形成されている。よって、第 2 電源配線 113 の電圧降下（上昇）量 $v_c(h, v)$ は、有機 EL 表示部 110 の中心、つまり画素座標 $(960, 540)$ において、最も大きくなる。

30

【0108】

また、本実施の形態に係る電圧降下量演算回路 150 は、第 2 電源配線 113 の電圧降下（上昇）量を算出するだけでなく、第 1 電源配線 112 の電圧降下量を算出することも可能である。以下、画像 A について、第 1 電源配線 112 の電圧降下量を算出した場合を参考として挙げておく。

【0109】

図 8 C は、画像 A を示す映像信号から計算された第 1 電源配線 112 の電圧分布を示すグラフである。同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。具体的には、画素座標 $(0, v)$ は x 軸に対応し、画素座標 $(h, 0)$ は y 軸に対応する。第 1 電源配線 112 は、図 2 及び図 3 に示した垂直抵抗成分 R_{av} が実質的に無限大の 1 次元配線を想定している。つまり、異なる行の発光画素 111 に対応して設けられた複数の第 1 電源配線 112 は、水平方向（行方向）に平行に配置されている。これにより、画像 A のうち白い領域に対応する行の第 1 電源配線 112 の電圧降下量は、画面中央に向かって徐々に大きくなる。一方、画像 A のうち白い領域に対応する行以外の第 1 電源配線 112 の電圧降下量は、実質的に 0 となる。

40

【0110】

なお、第 2 電源配線 113 の電圧分布を計算する処理、または、第 1 電源配線 112 の電圧分布を計算する処理（ステップ S140）は、推定ステップの一例である。

【0111】

50

ところで、画像 A を示す映像信号とは異なる映像信号が表示装置 100 に入力された場合の第 2 電源配線 113 の電圧分布及び第 1 電源配線 112 の電圧分布について述べる。

【0112】

図 9 A は、有機 EL 表示部に表示される画像の他の一例を模式的に示す図である。同図に示す画像 E は、図 7 に記載された画像 E であり、図 8 A に記載された画像 A の白領域と同じ大きさの白領域であって、画像 A の白領域とは表示位置の異なる白領域を含む。具体的には、画像 E は、画素座標 (1, 1) を含む領域が白領域となっている。

【0113】

図 9 B は、画像 E を示す映像信号から計算された第 2 電源配線 113 の電圧分布を示すグラフである。同図の x 軸は列方向の画素座標を示し、y 軸は行方向の画素座標を示し、z 軸は電圧降下量を示す。

10

【0114】

同図に示す第 2 電源配線 113 の電圧分布は、図 8 B に示した第 2 電源配線 113 の電圧分布と比較して、分布のピークが左側にずれると共にピーク電圧が低くなっている。具体的には、図 8 B に示した第 2 電源配線 113 の電圧分布の最大値は 5 ~ 6 V であるが、図 9 B に示す第 2 電源配線 113 の電圧分布の最大値は 3 ~ 4 V であり、2 V 程度低下している。

【0115】

つまり、第 2 電源配線 113 の電圧分布の最大値は、画像に応じて異なる値となる。特に、画像 A と画像 E とでは、白い領域の大きさは同じであるにも関わらず、白い領域が表示される位置が異なるために、第 2 電源配線 113 の電圧分布の最大値が異なる値となる。

20

【0116】

図 9 C は、画像 E を示す映像信号から計算された第 1 電源配線 112 の電圧分布を示すグラフである。同図の x 軸は列方向の画素座標を示し、y 軸は行方向の画素座標を示し、z 軸は電圧降下量を示す。

【0117】

同図に示す第 1 電源配線 112 の電圧分布は、図 8 C に示した第 1 電源配線 112 の電圧分布と比較して、分布のピークが左側にずれると共にピーク電圧が低くなっている。具体的には、図 8 C に示した第 1 電源配線 112 の電圧分布の最大値は 7 ~ 8 V であるが、図 9 C に示す第 1 電源配線 112 の電圧分布の最大値は 4 ~ 5 V であり、3 V 程度低下している。

30

【0118】

つまり、第 1 電源配線 112 の電圧分布の最大値も、画像に応じて異なる値となる。特に、画像 A と画像 E とでは、白い領域の大きさは同じであるにも関わらず、白い領域が表示される位置が異なるために、第 1 電源配線 112 の電圧分布の最大値が異なる値となる。

【0119】

上述したように、画像により電圧降下量分布が激しく変化する場合、モニタ用の発光画素を特定して実際の電圧降下量を測定するには、検出線を複数配置させる必要がある。検出線を複数配置する場合には、表示パネルの画像表示中に当該検出線が視認されないよう、検出線の配置レイアウトや本数などを配慮する必要がある。上記観点から、例えば、上述した電源線網による電圧降下量の推定方法を、表示画像により電圧降下量分布が激しく変化する側の電極に用い、一方、表示画像により電圧降下量の傾向は変化しないが電圧降下量の絶対値の変化が激しい側の電極には、検出線配置による実データの測定を用いることにより、消費電力低減効果が最大限に奏される。

40

【0120】

再び、図 7 の動作フローチャートに戻って説明を行う。

【0121】

次に、電圧降下量演算回路 150 は、第 2 電源配線 113 の電圧降下量マトリクスを作

50

成する (S 1 5 0)。具体的には、図 7 の右側に表されている第 2 電源配線 1 1 3 の電圧分布データ 2 0 3 を作成する。

【 0 1 2 2 】

次に、信号処理回路 1 6 0 は、ステップ S 1 5 0 で作成された第 2 電源配線 1 1 3 の電圧降下量マトリクスと、ステップ S 2 0 で検出された電位差 V とから、陽極側 - 陰極側間の電圧降下量分布を作成する (S 4 1 0)。具体的には、図 7 の右側に表されている陽極側 - 陰極側間の電圧降下量マトリクスデータ 2 0 4 を作成する。例えば、電圧降下量マトリクスデータ 2 0 4 は、第 2 電源配線 1 1 3 の電圧分布データ 2 0 3 の各画素における陰極側の電圧降下量に、ステップ S 2 0 で検出された陽極側の電圧降下量である電位差 V (1 . 5 V) を単純に加算したものとなる。

10

【 0 1 2 3 】

次に、信号処理回路 1 6 0 は、電圧降下量マトリクスデータ 2 0 4 に基づいて、最大電圧降下量を決定する。具体的には、図 7 の右側に表されている電圧降下量マトリクスデータ 2 0 4 において、最大電圧降下量を 5 . 6 V (第 5 4 0 行、第 9 6 0 列) と決定する。

【 0 1 2 4 】

次に、電圧降下量演算回路 1 5 0 は、上記最大電圧降下量から算出した電圧マージンを、駆動トランジスタ及び有機 EL 素子を駆動するのに必要な電圧に加算した電圧を電源電圧として設定する。具体的には、駆動トランジスタの必要電圧が 5 V、有機 EL 素子の必要電圧が 6 V である場合、これらの電圧と最大電圧降下量 5 . 6 V とを加算して電源電圧を 1 6 . 6 V と設定する。

20

【 0 1 2 5 】

最後に、信号処理回路 1 6 0 及び可変電圧源 1 8 0 は、可変電圧源 1 8 0 の出力電圧が、ステップ S 4 3 0 で設定された基準電圧 V_{ref1} となるよう調節する (S 4 4 0)。具体的には、信号処理回路 1 6 0 は、 V_{ref1} として 1 6 . 6 V を、可変電圧源 1 8 0 へ出力する。

【 0 1 2 6 】

上述した画像 B に対応した電源電圧制御の処理を 1 単位として、1 画素行の映像信号データが更新される度に、上記処理を実行する。

【 0 1 2 7 】

なお、図 7 において、1 画素行ごとに上記処理が実行されるのではなく、画像 A における上記処理の後には、画像 E における上記処理がなされる場合は、1 フレームごとの上記処理が実行される場合に相当する。

30

【 0 1 2 8 】

また、図 7 において、1 画素行ごとに上記処理が実行されるのではなく、複数の画素行を 1 単位として上記処理が実行されてもよい。

【 0 1 2 9 】

1 フレームごとに上記処理が実行される態様では、1 回の処理時間を確保できるという利点を有するのに対し、1 画素行ごとに上記処理が実行される態様では、高速な処理が要求されるが、電源電圧設定精度が向上するという利点を有する。

【 0 1 3 0 】

次に、図 6 に記載された動作フローチャートにおけるステップ S 3 0 について詳細に説明する。

40

【 0 1 3 1 】

まず、電圧降下量演算回路 1 5 0 は、表示装置 1 0 0 に入力された 1 フレームごとまたは画素行ごとに映像信号データを取得し、映像信号のマトリクスを更新する (ステップ S 3 1 0)。例えば、電圧降下量演算回路 1 5 0 は、バッファを有し、そのバッファに 1 フレーム期間の映像データを蓄積する。

【 0 1 3 2 】

次に、電圧降下量演算回路 1 5 0 は、取得した映像データのピーク値を検出 (ステップ S 3 2 0) し、検出したピーク値を示すピーク信号を信号処理回路 1 6 0 へ出力する。具

50

体的には、電圧降下量演算回路 150 は、色ごとに映像データのピーク値を検出する。例えば、映像データが赤 (R)、緑 (G)、青 (B) のそれぞれについて 0 ~ 255 (大きいほど輝度が高い) までの 256 階調で表されているとする。ここで、有機 EL 表示部 110 の一部の映像データが R : G : B = 177 : 124 : 135、有機 EL 表示部 110 の他の一部の映像データが R : G : B = 24 : 177 : 50、さらに他の一部の映像データが R : G : B = 10 : 70 : 176 の場合、電圧降下量演算回路 150 は R のピーク値として 177、G のピーク値として 177、B のピーク値として 176 を検出し、検出した各色のピーク値を示すピーク信号を信号処理回路 160 へ出力する。

【0133】

次に、信号処理回路 160 は、電圧降下量演算回路 150 から出力されたピーク値で有機 EL 素子 121 を発光させた場合の駆動トランジスタ 125 に必要な電圧 V_{TFT} と、有機 EL 素子 121 に必要な電圧 V_{EL} とを決定する (ステップ S330)。具体的には、信号処理回路 160 は、各色の階調に対応する $V_{TFT} + V_{EL}$ の必要電圧を示す必要電圧換算テーブルを用いて各色の階調に対応する $V_{TFT} + V_{EL}$ を決定する。

【0134】

図 10 は、信号処理回路 160 が参照する必要電圧換算テーブルの一例を示す図である。同図に示すように、必要電圧換算テーブルには各色の階調に対応する $V_{TFT} + V_{EL}$ の必要電圧が格納されている。例えば、R のピーク値 177 に対応する必要電圧は 8.5 V、G のピーク値 177 に対応する必要電圧は 9.9 V、B のピーク値 176 に対応する必要電圧は 6.7 V となる。各色のピーク値に対応する必要電圧のうち、最大の電圧は G のピーク値に対応する 9.9 V である。よって、信号処理回路 160 は、 $V_{TFT} + V_{EL}$ を 9.9 V と決定する。

【0135】

次に、図 6 及び図 7 に記載された動作フローチャートにおけるステップ S430 及び S440 について詳細に説明する。

【0136】

まず、信号処理回路 160 は、電位差検出回路 170 が検出した、陽極側の電圧降下量に相当する電位差 V と、電圧降下量演算回路 150 により算出された陰極側の電圧降下 (上昇) 量とから、電圧マージン V_{drop} を決定する。具体的には、信号処理回路 160 は、上記電位差 V と電圧降下量演算回路 150 により算出された陰極側の電位との電位差に対応する電圧マージン V_{drop} を示す電圧マージン換算テーブルを有し、当該換算テーブルを参照して電圧マージン V_{drop} を決定する。

【0137】

図 11 は、信号処理回路 160 が有する電圧マージン換算テーブルの一例を示す図である。同図に示すように、電圧マージン換算テーブルには、電位差 V と算出された陰極側の電圧降下 (上昇) 量との加算値である電位差値に対応する電圧マージン V_{drop} が格納されている。例えば、当該電位差値が 3.4 V の場合、電圧マージン V_{drop} は 3.4 V である。よって、信号処理回路 160 は、電圧マージン V_{drop} を 3.4 V と決定する。

【0138】

ところで、電圧マージン換算テーブルに示すように、上記電位差値と電圧マージン V_{drop} とは増加関数の関係となっている。また、可変電圧源 180 の出力電圧 V_{out} は電圧マージン V_{drop} が大きいほど高くなる。つまり、上記電位差値と出力電圧 V_{out} とは増加関数の関係となっている。

【0139】

次に、信号処理回路 160 は、次のフレーム期間に可変電圧源 180 に出力させる出力電圧 V_{out} を決定する。具体的には、次のフレーム期間に可変電圧源 180 に出力させる出力電圧 V_{out} を、有機 EL 素子 121 と駆動トランジスタ 125 に必要な電圧 $V_{TFT} + V_{EL}$ と上記電位差値に対応する電圧マージン V_{drop} との合計値である $V_{TFT} + V_{EL} + V_{drop}$ とする (S430)。

10

20

30

40

50

【0140】

最後に、信号処理回路160は、次のフレーム期間の最初に、第1基準電圧 V_{ref1} を $V_{TFT} + V_{EL} + V_{drop}$ とすることにより、可変電圧源180を調整する。これにより、次のフレーム期間において、可変電圧源180は、 $V_{out} = V_{TFT} + V_{EL} + V_{drop}$ として、有機EL表示部110へ供給する(S440)。

【0141】

このように、本実施の形態に係る表示装置100は、正極側の電位と負極側の電位との電位差を電源電圧として出力する可変電圧源180と、モニタ用の発光画素111Mに印加される電位から陽極側の電位及び可変電圧源180の出力電圧 V_{out} を測定することにより当該陽極側の電圧降下量を検出する電位差検出回路170と、映像データから陰極側の電源線に生じる電圧降下量を算出し当該電源線の少なくとも1点における電圧降下量を推定する電圧降下量演算回路150と、検出された陽極側の電圧降下量と算出された陰極側の電圧降下量とから、モニタ用の発光画素111Mに印加される電圧を所定の電圧($V_{TFT} + V_{EL}$)にするように可変電圧源180を調整する信号処理回路160を含む。

10

【0142】

これにより、表示装置100は、第1電源配線112の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} による電圧降下、及び、第2電源配線113の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} による電圧上昇を、それぞれ、検出及び算出し、その電圧降下及び電圧上昇を可変電圧源180にフィードバックすることで、余分な供給電圧を減らし、消費電力を削減することができる。

20

【0143】

さらに、本実施の形態に係る表示装置100は、発光画素に印加される高電位側の電位及び低電位側の電位の双方を、検出線を配置して検出する場合と比較して、検出線の配置本数の削減及び表示パネルレイアウトの設計変更が簡略化される。

【0144】

また、本実施の形態に係る表示装置100は、発光画素に印加される高電位側の電位及び低電位側の電位の双方を、電源線網モデルにより推定する場合と比較して、片側電極では検出線による実データ測定がなされるので、より高精度な電源電圧の設定が可能となる。

30

【0145】

また、消費電力を削減することにより有機EL素子121の発熱が抑えられるので、有機EL素子121の劣化を防止できる。

【0146】

次に、上述の表示装置100において、第Nフレーム以前と第N+1フレーム以降とで、入力される映像データが変わる場合の表示パターンの変遷について、図12及び図13を用いて説明する。

【0147】

最初に、第Nフレーム及び第N+1フレームに入力されたと想定する映像データについて説明する。

40

【0148】

まず、第Nフレーム以前において、有機EL表示部110の中心部に対応する映像データは、有機EL表示部110の中心部が白く見えるようなピーク階調($R : G : B = 255 : 255 : 255$)とする。一方、有機EL表示部110の中心部以外に対応する映像データは、有機EL表示部110の中心部以外がグレーに見えるようなグレー階調($R : G : B = 50 : 50 : 50$)とする。

【0149】

また、第N+1フレーム以降において、有機EL表示部110の中心部に対応する映像データは、第Nフレームと同様にピーク階調($R : G : B = 255 : 255 : 255$)とする。一方、有機EL表示部110の中心部以外に対応する映像データは、第Nフレーム

50

よりも明るいグレーに見えるようなグレー階調 ($R : G : B = 150 : 150 : 150$) とする。

【0150】

次に、第Nフレーム及び第N+1フレームに上述のような映像データが入力された場合の、表示装置100の動作について説明する。

【0151】

図12は、第Nフレーム～第N+2フレームにおける表示装置100の動作を示すタイミングチャートである。

【0152】

同図には、陽極側 - 陰極側間の電位差と可変電圧源180から出力された電源電圧との電位差、可変電圧源180からの出力電圧 V_{out} 、ならびにモニタ用の発光画素111Mの画素輝度が示されている。また、各フレーム期間の最後には、ブランキング期間が設けられている。

【0153】

図13は、有機EL表示部に表示される画像を模式的に示す図である。

【0154】

まず、時間 $t = T10$ において、電圧降下量演算回路150は第Nフレームの映像データのピーク値を検出する。信号処理回路160は、電圧降下量演算回路150で検出されたピーク値から $V_{TFT} + V_{EL}$ を決定する。ここで、第Nフレームの映像データのピーク値は $R : G : B = 255 : 255 : 255$ であるので、信号処理回路160は、必要電圧換算テーブルを用いて第N+1フレームの必要電圧 $V_{TFT} + V_{EL}$ を、例えば12.2Vと決定する。

【0155】

一方、このとき電位差検出回路170は、モニタ用配線190を介して検出点M1の陽極側電位を検出し、これと可変電圧源180から出力されている出力電圧 V_{out} との電位差 V を検出する。例えば、時間 $t = T10$ において、上記電位差 V と電圧降下量演算回路150により算出された陰極側の電位との電位差から、電圧マージン換算テーブルを用いて、第N+1フレームの電圧降下マージン V_{drop} を1Vと決定する。

【0156】

時間 $t = T10 \sim T11$ は第Nフレームのブランキング期間であり、この期間において有機EL表示部110には、時間 $t = T10$ と同じ画像が表示される。

【0157】

図13(a)は、時間 $t = T10 \sim T11$ において、有機EL表示部110に表示される画像を模式的に示す図である。この期間において、有機EL表示部110に表示される画像は、第Nフレームの映像データに対応して、中心部が白く、中心部以外がグレーとなっている。

【0158】

時間 $t = T11$ において、信号処理回路160は、第1基準電圧 V_{ref1} の電圧を、決定した必要電圧 $V_{TFT} + V_{EL}$ と、電圧降下マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ (例えば、13.2V) とする。

【0159】

時間 $t = T11 \sim T16$ にかけて、有機EL表示部110には、第N+1フレームの映像データに対応する画像が順に表示されていく(図13(b)～図13(f))。このとき、可変電圧源180からの出力電圧 V_{out} は、常に、時間 $t = T11$ で第1基準電圧 V_{ref1} の電圧に設定した $V_{TFT} + V_{EL} + V_{drop}$ となっている。しかしながら、第N+1フレームでは、有機EL表示部110の中心部以外に対応する映像データは、第Nフレームよりも明るいグレーに見えるようなグレー階調である。よって、可変電圧源180から有機EL表示部110に供給する電流量は、時間 $T11 \sim T16$ にかけて徐々に増加し、この電流量の増加に伴い第1電源配線112の電圧降下及び第2電源配線113の電圧上昇が徐々に大きくなる。これにより、明るく表示されている領域の発光画素1

10

20

30

40

50

11である、有機EL表示部110の中心部の発光画素111の電源電圧が不足する。言い換えると、第N+1フレームの映像データR:G:B=255:255:255に対応する画像よりも輝度が低下する。つまり、時間 $t = T11 \sim T16$ にかけて、有機EL表示部110の中心部の発光画素111の発光輝度は徐々に低下する。

【0160】

次に、時間 $t = T16$ において、電圧降下量演算回路150は第N+1フレームの映像データのピーク値を検出する。ここで検出される第N+1フレームの映像データのピーク値はR:G:B=255:255:255であるので、信号処理回路160は第N+2フレームの必要電圧 $V_{TFT} + V_{EL}$ を、例えば12.2Vと決定する。

【0161】

一方、このとき電位差検出回路170は、モニタ用配線190を介して検出点M1の陽極側電位を検出し、これと可変電圧源180から出力されている出力電圧 V_{out} との電位差 V を検出する。例えば、時間 $t = T16$ において、上記電位差 V と電圧降下量演算回路150により算出された陰極側の電位との電位差から、電圧マージン換算テーブルを用いて、第N+1フレームの電圧降下マージン V_{drop} を3Vと決定する。

【0162】

次に、時間 $t = T17$ において、信号処理回路160は、第1基準電圧 V_{ref1} の電圧を、決定した必要電圧 $V_{TFT} + V_{EL}$ と、電圧降下マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ （例えば、15.2V）とする。よって、時間 $t = T17$ 以降、モニタ用の発光画素111Mの陽極側-陰極側間の電位差は、所定の電位である $V_{TFT} + V_{EL}$ となる。

【0163】

このように、表示装置100は、第N+1フレームにおいて、一時的に輝度が低下するが、非常に短い期間であり、ユーザにとってほとんど影響はない。

【0164】

なお、本実施の形態に係る表示装置100では、可変電圧源180へ入力される基準電圧 V_{ref1} は、電位差検出回路170で検出された陽極側の電位及び電圧降下量演算回路150で推定された陰極側の電位に依存して変化するだけでなく、入力された映像データからフレームごと検出されたピーク信号にも依存して変化する。しかしながら、本発明の表示装置では、基準電圧 V_{ref1} の要素である $V_{EL} + V_{TFT}$ を、上記映像データからフレームごとに検出されたピーク信号の発光に必要な電圧とすることは必須ではなく、上記映像データによらない、常に最高階調（例えば255階調）の発光に必要な電圧としてもよい。つまり、電圧降下量演算回路150は、必ずしも表示装置100に入力された映像データのピーク値を検出する必要はない。電圧降下量演算回路150は、最高階調データ（例えば255階調データ）を常に信号処理回路160へ出力してもよい。

【0165】

なお、本実施の形態に係る表示装置100において、温度変化に対応した電圧マージンの調整がなされることが望ましい。具体的には、有機EL表示部110に温度センサが配置され、当該温度センサのモニタ値（計測温度）に応じて、例えば、電圧降下量演算回路150が映像信号-画素電流間の変換テーブル（または変換式）を更新する。以下、温度変化を考慮した場合の表示装置について説明する。

【0166】

まず、本実施の形態に係る表示装置100において、温度変化が生じた場合に想定される問題点について説明する。有機EL表示部110の温度が変化すると、駆動トランジスタ125の移動度及び閾値電圧が変化し、また、有機EL素子121の抵抗が変化する。例えば、温度が高くなると、駆動トランジスタ125の移動度が高くなり電流が流れやすくなる。また、有機EL素子121も抵抗が低くなって電流が流れやすくなる。そうすると、電圧降下量演算回路150が、映像信号を画素電流に変換する際に温度の影響を受けてエラーが発生する。例えば、有機EL表示部110の温度が25℃で128階調という映像信号に対して、画素電流は1 μ Aと変換されるが、当該温度が60℃となると、同じ

10

20

30

40

50

128階調でも実際に流れる画素電流は1.2 μ Aとなる。

【0167】

この温度による画素電流の変化を考慮せずに、以降の電圧降下計算フローに移行すると、実際には想定した以上の電流(約1.2倍)が流れているにもかかわらず、電圧降下量演算回路150による画素電流算出フローでは25での画素電流値を算出してしまう。これにより、電圧降下量演算回路150により算出された電圧降下量は、実際よりも低く見積られることになる(例えば、実際には温度上昇により2.4V電圧降下しているのに対し、上記算出フローでは2.0Vと算出される)。このとき、初期設定の電圧マージンが5Vであるとする、電圧降下量の算出フローにて電圧降下量を2Vと算出していることから、表示装置は3V(5V-2V)の分、電源電圧を下げようと調整する。ところが、実際には2.4Vの電圧降下が発生している、3Vも電源電圧を下げると、0.4V分電源電圧を低く設定することとなり、結果的に駆動トランジスタの線形領域に突入してしまい、表示エラーが発生してしまう。本発明の表示装置は、上記問題を解消すべく、温度変化を考慮した構成を備え、温度変化を補償する動作を含ませることが可能である。以下、上記温度センサを備えた表示装置の動作を説明する。

10

【0168】

図14は、本発明の実施の形態1の第1の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態1の第1の変形例に係るフローチャートは、図6に記載されたステップS10と比較して、ステップS111及びS112が付加されている点のみが異なる。以下、図6のステップS10と同じ点は説明を省略し、異なる点のみ説明する。

20

【0169】

まず、電圧降下量演算回路150は、1フレームまたは画素行ごとに更新される映像信号を入力する。

【0170】

次に、電圧降下量演算回路150は、保持している映像信号のマトリクスを更新する(ステップS110)。

【0171】

次に、電圧降下量演算回路150は、表示装置100が備える温度センサの計測温度データを取得する(ステップS111)。

30

【0172】

次に、電圧降下量演算回路150は、取得した計測温度データに応じて、映像信号-画素電流間の変換テーブル(または変換式)を更新する(ステップS112)。つまり、電圧降下量演算回路150は、変換テーブル(または変換式)を、計測温度での駆動トランジスタ125の移動度及び閾値電圧及び有機EL素子121の抵抗に対応した変換テーブル(または変換式)へと変更する。

【0173】

次に、電圧降下量演算回路150は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する(ステップS120)。

40

【0174】

以上の動作フローにより、本発明の実施の形態1の第1の変形例に係る表示装置は、温度変化に影響されない高精度な電圧マージンの設定をすることが可能となる。

【0175】

また、本発明の実施の形態1に係る表示装置は、図6及び図7に記載された動作フローチャートに従い、映像信号マトリクス 画素電流マトリクス 電源線網の電圧分布 電圧降下量マトリクス作成 電圧マージン設定 可変電圧源の電源電圧調整、を実行するが、当該電圧マージンの設定精度を高めるために、画素電流マトリクス作成から電圧降下量マトリクス作成までの動作フローを複数回繰り返してもよい。

【0176】

50

図15は、本発明の実施の形態1の第2の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態1の第2の変形例に係るフローチャートは、図6に記載されたステップS10と比較して、ステップS160が追加されたこと、及び、画素電流マトリクスの作成から映像信号マトリクスの更新までの動作フローを複数回繰り返すことが異なる。以下、図6に記載されたフローチャートと同じ点は説明を省略し、異なる点のみ説明する。

【0177】

各ステップで実行される動作は、図6に記載された動作と同様であるが、ステップS150において電圧降下量マトリクスを作成した後、所定の変換式（または変換テーブル）を用いて当該電圧降下量マトリクスから映像信号マトリクスを更新する（ステップS160）。

10

【0178】

そして、更新された映像信号マトリクスを、ステップS120に戻し、当該更新された映像信号マトリクスから再度画素電流マトリクスを作成する。

【0179】

入力された映像信号を画素電流に変換して算出された最大電圧降下量は、実際に各発光画素を流れる画素電流に対して過度な電圧降下量が設定される場合がある。これに対し、一度設定された最大電圧降下量を重み付けして映像信号マトリクスを変換更新し、逐次、当該更新された映像信号マトリクスにより電圧降下量を再設定するという動作を、複数回繰り返すことにより、算出すべき電圧降下量を一定値へと収束させることが可能となる。これにより電圧降下量の算出精度が向上する。上記動作フローの一例を以下に説明する。

20

【0180】

まず、映像信号として、所定の発光画素の階調データとして255階調が入力されたことと仮定する。このとき、255階調に対応するデータ電圧を、ステップS110にて使用される変換式により求めると、4.5Vであったとする。一方、ステップS110～ステップS150の動作フローにより、最大電圧降下量が4.1Vと算出されたとする。この場合、ステップS160において、所定の変換式を、

$$\text{変換後のデータ電圧} = \text{データ電圧} - (\text{最大電圧降下量} \times 0.1)$$

と定義する。この場合、変換後のデータ電圧は、4.09V (= 4.5V - 4.1V × 0.1) と算出される。この変換後のデータ電圧に相当する階調は、214階調となるので、映像信号マトリクスの所定の発光画素における階調データを214階調と更新して、再びステップS120～ステップS160の動作を行う。この動作を複数回繰り返すことにより、より高精度な最大電圧降下量を算出することが可能となる。

30

【0181】

（実施の形態2）

本発明の実施の形態1において、映像に応じた陽極側または陰極側の電圧降下量を計算することで必要最小限の電源電圧を設定して消費電力を低減することができる方式を示したが、例えば水平1920画素、垂直1080画素を有する有機ELディスプレイの場合には、1920 × 1080個の1次連立方程式を陽極側または陰極側で解く必要があるために、計算回路が非常に大きくなりコスト高であるという課題がある。

40

【0182】

本発明の実施の形態2では、本課題を鑑みて各画素をブロック化して計算量を大幅に低減する方式について説明する。具体的には、本実施の形態では、電圧調整部である電圧降下量演算回路150は、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるM（Mは2以上の整数）個の発光画素からなる第1ブロック毎に陽極側または陰極側の電圧降下量の分布を算出し、第1ブロック毎に算出した電圧降下量の分布に基づき、陽極側または陰極側の電圧降下量の分布を発光画素毎に推定する。具体的には、電圧調整部は、さらに、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるN（NはMと異なる2以上の整数）個の発光画素からなる第2ブロック毎に陽極側または陰極側の電圧降下量の分布を算出し、第1ブロック毎に算出した電圧降下量の分布と、第2ブロック

50

毎に算出した電圧降下量の分布とから、陽極側または陰極側の電圧降下量の分布を発光画素毎に推定する。

【0183】

なお、本実施の形態に係る表示装置の構成は、実施の形態1に係る表示装置100の構成とほぼ同じであり、電圧調整部の一例である電圧降下量演算回路150の機能が異なる。

【0184】

図16は、本実施の形態に係る表示装置の動作を示すフローチャートである。同図に記載された動作フローチャート(ステップS11)は、図6に記載された動作フローチャートにおけるステップS10を置き換えたものである。

10

【0185】

まず、電圧降下量演算回路150は、保持している映像信号のマトリクスを更新する(ステップS110)。

【0186】

次に、電圧降下量演算回路150は、予め設定される映像信号の画素電流の変換式もしくは変換テーブルを用いて、映像信号から画素電流マトリクスを作成する(ステップS120)。

【0187】

次に、電圧降下量演算回路150は、メモリ155から、粗くブロック化した第2電源配線113の水平抵抗成分 R_{ch1} 及び垂直抵抗成分 R_{cv1} を取得する(ステップS141)。

20

【0188】

次に、電圧降下量演算回路150は、粗くブロック化したブロック毎にブロック電流を計算して、粗い抵抗線網の電圧分布を作成する(ステップS143)。ここで、粗くブロック化した場合の抵抗線網のモデルについて説明する。

【0189】

図17は、水平1920画素、垂直1080画素を有する有機EL表示部110において、水平120画素、垂直120画素を1ブロックとした場合の第2電源配線113のモデルを模式的に示す図である。

【0190】

各ブロックは水平抵抗成分 R_{ch1} と垂直抵抗成分 R_{cv1} とによって上下左右の隣接ブロックと各々接続されており、周縁部は電源電圧が印加される陰極側電極に接続される。言い換えると、水平抵抗成分 R_{ch1} と垂直抵抗成分 R_{cv1} との交点に、1ブロック(120×120画素)が配置されているとみなす。

30

【0191】

ここで、粗くブロック化した第2電源配線113の電圧分布の計算手順について説明する。

【0192】

まず、電圧降下量演算回路150は、各ブロック毎に画素電流を合計してブロック電流を計算する。

40

【0193】

次にブロック座標(h, v)における第2電源配線113の電圧降下量を $v_{c1}(h, v)$ 、ブロック電流を $i_1(h, v)$ とおくと、ブロック座標(h, v)における電流に関して次の式2が導出される。

【0194】

$$R_{ch1} \times \{ v_{c1}(h-1, v) - v_{c1}(h, v) \} + R_{ch1} \times \{ v_{c1}(h+1, v) - v_{c1}(h, v) \} + R_{cv1} \times \{ v_{c1}(h, v-1) - v_{c1}(h, v) \} + R_{cv1} \times \{ v_{c1}(h, v+1) - v_{c1}(h, v) \} = i_1(h, v) \dots (式2)$$

【0195】

50

ただし、 h は 1 から 16 までの整数であり、 v は 1 から 9 までの整数である。また、 $v_{c1}(0, v)$ および $v_{c1}(17, v)$ 、 $v_{c1}(h, 0)$ 、 $v_{c1}(h, 10)$ は可変電圧源 180 から有機 EL 表示部 110 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 R_{ch1} は粗くブロック化した第 2 電源配線 113 の水平抵抗成分 (アドミッタンス)、 R_{cv1} は粗くブロック化した第 2 電源配線 113 の垂直抵抗成分 (アドミッタンス) である。

【0196】

式 2 を各ブロックにおいて導出すると 16×9 個の未知の変数 $v_{c1}(h, v)$ に対する 16×9 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで、水平 120 画素、垂直 120 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける第 2 電源配線 113 の電圧降下量 $v_{c1}(h, v)$ を得ることができる。つまり、粗くブロック化したブロック (水平 120 画素、垂直 120 画素) 毎に第 2 電源配線 113 の電圧分布を算出できる。

10

【0197】

図 18 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量マトリクスを表す図である。同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機 EL 表示部 110 の中心部のブロック、つまりブロック座標 (8, 5) の陰極側の電圧降下量は 9.0 V と算出されている。

【0198】

さらに、粗くブロック化した場合の第 2 電源配線 113 の電圧降下量 $v_{c1}(h, v)$ が最大となる面内の電圧降下の最大値 v_{c1max} を得ることができる。

20

【0199】

ちなみに、上述した陰極側の電圧降下量の算出と同様に、第 1 電源配線 112 に対して連立方程式を得てこれを解くことで、水平 120 画素、垂直 120 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける第 1 電源配線 112 の電圧降下量 $v_{a1}(h, v)$ を得ることができる。

【0200】

また、電圧降下量演算回路 150 は、ステップ S120 の後、メモリ 155 から細かくブロック化した第 2 電源配線 113 の水平抵抗成分 R_{ch2} 及び垂直抵抗成分 R_{cv2} を取得する (ステップ S142)。

30

【0201】

次に、電圧降下量演算回路 150 は、細かくブロック化したブロック毎にブロック電流を計算して、細かい抵抗線網の電圧分布を作成する (ステップ S144)。ここで、細かくブロック化した場合の抵抗線網のモデルについて説明する。

【0202】

図 19 は、水平 1920 画素、垂直 1080 画素を有する有機 EL 表示部 110 において、水平 60 画素、垂直 60 画素を 1 ブロックとした場合の第 2 電源配線 113 のモデルを模式的に示す図である。

【0203】

各ブロックは水平抵抗成分 R_{ch2} と垂直抵抗成分 R_{cv2} とによって上下左右の隣接ブロックと各々接続されており、周縁部は可変電圧源 180 の陰極に接続される。言い換えると、水平抵抗成分 R_{ch2} と垂直抵抗成分 R_{cv2} との交点に、1 ブロック (60 × 60 画素) が配置されているとみなす。

40

【0204】

ここで、細かくブロック化した第 2 電源配線 113 の電圧分布の計算手順について説明する。

【0205】

まず、電圧降下量演算回路 150 は、各ブロック毎に画素電流を合計してブロック電流を計算する。

【0206】

50

次にブロック座標 (h, v) における第2電源配線113の電圧降下量を $v_{c2}(h, v)$ 、ブロック電流を $i_2(h, v)$ とおくと、ブロック座標 (h, v) における電流に関して次の式3が導出される。

【0207】

$$R_{ch2} \times \{v_{c2}(h-1, v) - v_{c2}(h, v)\} + R_{ch2} \times \{v_{c2}(h+1, v) - v_{c2}(h, v)\} + R_{cv2} \times \{v_{c2}(h, v-1) - v_{c2}(h, v)\} + R_{cv2} \times \{v_{c2}(h, v+1) - v_{c2}(h, v)\} = i_2(h, v) \cdots (\text{式3})$$

【0208】

ただし、 h は1から32までの整数であり、 v は1から18までの整数である。また、 $v_{c2}(0, v)$ および $v_{c2}(33, v)$ 、 $v_{c2}(h, 0)$ 、 $v_{c2}(h, 19)$ は可変電圧源180から有機EL表示部110までの配線で生じる電圧降下量であり十分小さいので0と近似できる。また、 R_{ch2} は細かくブロック化した第2電源配線113の水平抵抗成分(アドミッタンス)、 R_{cv2} は細かくブロック化した第2電源配線113の垂直抵抗成分(アドミッタンス)である。

10

【0209】

式3を各ブロックにおいて導出すると 32×18 個の未知の変数 $v_{c2}(h, v)$ に対する 32×18 個の1次連立方程式が得られる。よって、この1次連立方程式を解くことで、水平60画素、垂直50画素を1ブロックとしてモデル化した場合の、各ブロックにおける第2電源配線113の電圧降下量 $v_{c2}(h, v)$ を得ることができる。つまり、細かくブロック化したブロック毎(水平60画素、垂直60画素)毎に第2電源配線113の電圧分布を計算できる。

20

【0210】

図20は、細かくブロック化した場合に算出されたブロック毎の電圧降下量マトリクスを表す図である。同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機EL表示部110の中心部のブロック、つまりブロック座標 $(16, 9)$ の陰極側の電圧降下量は $8.5V$ と算出されている。

【0211】

さらに、細かくブロック化した場合の第2電源配線113の電圧の降下量 $v_{c2}(h, v)$ が最大となる面内の電圧降下の最大値 v_{c2max} を得ることができる。

30

【0212】

ちなみに、上述した陰極側の電圧降下量の算出と同様に、第1電源配線112に対して連立方程式を得てこれを解くことで、水平60画素、垂直60画素を1ブロックとしてモデル化した場合の、各ブロックにおける第1電源配線112の電圧降下量 $v_{a2}(h, v)$ を得ることができる。

【0213】

次に、電圧降下量演算回路150は、ステップS143で計算された電圧降下量 $v_{c1}(h, v)$ と、ステップS145で計算された電圧降下量 $v_{c2}(h, v)$ とから、第2電源配線113の電圧の降下量を発光画素111毎に求める。具体的には、粗くブロック化した場合の電圧の降下量 $v_{c1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{c2}(h, v)$ とを用いて、外挿により、第2電源配線113の電圧降下量マトリクスを作成する(ステップS151)。

40

【0214】

ここで、外挿による発光画素111毎の電圧降下量の計算手順について説明する。

【0215】

これまでの異なる2つのサイズでブロック化した場合の計算結果から v_{c1max} と v_{c2max} の2つの電圧降下の最大値を得ることができるが、それぞれブロック化に伴い実際の電圧降下の最大値に対して誤差を有する。言い換えると、粗くブロック化した場合の第2電源配線113の電圧降下の最大値 v_{c1max} と、細かくブロック化した場合の第2電源配線113の電圧降下の最大値 v_{c2max} とは、発光画素111毎の第2電源

50

配線 1 1 3 の電圧降下の最大値に対して誤差を有する。

【 0 2 1 6 】

図 2 1 は、ある映像信号に対して、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係を示すグラフである。

【 0 2 1 7 】

図 2 1 において、大きなブロックサイズでモデル化した場合に計算される電圧降下量ほど本来の電圧降下量であるブロックサイズ 1 (1 ブロックに含まれる発光画素 1 1 1 が 1 つ) の場合に計算される電圧降下量に対して誤差が大きい。

【 0 2 1 8 】

また、ブロックサイズと誤差との関係がおおよそ比例関係と見ることができることから、異なる 2 つのブロック化モデルで計算した電圧降下量を用いて外挿することで本来の電圧降下量であるブロックサイズ 1 (1 ブロックに含まれる発光画素 1 1 1 が 1 つ) の場合に計算される電圧降下量に対する誤差が十分小さい外挿電圧降下量を求めることができることがわかる。

【 0 2 1 9 】

よって、ブロックサイズ 1 2 0 × 1 2 0 画素のモデルにより得られた電圧降下の最大値 v_{c1max} と、ブロックサイズ 6 0 × 6 0 画素のモデルにより得られた電圧降下の最大値 v_{c2max} を用いると、ブロックサイズ 1 × 1 画素の場合に計算される外挿電圧降下量 v_{cmax} は次の式 4 で計算される。

【 0 2 2 0 】

$$v_{cmax} = v_{c2max} - (v_{c1max} - v_{c2max}) \times (60 - 1) / (120 - 60) \dots (式 4)$$

【 0 2 2 1 】

つまり、本実施の形態では、電圧降下量演算回路 1 5 0 は、複数の発光画素 1 1 1 を行方向及び列方向にそれぞれ等分割して得られる 1 2 0 × 1 2 0 個の発光画素 1 1 1 からなる粗くブロック化されたブロック毎に第 2 電源配線 1 1 3 の電圧降下量の分布を算出し、複数の発光画素 1 1 1 を行方向及び列方向にそれぞれ等分割して得られる 6 0 × 6 0 個の発光画素 1 1 1 からなる細かくブロック化されたブロック毎に第 2 電源配線 1 1 3 の電圧降下量の分布を算出し、粗くブロック化されたブロック毎に算出された電圧降下量の分布と、粗くブロック化されたブロック毎に算出された電圧降下量の分布とから、第 2 電源配線 1 1 3 の電圧降下量の分布を発光画素 1 1 1 ごとに推定する。

【 0 2 2 2 】

同様に、第 1 電源配線 1 1 2 に対しても、電圧降下量演算回路 1 5 0 は、粗くブロック化した抵抗線網モデルを用いて計算された第 1 電源配線 1 1 2 の電圧降下量 $v_{a1}(h, v)$ と、細かくブロック化した抵抗線網モデルを用いて計算された第 1 電源配線 1 1 2 の電圧降下量 $v_{a2}(h, v)$ とから、第 1 電源配線 1 1 2 の電圧降下量を発光画素 1 1 1 毎に求める。具体的には、粗くブロック化した場合の電圧降下量 $v_{a1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{a2}(h, v)$ とを用いて、外挿により、発光画素 1 1 1 毎の第 1 電源配線 1 1 2 の電圧の降下量を計算することが可能である。

【 0 2 2 3 】

以上のように、1 9 2 0 × 1 0 8 0 個の 1 次連立方程式の計算を 1 回行う代わりに、ブロック化する手法では 1 6 × 9 個の 1 次連立方程式の計算と、3 2 × 1 8 個の 1 次連立方程式の計算を 1 回ずつ行う。

【 0 2 2 4 】

なお、1 次連立方程式の解法として、例えば、ガウスジョルダン法を用いる場合には、元数の 2 乗に比例して演算量が増加することから、本実施の形態のようにブロック化することで約 1 2 0 0 万分の 1 の計算量に低減できることになる。

【 0 2 2 5 】

本実施の形態によれば、有機 E L 表示部 1 1 0 を、異なる 2 つのサイズにブロック化して電圧降下量を演算することにより、計算量を大きく低減して比較的到低コストの電圧降

10

20

30

40

50

下量演算回路を用いて低消費電力駆動に優れた表示装置を提供することが可能となる。

【0226】

このように、本実施の形態に係る表示装置は、実施の形態1に係る表示装置100と比較して、電圧降下量演算回路150が、複数の発光画素111を行方向及び列方向にそれぞれ等分割して得られる 120×120 個の発光画素111からなる粗くブロック化されたブロック毎に第2電源配線113の電圧降下量の分布を算出する。また、電圧降下量演算回路150は、複数の発光画素111を行方向及び列方向にそれぞれ等分割して得られる 60×60 個の発光画素111からなる細かくブロック化されたブロック毎に第2電源配線113の電圧降下量の分布を算出する。これにより得られた、粗いブロック毎に算出された電圧降下量の分布と、細かいブロック毎に算出された電圧降下量の分布とから、第2電源配線113の電圧降下量の分布を発光画素111ごとに推定する。

10

【0227】

これにより、本実施の形態に係る表示装置は、計算量を大幅に低減することができるので、計算回路を省スペースで設計でき、低コスト化できる。

【0228】

なお、粗くブロック化した第2電源配線113の電圧分布を計算する処理は、第1算出ステップの一例であり、細かくブロック化した第2電源配線113の電圧分布を計算する処理は、第2算出ステップの一例である。また、発光画素111毎の第2電源配線113の電圧降下量を計算する処理は、サブ推定ステップの一例である。

【0229】

20

(実施の形態3)

本実施の形態では、複数の発光画素の陽極側の電位をモニタすることにより、モニタされた複数の陽極側の電位から特定された陽極側の電位と、推定された陰極側の電位との電位差を、所定の電位差へと調整する表示装置について説明する。

【0230】

以下、本発明の実施の形態3について、図を用いて具体的に説明する。

【0231】

図22は、本発明の実施の形態3に係る表示装置の概略構成を示すブロック図である。

【0232】

同図に示す表示装置300Aは、有機EL表示部310と、データ線駆動回路120と、書込走査駆動回路130と、制御回路140と、電圧降下量演算回路150と、メモリ155と、信号処理回路160と、電位差検出回路170と、可変電圧源180と、モニタ用配線391~395と、電位比較回路370Aとを備える。

30

【0233】

本実施の形態に係る表示装置300Aは、実施の形態1に係る表示装置100と比較して、複数の発光画素の陽極側電位を検出するための複数のモニタ用配線及び電位比較回路370Aを備える点異なる。一方、第2電源配線113の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} ならびに映像信号から陰極側の電圧降下量分布を推定する構成及び動作は、実施の形態1に係る表示装置100と同様である。以下、実施の形態1と同じ点は説明を省略し、異なる点のみ説明する。

40

【0234】

有機EL表示部310は、有機EL表示部110とほぼ同じであるが、有機EL表示部110と比較して、検出点M1~M5の陽極側電位をそれぞれ測定するためのモニタ用配線391~395が配置されている。

【0235】

モニタ用の発光画素111M1~111M5は、第2電源配線113の配線方法ならびに第2電源配線113の水平抵抗成分 R_{ch} 及び R_{cv} の値に応じて、最適位置が決定される。

【0236】

モニタ用配線391~395は、それぞれ、対応する検出点M1~M5と、電位比較回

50

路 370A とに接続され、対応する検出点の電位を電位比較回路 370A に伝達する。

【0237】

電位比較回路 370A は、モニタ用配線 391 ~ 395 を介して、対応する上記検出点の電位を測定する。言い換えると、複数のモニタ用の発光画素 111M1 ~ 111M5 に印加される陽極側の電位を測定する。さらに、測定した検出点 M1 ~ M5 の陽極側の電位のうち最小の電位を選択し、選択した電位を電位差検出回路 170 へ出力する。なお、陰極側の電位を測定する構成では、これらのうち最大の電位を選択し、選択した電位を電位差検出回路 170 へ出力する。

【0238】

電位差検出回路 170 は、本実施の形態における本発明の電圧検出部であって、測定された検出点 M1 ~ M5 の陽極側の電位のうち最小の電位を電位比較回路 370A から取得する。そして、電位差検出回路 170 は、可変電圧源 180 の出力電圧を測定し、当該出力電圧と上記陽極側の電位のうち最小の電位との電位差 V を測定する。そして、測定した電位差 V を信号処理回路 160 へ出力する。つまり、電位差 V は、陽極側の電圧降下量を表す。

10

【0239】

これにより、モニタ用の発光画素を 1 つと限定した実施の形態 1 に係る表示装置 100 と比較して、複数のモニタ用の発光画素から陽極における電圧降下量が検出されるので、可変電圧源 180 の出力電圧 V_{out} を、より高精度に調整することが可能となる。よって、有機 EL 表示部を大型化した場合であっても、消費電力を効果的に削減できる。

20

【0240】

なお、本実施の形態に係る表示装置 300A において、可変電圧源 180 は本発明の電源供給部であり、有機 EL 表示部 310 は本発明の表示部であり、電位比較回路 370A の一部は本発明の電圧検出部であり、電位比較回路 370A の他部、電位差検出回路 170 及び信号処理回路 160 は本発明の電圧調整部である。

【0241】

なお、同図には、陽極側の電位測定点として 5 つの検出点が図示されているが、当該検出点は複数であればよく、電源配線の配線方法、配線抵抗の値に応じて、最適位置及び点数を決定すればよい。

【0242】

また、本実施の形態に係る表示装置 300A は、電位比較回路 370A によって、測定した検出点 M1 ~ M5 の陽極側の電位のうち最小の電位を選択し、選択した電位を電位差検出回路 170 へ出力する構成としているが、これに限定されるものではない。例えば、前記検出点 M1 ~ M5 の陽極側の電位と、電圧降下量演算回路 150 で推定された陰極側の電圧降下量の分布における前記モニタ用の発光画素 111M1 ~ 111M5 の陰極側の電位とのそれぞれの電位差のうち最小の電位差を選択し、選択した電位差を基に、電圧マージンを求める構成としても良い。

30

【0243】

また、本実施の形態に係る表示装置 300A は、電位比較回路 370A と電位差検出回路 170 とを備えているが、必ずしも別々に配置される必要はない。

40

【0244】

図 23 は、本発明の実施の形態 3 に係る変形例を示す表示装置の概略構成を示すブロック図である。同図に記載された表示装置 300B は、電位比較回路 370A と電位差検出回路 170 の代わりに、可変電圧源 180 の出力電圧 V_{out} と検出点 M1 ~ M5 のそれぞれの電位とを比較する電位比較回路 370B を備える。本構成を備える表示装置 300B も本発明の範囲内であり、これによっても、実施の形態 3 に係る表示装置 300A と同様の効果が奏される。

【0245】

以上のように、本実施の形態に係る表示装置 300A 及び 300B は、複数のモニタ用の発光画素 111M1 ~ 111M5 のいずれにおいても輝度の低下が生じないような出力

50

電圧 V_{out} を有機 EL 表示部 310 に供給することを可能にする。つまり、出力電圧 V_{out} をより適切な値とすることで、消費電力をより低減し、かつ、発光画素 111 の輝度の低下を抑制する。以下、この効果について、図 24A ~ 図 24B を用いて説明する。

【0246】

図 24A は有機 EL 表示部 310 に表示される画像の一例を模式的に示す図であり、図 24B は図 24A に示す画像を表示している場合の $x - x'$ 線における第 1 電源配線 112 の電圧降下量を示すグラフである。また、図 25A は有機 EL 表示部 310 に表示される画像の他の一例を模式的に示す図であり、図 25B は図 25A に示す画像を表示している場合の $x - x'$ 線における第 1 電源配線 112 の電圧降下量を示すグラフである。

【0247】

図 24A に示すように、有機 EL 表示部 310 の全ての発光画素 111 が同じ輝度で発光している場合、第 1 電源配線 112 の電圧降下量は図 24B に示すようになる。

【0248】

従って、画面中心の検出点 M1 の電位を調べれば、電圧降下のワーストケースがわかる。よって、検出点 M1 の電圧降下量 V に対応した電圧マージン V_{drop} を $V_{TFE} + V_{EL}$ に加算することにより、有機 EL 表示部 310 内の全ての発光画素 111 を正確な輝度で発光させることができる。

【0249】

一方、図 25A に示すように、画面を上下方向に 2 等分割かつ横方向に 2 等分割した領域、つまり画面を 4 分割した領域、の中心部の発光画素 111 が同じ輝度で発光かつ他の発光画素 111 が消光している場合、第 1 電源配線 112 の電圧降下量は図 25B に示すようになる。

【0250】

従って、画面中心の検出点 M1 のみの陽極側電位を測定する場合は、検出した電位に、あるオフセット電位を加えた電圧を、陽極側の電圧マージンとして設定する必要がある。例えば、画面中心の電圧降下量 ($0.2V$) に対して、常に $1.3V$ のオフセットを追加した電圧に対応する電圧を、陽極側の電圧マージンとして設定するように電圧マージン換算テーブルを設定しておけば、有機 EL 表示部 310 内の全発光画素 111 を、正確な輝度で発光させることができる。ここで、正確な輝度で発光するとは、発光画素 111 の駆動トランジスタ 125 が飽和領域で動作しているということである。

【0251】

しかし、この場合、陽極側の電圧マージンとして常に $1.3V$ が必要になるので、消費電力低減効果が小さくなってしまふ。例えば、実際の陽極側の電圧降下量が $0.1V$ の画像の場合でも、陽極側の電圧マージンとして $0.1 + 1.3 = 1.4V$ 持つことになるので、その分だけ出力電圧 V_{out} が高くなり、消費電力の低減効果が小さくなる。

【0252】

そこで、画面中心の検出点 M1 だけでなく、図 25A に示すように、画面を四分割し、そのそれぞれの中心と、画面全体の中心との 5 箇所の検出点 M1 ~ M5 の電位を測定する構成にすることにより、陽極側の電圧降下量を検出する精度を高めることができる。よって、追加のオフセット量を少なくして、消費電力低減効果を高めることができる。

【0253】

例えば、図 25A 及び図 25B において、検出点 M2 ~ M5 の電位が $1.3V$ の場合、 $0.2V$ のオフセットを追加した電圧を陽極側の電圧マージンとして設定するようにすれば、有機 EL 表示部 310 内の全発光画素 111 を正確な輝度で発光させることができる。

【0254】

この場合は、実際の陽極側の電圧降下量が $0.1V$ の画像の場合でも、陽極側の電圧マージンとして設定される値は $0.1 + 0.2 = 0.3V$ なので、画面中心の検出点 M1 の電位のみを測定した場合に比べてさらに $1.1V$ の電源電圧を低減することができる。

【0255】

10

20

30

40

50

以上のように、表示装置 300A 及び 300B は、表示装置 100 と比較して、検出点が多く、測定した複数の電圧降下量の最大値に応じて出力電圧 V_{out} を調整することが可能となる。よって、有機 EL 表示部 310 を大型化した場合であっても、消費電力を効果的に削減できる。

【0256】

以上、本発明に係る表示装置について実施に形態に基づき説明したが、本発明に係る表示装置は、上述した実施の形態に限定されるものではない。実施の形態 1～3 に対して、本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

【0257】

例えば、有機 EL 表示部内のモニタ用配線が配置されている発光画素の発光輝度の低下を補償してもよい。

【0258】

図 26 は、映像データの階調に対応する、通常発光画素の発光輝度及びモニタ用配線を有する発光画素の発光輝度を示すグラフである。なお、通常発光画素とは、有機 EL 表示部の発光画素のうちモニタ用配線が配置されている発光画素以外の発光画素のことである。

【0259】

同図から明らかなように、映像データの階調が同じ場合、モニタ用配線を有する発光画素の輝度は、通常発光画素の輝度よりも低下する。これは、モニタ用配線を設けたことにより、発光画素の保持容量 126 の容量値が減少してしまうからである。よって、有機 EL 表示部の全面を均一に同じ輝度で発光させるような映像データが入力されても、実際に有機 EL 表示部に表示される画像は、モニタ用配線を有する発光画素の輝度が他の発光画素の輝度より低くなるような画像となる。つまり、線欠陥が発生する。図 27 は、線欠陥が発生している画像を模式的に示す図である。

【0260】

線欠陥を防止するために、表示装置は、データ線駆動回路 120 から有機 EL 表示部に供給する信号電圧を補正してもよい。具体的には、モニタ用配線を有する発光画素の位置は設計時に分かっているので、該当する場所の画素に与える信号電圧を、予め輝度が低下する分だけ高めに設定しておけばよい。これにより、モニタ用配線を設けたことによる線欠陥を防止できる。

【0261】

また、信号処理回路は、各色の階調に対応する $V_{TFT} + V_{EL}$ の必要電圧を示す必要電圧換算テーブルを有するとしたが、必要電圧換算テーブルに代わり駆動トランジスタ 125 の電流 - 電圧特性と有機 EL 素子 121 の電流 - 電圧特性とを有し、2つの電流 - 電圧特性を用いて $V_{TFT} + V_{EL}$ を決定してもよい。

【0262】

図 28 は、駆動トランジスタの電流 - 電圧特性と有機 EL 素子の電流 - 電圧特性とを合わせて示すグラフである。横軸は、駆動トランジスタのソース電位に対して下がる方向を正方向としている。

【0263】

同図には、2つの異なる階調に対応する駆動トランジスタの電流 - 電圧特性及び有機 EL 素子の電流 - 電圧特性が示され、低い階調に対応する駆動トランジスタの電流 - 電圧特性が V_{sig1} 、高い階調に対応する駆動トランジスタの電流 - 電圧特性が V_{sig2} で示されている。

【0264】

駆動トランジスタのドレイン - ソース電圧の変動に起因する表示不良の影響を無くするためには、駆動トランジスタを飽和領域で動作させることが必要である。一方、有機 EL 素子の発光輝度は駆動電流によって決定される。したがって、映像データの階調に対応して有機 EL 素子を正確に発光させるためには、駆動トランジスタのソースと有機 EL 素子の

10

20

30

40

50

カソードとの間の電圧から有機EL素子の駆動電流に対応する有機EL素子の駆動電圧（ V_{EL} ）を差し引き、差し引いた残りの電圧が駆動トランジスタを飽和領域で動作させることが可能な電圧となっていればよい。また、消費電力を低減するためには、駆動トランジスタの駆動電圧（ V_{TFT} ）が低いことが望ましい。

【0265】

よって、図28において、駆動トランジスタの線形領域と飽和領域との境界を示す線上で駆動トランジスタの電流 - 電圧特性と有機EL素子の電流 - 電圧特性とが交差する点を通る特性により求められる $V_{TFT} + V_{EL}$ が、映像データの階調に対応して有機EL素子を正確に発光し、かつ、消費電力が最も低減できる。

【0266】

このように、図28に示したグラフを用いて、各色の階調に対応する $V_{TFT} + V_{EL}$ の必要電圧を換算してもよい。

【0267】

これにより、消費電力を一層削減することができる。

【0268】

また、実施の形態1において、信号処理回路は、フレームごとに第1基準電圧 V_{ref1} を変えずに、複数フレーム（例えば、3フレーム）ごとに第1基準電圧 V_{ref1} を変えてもよい。

【0269】

これにより、第1基準電圧 V_{ref1} の電位が変動するために可変電圧源180で生じる消費電力を低減できる。

【0270】

また、信号処理回路は複数フレームにわたって電位差検出回路又は電位比較回路から出力された電位差を測定し、測定した陽極側の電圧降下量である電位差を平均化し、平均化した電位差と電圧降下量演算回路で推定された陰極側の電圧降下（上昇）量とに応じて可変電圧源を調整してもよい。具体的には、図6に示すフローチャートにおいて検出点の電位差の検出処理（ステップS20）を複数フレームにわたって実行し、電圧マージンの決定処理（ステップS430）において、電位差の検出処理（ステップS20）で検出された複数フレームの電位差を平均化し、平均化した電位差に対応して電圧マージンを決定してもよい。

【0271】

また、信号処理回路は、有機EL素子121の経年劣化マージンを考慮して、第1基準電圧 V_{ref1} を決定してもよい。例えば、有機EL素子121の経年劣化マージンを V_{ad} とすると、信号処理回路160は第1基準電圧 V_{ref1} の電圧を $V_{TFT} + V_{EL} + V_{drop} + V_{ad}$ としてもよい。

【0272】

なお、実施の形態1～3では、陽極側の電位をモニタ用の発光画素で測定検出し、陰極側の電位を電源線網の電圧分布から推定する例を挙げたが、陽極側の電位を電圧降下量演算回路による電圧降下量分布の推定から算定し、陰極側の電位をモニタ用の発光画素で測定検出してもよい。

【0273】

また、上記実施の形態においては、スイッチトランジスタ124及び駆動トランジスタ125をP型トランジスタとして記載したが、これらをN型トランジスタで構成してもよい。

【0274】

また、スイッチトランジスタ124及び駆動トランジスタ125は、TFTであるとしたが、その他の電界効果トランジスタであってもよい。

【0275】

また、上記実施の形態1～3に係る表示装置に含まれる処理部は、典型的には集積回路であるLSIとして実現される。なお、上記表示装置に含まれる処理部の一部を、有機E

10

20

30

40

50

L表示部110及び310と同一の基板上に集積することも可能である。また、専用回路又は汎用プロセッサで実現してもよい。また、LSI製造後にプログラムすることが可能なFPGA(Field Programmable Gate Array)、又はLSI内部の回路セルの接続や設定を再構成可能なリコンフィギュラブル・プロセッサを利用してもよい。

【0276】

また、本発明の実施の形態1～3に係る表示装置に含まれるデータ線駆動回路、書込走査駆動回路、制御回路、ピーク信号検出回路、信号処理回路及び電位差検出回路の機能の一部を、CPU等のプロセッサがプログラムを実行することにより実現してもよい。また、本発明は、上記表示装置が備える各処理部により実現される特徴的なステップを含む表示装置の駆動方法として実現してもよい。

10

【0277】

また、上記説明では、上記実施の形態1～3に係る表示装置がアクティブマトリクス型の有機EL表示装置である場合を例に述べたが、本発明を、アクティブマトリクス型以外の有機EL表示装置に適用してもよいし、電流駆動型の発光素子を用いた有機EL表示装置以外の表示装置、例えば液晶表示装置に適用してもよい。

【0278】

また、例えば、本発明に係る表示装置は、図29に記載されたような薄型フラットTVに内蔵される。本発明に係る画像表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラットTVが実現される。

20

【産業上の利用可能性】

【0279】

本発明は、とりわけアクティブ型の有機ELフラットパネルディスプレイに有用である。

【符号の説明】

【0280】

- 100、300A、300B 表示装置
- 110、310 有機EL表示部
- 111、111M、111M1、111M2、111M3、111M4、111M5
発光画素
- 112 第1電源配線
- 113 第2電源配線
- 120 データ線駆動回路
- 121 有機EL素子
- 122 データ線
- 123 走査線
- 124 スイッチトランジスタ
- 125 駆動トランジスタ
- 126 保持容量
- 130 書込走査駆動回路
- 140 制御回路
- 150 電圧降下量演算回路
- 155 メモリ
- 160 信号処理回路
- 170 電位差検出回路
- 180 可変電圧源
- 181 比較回路
- 182 PWM回路
- 183 ドライブ回路
- 184 出力端子

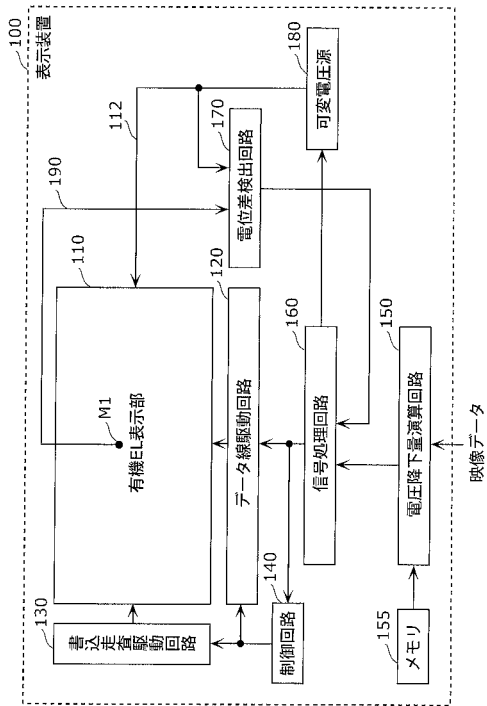
30

40

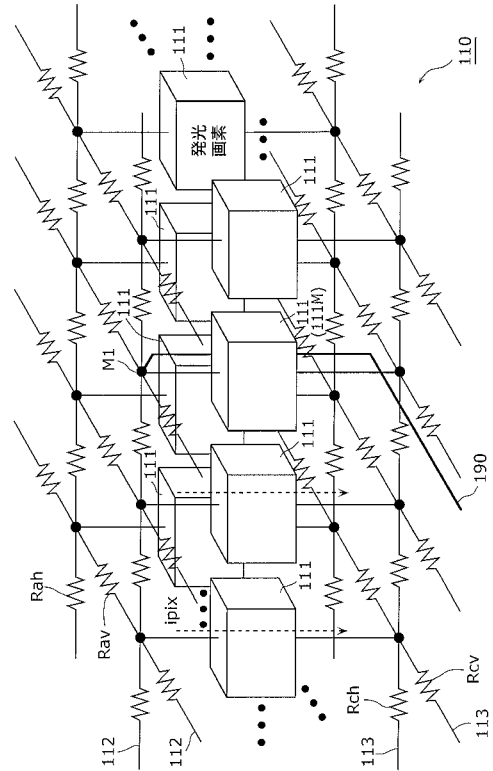
50

- 185 出力検出部
- 186 誤差増幅器
- 190、391、392、393、394、395 モニタ用配線
- 201 映像信号マトリクスデータ
- 202 画素電流マトリクスデータ
- 203 電圧分布データ
- 204 電圧降下量マトリクスデータ
- 370A、370B 電位比較回路
- M1、M2、M3、M4、M5 検出点
- Rah、Rch、Rch1、Rch2 水平抵抗成分
- Rav、Rcv、Rcv1、Rcv2 垂直抵抗成分

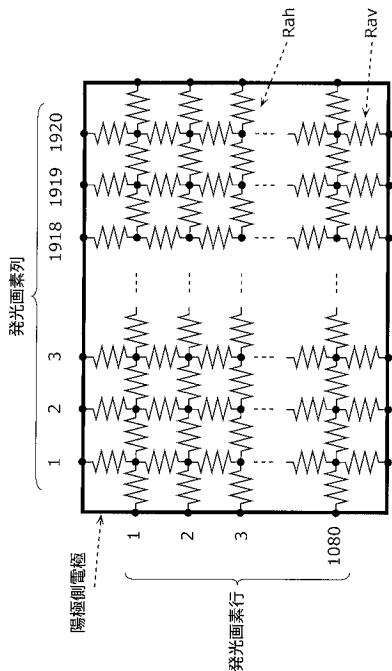
【 図 1 】



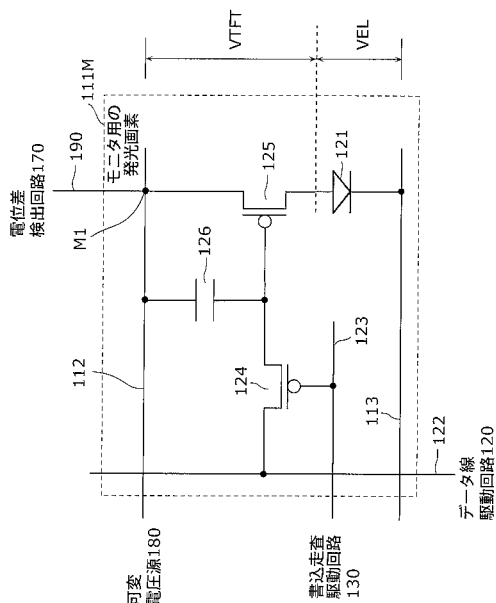
【 図 2 】



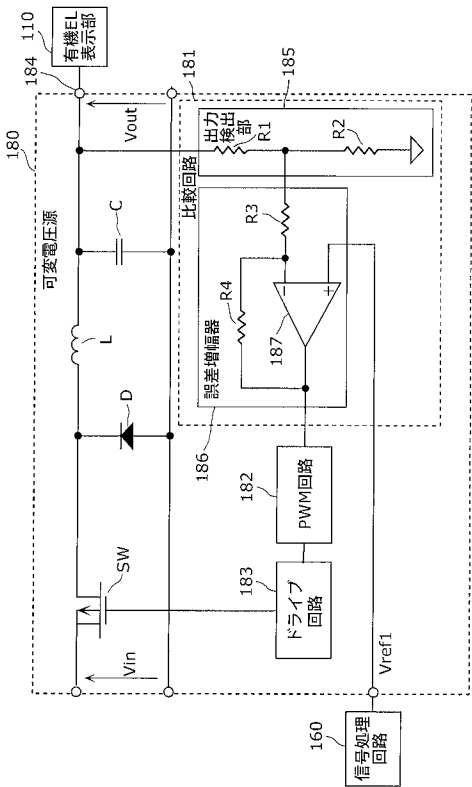
【 図 3 】



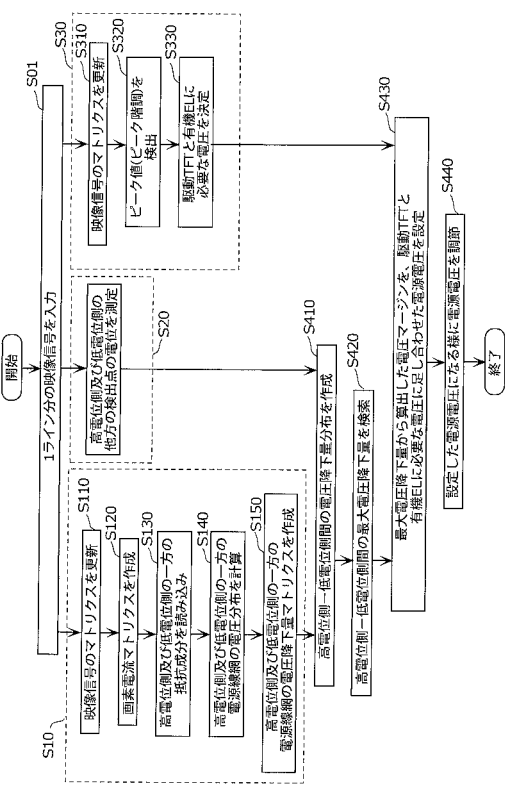
【 図 4 】



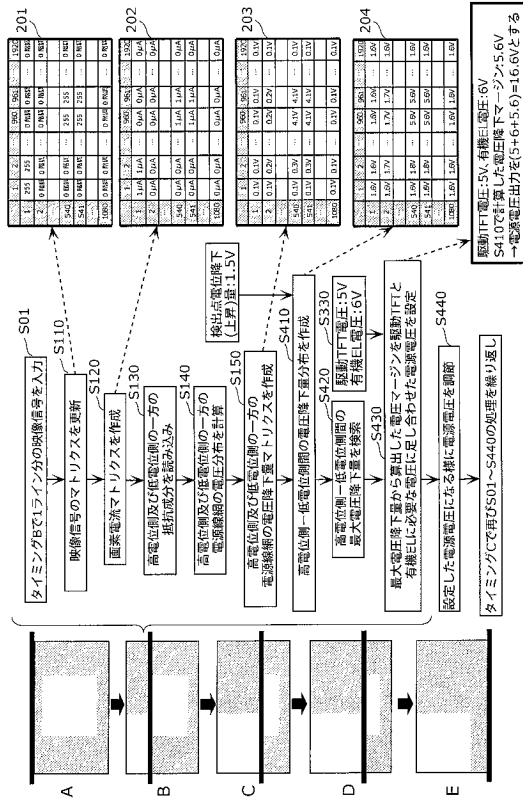
【 図 5 】



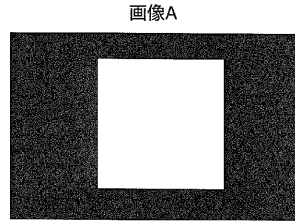
【 図 6 】



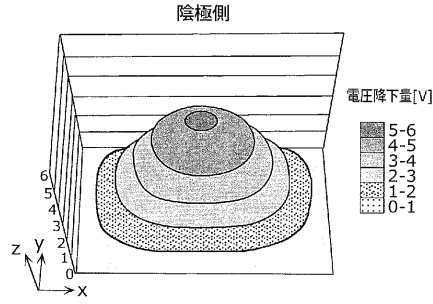
【 図 7 】



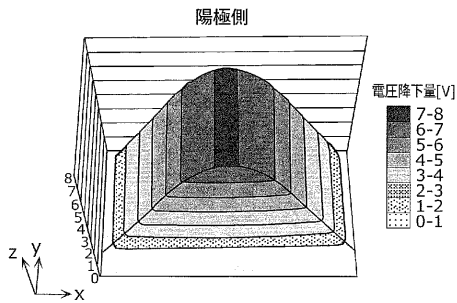
【 図 8 A 】



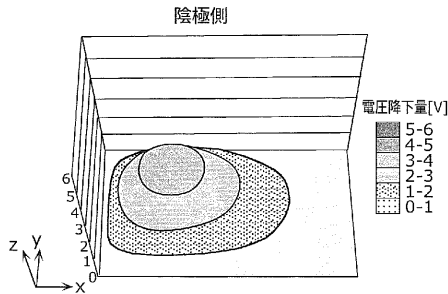
【 図 8 B 】



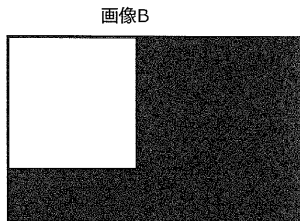
【 図 8 C 】



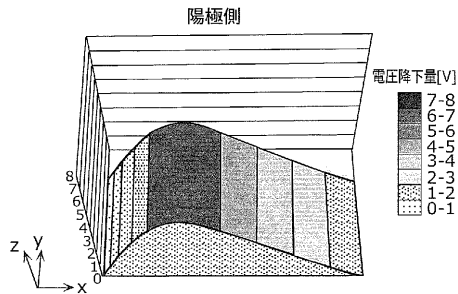
【 図 9 B 】



【 図 9 A 】



【 図 9 C 】



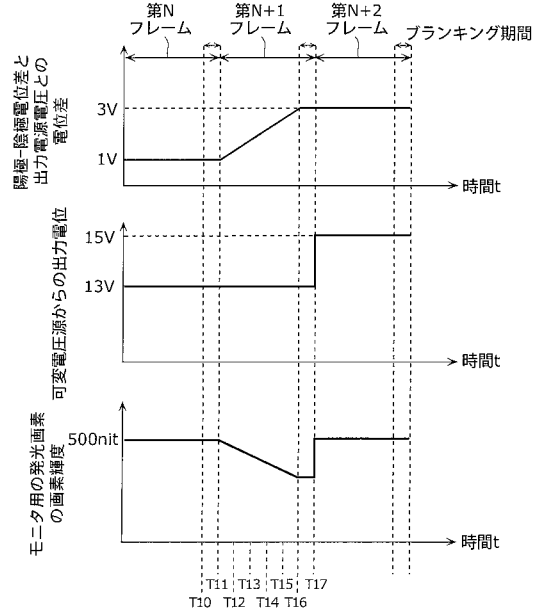
【 図 1 0 】

| 映像データ (階調) | 必要電圧 (RED) | 必要電圧 (Green) | 必要電圧 (Blue) |
|------------|------------|--------------|-------------|
| 0 | 4 | 4.2 | 3.5 |
| 1 | 4.1 | 4.3 | 3.5 |
| 2 | 4.1 | 4.4 | 3.6 |
| 3 | 4.2 | 4.5 | 3.6 |
| ⋮ | ⋮ | ⋮ | ⋮ |
| 176 | 8.3 | 9.6 | 6.7 |
| 177 | 8.5 | 9.9 | 6.9 |
| ⋮ | ⋮ | ⋮ | ⋮ |
| 253 | 10.5 | 11.4 | 8.2 |
| 254 | 10.8 | 11.8 | 8.3 |
| 255 | 11.2 | 12.2 | 8.4 |

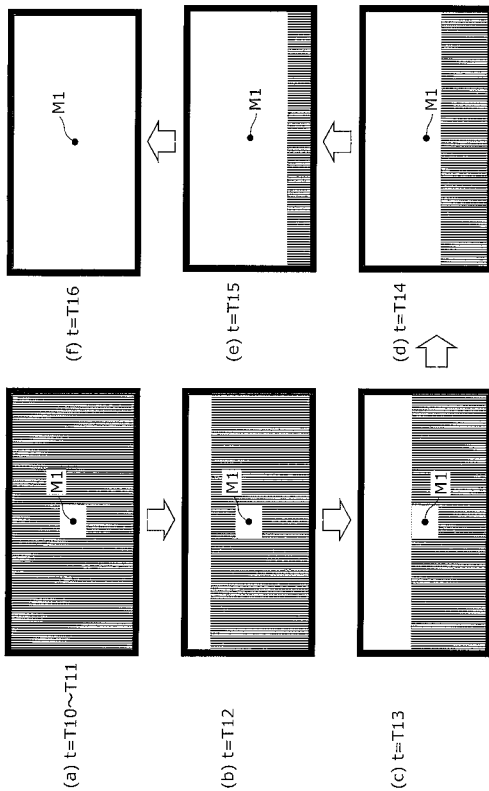
【 図 1 1 】

| 電位差値[V] | 電圧降下マージン |
|---------|----------|
| 0.0 | 0.0 |
| 0.2 | 0.2 |
| 0.4 | 0.4 |
| 0.6 | 0.6 |
| ⋮ | ⋮ |
| 3.4 | 3.4 |
| 3.6 | 3.6 |
| ⋮ | ⋮ |
| 5.6 | 5.6 |
| 5.8 | 5.8 |
| 6.0 | 6.0 |

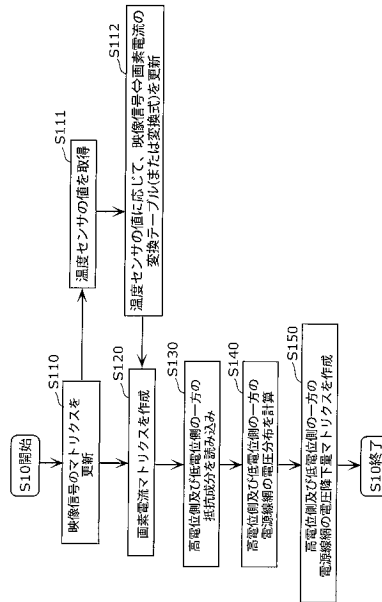
【 図 1 2 】



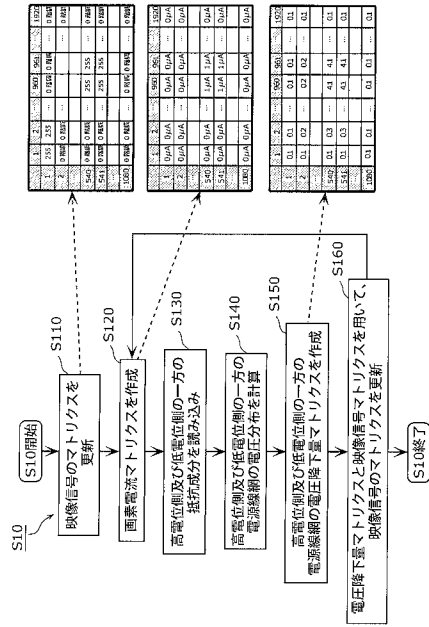
【 図 1 3 】



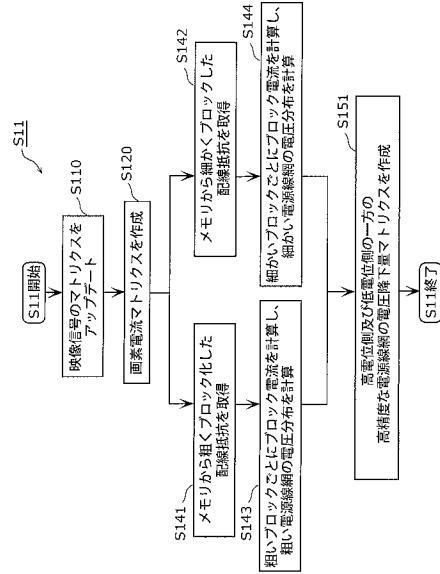
【 図 1 4 】



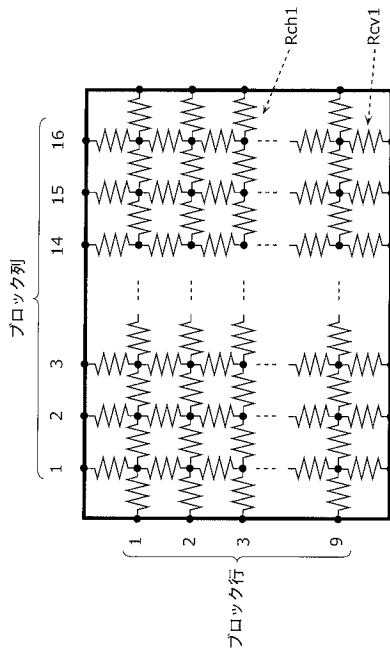
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】

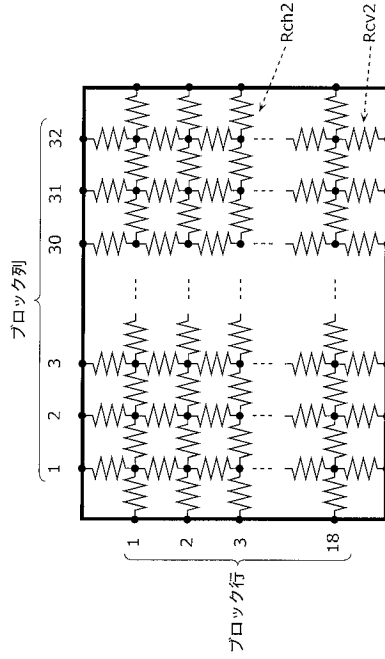


【 図 1 8 】

電圧降下量[V]

| ブロック列 \ ブロック行 | 1 | 2 | ... | 8 | ... | 16 |
|---------------|-----|-----|-----|-----|-----|-----|
| 1 | 0.0 | 0.0 | ... | 0.0 | ... | 0.0 |
| 2 | 1.0 | | ... | 9.0 | ... | 1.0 |
| ... | ... | ... | ... | ... | ... | ... |
| 5 | 1.0 | | ... | 9.0 | ... | 1.0 |
| ... | ... | ... | ... | ... | ... | ... |
| 9 | 0.0 | 0.0 | ... | 0.0 | ... | 0.0 |

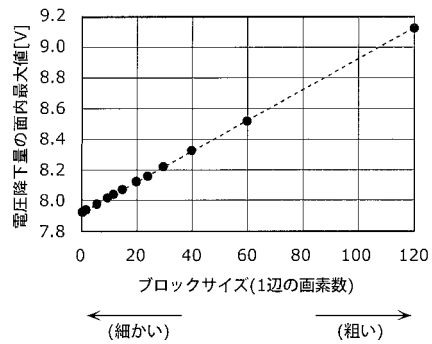
【図 19】



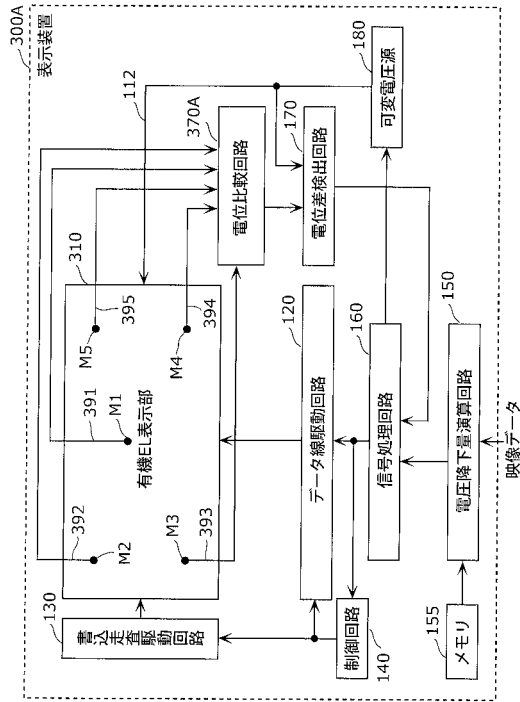
【図 20】

| | | 電圧降下量[V] | | | | | |
|-------|-------|----------|-----|-----|-----|-----|-----|
| ブロック列 | ブロック行 | 1 | 2 | ... | 16 | ... | 32 |
| | | 1 | 0.0 | 0.0 | ... | 0.0 | ... |
| 2 | 0.5 | 1.0 | ... | 8.5 | ... | 0.5 | |
| ... | ... | ... | ... | ... | ... | ... | |
| 9 | 0.5 | 1.0 | ... | 8.5 | ... | 0.5 | |
| ... | ... | ... | ... | ... | ... | ... | |
| 18 | 0.0 | 0.0 | ... | 0.0 | ... | 0.0 | |

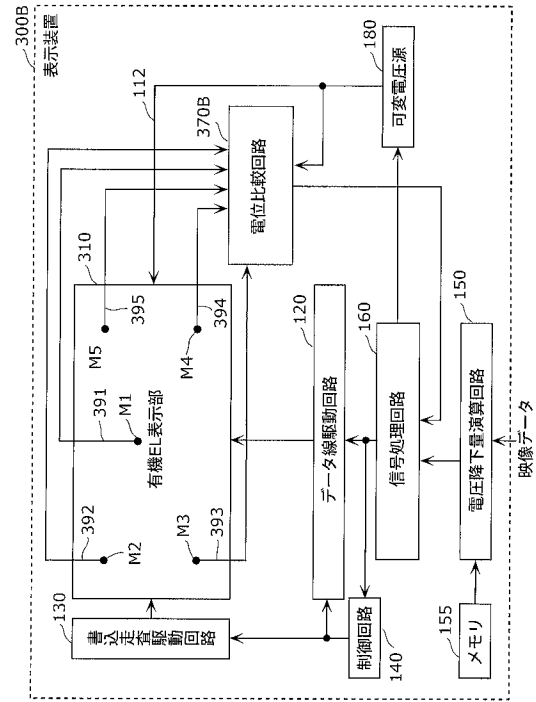
【図 21】



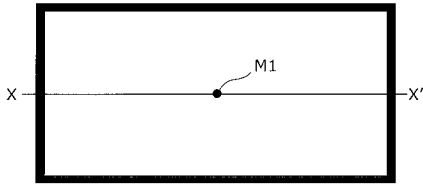
【図 22】



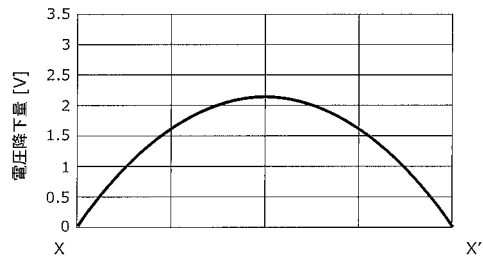
【図 23】



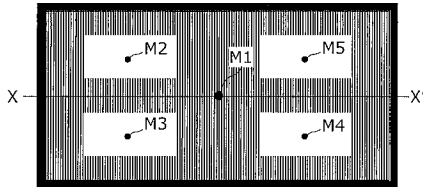
【図 2 4 A】



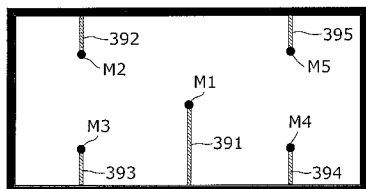
【図 2 4 B】



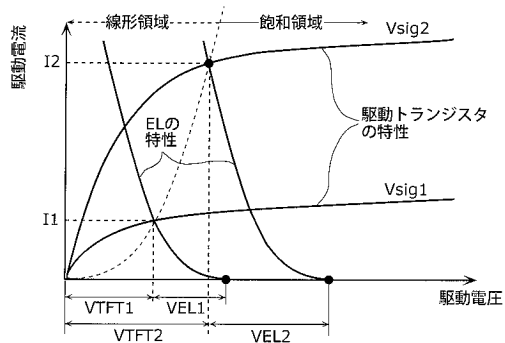
【図 2 5 A】



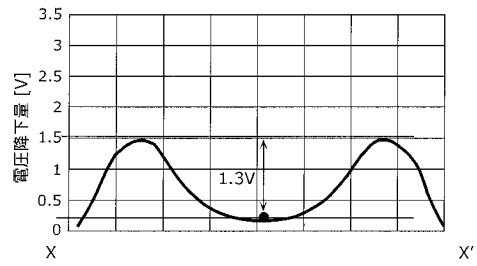
【図 2 7】



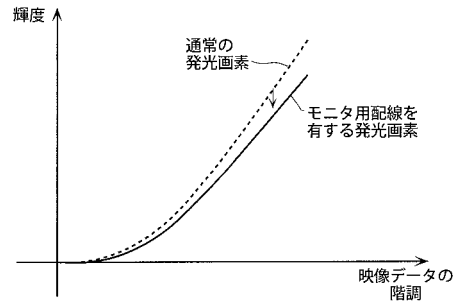
【図 2 8】



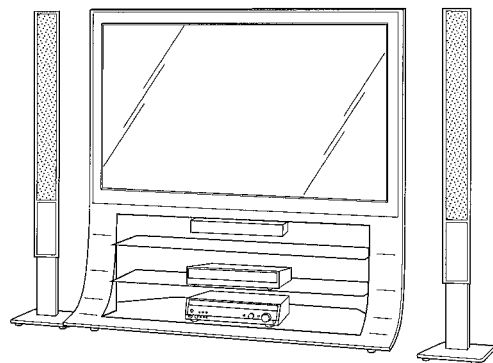
【図 2 5 B】



【図 2 6】



【図 2 9】



【 国際調査報告 】

| INTERNATIONAL SEARCH REPORT | | International application No. PCT/JP2011/003885 |
|--|--|--|
| A. CLASSIFICATION OF SUBJECT MATTER G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G3/30, G09G3/20, H01L51/50 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011 Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 2009-162980 A (Panasonic Corp.), 23 July 2009 (23.07.2009), entire text; all drawings (Family: none) | 1-11 |
| A | JP 2006-065148 A (Sony Corp.), 09 March 2006 (09.03.2006), entire text; all drawings (Family: none) | 1-11 |
| A | JP 2008-185809 A (Kyocera Corp.), 14 August 2008 (14.08.2008), entire text; all drawings & US 2010/0020065 A1 & WO 2008/093519 A1 | 1-11 |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search 22 July, 2011 (22.07.11) | | Date of mailing of the international search report 02 August, 2011 (02.08.11) |
| Name and mailing address of the ISA/ Japanese Patent Office | | Authorized officer |
| Facsimile No. | | Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003885

| C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|--|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 2008-502015 A (Thomson Licensing), 24 January 2008 (24.01.2008), entire text; all drawings & US 2008/0284688 A1 & EP 1754213 A2 & WO 2005/122120 A2 & DE 102004028233 A1 & CN 1965341 A | 1-11 |
| A | JP 2010-039046 A (Samsung Electronics Co., Ltd.), 18 February 2010 (18.02.2010), entire text; all drawings & US 2010/0026732 A1 & EP 2149868 A2 & KR 10-2010-0014106 A | 1-11 |
| A | JP 2010-508559 A (Eastman Kodak Co.), 18 March 2010 (18.03.2010), entire text; all drawings & US 2008/0100542 A1 & EP 2078300 A1 & WO 2008/057187 A1 & KR 10-2009-0077061 A & CN 101536071 A | 1-11 |
| A | JP 2009-198691 A (Eastman Kodak Co.), 03 September 2009 (03.09.2009), entire text; all drawings & US 2009/0207106 A1 | 1-11 |
| A | JP 2009-216801 A (Eastman Kodak Co.), 24 September 2009 (24.09.2009), entire text; all drawings & US 2009/0225072 A1 | 1-11 |
| A | JP 2009-031451 A (Eastman Kodak Co.), 12 February 2009 (12.02.2009), entire text; all drawings & US 2010/0171774 A1 & EP 2179412 A2 & WO 2009/014634 A2 & KR 10-2010-0038394 A & CN 101903935 A | 1-11 |
| A | JP 2003-280590 A (Sanyo Electric Co., Ltd.), 02 October 2003 (02.10.2003), entire text; all drawings (Family: none) | 1-11 |
| A | WO 2003/027999 A1 (Sanyo Electric Co., Ltd.), 03 April 2003 (03.04.2003), entire text; all drawings & JP 4053001 B & US 2004/0183483 A1 & EP 1439518 A1 & CN 1556977 A | 1-11 |
| A | JP 2006-251602 A (Seiko Epson Corp.), 21 September 2006 (21.09.2006), entire text; all drawings (Family: none) | 1-11 |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003885

| C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|---|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 2008-268914 A (Samsung SDI Co., Ltd.), 06 November 2008 (06.11.2008), entire text; all drawings & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A | 1-11 |

| 国際調査報告 | | 国際出願番号 PCT/JP2011/003885 | | | | | | | | | |
|---|--|---|---------|-----------|------------|-------------|------------|-------------|------------|-------------|------------|
| A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i | | | | | | | | | | | |
| B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/30, G09G3/20, H01L51/50 | | | | | | | | | | | |
| 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2011年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2011年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2011年</td> </tr> </table> | | | | 日本国実用新案公報 | 1922-1996年 | 日本国公開実用新案公報 | 1971-2011年 | 日本国実用新案登録公報 | 1996-2011年 | 日本国登録実用新案公報 | 1994-2011年 |
| 日本国実用新案公報 | 1922-1996年 | | | | | | | | | | |
| 日本国公開実用新案公報 | 1971-2011年 | | | | | | | | | | |
| 日本国実用新案登録公報 | 1996-2011年 | | | | | | | | | | |
| 日本国登録実用新案公報 | 1994-2011年 | | | | | | | | | | |
| 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) | | | | | | | | | | | |
| C. 関連すると認められる文献 | | | | | | | | | | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 | | | | | | | | | |
| A | JP 2009-162980 A (パナソニック株式会社) 2009.07.23, 全文全図 (ファミリーなし) | 1-11 | | | | | | | | | |
| A | JP 2006-065148 A (ソニー株式会社) 2006.03.09, 全文全図 (ファミリーなし) | 1-11 | | | | | | | | | |
| A | JP 2008-185809 A (京セラ株式会社) 2008.08.14, 全文全図 & US 2010/0020065 A1 & WO 2008/093519 A1 | 1-11 | | | | | | | | | |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 | | <input type="checkbox"/> パテントファミリーに関する別紙を参照。 | | | | | | | | | |
| * 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 | | の日後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 | | | | | | | | | |
| 国際調査を完了した日 22.07.2011 | | 国際調査報告の発送日 02.08.2011 | | | | | | | | | |
| 国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号 | | 特許庁審査官 (権限のある職員) 奈良田 新一 | 2G 3805 | | | | | | | | |
| | | 電話番号 03-3581-1101 | 内線 3226 | | | | | | | | |

| 国際調査報告 | | 国際出願番号 PCT/J P 2 0 1 1 / 0 0 3 8 8 5 |
|-----------------------|--|--------------------------------------|
| C (続き) . 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| A | JP 2008-502015 A (トムソン ライセンシング) 2008.01.24, 全文 全図 & US 2008/0284688 A1 & EP 1754213 A2 & WO 2005/122120 A2 & DE 102004028233 A1 & CN 1965341 A | 1-11 |
| A | JP 2010-039046 A (三星電子株式会社) 2010.02.18, 全文全図 & US 2010/0026732 A1 & EP 2149868 A2 & KR 10-2010-0014106 A | 1-11 |
| A | JP 2010-508559 A (イーストマン コダック カンパニー) 2010.03.18, 全文全図 & US 2008/0100542 A1 & EP 2078300 A1 & WO 2008/057187 A1 & KR 10-2009-0077061 A & CN 101536071 A | 1-11 |
| A | JP 2009-198691 A (イーストマン コダック カンパニー) 2009.09.03, 全文全図 & US 2009/0207106 A1 | 1-11 |
| A | JP 2009-216801 A (イーストマン コダック カンパニー) 2009.09.24, 全文全図 & US 2009/0225072 A1 | 1-11 |
| A | JP 2009-031451 A (イーストマン コダック カンパニー) 2009.02.12, 全文全図 & US 2010/0171774 A1 & EP 2179412 A2 & WO 2009/014634 A2 & KR 10-2010-0038394 A & CN 101903935 A | 1-11 |
| A | JP 2003-280590 A (三洋電機株式会社) 2003.10.02, 全文全図 (フ ァミリーなし) | 1-11 |
| A | WO 2003/027999 A1 (三洋電機株式会社) 2003.04.03, 全文全図 & JP 4053001 B & US 2004/0183483 A1 & EP 1439518 A1 & CN 1556977 A | 1-11 |
| A | JP 2006-251602 A (セイコーエプソン株式会社) 2006.09.21, 全文 全図 (ファミリーなし) | 1-11 |
| A | JP 2008-268914 A (三星エスディアイ株式会社) 2008.11.06, 全文 全図 & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A | 1-11 |

 フロントページの続き

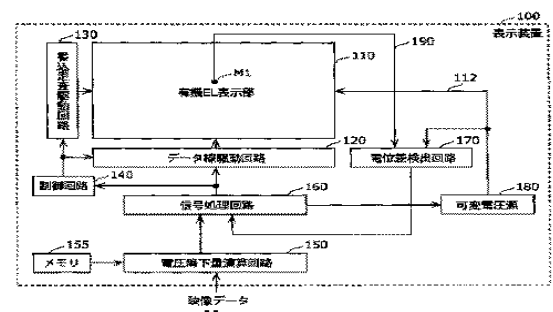
| (51)Int.Cl. | F I | | | テーマコード(参考) | | | | | | | |
|-------------|---------|------|---------|------------|------|------|------|------|------|------|------|
| | G 0 9 G | 3/20 | 6 4 2 C | | | | | | | | |
| | G 0 9 G | 3/20 | 6 2 4 C | | | | | | | | |
| F ターム(参考) | 5C380 | AA01 | AB06 | AB34 | AC04 | AC07 | BA01 | BA11 | BA19 | BA28 | BA42 |
| | | BA45 | BB03 | BB21 | BD20 | CA12 | CB01 | CC02 | CC26 | CC27 | CC30 |
| | | CC33 | CC62 | CD012 | CE08 | CF13 | CF27 | CF36 | CF41 | CF43 | CF45 |
| | | CF46 | CF61 | CF62 | CF67 | DA02 | DA06 | DA31 | DA34 | DA35 | DA50 |
| | | FA02 | FA11 | FA20 | FA24 | | | | | | |

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 表示装置 | | |
| 公开(公告)号 | JPWO2013005257A1 | 公开(公告)日 | 2015-02-23 |
| 申请号 | JP2012502382 | 申请日 | 2011-07-06 |
| [标]申请(专利权)人(译) | 松下电器产业株式会社 | | |
| 申请(专利权)人(译) | 松下电器产业株式会社 | | |
| [标]发明人 | 戎野浩平 加藤敏行 | | |
| 发明人 | 戎野 浩平 加藤 敏行 | | |
| IPC分类号 | G09G3/30 G09G3/20 | | |
| CPC分类号 | G09G3/3233 G09G2320/0223 G09G2320/029 G09G2330/028 | | |
| FI分类号 | G09G3/30.J G09G3/20.612.E G09G3/20.612.U G09G3/20.611.J G09G3/20.611.A G09G3/20.642.C G09G3/20.624.C | | |
| F-TERM分类号 | 5C080/AA06 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD20 5C080/DD22 5C080/DD26 5C080/DD27 5C080/DD29 5C080/FF03 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AC04 5C380/AC07 5C380/BA01 5C380/BA11 5C380/BA19 5C380/BA28 5C380/BA42 5C380/BA45 5C380/BB03 5C380/BB21 5C380/BD20 5C380/CA12 5C380/CB01 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE08 5C380/CF13 5C380/CF27 5C380/CF36 5C380/CF41 5C380/CF43 5C380/CF45 5C380/CF46 5C380/CF61 5C380/CF62 5C380/CF67 5C380/DA02 5C380/DA06 5C380/DA31 5C380/DA34 5C380/DA35 5C380/DA50 5C380/FA02 5C380/FA11 5C380/FA20 5C380/FA24 | | |
| 代理人(译) | 新居 広守 | | |
| 其他公开文献 | JP5792711B2 | | |
| 外部链接 | Espacenet | | |

摘要(译)

提供了一种具有降低功耗的效果的显示装置。本发明的显示装置(100)是有有机EL显示单元,其包括输出电源电压的可变电压源(180),以及与多个发光像素(111)分别连接的阳极侧和阴极侧电源线。(110),电位差检测电路(170),其从视频数据中检测监视用的发光像素(111M)的阳极侧的电位,以及在阴极侧的电源线上产生的电压下降量,算出阴极侧的电源线。在用于估计至少一个点的电位的电压下降量计算电路(150)中,由电位差检测电路(170)检测到的阳极侧上的电位,以及由电压下降量计算电路(150)估算出的电压侧的阴极侧上的电位。信号处理电路(160),其调节从可变电压源(180)输出的电源电压,使得与电位的电位差为预定的电位差。



- 100 Display device
- 110 Organic electroluminescence display unit
- 120 Data line drive circuit
- 130 Write scan drive circuit
- 140 Control circuit
- 150 Voltage decrease quantity calculation circuit
- 155 Memory
- 160 Signal processing circuit
- 170 Potential difference detection circuit
- 180 Variable voltage source
- AA Video data