

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4727216号
(P4727216)

(45) 発行日 平成23年7月20日 (2011.7.20)

(24) 登録日 平成23年4月22日 (2011.4.22)

(51) Int. Cl.

F I

H O 1 L 51/50 (2006.01)

H O 5 B 33/14 A

H O 5 B 33/10 (2006.01)

H O 5 B 33/10

G O 9 F 9/30 (2006.01)

H O 5 B 33/22 D

H O 1 L 27/32 (2006.01)

G O 9 F 9/30 3 6 5 Z

請求項の数 6 (全 19 頁)

(21) 出願番号 特願2004-346303 (P2004-346303)
 (22) 出願日 平成16年11月30日 (2004.11.30)
 (65) 公開番号 特開2006-156773 (P2006-156773A)
 (43) 公開日 平成18年6月15日 (2006.6.15)
 審査請求日 平成19年11月27日 (2007.11.27)

前置審査

(73) 特許権者 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (73) 特許権者 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 古家 政光
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

マトリックス状に配置されてそれぞれ発光層を備えた複数の画素を有し、
 これら各画素にて、一方の方向に並設された各画素の発光層は赤色、緑色、青色のうち
 いずれかの色を発光させ、かつ、該一方の方向と交差する方向に隣接する各画素の発光層
 は残りの各色のそれぞれを発光させるとともに、

前記一方の方向に並設された各画素は共通の電源信号線を介してそれぞれの発光層に電
 源が供給されるものであって、

該電源信号線に沿った各画素はそれらの発光層にて厚さの異なるものを有し、それらは
 前記電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く
 構成されているとともに、

少なくとも緑色の発光層の前記電源信号線に沿った発光層の厚さの変化の勾配は他の色
 の発光層の対応する勾配よりも小さく構成されていることを特徴とする有機EL表示装置
 。

【請求項2】

マトリックス状に配置されてそれぞれ発光層を備えた複数の画素を有し、
 これら各画素にて、一方の方向に並設された各画素の発光層は赤色、緑色、青色のうち
 いずれかの色を発光させ、かつ、該一方の方向と交差する方向に隣接する各画素の発光層
 は残りの各色のそれぞれを発光させるとともに、

前記一方の方向に並設された各画素は共通の電源信号線を介してそれぞれの発光層に電

10

20

源が供給されるものであって、

該電源信号線に沿った各画素はそれらの発光層にて厚さの異なるものを有し、それらは前記電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く構成されているとともに、

少なくとも赤色の発光層の前記電源信号線に沿った発光層の厚さの変化の勾配は他の色の発光層の対応する勾配よりも大きく構成されていることを特徴とする有機 E L 表示装置。

【請求項 3】

前記電源信号線を共通にする前記各画素の発光層は、該電源信号線に沿って電流の流れの下流側にいくにつれ、薄く構成されていることを特徴とする請求項 1、2 のいずれかに記載の有機 E L 表示装置。

10

【請求項 4】

前記電源信号線を共通にする前記各画素は該電源信号線に沿って複数のグループに区分けされ、該グループごとにその発光層の厚さが異なり、該厚さは該電源信号線に沿って電流の下流側にいくにつれ薄く構成されていることを特徴とする請求項 1、2 のいずれかに記載の有機 E L 表示装置。

【請求項 5】

前記発光層は少なくともホール輸送層との積層体から構成され、該発光層の厚さの相違は該ホール輸送層によってなされていることを特徴とする請求項 1、2 のいずれかに記載の有機 E L 表示装置。

20

【請求項 6】

各電源信号線の一端が、各画素の集合からなる表示部の外側にて共通接続させる電源共通配線を有し、この電源共通配線の一端から電源が供給されるものであって、

該電源共通配線の電源側に近接する前記表示部の一角からこの一角に対向する他の一角の方向に沿って各画素の発光層の厚さの変化がなされていることを特徴とする請求項 1 から 5 のいずれかに記載の有機 E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は表示装置に係り、たとえば有機 E L 表示装置に関する。

30

【背景技術】

【0002】

たとえばアクティブ・マトリックス型の有機 E L 表示装置は、有機 E L 層からなる発光層を備える画素がマトリックス状に配置されて構成されている。

【0003】

そして、たとえば x 方向に並設される各画素からなる画素行はゲート信号線を共通にして形成され、これら各ゲート信号線に信号（走査信号）を順次供給することにより当該画素行が順次選択されるように構成されている。

【0004】

さらに、y 方向に並設される画素からなる画素列はデータ信号線および電源供給線を共通にして形成され、上述した各画素行の選択のタイミングに応じて該データ信号線からデータを当該画素行の各画素にデータを供給するとともに、この供給に応じて該電源供給線を通して当該各画素の発光層に電源を供給するように構成されている。

40

【0005】

このような構成からなる表示装置は、たとえば下記の特許文献 1 から特許文献 6 に開示されている。

【0006】

そして、これら各文献は、上記構成の他に、特許文献 1 から特許文献 3 には配線の幅を太くした記述、特許文献 4 には補助配線を並設した記述、特許文献 5 には電源供給部を複数配置させた記述、特許文献 6 には平面光源として用いた有機 E L 層の厚膜を調整した記

50

述がそれぞれなされたものとなっている。

【 0 0 0 7 】

【特許文献 1】特開 2 0 0 4 - 1 0 2 2 4 5 号公報

【特許文献 2】特開 2 0 0 4 - 1 0 2 2 4 6 号公報

【特許文献 3】特開 2 0 0 3 - 3 3 0 3 8 7 号公報

【特許文献 4】特開 2 0 0 3 - 1 2 3 9 8 8 号公報

【特許文献 5】特開 2 0 0 2 - 3 2 0 3 7 号公報

【特許文献 6】特開平 1 1 - 4 0 3 6 2 号公報

【発明の開示】

【発明が解決しようとする課題】

10

【 0 0 0 8 】

しかし、このような構成からなる表示装置は、そのパネルが大型化するにつれ表示面に発生する輝度のむらを見逃し得ない状況にあるに至っている。

【 0 0 0 9 】

この原因を追究した結果、電源供給線が比較的細く形成されているため、これに供給される電源において電圧降下が生じ、電源供給側の画素と該電源供給側から遠ざかる画素とでは印加される電圧が異なってしまうことが判明した。

【 0 0 1 0 】

これを解消する方法としては、たとえば電源供給線の幅を変える等の対策が考えられるが、開口率の低下を免れないという不都合が生じる。

20

【 0 0 1 1 】

そして、これらの課題は上記特許文献においては開示されないものとなっている。

【 0 0 1 2 】

本発明は、このような事情に基づいてなされたもので、その目的は、表示の輝度むらを抑制させた表示装置を提供することにある。

【 0 0 1 3 】

また、本発明の他の目的は、開口率の低下を抑制させた表示装置を提供することにある。

【課題を解決するための手段】

【 0 0 1 4 】

30

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 1 5 】

(1)

本発明による表示装置は、たとえば、マトリックス状に配置されてそれぞれ発光層を備えた複数の画素を有し、

これら各画素のうち一方の方向に並設された各画素は共通の電源信号線を介してそれぞれの発光層に電源が供給されるものであって、

前記各画素はそれらの発光層にて厚さの異なるものを有し、該発光層は前記電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く構成されていることを特徴とする。

40

【 0 0 1 6 】

(2)

本発明による表示装置は、たとえば、電源信号線を共通にする各画素の発光層は、該電源信号線に沿って電流の流れの下流側にいくにつれ、その厚さが薄く構成されていることを特徴とする。

【 0 0 1 7 】

(3)

本発明による表示装置は、たとえば、電源信号線を共通にする各画素は該電源信号線に沿って複数のグループに区分けされ、該グループごとにその発光層の厚さが異なり、該厚

50

さは該電源信号線に沿って電流の下流側にいくにつれ、薄く構成されていることを特徴とする。

【 0 0 1 8 】

(4)

本発明による表示装置は、たとえば、前記発光層は少なくともホール輸送層との積層体から構成され、該発光層の厚さの相違は該ホール輸送層によってなされていることを特徴とする。

【 0 0 1 9 】

(5)

本発明による表示装置は、たとえば、マトリックス状に配置されてそれぞれ発光層を備えた複数の画素を有し、

10

これら各画素にて、一方の方向に並設された各画素の発光層は赤色、緑色、青色のうちいずれかの色を発光させ、かつ、該一方の方向と交差する方向に隣接する各画素の発光層は残りの各色のそれぞれを発光させるとともに、

前記一方の方向に並設された各画素は共通の電源信号線を介してそれぞれの発光層に電源が供給されるものであって、

該電源信号線に沿った各画素はそれらの発光層にて厚さの異なるものを有し、それらは前記電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く構成されているとともに、

少なくとも緑色の発光層の前記電源信号線に沿った発光層の厚さの変化の勾配は他の色の発光層の対応する勾配よりも小さく構成されていることを特徴とする。

20

【 0 0 2 0 】

(6)

本発明による表示装置は、たとえば、マトリックス状に配置されてそれぞれ発光層を備えた複数の画素を有し、

これら各画素にて、一方の方向に並設された各画素の発光層は赤色、緑色、青色のうちいずれかの色を発光させ、かつ、該一方の方向と交差する方向に隣接する各画素の発光層は残りの各色のそれぞれを発光させるとともに、

前記一方の方向に並設された各画素は共通の電源信号線を介してそれぞれの発光層に電源が供給されるものであって、

30

該電源信号線に沿った各画素はそれらの発光層にて厚さの異なるものを有し、それらは前記電源信号線電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く構成されているとともに、

少なくとも赤色の発光層の前記電源信号線に沿った発光層の厚さの変化の勾配は他の色の発光層の対応する勾配よりも大きく構成されていることを特徴とする。

【 0 0 2 1 】

(7)

本発明による表示装置は、たとえば、(5)、(6)のいずれかの構成を前提とし、電源信号線を共通にする各画素の発光層は、該電源信号線に沿って電流の流れの下流側にいくにつれ、薄く構成されていることを特徴とする。

40

【 0 0 2 2 】

(8)

本発明による表示装置は、たとえば、(5)、(6)のいずれかの構成を前提とし、電源信号線を共通にする各画素は該電源信号線に沿って複数のグループに区分けされ、該グループごとにその発光層の厚さが異なり、該厚さは該電源信号線に沿って電流の下流側にいくにつれ薄く構成されていることを特徴とする。

【 0 0 2 3 】

(9)

本発明による表示装置は、たとえば、(5)、(6)のいずれかの構成を前提とし、前記発光層は少なくともホール輸送層との積層体から構成され、該発光層の厚さの相違は該

50

ホール輸送層によってなされていることを特徴とする。

【 0 0 2 4 】

(1 0)

本発明による表示装置は、たとえば、(1)から(9)のいずれかの構成を前提とし、各電源信号線の一端が、各画素の集合からなる表示部の外側にて共通接続させる電源共通配線を有し、この電源共通配線の一端から電源が供給されるものであって、

該電源共通配線の電源側に近接する前記表示部の一角からこの一角に対向する他の一角の方向に沿って各画素の発光層の厚さの変化がなされていることを特徴とする。

【 0 0 2 5 】

(1 1)

本発明による表示装置の製造方法は、たとえば、基板面にマトリックス状に形成される各画素領域にマスクを介した蒸着により発光層を形成する際に、

前記基板の蒸着面に対向して一方向に移動する蒸着遮蔽板を移動させながら行うことにより、該発光層の厚さを変化させることを特徴とする。

【 0 0 2 6 】

(1 2)

本発明による表示装置の製造方法は、たとえば、基板面にマトリックス状に形成される各画素領域にマスクを介した蒸着により発光層を形成する際に、

蒸着源を前記基板面に対向させてその一辺側からそれに対向する他の辺側に移動させながら行うとともに、その速度を変化させることにより該発光層の厚さを変化させることを特徴とする。

【 0 0 2 7 】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【発明の効果】

【 0 0 2 8 】

このように構成された表示装置によれば、表示の輝度むらを抑制させることができる。また、開口率の低下を抑制させることができる。

【発明を実施するための最良の形態】

【 0 0 2 9 】

以下、図面を用いて本発明による表示装置をたとえば有機 E L 表示装置を例に挙げて説明する。

【 0 0 3 0 】

図 2 (a) は、本発明による有機 E L 表示装置の全体の構成の一実施例を示す平面図であり、図 2 (b) は図 2 (a) の b - b 線における断面図である。

【 0 0 3 1 】

矩形状の透明基板 S U B があり、この透明基板 S U B の裏面にはマトリックス状に配置された多数の画素およびそれを駆動させる回路等からなる画素形成部 P I X が形成されている。これらの画素形成部 P I X はたとえばフォトリソグラフィ技術による選択エッチング等によりパターン化された金属層、半導体層、絶縁層、および発光層等との積層により形成されたものである。

【 0 0 3 2 】

これら画素形成部 P I X が形成された面には、不活性の雰囲気を形成するため、シール剤 S L を介した封止基板 S L B が対向して設けられ、この封止基板 S L B の前記画素形成部 P I X と対向する面には乾燥剤 D S C が被着されている。

【 0 0 3 3 】

また、前記透明基板 S U B の画素形成部 P I X が形成された面には各画素に信号を供給するための各信号線が前記シール剤 S L を越えて該透明基板 S U B の周辺の一辺にまで引き出され、この部分においてフレキシブル基板 F P C と接続されるようになっている。

【 0 0 3 4 】

10

20

30

40

50

画素形成部 P I X における各画素の発光層（図示せず）による発光は、透明基板 S U B を通して、映像として認識されるようになっている。

【 0 0 3 5 】

図 3 は、透明基板 S U B の面に形成された前記画素形成部 P I X における各画素およびそれら各画素を駆動させる回路の一実施例を示す概略図である。

【 0 0 3 6 】

各画素の集合体は表示部 A R として構成され、この表示部 A R の外側に配置される走査信号駆動回路 V、データ信号駆動回路 H e、発光電源部 P W からそれぞれ信号線を介して各画素に信号が供給されるようになっている。また、表示制御部 D C N も備えられ、この表示制御部 D C N によって該走査信号駆動回路 V、データ信号駆動回路 H e、発光電源部 P W を制御するようになっている。

10

【 0 0 3 7 】

マトリックス状に配置された各画素のうち、その行方向に並設される各画素は走査信号駆動回路 V からの信号線（走査信号線）G L を共通とし、列方向に並設される各画素はデータ信号駆動回路 H e からの信号線（データ信号線）D L および発光電源部 P W からの信号線（電源信号線）P L を共通としている。

【 0 0 3 8 】

なお、たとえば、透明基板 S U B の面には、表示部 A R、走査信号駆動回路 V、データ信号駆動回路 H e が形成され、表示制御部 D C N、発光電源部 P W は前記透明基板 S U B に対し外付け部品として形成されるが、これらは任意であり、たとえば、走査信号駆動回路 V、データ信号駆動回路 H e を透明基板 S U B に対して外付け部品として形成してもよいことはいうまでもない。

20

【 0 0 3 9 】

図 4 は、図 3 に示す表示部 A R の構成をさらに詳細に示した図で、各画素における等価回路をも示した図となっている。

【 0 0 4 0 】

各画素 P X は、行方向の各画素に共通に接続されるゲート信号線 G L と、列方向に各画素に共通に接続されるデータ信号線 D L および電源信号線 P L で囲まれて形成されている。

【 0 0 4 1 】

各画素 P X の領域には、ゲート信号線 G L からの走査信号の供給によって駆動するスイッチング素子 S - T F T を有し、このスイッチング素子 S - T F T の駆動によってデータ信号線 D L から映像信号が画素 P X 内に取り込まれるようになっている。

30

【 0 0 4 2 】

映像信号は他端が電源信号線 P L に接続された容量素子 C D の一端に供給されるとともに、ドライブ素子 D - T F T のゲート電極に供給されるようになっている。

【 0 0 4 3 】

該ドライブ素子 D - T F T は発光素子 L D とともに直列接続体を構成し、この直列接続体はドライブ素子 D - T F T 側において前記電源信号線 P L に接続され、発光素子 L D 側において各画素に共通な陰極 N P に接続されている。

40

【 0 0 4 4 】

前記容量素子 C D はデータ記憶用の容量素子として機能し、この容量素子 C D に蓄積される電荷が所定以上になると、該ドライブ素子 D - T F T を駆動させ、陽極 P P 側からの電流が該ドライブ素子 D - T F T および発光素子 E L を通して陰極 N P に流れ、該発光素子（発光層）E L は発光するようになっている。

【 0 0 4 5 】

各電源信号線 P L は、それら一端側において電源共通配線 P P L によって共通に接続され、この電源共通配線 P P L の一端側には発光電源部 P W が接続されている。このため、発光電源部 P W からの電源（アース側）は電源共通配線 P P L を介して各電源信号線 P L に印加されるようになっている。

50

【0046】

なお、この図4においては、表示部ARの外側の領域において、前記陰極NPから電流を取り出し、抵抗RSに流れる際の電圧降下を差動アンプDAによって該表示部ARの平均輝度情報（アナログ電圧）を検出し、この平均輝度情報をアナログアダー回路ADによって基準電位SVと加算させ、さらにバッファ回路BCを介して前記陰極NPに戻す回路を備えたものとなっている。基準電位SVを変化させることによって、表示部ARの全体画像において所定の輝度に調整するための回路である。

【0047】

しかし、この回路はこの発明の適用において必ずしも必要とするものではないものである。

10

【0048】

また、上述した各画素の回路においては、スイッチング素子S-TFT、ドライブ素子D-TFTを備えるものであるが、たとえば、これらのトランジスタの他に信号の補正を行うための他のトランジスタを備えるものにあっても本願発明が適用されるものである。

【0049】

図5は、本発明を適用していない場合の不都合を示す説明図で、図3と対応する図であって、表示部ARと発光電源部PWとこの発光電源部PWから該表示部ARへ延在される電源信号線PLを抜き出して描いた図となっている。

【0050】

20

なお、図5は、電源共通配線PPLの太さ（線幅）を大きく形成し、この電源共通配線PPLにおける電圧降下を低減させるように構成されている。電源共通配線PPLは、表示部ARの外側の領域に形成されスペース的な余裕を有することから、その線幅を比較的大きく形成することができる。

【0051】

ちなみに、電源信号線PLは、表示部ARの領域内に形成され、画素のいわゆる開口率を低減させないために、比較的細く（線幅）形成され、それ故にこの電源共通信号線PLにおける電圧降下は無視し得ないものとなる。

【0052】

また、図5では、表示部AR内の電源信号線PLに沿って形成される各画素のうち、発光電源部PWに最も近い画素PX(A)と発光電源部PWから最も遠い画素PX(B)を示している。

30

【0053】

この場合、表示部AR内の電源信号線PLは発光電源部PLに遠ざかるにつれ電圧降下が生じ、画素Bに印加される電源供給部からの電圧は、画素Aに印加される電圧よりもたとえば約0.3Vの差が生じ、その印加電圧の差は輝度の差として目視されることになる。

【0054】

このため、表示部ARを全体として観た場合、図5に対応して描かれた図6の濃淡差で示すように、表示部ARの下側の部分は輝度が高く、上側に及ぶにしたがって輝度が低くなるという現象が観察されることになる。

40

【0055】

図7は、画素に印加される駆動電圧と輝度との関係を示したグラフを示したものであり、その横軸に駆動電圧(V)をとり、縦軸に輝度(cd/m^2)をとっている。このグラフは、駆動電圧が大きくなるにつれ画素の輝度が大きくなることを示すとともに、画素に印加される駆動電圧が0.3V低下すると、当該画素の輝度が約70 cd/m^2 に低下してしまうことが明らかになる。

【0056】

図1は、このような不都合に鑑みて各画素の構成を改良した、本発明による有機EL表示装置の一実施例を示す断面図である。

50

【 0 0 5 7 】

図 1 は、図 5 の I - I 線における断面に相当する図となっている。図 1 に示す有機 E L 表示装置の構成を補足して説明すると、各画素の発光素子 L D は、透明基板 S U B の面側から、たとえば I T O からなる透光性の材料の陽極 P P、ホール輸送層（正孔輸送層とも称す）H T、有機 E L 層 E L、電子輸送層 E T、陰極 N P の順次積層体から構成されている。

【 0 0 5 8 】

なお、図示されていないが、前記電源信号線 P L は図中に示す各発光素子 L D の並設方向に延在されて形成され、各発光素子 L D の陽極 P P はそれぞれ前記ドライブ素子 D - T F T を介して前記電源信号線 P L に接続されている。

10

【 0 0 5 9 】

また、陰極 N P は、各画素に共通に形成され、該画素の集合からなる表示部 A R の全域に及んで形成されている。

なお、陽極 P P を透光性の材料としたのは発光層 E L からの光を透明基板 S U B 側に導くように構成したからである。

【 0 0 6 0 】

そして、各画素において、陽極 P P、有機 E L 層 E L、電子輸送層 E T、陰極 N P のそれぞれの高さは均一となっているが、ホール輸送層 H T はその高さが、電源信号線 P L の延在方向に沿って、その発光電源部 P W から遠ざかるにつれ、順次小さく構成されている。

20

【 0 0 6 1 】

これにともない、各画素における陽極 P P、ホール輸送層 H T、有機 E L 層 E L、電子輸送層 E T、陰極 N P の順次積層体の高さは、電源信号線 P L の発光電源部 P W から遠ざかる延在方向に沿って、順次小さく形成されている。

【 0 0 6 2 】

なお、図 1 に示されていない画素であって、図 1 に示した各画素のいずれかを含んで図 1 の紙面表から紙面裏にかけて並設される各画素は、そのホール輸送層 H T の高さがほぼ同じとなっており、したがって、陽極 P P、ホール輸送層 H T、有機 E L 層 E L、電子輸送層 E T、陰極 N P の順次積層体の高さもほぼ同じとなっている。これは、図 5 に示す電源共通配線 P P L の線幅を比較的大きく形成し、発光電源部 P W 側においてその電圧降下が比較的小さいという前提で構成しているからである。

30

【 0 0 6 3 】

このように、電源信号線 P L を共通にする各画素にあって、発光電源部 P W から遠ざかるにつれ、そのホール輸送層 H T の高さを小さくしたのは、図 8 に示すホール輸送層 H T の特性に基づくものである。

【 0 0 6 4 】

図 8 は、ホール輸送層 H T の高さを変化させた場合において、画素の輝度をその駆動電圧との関係で示したグラフである。同グラフにおいて、その横軸には駆動電圧（V）を縦軸には輝度（ cd/m^2 ）を示している。

【 0 0 6 5 】

同図に示す各特性曲線は、図中丸印の特性曲線にあってはホール輸送層の高さが 50 nm、四角印の特性曲線にあっては高さが 60 nm、および三角印の特性曲線にあっては高さが 70 nm の場合を示し、その順において、所定の駆動電圧に対し輝度が高くなることが判明する。このことは、換言すれば、低い駆動電圧で所定の輝度を得るためにはホール輸送層の高さを小さくすればよいことを示している。

40

【 0 0 6 6 】

また、図 9 は、ホール輸送層 H T の高さ $100 \text{ cd}/\text{m}^2$ 発光時の電圧の関係を示したグラフである。同グラフにおいて、その横軸にはホール輸送層膜厚（nm）を縦軸には $100 \text{ cd}/\text{m}^2$ 発光時の電圧（V）を示している。

【 0 0 6 7 】

50

また、同グラフは、それに示した特性の A の箇所において、発光電源部 P W に最も近い画素のホール輸送層の膜厚が 64.5 nm であり、B の箇所において、発光電源部 P W から最も遠い画素のホール輸送層の膜厚が 56.0 nm であることを示している。

【0068】

このグラフから、発光電源部 P W に最も近い画素に印加される駆動電圧と発光電源部 P W から最も遠い画素に印加される駆動電圧の差が、たとえ 0.3 V あっても、前者の画素のホール輸送層の高さをたとえば 64.5 nm とし、後者の画素のホール輸送層の高さを 56.0 nm とすることにより、そのいずれにおいても 100 cd/m^2 という均一な輝度を得られることが判明する。

【0069】

10

図 10 は、上記表示装置の製造方法の一実施例を示す構成図で、各画素におけるホール輸送層 H T の高さを電源信号線 P L の延在方向に沿って変化させるように形成する場合の製造方法を示した図である。

【0070】

なお、透明基板 S U B の表面にホール輸送層 H T を形成する場合、その面には既に陽極 P P、またはそれ以外の材料層が形成されている状態にあるが、この図 10 においては、それらを省略している。

【0071】

透明基板 S U B 上にホール輸送層 H T を形成する場合、たとえばポイントソース型の蒸着源 D S と該透明基板 S U B との間にマスク M K を介在させることによって、該ホール輸送層 H T を透明基板 S U B 面の画素ごとの所定の領域に選択的に形成する。前記マスク M K は透明基板 S U B に対し固定されて配置され、蒸着源 D S からのホール輸送層の材料が該マスク M K に形成された透孔 H L を通して透明基板 S U B 側の面に被着され、該ホール輸送層 H T が形成されるようになる。

20

【0072】

そして、たとえば前記マスク M K と蒸着源 S D との間に膜厚調整用マスク（蒸着遮蔽板）C M K を新たに設置し、前記蒸着を行っている際に、この膜厚調整用マスク C M K を一方向（図中矢印方向）に移動させるようにする。

【0073】

この膜厚調整用マスク C M K はそれ自体透孔等が設けられていない板状のものから構成され、電源信号線 P L の延在方向に沿って、発光電源部 P W から遠ざかっている方向から該発光電源部 P W に近づく方向にかけて移動させるようにする。

30

【0074】

これにより、電源信号線 P L に沿って形成される各画素において、発光電源部 P W から遠ざかる側においてホール輸送層 H T の蒸着時間が短く、発光電源部 P W に近い側において蒸着時間が長くなる。したがって、発光電源部 P W に近い側においてホール輸送層 H T の高さを大きく、電源部から遠ざかる側において小さく形成することができるようになる。

【0075】

この方法は、蒸着源 D S としてポイントソース型を用いていることから、いわゆる一面取りと称される一枚のマザーガラスから一つの表示装置を製作する場合において好適となる。ここで、ポイントソース型の蒸着源 D S とは、透明基板 S U B に対して固定されたまま蒸着を行うものをいう。

40

【0076】

図 11 は、表示装置の製造方法の他の実施例を示す構成図で、やはり各画素におけるホール輸送層 H T の高さを電源信号線 P L の延在方向に沿って変化させるように形成する場合の製造方法を示している。

【0077】

蒸着源 D S としてはいわゆるリニアソース型と称されるものが用いられ、この蒸着源 D L は透明基板 S U B に対してその一辺から該一辺の対辺となる他の辺にかけて（図中矢印

50

方向へ)移動しながら蒸着するように構成されている。

【0078】

また、一つの透明基板SUBは、後の切断によって複数個の透明基板に分離される大型のものを有しており、分離される各透明基板(図中UNITで示す)が表示装置の基板を構成するようになっている。いわゆる多面取りと称され、一枚のマザーガラスから複数の製品を作るようになっている。

【0079】

透明基板SUBと蒸着源DSとの間には、該透明基板SUBに対して固定して配置されるマスクMKを有し、蒸着はこのマスクMKに形成された透孔HLを通してなされるようになっている。

10

【0080】

上述したように、前記透明基板SUBは多面取りのものを対象としているため、マスクMKに形成されている前記透孔HLは後に分離される透明基板UNITごとに同様のパターンとして形成されている。

【0081】

前記蒸着源DSは、その移動が、分離される透明基板UNITごとに、たとえば最初速度を大きく、その後、徐々に小さくなるように設定されている。速度が大きい箇所では有機材の被着量も少なく厚さが小さく形成され、速度が小さい箇所では有機剤の被着量も大きく厚さが大きく形成されるようになる。

【0082】

20

このことから、蒸着源DSの移動は、必ずしも最初大きくする必要がなく、小さくしてもその後において徐々に大きくなるように設定するようにしても同様の効果が得られる。

【0083】

図12は、本発明による表示装置の構成の他の実施例を示す平面図であり、図4に対応した図となっている。

【0084】

図4の場合と比較して異なる構成は、まず、電源共通配線PLLが、それによる電圧降下を無視しえなくなる程度に細く形成されていることにある。

【0085】

そして、発光電源部PWと近接する表示部ARの一角aからこれに対向する他の一角bにかけて、各画素の発光層の厚さが大から小へ変化していることにある。なお、表示部ARの一角aの近傍に配置される画素を画素PX(A)として示し、一角bの近傍に配置される画素を画素PX(C)として示している。

30

【0086】

すなわち、図12と対応する図13に示すように、各画素のホール輸送層HTの厚さを濃淡分けして示しており、ホール輸送層HTが大きい画素の部分において濃く、ホール輸送層HTの厚さが小さい画素の部分において薄く描いている。図13に示す濃淡分けにおいて濃度が等しい部分はホール輸送層HTの厚さの等しい画素に相当し、表示部ARの前記一角aからこれに対向する他の一角bを結ぶ仮想の線に交差する方向の線上に配列されることになる。

40

【0087】

これにより、各電源信号線PLの前記電源共通配線PLLから遠のく方向に沿って、各画素のホール輸送層HTの厚さは小さくなるとともに、該方向と直行する方向であって前記発光電源部PWから遠のく方向に沿って、該ホール輸送層HTの厚さは小さくなるように構成される。

【0088】

電源信号線PLばかりでなく電源共通配線PLLによる電圧降下をも考慮した対策であり、電源共通配線PLLによって発光電源部PWからの電源が電圧降下を引き起こす結果、各電源信号線PLに供給される電源が発光電源部PWから遠ざかるにつれ相対的に低減してしまう不都合を解消したものである。

50

【 0 0 8 9 】

ここで、図 1 3 において、発光電源部 P W は表示部 A R の一角 a に配置されたものとなっているが、この発光電源部 P W の位置は電源共通配線 P P L に対し電源が供給される側を明示するために示したものである。したがって、電源共通配線 P P L に対し電源が供給される側が図 1 3 に示すように表示部 A R の前記一角 a 側であれば、實際上、前記発光電源部 P W の物理的な配置箇所は図 1 3 に示した場合に限定されないことはもちろんである。

【 0 0 9 0 】

図 1 4 は、本発明による表示装置の他の実施例を示す断面図で、図 6 と対応した図となっている。

10

【 0 0 9 1 】

図 6 の場合と比較して異なる構成は、電子輸送層 E T およびホール輸送層 H T を含んで積層される発光素子 L D のうち、ホール輸送層 H T の高さばかりでなく、電子輸送層 E T の高さをも変えて発光素子 L D の全体の高さを変えていることにある。

【 0 0 9 2 】

この場合にあっても、電子輸送層 E T の高さが大きい場合にその有機 E L 層 E L に所定の輝度で発光させるのに比較的大きな電圧を必要とするのに対し、電子輸送層 E T の高さが小さい場合はその有機 E L 層 E L にほぼ同じ輝度で発光させるにあって小さな電圧で済む関係にあるからである。

【 0 0 9 3 】

20

この実施例では、電源信号線 P L における電源供給の際の電圧降下が比較的大きな場合において効果的となる。

【 0 0 9 4 】

なお、この実施例では、ホール輸送層 H T の高さも変化させて、さらに電子輸送層 E T の高さも変化させたものであるが、電子輸送層 E T のみを変化させるような構成とすることもできることはいうまでもない。

【 0 0 9 5 】

また、発光素子 L D は、発光の源となる有機 E L 層 E L を含んで、ホール輸送層 H T および電子輸送層 E T のいずれかを具備させない構成としてもよい。この場合、ホール輸送層 H T を有する場合にはホール輸送層 H T の厚さを変化させ、電子輸送層 E T を有する場合には電子輸送層 E T の厚さを変化させることによって同様の効果を得ることができる。

30

【 0 0 9 6 】

また、有機 E L 層 E L の高さを変化させてもよいことはいうまでもない。

【 0 0 9 7 】

すなわち、発光素子 L D の積層構造としては、ホール輸送層 H T 、有機 E L 層 E L 、および電子輸送層 E L の順次積層体、有機 E L 層 E L および電子輸送層 E T の順次積層体、ホール輸送層 H T および有機 E L 層 E L の順次積層体等が考えられる。

【 0 0 9 8 】

さらに、該発光素子 L D の陽極 P P および陰極 N P の配置の上下を変えることによって、電子輸送層 H T 、有機 E L 層 E L 、およびホール輸送層 H T の順次積層体、有機 E L 層 E L およびホール輸送層 H T の順次積層体、電子輸送層 E T および有機 E L 層 E L の順次積層体等も考えられる。

40

【 0 0 9 9 】

この明細書では、これらのいずれの層構造をも発光層として称し、この発光層の厚さが他の発光層の高さよりも薄い（厚い）という場合、ホール輸送層 H T 、有機 E L 層、電子輸送層 E L のうち少なくとも一つの層が薄ければ（厚ければ）よいことを意味する。

【 0 1 0 0 】

この関係は、以下に説明する実施例の場合においても同様である。

【 0 1 0 1 】

図 1 5 は、本発明による表示装置の他の実施例を示す説明図であり、カラー表示用の表

50

示装置について示したものである。

【 0 1 0 2 】

カラー表示用の表示装置は、並設される 3 個の各画素において、それぞれ赤 (R) を発色させる発光層、緑 (G) を発色させる発光層、青 (B) を発色させる発光層を備えたものとして構成される。

【 0 1 0 3 】

図 1 5 において、図中 x 方向に並設される一段目の各画素は、図中左側から右側にかけて赤色用画素 P X / R、緑色用画素 P X / G、青色用画素 P X / B、赤色用画素 P X / R、... ... というように順次配列されている。最初の 3 つの画素がカラー表示用の単位画素を構成し、これら各単位画素が x 方向に順次配列されている。

10

【 0 1 0 4 】

二段目以降の各段の画素においても上述したような配列がなされ、このため、y 方向に並設される 1 列目の各画素は全て赤色用画素 P X / R、2 列目の各画素は全て緑色用画素 P X / G、3 列目の各画素は全て青色用画素 P X / B となっている。

【 0 1 0 5 】

なお、図 1 5 では、各画素はその画素内に形成される発光層に代えて示している。説明の便宜からであり、このため、各段における各画素に共通に形成されるゲート信号線 G L、このゲート信号線 G L からの走査信号によって駆動される薄膜トランジスタ T F T、この薄膜トランジスタ T F T を介して映像信号を供給する映像信号線 D L 等は省略している。

20

【 0 1 0 6 】

図 1 5 では、前記発光層の他に各画素に電源を供給する各電源信号線 P L と、これら各電源信号線 P L をその一端側にて共通に接続する電源共通配線 P P L と、この電源共通配線 P P L に電源を供給する発光電源部 P W が示されている。

【 0 1 0 7 】

前記電源信号線 P L は、図中 y 方向に延在されて、列方向に配列される各画素に共通に設けられている。このため、一の電源信号線 P L に接続される各画素はその全てが、赤色用画素 P X / R、緑色用画素 P X / G、青色用画素 P X / B のいずれかとなっている。

【 0 1 0 8 】

なお、この実施例では、たとえば電源共通配線 P P L は、電源信号線 P L よりも太く、換言すれば電源信号線 P L よりも抵抗が小さくなるように形成されている。

30

【 0 1 0 9 】

そして、たとえば列方向に配列された赤色用画素 P X / R であって電源信号線 P L を共通にする各画素において、その発光層の高さは、図 1 6 (a) に示すように、電源共通配線 P P L 側において高く電源共通配線 P P L から遠のくにしたがって低く構成され、かつ、その高さ変化の勾配は比較大きくなるように形成されている。

【 0 1 1 0 】

なお、図 1 6 (a) はその横軸 t に発光層の高さを縦軸は電源共通配線 P P L から遠のく距離 L を示している。また、高さ変化の勾配は、概算的には、電源共通配線 P P L に最も近い画素の発光層の高さと該電源共通配線 P P L から最も遠い画素の発光層の高さの差として近似することができる。

40

【 0 1 1 1 】

また、列方向に配列された緑色用画素 P X / G であって電源信号線 P L を共通にする各画素において、その発光層の高さは、図 1 6 (b) に示すように、電源共通配線 P P L 側において高く電源共通配線 P P L から遠のくにしたがって低く構成され、かつ、その高さ変化の勾配は比較小さくなるように形成されている。

【 0 1 1 2 】

さらに、列方向に配列された青色用画素 P X / B であって電源信号線 P L を共通にする各画素において、その発光層の高さは、図 1 6 (c) に示すように、電源共通配線 P P L 側において高く電源共通配線 P P L から遠のくにしたがって低く構成され、かつ、その高

50

さ変化の勾配は比較大きくなるように形成されている。

【0113】

ここで、電源共通配線 P P L に最も近い赤色用画素 P X / R、緑色用画素 P X / G、青色用画素 P X / B の各発光層はいずれもその高さがほぼ等しくなっている。電源共通配線 P P L の線幅を太くし、この電源共通配線 P P L の電源供給の際の電圧降下は無視し得るとしたからである。

【0114】

また、電源信号線 P L に沿って配置される赤色用画素 P X / R、緑色用画素 P X / G、青色用画素 P X / B のそれぞれに高さの勾配に相違を設けたのは、それらの発光において赤色用画素 P X / R の電流効率が 3 c d / A、緑色用画素 P X / G の電流効率が 1 0 c d / A、青色用画素 P X / B の電流効率が 5 c d / A であることに対応づけたからである。

10

【0115】

このことから、上記実施例では、電源信号線 P L に沿って配置される緑色用画素 P X / G において他の色の画素と比較して勾配を最も小さくしたものであるが、赤色用画素 P X / R と青色用画素 P X / B との間でその発光層の高さの勾配に差を設けるようにしてもよいことはもちろんである。この場合、赤色用画素 P X / R の発光層の高さの勾配は青色用画素 P X / B の発光層の高さの勾配と比較して大きくすればよい。

【0116】

すなわち、赤色用画素 P X / R、青色用画素 P X / B、緑色用画素 P X / G の順に発光画素の高さの勾配を小さくするようにすればよい。

20

【0117】

なお、図 1 5 に示した実施例では、電源共通配線 P P L においてその線幅を太くした構成としたものであるが、図 1 2 に示したように、該電源共通配線 P P L の線幅を細くして形成するようにしてもよいことはいうまでもない。

【0118】

この場合、該電源共通配線 P P L の電源供給の際に生じる電圧降下の不都合は、たとえば赤色用画素 P X / R、青色用画素 P X / B、緑色用画素 P X / G を図 1 6 (a)、(b)、(c) の関係を維持し、電源共通配線 P P L の発光電源部 P W から遠のくにつれ、全体の高さを低くするように構成することによって解消することができる。

【0119】

30

さらに、上述した各実施例では、電源信号線 P L を共通にする各画素において、その発光層の高さを該電源信号線 P L の電源供給側から遠のくにつれ低く構成したものである。しかし、各画素を順次並列される複数のグループに分け、各グループ内の画素の発光層の高さを同じくし、電源供給側から遠のくにつれ各グループの画素の発光層の高さを順次小さくするようにしてもよいことはいうまでもない。

【0120】

すなわち、電源信号線 P L に沿って形成される各画素は、それらの発光層にて厚さの異なるものを有しており、それら厚さの異なる発光層は、該電源信号線 P L へ電源を供給する側から遠いものにあつては、該電源を供給する側に近いものより、該厚さが薄く構成されるようにすればよい。

40

【0121】

本実施例では、発光層において有機 E L 層を備えるものであるが、これに限定されることはなく他の発光材料層であってもよいことはいうまでもない。

【0122】

また、各発光素子 L D の陽極および陰極をそれぞれ I T O 等の透光性の導電層で形成し、さらに一方の電極（基板 S U B に対し上層側の電極）の外側にたとえば樹脂等の保護膜からなる透明平坦化膜を形成することによって膜厚差を相殺し、該透明平坦化膜の外側に反射膜を形成するように構成してもよい。

【0123】

このようにした場合、表示部 A R 内における各有機 E L 層 E R の共振器長 (Cavity Le

50

ngth)を一様にする事ができる効果を奏する。

【0124】

なお、上述した実施例では、電源信号線PLとして、その一端が発光電源部PWの電源供給端側に接続されて、各発光層LDに電源を供給するための電源供給信号線を示したものである。

【0125】

しかし、前記電源信号線PLは、その一端が前記発光電源部PWのアース側に接続されて、各発光層LDの陰極NPの一部を構成するようにしてもよいことはいうまでもない。この場合、発光層LDの陽極PPとして各画素に共通な透光性の導電膜を形成する構成が考えられる。

10

【0126】

このように、前記電源信号線PLとして各発光層LDの陰極NPに接続されるものとして構成した場合において、上述した思想に基づけば、その電源信号線PLの電源側から遠いものにあつては、前記電源信号線の電源側に近いものより、該厚さが高く構成されるようにすることが要求されることになる。

【0127】

しかし、このように電源信号線PLを用いる場合であっても、また、上述のように電源供給信号線として用いる場合でも、その電流の流れる方向に着目し、電流の流れる方向に沿って各発光素子LDの高さを高い方から低い方へ変化させればよいことになる。

【0128】

すなわち、電源信号線に沿って電流の流れの上流側にあつては、下流側より発光層の厚さが厚く構成されていればよい。

20

【0129】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

【図面の簡単な説明】

【0130】

【図1】本発明による表示装置の要部の一実施例を示す断面図である。

【図2】本発明による表示装置の一実施例を示す平面図および断面図である。

【図3】本発明による表示装置の駆動回路の概要を示すブロック図である。

30

【図4】本発明による表示装置の駆動回路を画素内の回路を含めて示した等価回路図である。

【図5】表示装置において本発明を適用しない場合の不都合を示す説明図である。

【図6】表示装置において本発明を適用しない場合の表示部の輝度の不均一を示す説明図である。

【図7】発光層の駆動電圧と輝度との関係を示したグラフである。

【図8】発光層の駆動電圧と輝度との関係を正孔輸送層の厚さの相違によって示したグラフである。

【図9】 100 cd/m^2 発光時の電圧と正孔輸送層の膜厚との関係を駆動電圧の変化によって示したグラフである。

40

【図10】本発明による表示装置の製造方法の一実施例を示す説明図である。

【図11】本発明による表示装置の製造方法の他の実施例を示す説明図である。

【図12】本発明による表示装置の他の実施例を示す平面図である。

【図13】図12の構成をさらに示す説明図である。

【図14】本発明による表示装置の要部の他の実施例を示す断面図である。

【図15】本発明による表示装置の他の実施例を示す平面図である。

【図16】図15に示す各色の発光層の電源信号線に沿う高さ勾配を示したグラフである。

【符号の説明】

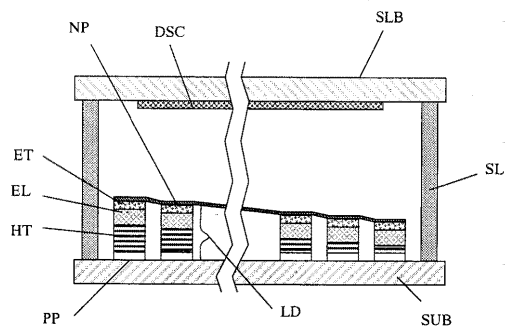
【0131】

50

SUB.....基板、NP.....陰極、HT.....ホール輸送層、EL.....有機EL層、ET...
 ...電子輸送層、PL.....電源信号線、SL.....シール剤、SLB.....封止基板、DSC...
 ...乾燥剤、PIX.....回路形成部、AR.....表示部、GL.....ゲート信号線、DL.....デ
 ータ信号線、PPL.....電源共通配線、PW.....発光電源部、PX.....画素。

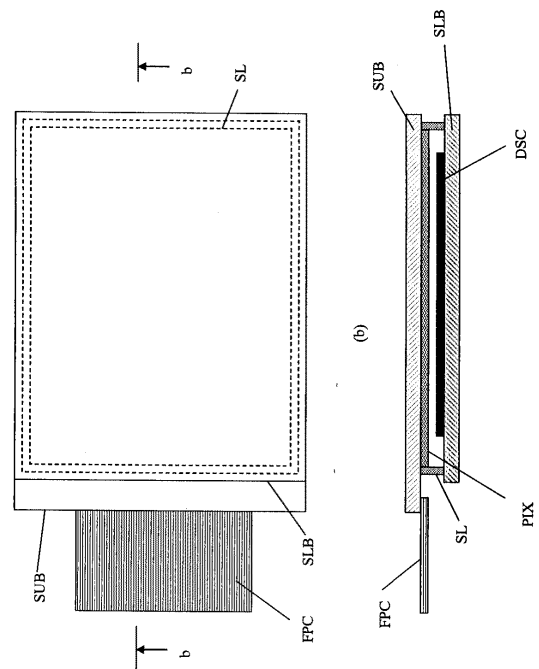
【図1】

図1

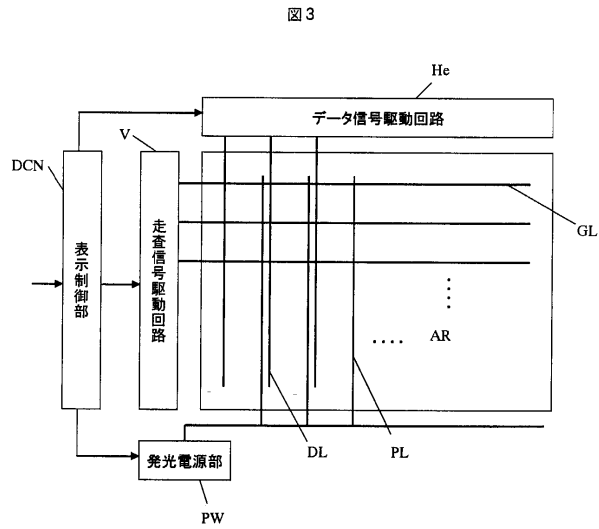


【図2】

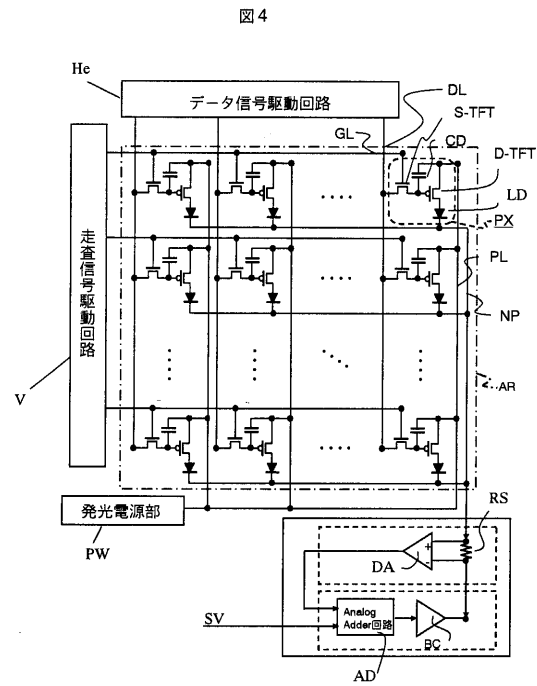
図2



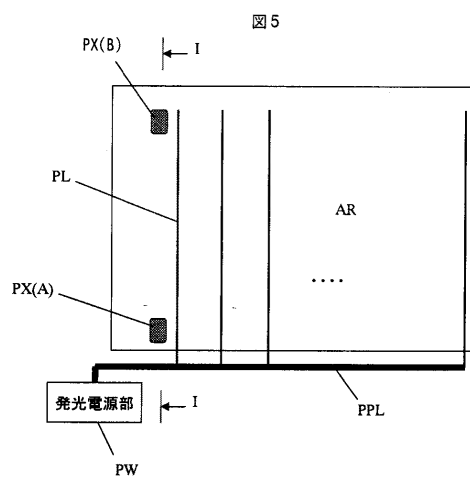
【図 3】



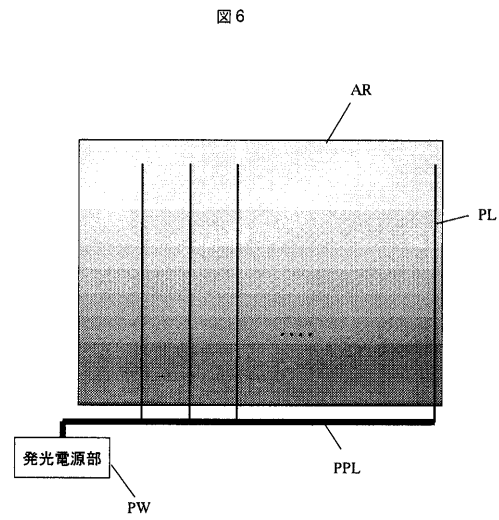
【図 4】



【図 5】

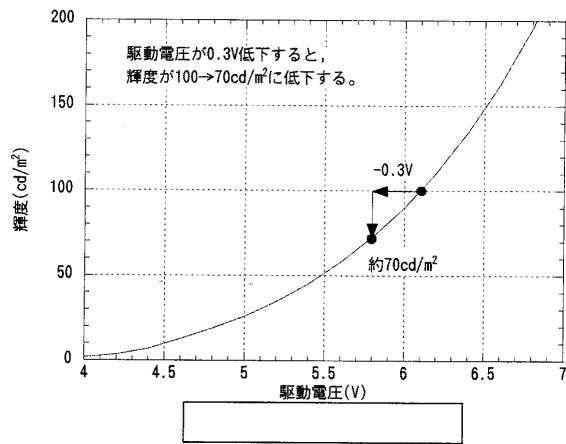


【図 6】



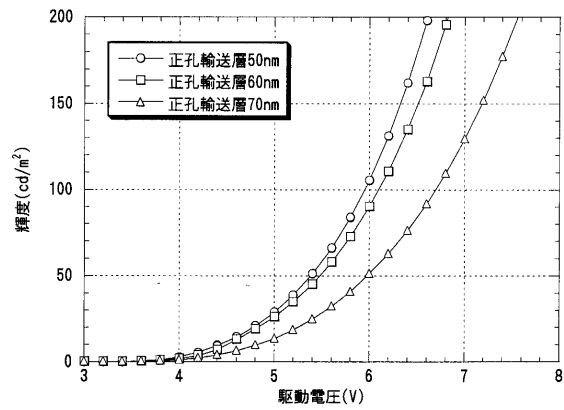
【図 7】

図 7



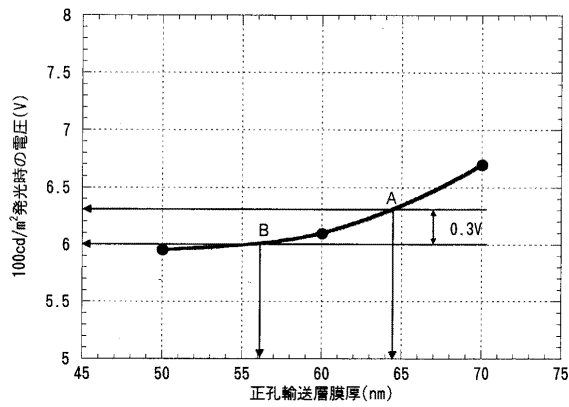
【図 8】

図 8



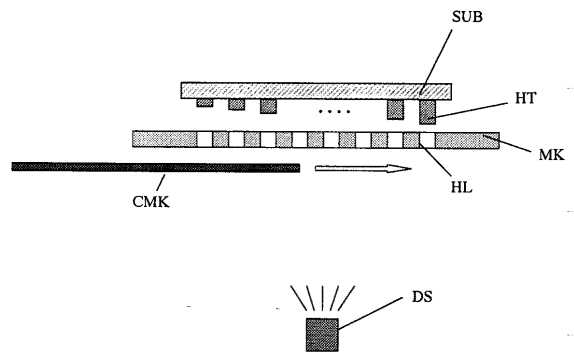
【図 9】

図 9



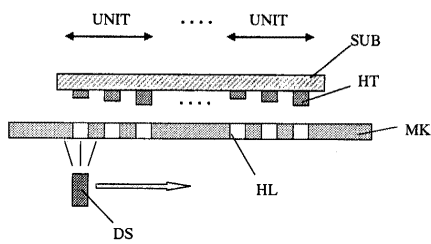
【図 10】

図 10



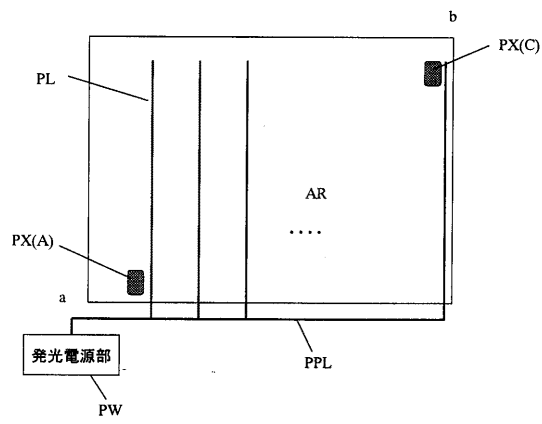
【図 11】

図 11



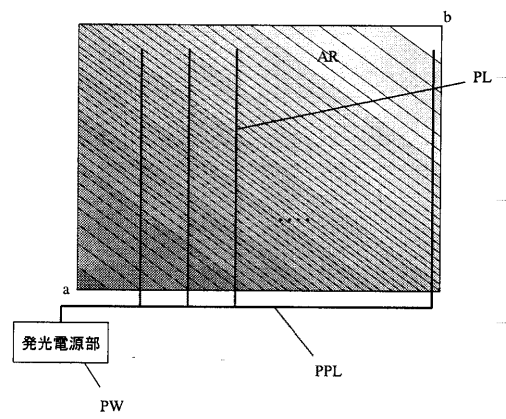
【図 12】

図 12



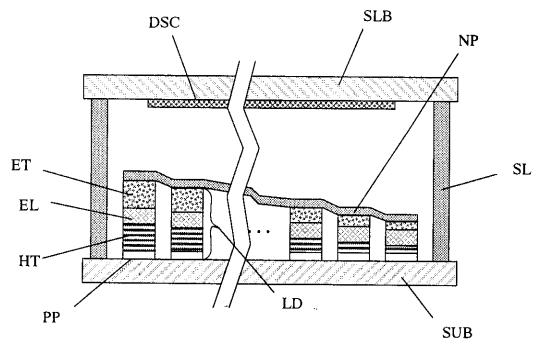
【図 13】

図 13



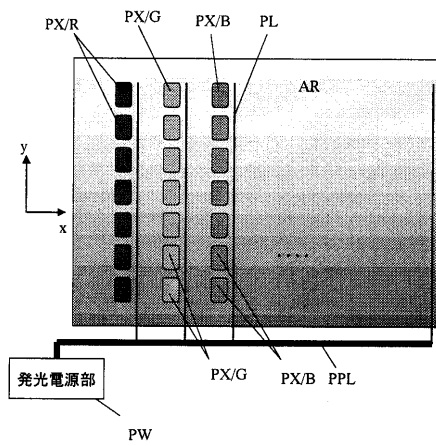
【図 14】

図 14



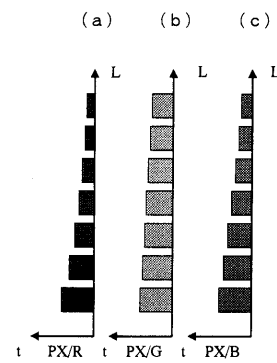
【図 15】

図 15



【図 16】

図 16



フロントページの続き

- (72)発明者 豊田 裕訓
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内
- (72)発明者 奥中 正昭
千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

審査官 東松 修太郎

- (56)参考文献 特開平 1 1 - 0 4 0 3 6 2 (J P , A)
特開 2 0 0 2 - 0 3 2 0 3 7 (J P , A)
特開 2 0 0 3 - 3 3 0 3 8 7 (J P , A)
特開 2 0 0 2 - 3 2 5 1 6 2 (J P , A)
特開 2 0 0 4 - 0 3 5 9 8 3 (J P , A)
特開 2 0 0 4 - 2 4 7 1 1 3 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
- | | |
|---------|-----------------------|
| H 0 1 L | 5 1 / 5 0 - 5 1 / 5 6 |
| H 0 5 B | 3 3 / 0 0 - 3 3 / 2 8 |

专利名称(译)	有机EL表示装置		
公开(公告)号	JP4727216B2	公开(公告)日	2011-07-20
申请号	JP2004346303	申请日	2004-11-30
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	日立显示器有限公司 松下液晶显示器有限公司		
[标]发明人	古家政光 豊田裕訓 奥中正昭		
发明人	古家 政光 豊田 裕訓 奥中 正昭		
IPC分类号	H01L51/50 H05B33/10 G09F9/30 H01L27/32		
CPC分类号	G09G3/3233 G09G2320/0233 H01L27/326 H01L2251/558		
FI分类号	H05B33/14.A H05B33/10 H05B33/22.D G09F9/30.365.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/FA01 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC36 3K107/EE03 3K107/EE07 3K107/FF15 3K107/GG04 5C094/AA03 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA24 5C094/DA13 5C094/FA01 5C094/FA02 5C094/FA10 5C094/GB10		
其他公开文献	JP2006156773A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供用于抑制显示器亮度变化的显示设备。

ŽSOLUTION：该显示装置具有多个像矩阵排列的像素，并分别配备有发光层。通过公共电源信号线向这些像素中沿一个方向排列的像素的每个发光层提供电源。每个像素包括厚度不同的发光层，并且发光层被配置为在电流的上游侧比沿着电源信号线的下游侧更厚。 Ž

