

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4378087号  
(P4378087)

(45) 発行日 平成21年12月2日(2009.12.2)

(24) 登録日 平成21年9月18日(2009.9.18)

(51) Int.Cl.

F I

<b>G09G</b>	<b>3/30</b>	<b>(2006.01)</b>	G09G	3/30	J
<b>G09F</b>	<b>9/30</b>	<b>(2006.01)</b>	G09F	9/30	338
<b>H01L</b>	<b>27/32</b>	<b>(2006.01)</b>	G09F	9/30	365Z
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/20	611H
<b>H01L</b>	<b>51/50</b>	<b>(2006.01)</b>	G09G	3/20	612E

請求項の数 7 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2003-41824 (P2003-41824)  
 (22) 出願日 平成15年2月19日(2003.2.19)  
 (65) 公開番号 特開2004-252110 (P2004-252110A)  
 (43) 公開日 平成16年9月9日(2004.9.9)  
 審査請求日 平成17年7月28日(2005.7.28)

(73) 特許権者 599142729  
 奇美電子股▲ふん▼有限公司  
 Chi Mei Optoelectronics Corporation  
 台湾台南県台南科学工業園区新市郷奇業路  
 1号  
 NO. 1, Chi-Yeh Road, Tainan Science-Base Industrial Park, Tainan Country, Taiwan, R. O. C.

(73) 特許権者 000006633  
 京セラ株式会社  
 京都府京都市伏見区竹田鳥羽殿町6番地

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

電流発光素子に流入する電流値を制御することによって画像表示を行う画像表示装置であって、

前記電流発光素子に電流を供給する電流源と、

少なくとも第1および第2の端子を備え、該複数の端子間に与えられた電位差に基づいて前記電流源から前記電流発光素子に流入する電流値を制御するドライバ素子と、

前記第1の端子に電位を供給する信号線と、

前記第2の端子と電氣的に接続されたアース線と、

前記電流源から前記第2の端子に供給された電荷を前記アース線に蓄積し、蓄積された電荷に基づき上昇した前記アース線の電位から、前記ドライバ素子の閾値電圧を導出する閾値電圧導出手段と、を備え、

前記第1の端子に前記閾値電圧に対応する電位と前記信号線から供給される電位の和となる電位を付与して前記電流発光素子を発光させることを特徴とする画像表示装置。

【請求項2】

前記ドライバ素子は、閾値電圧導出の開始時に推定閾値電圧よりも高い電圧が前記第1の端子と前記第2の端子との間に印加されてオン状態となり、

前記アース線は、前記ドライバ素子がオン状態となった後に前記ドライバ素子および前記電流発光素子を介して前記電流源から供給される電荷が蓄積されることによって電位が上昇することを特徴とする請求項1に記載の画像表示装置。

10

20

## 【請求項 3】

前記ドライバ素子は、オン状態となった後に前記アース線が所定電位まで上昇することによってオフ状態となり、

前記閾値電圧導出手段は、前記ドライバ素子がオフ状態となった後の前記アース線の電位に基づいて閾値電圧を導出することを特徴とする請求項 1 または 2 に記載の画像表示装置。

## 【請求項 4】

前記アース線の電位と前記ドライバ素子の閾値電圧とを対応づけたデータベースをさらに備え、

前記閾値電圧導出手段は、前記アース線の電位に基づいてデータベースを参照することによって閾値電圧を導出することを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。

10

## 【請求項 5】

画像表示の際にほぼ一定の電位を供給する定電位供給手段と、

画像表示の際に前記定電位供給手段と前記アース線とを接続し、閾値電圧導出の際に前記定電位供給手段と前記アース線とを絶縁するスイッチング手段と、

をさらに備えたことを特徴とする請求項 1 ~ 4 のいずれか一つに記載の画像表示装置。

## 【請求項 6】

前記ドライバ素子は薄膜トランジスタであって、前記第 1 の端子はゲート電極に対応し、前記第 2 の端子はソース電極に対応し、ドレイン電極をさらに有することを特徴とする請求項 1 ~ 5 のいずれか一つに記載の画像表示装置。

20

## 【請求項 7】

前記電流発光素子は、有機 EL 素子であることを特徴とする請求項 1 ~ 6 のいずれか一つに記載の画像表示装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

この発明は、電流発光素子を用いた画像表示装置に関し、表示部において表示される輝度を均一化したアクティブマトリクス型の画像表示装置に関するものである。

## 【0002】

30

## 【従来の技術】

自ら発光する有機エレクトロルミネッセンス (EL) 素子を用いた有機 EL 表示装置は、液晶表示装置で必要なバックライトが不要で装置の薄型化に最適であるとともに、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。

## 【0003】

有機 EL 素子を用いた画像表示装置においては、駆動方式として単純 (パッシブ) マトリクス型とアクティブマトリクス型とを採ることができる。前者は構造が単純であるものの大型かつ高精細のディスプレイの実現が困難であるとの問題がある。このため、近年、画素内部の発光素子に流れる電流を、同時に画素内に設けた能動素子、たとえば、薄膜トランジスタ (Thin Film Transistor : 薄膜トランジスタ) によって制御する、アクティブマトリクス型の表示装置の開発が盛んに行われている。

40

## 【0004】

図 9 に、従来技術にかかるアクティブマトリクス方式の有機 EL 表示装置における画素回路を示す。従来技術にかかる画素回路は、正側が正電源 V<sub>dd</sub> に接続された有機 EL 素子 105 と、ドレイン電極が有機 EL 素子 105 の負側に接続され、ソース電極がグランドに接続され、ドライバ素子として機能する薄膜トランジスタ 104 と、薄膜トランジスタ 104 のゲート電極とグランドとの間に接続されたコンデンサ 103 と、ドレイン電極が薄膜トランジスタ 104 のゲート電極に、ソース電極が信号線 101 に、ゲート電極が走査線 106 にそれぞれ接続され、スイッチング素子として機能する薄膜トランジスタ 102 とを有する構造をとる。

50

## 【0005】

上記画素回路の動作を以下に説明する。走査線106の電位を高レベルとすると、薄膜トランジスタ102がオン状態となり、信号線101に書き込み電位を印加すると、コンデンサ103が充電または放電され、薄膜トランジスタ104のゲート電極には所定の電位が書き込まれる。次に、走査線106の電位を低レベルとすると、薄膜トランジスタ102は導通せず、走査線106と薄膜トランジスタ102は電氣的に切り離されるが、薄膜トランジスタ104のゲート電位はコンデンサ103によって安定に保持される。

## 【0006】

そして、薄膜トランジスタ104および有機EL素子105に流れる電流は、薄膜トランジスタ104のゲート・ソース間電位 $V_{gs}$ に応じた値となり、有機EL素子105はその電流値に応じた輝度で発光し続ける。上述のように図9に示す画素回路では一度電位の書き込みを行えば、つぎに書き込みが行われるまでの間、有機EL素子105は一定の輝度で発光を継続する(たとえば、特許文献1参照)。

10

## 【0007】

ところで、画像表示装置においてドライバ素子として機能する薄膜トランジスタ104のチャンネル層は、一般に多結晶シリコンまたは非晶質シリコンが使用されている。多数の画素を配置し、各画素に対応してドライバ素子が多数設けられる画像表示装置では、薄膜トランジスタごとの特性のばらつきを抑制するため、非晶質シリコンを使用することが好ましい。

## 【0008】

20

## 【特許文献1】

特開平8-234683号公報(第10頁、第1図)

## 【0009】

## 【発明が解決しようとする課題】

しかしながら、非晶質シリコンによってチャンネル層が形成された薄膜トランジスタをドライバ素子として使用した場合、図9に示す従来の画像表示装置では長時間に渡って高品位の画像表示を行うことが困難であるという問題が存在する。非晶質シリコンを用いた薄膜トランジスタは、長時間に渡ってチャンネル層に電流を流した場合、徐々に閾値電圧が変動することが知られており、一定のゲート電圧を印加し続けても閾値電圧の変動に応じてチャンネル層を流れる電流の値は変化するためである。上記のように有機EL素子105は薄膜トランジスタ104と直列に接続されており、チャンネル層を流れる電流の値の変動に応じて有機EL素子105に流れる電流の値は変化する。このため、信号線101から同一電位を供給されたにもかかわらず、閾値電圧が変動することによって有機EL素子105の輝度は変動し、高品位の画像表示が困難となる。

30

## 【0010】

従って、非晶質シリコンを用いた薄膜トランジスタをドライバ素子として使用した実際の画像表示装置では、図9に示す画素回路に加えて画素ごとに電圧補償回路が配置されている。具体的には、薄膜トランジスタ104のゲート電極に対して、信号線101から供給される電位に加え、閾値電圧の変動分を補償する電位を電圧補償回路から与えられる構造とすることによって高品位の画像表示を実現している。しかし、かかる電圧補償回路は1画素あたり2~3個の薄膜トランジスタによって形成されており、有機EL素子を配置する基板上に電圧補償回路用の領域を別途設ける必要性が生じる。従って、有機EL素子105を高密度に配置することができず、高精細な画像表示が困難となるという問題が新たに生じる。

40

## 【0011】

また、チャンネル層が劣化することにより、薄膜トランジスタ104は閾値電圧のみならず、ゲート電位に応じて流れる電流値が変化するいわゆる直線領域の傾斜も変動することが知られている。直線領域の傾斜の変動が有機EL素子105の輝度に及ぼす影響は閾値電圧変動よりも低いものの、高品位の画像表示を行うためにはかかる変動を無視することは好ましくない。

50

## 【0012】

本発明は、上記した従来技術の欠点に鑑みてなされたものであり、画像表示装置の表示部において表示される輝度が均一であるアクティブマトリックス型の画像表示装置を提供することを目的とする。

## 【0013】

## 【課題を解決するための手段】

上記目的を達成するため、請求項1にかかる画像表示装置は、電流発光素子に流入する電流値を制御することによって画像表示を行う画像表示装置であって、前記電流発光素子に電流を供給する電流源と、少なくとも第1および第2の端子を備え、該複数の端子間に入力された電位差に基づいて前記電流源から前記電流発光素子に流入する電流値を制御するドライバ素子と、前記第1の端子に印加する電位を供給する信号線と、前記第2の端子と電氣的に接続されたアース線と、前記電流源から前記第2の端子に供給された電荷を前記アース線に蓄積し、蓄積された電荷に基づき上昇した前記アース線の電位から、前記ドライバ素子の閾値電圧を導出する閾値電圧導出手段と、を備え、前記第1の端子に前記閾値電圧に対応する電位と前記信号線から供給される電位の和となる電位を付与して前記電流発光素子を発光させることを特徴とする。

10

## 【0014】

この請求項1の発明によれば、ドライバ素子をオンした状態で電流源からドライバ素子に電流を流入させ、第2の端子に接続された導電部材に蓄積された電荷に起因した電位に基づいて閾値電圧を導出することとしたため、電圧補償回路を設けずに閾値電圧の導出を行うことができる。

20

## 【0015】

また、請求項2にかかる画像表示装置は、上記の発明において、前記ドライバ素子は、閾値電圧導出の開始時に推定閾値電圧よりも高い電圧が前記第1の端子と前記第2の端子との間に印加されてオン状態となり、前記アース線は、前記ドライバ素子がオン状態となった後に前記ドライバ素子および前記電流発光素子を介して前記電流源から供給される電荷が蓄積されることによって電位が上昇することを特徴とする。

## 【0016】

また、請求項3にかかる画像表示装置は、上記の発明において、前記ドライバ素子は、オン状態となった後に前記アース線が所定電位まで上昇することによってオフ状態となり、前記閾値電圧導出手段は、前記ドライバ素子がオフ状態となった後の前記アース線の電位に基づいて閾値電圧を導出することを特徴とする。

30

## 【0017】

この請求項3の発明によれば、ドライバ素子がオフ状態となった時点における前記導電部材の電位に基づいて閾値電圧を導出することとしたため、実際の閾値電圧に対応した電位を利用することが可能となり、正確な閾値電圧の導出が可能である。

## 【0023】

また、請求項4にかかる画像表示装置は、上記の発明において、前記アース線の電位と前記ドライバ素子の閾値電圧とを対応づけたデータベースをさらに備え、前記閾値電圧導出手段は、前記アース線の電位に基づいてデータベースを参照することによって閾値電圧を導出することを特徴とする。

40

## 【0026】

また、請求項5にかかる画像表示装置は、上記の発明において、画像表示の際にほぼ一定の電位を供給する定電位供給手段と、画像表示の際に前記定電位供給手段と前記アース線とを接続し、閾値電圧導出の際に前記定電位供給手段と前記アース線とを絶縁するスイッチング手段とをさらに備えたことを特徴とする。

## 【0027】

また、請求項6にかかる画像表示装置は、上記の発明において、前記ドライバ素子は薄膜トランジスタであって、前記第1の端子はゲート電極に対応し、前記第2の端子はソース電極に対応し、ドレイン電極をさらに有することを特徴とする。

50

## 【 0 0 2 8 】

また、請求項 7 にかかる画像表示装置は、上記の発明において、前記電流発光素子は、有機 EL 素子であることを特徴とする。

## 【 0 0 2 9 】

## 【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態である画像表示装置について説明する。なお、図面は模式的なものであり、現実のものとは異なることに留意する必要がある。また、図面の相互間においても、互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

## 【 0 0 3 0 】

## (実施の形態 1)

まず、この発明の実施の形態 1 にかかる画像表示装置について説明する。本実施の形態 1 にかかる画像表示装置は、ドライバ素子として薄膜トランジスタを用いたアクティブマトリックス方式の画像表示装置であって、ドライバ素子と接続したアース線の電位制御を停止した状態で一度ドライバ素子をオン状態にしてアース線に電荷を蓄積した後、ドライバ素子が再びオフ状態となるゲート・ソース間電圧を制御部で導出し、画像表示の際には、導出した閾値電圧と、表示輝度に対応したデータ電圧とをドライバ素子のゲート電極に印加して画像表示を行う。

## 【 0 0 3 1 】

図 1 は、本実施の形態 1 にかかる画像表示装置の全体構造を模式的に示す図である。図 1 に示すように、本実施の形態 1 にかかる画像表示装置は、マトリクス状に多数配置された画素回路 2 を備えた有機 EL パネル 1 と、有機 EL パネル 1 に対して、走査線 5 およびアース線 6 を介して接続された Y ドライバ 3 と、信号線 7 を介して接続された X ドライバ 4 とを備える。また、Y ドライバ 3 は、所定の電気信号を外部に出力可能な構造を有し、出力された電気信号は制御部 8 に入力した後、記憶部 9 に数値データとして記憶される。さらに、制御部 8 から出力される電気信号と、映像信号供給部 10 から出力される表示画像に対応した電気信号とを加算する加算部 11 を備え、加算された電気信号は X ドライバ 4 を介して各画素回路 2 に供給される。また、画素回路 2 に備えられた電流発光素子に対して電流を供給する電流源 12 を備える。

## 【 0 0 3 2 】

図 2 は、画素回路 2 の回路構造と、画素回路 2 の周囲の構成要素について示す図である。なお、図 2 はあくまで本実施の形態 1 にかかる画像表示装置の理解を容易にするための図であって、実際の構造とは必ずしも一致しないことに注意する必要がある。

## 【 0 0 3 3 】

図 2 に示すように、画素回路 2 は、ゲート電極に走査線 5 が、一方のソース/ドレイン電極に信号線 7 が接続され、スイッチング素子として機能する薄膜トランジスタ 14 と、薄膜トランジスタ 14 の他方のソース/ドレイン電極とゲート電極が接続され、ドライバ素子として機能する薄膜トランジスタ 15 とを有する。また、アノード電極が薄膜トランジスタ 15 のドレイン電極に接続され、カソード電極が電流源 12 に接続された有機 EL 素子 13 と、薄膜トランジスタ 15 のゲート電極と接続されたコンデンサ 16 とを備え、有機 EL 素子 13 は電流源 12 と接続されている。また、薄膜トランジスタ 15 のソース電極はアース線 6 に接続され、薄膜トランジスタ 15 のゲート電極とアース線 6 との間には書き込まれた電位を保持するためのコンデンサ 16 が配置されている。なお、アース線 6 は、有機 EL パネル 1 内に存在する他の配線構造との間に寄生容量 17 が存在する。

## 【 0 0 3 4 】

また、Y ドライバ 3 は、図 2 に示すように、走査線 5 と電氣的に接続された走査線電位供給部 18 と、アース線 6 と接続可能な定電位供給部 19 とを有する。さらに、Y ドライバ 3 は、アース線 6 の接続先を定電位供給部 19 または制御部 8 のいずれかに選択する切替部 20 を備える。

## 【 0 0 3 5 】

10

20

30

40

50

走査線電位供給部 18 は、走査線 5 に電位を供給するためのもので、薄膜トランジスタ 14 の駆動状態を制御するためのものである。具体的には、ドライバ素子である薄膜トランジスタ 15 に電位を書き込む際に、信号線 7 から薄膜トランジスタ 15 に対して電位を供給するために、スイッチング素子である薄膜トランジスタ 14 をオン状態にする必要がある。走査線電位供給部 18 は、電位を書き込む際に走査線 5 を介して薄膜トランジスタ 14 のゲート電極に所定の電位を供給することで薄膜トランジスタ 14 をオン状態にし、薄膜トランジスタ 15 に対する電位書き込みを可能としている。

【0036】

定電位供給部 19 は、アース線 6 を一定の電位に維持するためのものである。すなわち、アース線 6 と薄膜トランジスタ 15 のゲート電極との間には書き込まれた電位を保持するためのコンデンサ 16 が存在する。アース線 6 の電位が変動することによって、かかる電位変動の影響を受けて、コンデンサ 16 と接続された薄膜トランジスタ 15 のゲート電極の電位も変動することとなる。従って、薄膜トランジスタ 15 のチャネル層を流れる電流値が影響を受け、有機 EL 素子 13 の輝度が変動する。また、アース線 6 の電位が変動することによって有機 EL 素子 13 のアノード・カソード間の電圧が変動し、輝度が変動する。かかる弊害を避けるため、画像表示を行う際にはアース線 6 は定電位供給部 19 に接続され、一定の電位、通常は 0 電位に維持されている。

【0037】

切替部 20 は、アース線 6 の接続先を切り替えるためのものである。上記のように、画像表示を行う際にはアース線 6 の電位を一定に保持するため、切替部 20 はアース線 6 と定電位供給部 19 とを接続する。一方、後述するように薄膜トランジスタ 15 の閾値電圧を導出する際にはアース線 6 をフローティングとして機能させた上で、アース線 6 の電位を測定する必要がある。このため、切替部 20 は閾値電圧導出の際にはアース線 6 と定電位供給部 19 との間を絶縁すると共に、アース線 6 と制御部 8 とを接続することとしている。なお、制御部 8 はアース線 6 の電位にほとんど影響を与えず、かつアース線 6 の電位を導出可能な機能を有するものとする。従って、切替部 20 によってアース線 6 と制御部 8 とが接続された場合、アース線 6 は実質的にフローティングとして機能する。

【0038】

次に、本実施の形態 1 にかかる画像表示装置の動作について説明する。図 3 ( a ) は、画像表示の際における画素回路 2 の状態を示し、図 3 ( b )、図 3 ( c ) は薄膜トランジスタ 15 の閾値電圧を導出する際における画素回路 2 の状態を示す。

【0039】

まず、画像表示の際における画像表示装置の動作について簡単に説明する。図 3 ( a ) に示すように、画像表示の際にはアース線 6 と定電位供給部 19 とが接続され、アース線 6 の電位は一定値、例えば 0 電位に維持され、アース線 6 に接続された薄膜トランジスタ 15 のソース電極の電位  $V_s$  も 0 電位に維持される。そして、走査線 5 から高電位が供給されることによって薄膜トランジスタ 14 はオン状態となり、信号線 7 から供給される電位が薄膜トランジスタ 15 のゲート電極およびコンデンサ 16 に供給される。従って、薄膜トランジスタ 15 におけるゲート・ソース間電圧は  $V_g$  となる。ここで、供給された電位  $V_g$  は薄膜トランジスタ 15 をオン状態にするために十分な電位であるものとし、薄膜トランジスタ 15 のチャネル層には、電位  $V_g$  の値に応じた値の電流が流れる。発光素子たる有機 EL 素子 13 は薄膜トランジスタ 15 に接続されていることから、有機 EL 素子 13 には薄膜トランジスタ 15 のチャネル層と等しい電流が流れ、かかる電流の値に応じた輝度で発光する。

【0040】

次に、閾値電圧導出の際における画像表示装置の動作について説明する。図 3 ( b ) に示すように、閾値電圧導出の際には、アース線 6 は定電位供給部 19 から絶縁され、制御部 8 と接続される。そのため、閾値電圧導出の際にはアース線 6 に対して電位制御は行われず、アース線 6 は実質的にフローティングとして機能する。

【0041】

まず、図3(b)に示す接続状態の回路に対して画像表示の際と同様にゲート電極の電位  $V_g$  を所定の値とすることによって薄膜トランジスタ15をオン状態にし、電流源12から有機EL素子13、薄膜トランジスタ15を介してアース線6に対して電流を流す。上記のようにアース線6はフローティングとして機能することから、流入した電流に起因してアース線6には徐々に電荷が蓄積される。このため、アース線6の電位は0から上昇し、アース線6に接続された薄膜トランジスタ15のソース電極の電位  $V_s$  は0よりも大きな値となる。信号線7を介して供給されたゲート電極の電位  $V_g$  はほぼ一定に保持されているため、薄膜トランジスタ15におけるゲート・ソース間電圧 ( $= V_g - V_s$ ) は、 $V_g$  よりも小さくなる。

【0042】

薄膜トランジスタ15がオン状態である限り電流源12からアース線6に対して電流が流入し続け、蓄積される電荷に基づいてアース線6の電位およびアース線6に接続された薄膜トランジスタ15のソース電極の電位  $V_s$  は上昇し続ける。一方、薄膜トランジスタ15のゲート電極の電位  $V_g$  はほぼ一定の値に維持されることからソース電極の電位  $V_s$  の上昇に応じてソース・ゲート間電圧は徐々に低下する。

【0043】

そして、薄膜トランジスタ15のソース・ゲート間電圧が薄膜トランジスタ15の閾値電圧まで低下すると、図3(c)に示すように、薄膜トランジスタ15がオフ状態となり電流源12からの電流の流入が停止するため、電位  $V_s$  の上昇も停止する。仮にこの時点のソース電極の電位  $V_s$  を  $V_c$  とすると、薄膜トランジスタ15の閾値電圧は  $V_g - V_c$  と

【0044】

電位  $V_g$  は信号線7から与えられるもので既知の値のため、電流源12からの電流の流入が停止した時点におけるソース電極の電位  $V_s (= V_c)$  の値を制御部8で検知することによって、薄膜トランジスタ15の閾値電圧を導出することが可能である。薄膜トランジスタ15がオン状態になってから再びオフ状態になるまでに要する時間は経験則上1秒程度であることが知られており、実際にはオン状態になってから1秒程度経過した後にアース電極の電位  $V_s$  を制御部8で検知することによって、閾値電圧の導出が行われる。

【0045】

次に、有機ELパネル1内に多数がマトリクス状に配置されたそれぞれの画素回路2における薄膜トランジスタ15のソース電極の電位を制御部8に伝達する構造について説明する。図4は、実施の形態1にかかる画像表示装置において、Yドライバ3を構成するYドライバユニット3nの構造を示す図であって、図4を参照して複数の画素回路に属するアース線から得られるソース電極の電位を制御部8へ伝達するメカニズムを説明する。

【0046】

Yドライバ3は、図4に示す構造の場合、マトリクス状に配置された画素回路2に対して複数の行に渡って制御するユニットを複数備えた構造を有する。ここでは便宜上、画素回路2は有機ELパネル1上に  $M \times N$  列配置され、Yドライバを構成するユニットにはそれぞれ  $m$  個 ( $m < M$ ) の行に渡って配置された複数の画素回路2に属する薄膜トランジスタ15のソース電極の電位  $V_s$  に対応したアナログ信号をアース線6を介して入力し、デジタル信号に変換するためのものである。また、図4に示すYドライバユニット3nは、前段に配置されるYドライバユニット3n-1(図示省略)からの電気信号を入力可能であると共に、後段に配置されるYドライバユニット3n+1(図示省略)に対して電気信号を出力している。

【0047】

Yドライバユニット3nは、走査線5に接続された走査線電位供給部18、アース線6と接続可能な定電位供給部19およびセレクト部21と、アース線6との接続を制御する切替部20とを備える。また、セレクト部21を通過したアナログ信号をデジタル信号に変換するA/Dコンバータ部23を備え、A/Dコンバータ部23で変換されたデジタル信号が外部に出力される構造を有する。

10

20

30

40

50

## 【 0 0 4 8 】

セクタ部 2 1 と A / D コンバータ部 2 3 との間に配置されたセクタ部 2 2 a ~ 2 2 c は、A / D コンバータ部 2 3 に入力されるアナログ信号を選択するためのものである。上記のように Y ドライバユニット 3 n は複数の行に渡って配置された画素回路からのデータを出力するものであって、かかる機能を実現するためにセクタ部 2 2 a ~ 2 2 c は、それぞれ異なるアース線からの電気信号を入力可能な構造を有する。かかるセクタ部 2 2 a ~ 2 2 c を順次選択して、入力された電気信号を A / D コンバータ部 2 3 に入力することで、異なる行に配置された画素回路における電位  $V_s$  の値を連続データとして出力することが可能である。

## 【 0 0 4 9 】

また、Y ドライバユニット 3 n は、前段に配置される Y ドライバユニット 3 n - 1 から出力された電気信号を中継して後段に配置される Y ドライバユニット 3 n + 1 に出力する構造も有する。具体的には、Y ドライバユニット 3 n は、A / D コンバータ部 2 3 から出力される電気信号と、Y ドライバユニット 3 n - 1 から入力された電気信号のいずれか一方を通過させるセクタ部 2 4 を備え、ラッチ部 2 5 がセクタ部 2 4 を制御する構造を有する。

## 【 0 0 5 0 】

閾値電圧を測定する際における Y ドライバユニット 3 n の動作について説明する。まず、前段に配置された Y ドライバユニット 3 n - 1 から入力された電気信号がセクタ部 2 4 およびラッチ部 2 5 を通過して後段に配置された Y ドライバユニット 3 n + 1 に出力される。Y ドライバユニット 3 n - 1 からの信号入力が終了した後、ラッチ部 2 5 の制御によってセクタ部 2 4 が切り替えられ、アース線 6 を介して画素回路 2 から入力された電気信号を A / D コンバータ部 2 3 によってデジタル化し、セクタ部 2 4、ラッチ部 2 5 を通過して Y ドライバユニット 3 n + 1 に出力される。ここで、セクタ部 2 2 a ~ 2 2 c は順次切り替わることによって異なる行に配置された画素回路からの電気信号を順次デジタル変換して Y ドライバユニット 3 n + 1 に出力する。

## 【 0 0 5 1 】

すなわち、閾値電圧導出の際に、Y ドライバユニット 3 n は、まず前段に位置する Y ドライバユニット 3 n - 1 で得られた電気信号を後段の Y ドライバユニット 3 n + 1 に伝送し、その後自身が得た電気信号を Y ドライバユニット 3 n + 1 に出力する。後段に配置される Y ドライバユニット 3 n + 1 の動作も同様であって、まず前段の Y ドライバユニット 3 n から入力された電気信号を後段の Y ドライバユニット 3 n + 2 ( 図示省略 ) に伝送し、その後自身が得た電気信号を Y ドライバユニット 3 n + 2 に出力する。従って、Y ドライバ 3 を構成するユニットのうち、最後段に位置する Y ドライバユニットからは、すべての Y ドライバユニットで得られた電気信号が連続データとして制御部 8 に出力されることとなる。

## 【 0 0 5 2 】

そして、制御部 8 において個々の画素回路におけるドライバ素子の閾値電圧が導出され、画素回路と対応づけられて記憶部 9 に記憶される。閾値電圧の導出としては、例えばあらかじめ記憶部 9 に閾値電圧導出の際における信号線 7 の電位  $V_g$  を記憶しておき、制御部 8 で  $V_g - V_s$  の演算を行うことによって導出が可能である。画像表示を行う際には、かかる閾値電圧  $V_{th}$  と、映像信号供給部 1 0 から供給され、表示画像に対応したデータ電圧  $V_D$  とが加算部 1 1 で加算され、信号線 7 を介してそれぞれのドライバ素子に対して  $V_D + V_{th}$  が与えられ、かかる電位に対応した輝度で有機 EL 素子が発光することとなる。

## 【 0 0 5 3 】

次に、本実施の形態 1 にかかる画像表示装置の利点について説明する。まず、本実施の形態 1 にかかる画像表示装置は、有機 EL パネル 1 に電圧補償回路を設けることなく閾値電圧を補償することが可能である。電圧補償回路を省略することが可能であるため、有機 EL パネル 1 上で画素回路 2 の占有面積を大きくすることが可能である。従って、同一面積の有機 EL パネル 1 上で画素回路 2 を多数配置することが可能となり、高精細な画像表示

10

20

30

40

50

が可能な画像表示装置を実現することが可能となる。また、画素回路2を構成する薄膜トランジスタ、有機EL素子等を大型化することも可能であり、この場合、例えばチャンネル層の大きい薄膜トランジスタを配置することで高移動度のスイッチング素子を実現し、短時間で電位書き込みが可能な画像表示装置を実現することができる。

#### 【0054】

さらに、電圧補償回路を省略することで有機ELパネル1の製造歩留まりを従来よりも向上させることができる。既に説明したように、電圧補償回路は2～3個の薄膜トランジスタを必要とするため、電圧補償回路を組み込んだ有機EL表示パネルを製造する際には、電圧補償回路を有さないものと比較して2倍以上の薄膜トランジスタを形成する必要がある。薄膜トランジスタの個数が増えるに従って製造歩留まりは低下することから、電圧補償回路を省略した本実施の形態1の場合、薄膜トランジスタの数を減らした分だけ製造歩留まりを向上させることができる。

10

#### 【0055】

また、本実施の形態1にかかる画像表示装置は、アース線6を実質的にフローティングの状態として閾値電圧の導出を行っている。そのため、閾値電圧導出のために有機ELパネル1上に別途回路構造を設ける必要がないという利点も有する。アース線6は有機EL素子13のアノード側をグラウンドに電氣的に接続するため従来から設けられているものであるため、アース線6を利用することで有機ELパネル1上に別途回路構造を設けることなく閾値電圧の導出が可能となる利点を有する。

#### 【0056】

また、アース線6を利用することによる別の利点も存在する。本実施の形態1ではフローティングに対する電荷の蓄積を利用して閾値電圧を導出しているが、かかる態様の場合、フローティングに所望量の電荷が蓄積されるには一定の時間を必要とする。しかしながら、アース線6は多数の画素回路2によって形成される行ごとに存在し、マトリクス状に配置された画素回路2の行数と等しい本数だけ配置されている。それぞれのアース線6を同時にフローティング状態とし、閾値電圧導出を行うための電荷の蓄積をアース線6ごとに同時に行うことが可能である。また、同一列に属する画素回路は、同一の信号線7と電氣的に接続されている。従って、同一の列に配置された画素回路に属するドライバ素子は、単一の信号線7から供給される電位によって同時にオンすることが可能であり、同一列に属する画素回路について、一度に閾値電圧の導出が可能である。

20

30

#### 【0057】

また、本実施の形態1にかかる画像表示装置は、個々の画素回路におけるドライバ素子の閾値電圧を直接測定し、閾値電圧の変動を考慮した電位を信号線7から画素回路2に供給する構造を有する。このため、個々のドライバ素子の閾値電圧変動を正確に検知することが可能であって、閾値電圧の変動による有機EL素子13の輝度のばらつきを高い精度で抑制することが可能である。

#### 【0073】

##### (実施の形態2)

次に、実施の形態2にかかる画像表示装置について説明する。実施の形態2にかかる画像表示装置は、基本的な構造は実施の形態1と同様であるが、フローティング状態のアース線を利用して薄膜トランジスタのソース電極を測定した後、データベースを参照して薄膜トランジスタの閾値電圧を導出して信号線から供給する電位を調整する構造を有する。

40

#### 【0074】

図5は、実施の形態2にかかる画像表示装置の全体構造を示す図である。図5に示すように、本実施の形態2にかかる画像表示装置は、マトリクス状に配置された画素回路2を備えた有機ELパネル1と、有機ELパネル1に対して走査線5およびアース線6を介して接続されたYドライバ3と、信号線7を介して接続されたXドライバ4とを備える。また、本実施の形態2にかかる画像表示装置は、Yドライバ3からの電気信号を入力可能な制御部8と、制御部8に入力された電気信号の値に基づいて閾値電圧の値を参照可能なデータベース28と、データベース28を参照することによって得られた閾値電圧の値を

50

記憶する記憶部 9 とを備える。さらに、表示画像に対応した電気信号を出力する映像信号供給部 10 と、映像信号供給部 10 から出力される電気信号とを加算して X ドライバ 4 に供給する加算部 11 とを備える。なお、実施の形態 2において、実施の形態 1と同様の名称、符号を付したものは以下で特に言及しない限り、実施の形態 1と同等の構造および機能を有することとして説明を省略する。

【0075】

本実施の形態 2 にかかる画像表示装置は、実施の形態 1 と同様に、閾値電圧導出の際にアース線 6 をフローティング状態とし、アース線 6 を介してドライバ素子たる薄膜トランジスタ 15 のソース電極の電位を測定している。しかしながら、本実施の形態 2 にかかる画像表示装置は、実施の形態 1と異なり、ゲート・ソース間電圧の測定を行い、測定結果に基づいてデータベース 28 を参照する事によって閾値電圧を導出している。

10

【0076】

データベース 28 のデータ構造としては様々な態様が考えられるが、一例として測定開始後所定時間経過したソース電極の電位に対して閾値電圧が記録された構造が考えられる。薄膜トランジスタ 15 のチャンネル層の形状およびチャンネル層を形成するシリコンの結晶構造等が既知の場合、閾値電圧の変動パターンの傾向は経験則上ある程度明らかであるため、仮にソース電極の電位を複数回測定しなくとも閾値電圧の値を一定の精度で導出することが可能である。もちろん、複数回測定し、かかる測定結果に基づいてデータベース 28 を参照することとしても良い。そして、導出した閾値電圧の値を用いて加算部 11 において  $V_D + V_{th}$  が算出され、信号線 7 を介してそれぞれのドライバ素子に対して  $V_D + V_{th}$  が与えられ、かかる電位に対応した輝度で有機 EL 素子を発光させることが可能となる。

20

【0077】

データベース 28 を参照するにあたって用いるパラメータとしては、ソース電極の電位以外のもも用いることとしても良い。例えば、薄膜トランジスタ 15 の特性は使用期間、より正確には薄膜トランジスタ 15 のチャンネル層を通過したキャリアの量に応じて変化する。このため、ソース電極の電位に加えて使用期間、使用時にチャンネル層を通過する電流量の平均値等をあらかじめ導出して記憶部 9 に記憶し、かかる値も参照パラメータとして使用することによってさらに精度の高い閾値電圧等の導出が可能となる。

【0078】

以上説明したように、本実施の形態 2にかかる画像表示装置は、実施の形態 1における利点に加えて、データベース 28 を用いることによって、ソース電極の電位測定に要する時間および回数を減少させることが可能となる。また、閾値電圧を導出するために演算を行う必要がないため、簡易な構造の画像表示装置を実現することができる。

30

【0079】

以上、本発明について実施の形態 1および2に渡って説明したが、本発明は上記記載内容に限定されるのではなく、当業者であれば様々な実施例、変形例等に想到する事が可能である。例えば、実施の形態 1および2では、画像表示装置が Y ドライバ 3 および X ドライバ 4 とは別に制御部 8 等を設けた構造を有する。しかしながら、制御部 8 等を Y ドライバ 3 内または X ドライバ 4 内に設けることとしても良い。

40

【0080】

また、簡易な構造で画像表示装置を実現する場合には、閾値電圧の変動のみを考慮して信号線 7 から供給する電位  $V_g$  を決定することとしても良い。有機 EL 素子 13 の輝度を与える影響は閾値電圧の変動が大きいため、閾値電圧変動のみを考慮しても一定の精度で有機 EL 素子 13 の輝度を均一化することが可能なためである。

【0081】

また、実施の形態 1および2では電流発光素子として有機 EL 素子を用いたが、電流発光素子を例えば無機 EL 素子、発光ダイオード等としても良い。具体的には、流入する電流の値に応じて輝度に変化する発光素子であれば、本発明における画像表示装置に使用することが可能である。また、ドライバ素子のソース電極の電位測定に用いる配線構造につ

50

いても、アース線 6 を利用するのではなく別途配線構造を設けることも可能である。

【 0 0 8 2 】

さらに、本発明においてドライバ素子は、チャンネル層がアモルファスシリコンによって形成される薄膜トランジスタであることを前提にしている。しかしながら、チャンネル層がポリシリコンによって形成される薄膜トランジスタによってドライバ素子が形成される場合にも本発明を適用することが可能である。ポリシリコンを用いてチャンネル層を形成した場合、粒径等のばらつきにより画素ごとに薄膜トランジスタの特性にばらつきが生じる。かかる薄膜トランジスタの特性のばらつきを補償するために本発明を適用することで、有機 EL 素子等の電流発光素子の輝度を均一化することが可能である。

【 0 0 8 3 】

また、実施の形態 1 および 2 ではドライバ素子として薄膜トランジスタを使用している。しかしながら、かかる構造以外であっても、少なくとも 2 端子を有し、かかる 2 端子間に印加される電圧によって通過電流を制御可能な構造のものであれば本発明を適用することが可能である。

【 0 0 8 4 】

【発明の効果】

以上説明したように、この発明によれば、ドライバ素子をオンした状態で電流源からドライバ素子に電流を流入させ、第 2 の端子に接続された導電部材に蓄積された電荷に起因した電位に基づいて閾値電圧を導出することとしたため、電圧補償回路を設けずに閾値電圧の導出を行うことができるという効果を奏する。

【 0 0 8 5 】

また、この発明によれば、ドライバ素子がオフ状態となった時点における前記導電部材の電位に基づいて閾値電圧を導出することとしたため、実際の閾値電圧に対応した電位を利用することが可能となり、正確な閾値電圧の導出ができるという効果を奏する。

【 0 0 8 6 】

また、この発明によれば、ドライバ素子がオフ状態となる前の任意の 3 以上の時刻における導電部材の電位を用いて閾値電圧を導出することとしたため、短時間で閾値電圧を導出することができるという効果を奏する。

【 0 0 8 7 】

また、この発明によれば、電流通過部分に関係した係数を導出することとしたため、かかる係数を用いてより正確にドライバ素子の特性変動を補償することができるという効果を奏する。

【図面の簡単な説明】

【図 1】 実施の形態 1 にかかる画像表示装置の全体構造を示す図である。

【図 2】 画像表示装置を構成する画素回路および画素回路の周辺回路との関係を示す図である。

【図 3】 ( a ) ~ ( c ) は、実施の形態 1 にかかる画像表示装置の動作を説明するための図である。

【図 4】 画像表示装置を構成する Y ドライバユニットの構造を示す図である。

【図 5】 実施の形態 2 にかかる画像表示装置の全体構造を示す図である。

【図 6】 従来技術にかかる画像表示装置を構成する画素回路の構造を示す等価回路図である。

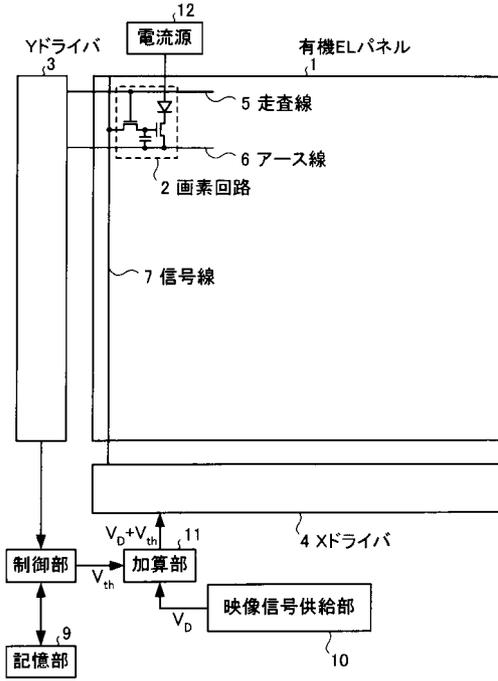
10

20

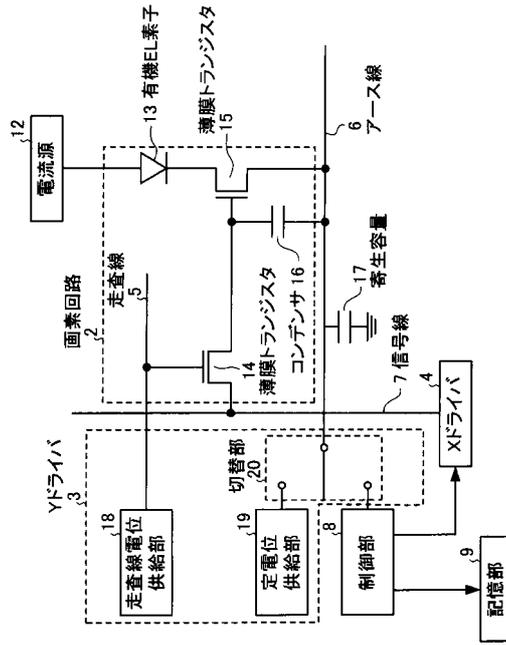
30

40

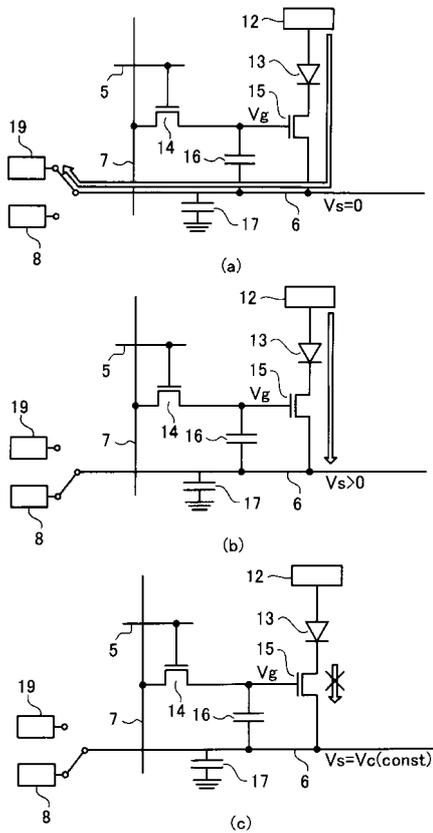
【図1】



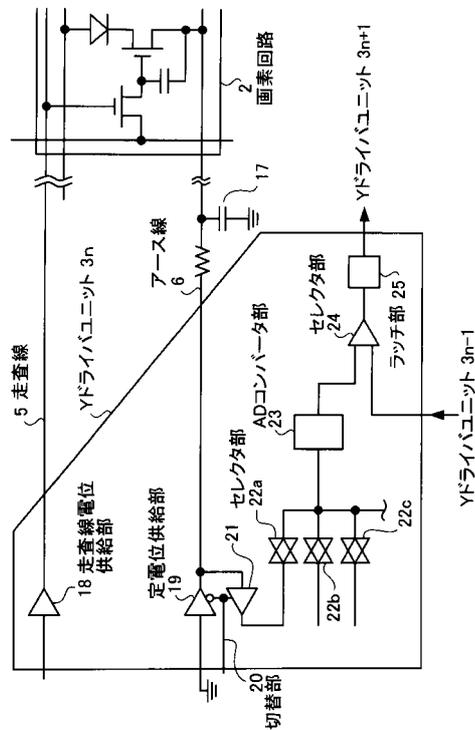
【図2】



【図3】



【図4】





## フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 2 2 G  
G 0 9 G 3/20 6 2 4 B  
G 0 9 G 3/20 6 3 1 U  
G 0 9 G 3/20 6 4 1 D  
G 0 9 G 3/20 6 4 2 A  
G 0 9 G 3/20 6 4 2 C  
G 0 9 G 3/20 6 7 0 K  
H 0 5 B 33/14 A

(74)代理人 100089118

弁理士 酒井 宏明

(72)発明者 小野 晋也

神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式  
会社 大和事業所内

(72)発明者 小林 芳直

神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式  
会社 大和事業所内

審査官 堀部 修平

(56)参考文献 特開2002-278513(JP,A)

特開2002-278514(JP,A)

特開平10-254410(JP,A)

特開平02-116140(JP,A)

(58)調査した分野(Int.Cl., DB名)

IPC G09G 3/00 - 3/38

G02F 1/133 505-580

专利名称(译)	画像表示装置		
公开(公告)号	<a href="#">JP4378087B2</a>	公开(公告)日	2009-12-02
申请号	JP2003041824	申请日	2003-02-19
[标]申请(专利权)人(译)	群创光电股份有限公司 京瓷株式会社		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司 京瓷株式会社		
当前申请(专利权)人(译)	奇美电子股▲ふん▼有限公司 京瓷株式会社		
[标]发明人	小野晋也 小林芳直		
发明人	小野 晋也 小林 芳直		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50 G09G3/32 G09G5/10 H05B33/00 H05B33/14		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0233 G09G2320/0285 G09G2320/029 G09G2320/043		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.612.E G09G3/20.622.G G09G3/20.624.B G09G3/20.631.U G09G3/20.641.D G09G3/20.642.A G09G3/20.642.C G09G3/20.670.K H05B33/14.A G09F9/30.365 G09G3/20.642.P G09G3/3233 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/CC35 3K107/EE04 3K107/HH01 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD04 5C080/DD05 5C080/DD22 5C080/DD28 5C080/DD29 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG12 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C094/AA04 5C094/AA07 5C094/AA48 5C094/AA54 5C094/AA55 5C094/AA56 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA25 5C094/DA09 5C094/DB01 5C094/DB05 5C094/EA04 5C094/FA01 5C094/FB01 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB20 5C094/GA10 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB45 5C380/AC04 5C380/BA13 5C380/BA19 5C380/BA29 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BA40 5C380/BB04 5C380/BB21 5C380/BC20 5C380/BD04 5C380/CA12 5C380/CC08 5C380/CC09 5C380/CC27 5C380/CC33 5C380/CC57 5C380/CC62 5C380/CD012 5C380/CF09 5C380/CF13 5C380/CF18 5C380/CF49 5C380/CF51 5C380/CF52 5C380/CF57 5C380/DA02 5C380/DA06 5C380/DA30 5C380/FA02 5C380/FA03 5C380/FA07 5C380/FA21		
代理人(译)	酒井宏明		
其他公开文献	JP2004252110A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：实现一种图像显示装置，其抑制由于驱动元件特性的变化引起的亮度偏差。解决方案：像素电路2具有薄膜晶体管14和薄膜晶体管15，薄膜晶体管14的驱动状态通过扫描线5控制，薄膜晶体管15通过薄膜晶体管14提供信号线7的电位。薄膜晶体管15控制流向有机EL器件13的电流作为驱动元件。为了得到薄膜晶体管15的阈值电压，接地线6处于浮置状态以导通薄膜晶体管15和控制部分8检测由于流过穿过薄膜晶体管15的地线6的电荷引起的地线6的电位变化。

図 4

